(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2010 年 4 月 29 日(29.04.2010)

PCT

(10) 国際公開番号
WO 2010/047072 A1

(51) 国際特許分類:
H01L 33/22 (2010.01) *H01L 21/3065* (2006.01)

(21) 国際出願番号: PCT/JP2009/005420

(22) 国際出願日: 2009 年 10 月 16 日(16.10.2009)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2008-269788 2008 年 10 月 20 日(20.10.2008) JP

(71) 出願人 (米国を除く全ての指定国について): 昭和電工株式会社(SHOWA DENKO K.K.) [JP/JP]; 〒1058518 東京都港区芝大門一丁目１３番９号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 篠原裕直 (SHINOHARA, Hironao) [JP/JP]; 〒2900067 千葉県市原市八幡海岸通５番の１　昭和電工株式会社内 Chiba (JP). 酒井浩光 (SAKAI, Hiromitsu) [JP/JP]; 〒2900067 千葉県市原市八幡海岸通５番の１　昭和電工株式会社内 Chiba (JP).

(74) 代理人: 志賀正武, 外(SHIGA, Masatake et al.); 〒1006620 東京都千代田区丸の内一丁目９番２号 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

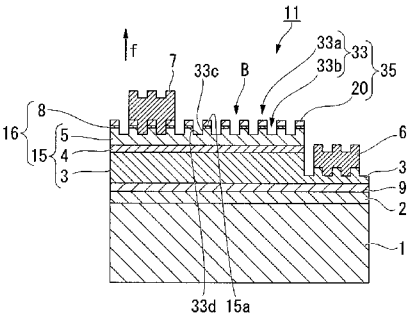
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ

[続葉有]

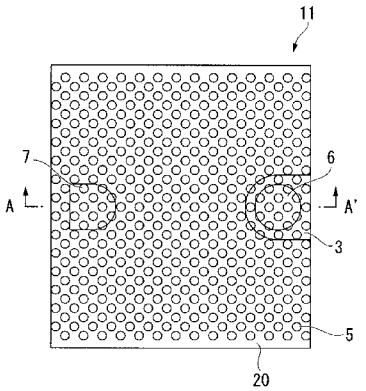
(54) Title: SEMICONDUCTOR LIGHT-EMITTING ELEMENT AND SEMICONDUCTOR LIGHT-EMITTING ELEMENT MANUFACTURING METHOD

(54) 発明の名称 : 半導体発光素子及び半導体発光素子の製造方法

[図1a]



[図1b]



(57) Abstract: Disclosed is a semiconductor light-emitting element (11) equipped with: a substrate (1); a stacked semiconductor layer (15) comprised of an n-type semiconductor layer (3) formed on the substrate (1), a light-emitting layer (4) stacked on the n-type semiconductor layer (3), and a p-type semiconductor layer (5) stacked on the light-emitting layer (4); a concavo-convex part (33) formed on all or a portion of the top face (15a) of the stacked semiconductor layer (15) for the purpose of improving light extraction efficiency; a high-concentration p-type semiconductor layer (8) that is stacked on convex parts (33a) which form the concavo-convex part (33) of the stacked semiconductor layer (15) and that has a higher dopant concentration than that of the p-type semiconductor layer (5); and a translucent current diffusion layer (20) stacked at least on the high-concentration p-type semiconductor layer (8).

(57) 要約: 本発明の半導体発光素子（１１）は、基板（１）と、基板（１）上に形成されたｎ型半導体層（３）、ｎ型半導体層（３）に積層された発光層（４）及び発光層（４）に積層されたｐ型半導体層（５）とからなる積層半導体層（１５）と、積層半導体層（１５）の上面（１５ａ）の全部または一部に形成された光取り出し効率向上のための凹凸部（３３）と、積層半導体層（１５）の凹凸部（３３）を成す凸部（３３ａ）上に積層された、ｐ型半導体層（５）よりもドーパント濃度が高い高濃度ｐ型半導体層（８）と、少なくとも高濃度ｐ型半導体層（８）上に積層された透光性電流拡散層（２０）と、を具備してなる。

WO 2010/047072 A1

(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告（条約第 21 条(3)）

明　細　書

発明の名称 ： 半導体発光素子及び半導体発光素子の製造方法

技術分野

[0001] 本発明は、半導体発光素子及び半導体発光素子の製造方法に関する。特に、光取り出し面に凹凸部が形成された半導体発光素子及び半導体発光素子の製造方法に関する。

本願は、２００８年１０月２０日に、日本に出願された特願２００８－２６９７８８号に基づき優先権を主張し、その内容をここに援用する。

背景技術

[0002] 近年、短波長光発光素子用の半導体材料として窒化物系半導体であるＧａＮ系化合物半導体材料が注目を集めている。ＧａＮ系化合物半導体は、サファイア単結晶をはじめ、種々の酸化物やＩＩＩ－Ｖ族化合物を基板として、この基板上に有機金属気相化学反応法（ＭＯＣＶＤ法）や分子線エピタキシー法（ＭＢＥ法）等によって形成される。

[0003] ＧａＮ系化合物半導体材料の特性としては、横方向への電流拡散が小さいことが挙げられる。このため、電極直下の半導体にしか電流が注入されず、発光層で発光した光は電極に遮られて外部に取り出されない。そこで、このような発光素子では、通常、透光性正極が用いられ、透光性正極を通して光が取り出される。

[0004] 従来の透光性正極は、ＮｉやＣｏ等の酸化物と、コンタクト金属としてＡｕ等とを組み合わせた層構造とされていた。また、近年ではＩＴＯ等、より導電性の高い酸化物を使用することにより、コンタクト金属の膜厚を極力薄くして透光性を高めた層構造が正極として採用され、発光層からの光を効率よく外部に取り出すことができる構成とされている。

[0005] このような発光素子の出力を向上させるための指標として、外部量子効率が用いられる。この外部量子効率が高ければ、出力の高い発光素子と言うことができる。

外部量子効率は、内部量子効率と光取り出し効率を掛け合わせたものとして表される。

内部量子効率とは、素子に注入した電流のエネルギーのうち、光に変換される割合である。一方、光取り出し効率とは、半導体結晶内部で発生した光のうち、外部に取り出すことができる割合である。

[0006] 上述のような発光素子の内部量子効率は、結晶状態の改善や構造の検討によって７０～８０%程度まで向上していると言われ、注入電流量に対して十分な効果が得られている。

しかしながら、ＧａＮ系化合物半導体のみならず、発光ダイオード（ＬＥＤ）においては、一般的に注入電流に対する光取り出し効率が押しなべて低く、注入電流に対しての内部発光を十分に外部に取り出しているとは言い難い。

[0007] 光取り出し効率が低いのは、ＧａＮ系化合物半導体における発光層の屈折率が約２．５と空気の屈折率１に対して非常に高く、臨界角が約２５°と小さいため、結晶内で反射・吸収を繰り返し、光が外部に取り出せない事が原因である。

[0008] 発光素子の光取り出し効率を向上させるため、光取り出し面を粗面化し、光の取り出し面にさまざまな角度を設けることにより、光の取り出し効率を向上させたものが提案されている。

[0009] 例えば、特許文献１には、エッチング等により窒化ガリウム系化合物半導体の最上層の表面が非鏡面とされた窒化ガリウム系化合物半導体発光素子が開示されている。

また、特許文献２には、ＩＴＯの表面に凹凸が形成された窒化物半導体発光素子が開示されている。

[0010] しかし、特許文献１又は２に記載の発光素子において、前記半導体の最上層の表面（光取り出し面）などをエッチングにより粗面化すると、エッチングダメージにより、駆動電圧が極端に大きくなるという問題があった。

[0011] 特許文献３には、ｐ型ＧａＮ層の表面をエッチングで凹凸に加工し、さら

に、凹凸面の全面に、Ｍｇなどの金属を高濃度で添加させた発光素子が開示されている。

特許文献３では、例えば、公知のフォトリソグラフィー法等を用いてストライプ状などにパターン加工したレジスト層をマスクとして、前記ｐ型ＧａＮ層をエッチングすることにより、その表面を凹凸面からなる粗面とした後、その凹凸面にＭｇ層を積層し、更にＭｇ層をアニールしてＭｇを拡散させて、前記ｐ型ＧａＮ層の表面側にＭｇを添加している。

[0012] しかし、特許文献３に開示された発光素子は、前記ｐ型ＧａＮ層の表面の全面にＭｇが添加されるため、前記ｐ型ＧａＮ層上の透明電極にボンディングパッドを介して電圧を印加した場合に、透明電極全面に電流が拡散されず、ボンディングパッド直下の半導体層へ電流が集中してしまい、発光素子の発光効率を向上できない場合があった。

先行技術文献

特許文献

[0013] 特許文献1：特開平６－２９１３６８号公報

特許文献2：特開２００６－１２８２２７号公報

特許文献3：特開２００３－３４７５８６号公報

発明の概要

発明が解決しようとする課題

[0014] 本発明は、上記事情を鑑みてなされたもので、光取り出し効率に優れ、且つ、低い駆動電圧で動作可能な半導体発光素子及びその製造方法を提供することを目的とする。

課題を解決するための手段

[0015] （１） 基板と、

前記基板上に形成されたｎ型半導体層、前記ｎ型半導体層に積層された発光層及び前記発光層に積層されたｐ型半導体層からなる（comprised of）積層半導体層と、

前記積層半導体層の上面の全部または一部に形成された光取り出し性向上のための凹凸部と、

前記積層半導体層の前記凹凸部を成す凸部上に積層された、前記ｐ型半導体層よりもドーパント濃度が高い高濃度ｐ型半導体層と、

少なくとも前記高濃度ｐ型半導体層上に積層された透光性電流拡散層と、を具備してなる半導体発光素子。

（２）　前記高濃度ｐ型半導体層の厚みが５０ｎｍ以下である（１）に記載の半導体発光素子。

（３）　前記積層半導体層の前記凹凸部を成す凹部が、前記ｐ型半導体層の内部まで達しており、

前記凹部内における前記ｐ型半導体層に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域が形成されている（１）または（２）に記載の半導体発光素子。

（４）　前記透光性電流拡散層が、前記凹凸部の全面に積層されている（１）～（３）のいずれかに記載の半導体発光素子。

[0016] （５）　前記積層半導体層の前記凹凸部をなす凹部が、前記ｐ型半導体層、前記発光層を貫通して前記ｎ型半導体層の内部まで達しており、

前記凹部内における前記ｐ型半導体層に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域が形成されている（１）または（２）に記載の半導体発光素子。

（６）　前記ｐ型半導体層、前記高濃度ｐ型半導体層及び前記低濃度ｐ型半導体領域が窒化ガリウム系半導体から構成されるとともに、これらに含まれるドーパントがＭｇであり、

前記ｐ型半導体層のドーパント濃度が１×１０^{19}／ｃｍ^{3}以上１×１０^{20}／ｃｍ^{3}未満の範囲であり、

前記高濃度ｐ型半導体層のドーパント濃度が１×１０^{20}／ｃｍ^{3}以上であり、

前記低濃度ｐ型半導体領域のドーパント濃度が１×１０^{19}／ｃｍ^{3}未満であ

る（１）～（５）のいずれかに記載の半導体発光素子。

[0017] （７） 基板上にｎ型半導体層、発光層、ｐ型半導体層からなる積層半導体層を形成するとともに、前記ｐ型半導体層よりもドーパント濃度が高い高濃度ｐ型半導体層を前記ｐ型半導体層上に積層することにより、積層体を形成する工程と、

前記積層体の上面の全部または一部に凹凸部を形成するとともに、少なくとも前記凹凸部をなす凸部上に透光性電流拡散層を形成する光取り出し部形成工程と、を具備する半導体発光素子の製造方法。

（８） 前記光取り出し部形成工程が、前記高濃度ｐ型半導体層上に前記透光性電流拡散層を形成する工程と、前記透光性電流拡散層を貫通して前記積層体に達する凹部をエッチングで形成する工程とを有する（７）に記載の半導体発光素子の製造方法。

（９） 前記光取り出し部形成工程が、前記積層体上に凹部をエッチングで形成する工程と、前記積層体の上面に前記透光性電流拡散層を形成する工程とを有する（７）に記載の半導体発光素子の製造方法。

（１０） 前記積層体に凹部を形成することによって、少なくとも前記ｐ型半導体層に凹部を形成すると同時に、前記凹部内に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域を形成する（８）または（９）に記載の半導体発光素子の製造方法。

[0018] （１１） 前記凹凸部をなす凹部を、前記ｐ型半導体層の内部まで達するように形成する（７）～（１０）のいずれかに記載の半導体発光素子の製造方法。

（１２） 前記透光性電流拡散層を、前記積層体の上面全面に積層する（１１）に記載の半導体発光素子の製造方法。

（１３） 前記凹部を、前記ｐ型半導体層、前記発光層を貫通して前記ｎ型半導体層の内部まで達するように形成する（７）、（８）または（１０）のいずれかに記載の半導体発光素子の製造方法。

（１４） 前記凹部を、ドライエッチング法で形成する（８）～（１３）の

いずれかに記載の半導体発光素子の製造方法。

（１５） 前記ドライエッチング法で用いるエッチング用マスクを、ナノインプリント法、ＥＢ露光法またはレーザー露光法のいずれかの方法で形成する（１４）に記載の半導体発光素子の製造方法。

発明の効果

[0019] 上記の構成によれば、光取り出し効率に優れ、且つ、低い駆動電圧で動作可能な半導体発光素子及びその製造方法を提供できる。

図面の簡単な説明

[0020] [図1a]本発明の第１の実施形態である半導体発光素子の平面図である。

[図1b]本発明の第１の実施形態である半導体発光素子の断面図である。

[図2]図１ａ及び図１ｂに示す半導体発光素子の積層半導体層の拡大断面図である。

[図3]本発明の第１の実施形態である半導体発光素子の拡大断面図である。

[図4a]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図4b]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図4c]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図5a]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図5b]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図5c]本発明の第１の実施形態である半導体発光素子の製造工程図である。

[図6]本発明の第２の実施形態である半導体発光素子の断面図である。

[図7]本発明の第２の実施形態である半導体発光素子の拡大断面図である。

[図8a]本発明の第２の実施形態である半導体発光素子の製造工程図である。

[図8b]本発明の第２の実施形態である半導体発光素子の製造工程図である。

[図8c]本発明の第２の実施形態である半導体発光素子の製造工程図である。

[図8d]本発明の第２の実施形態である半導体発光素子の製造工程図である。

[図9]本発明の第３の実施形態である半導体発光素子の断面図である。

[図10]本発明の第３の実施形態である半導体発光素子の拡大断面図である。

[図11a]本発明の第３の実施形態である半導体発光素子の製造工程図である。

[図11b]本発明の第３の実施形態である半導体発光素子の製造工程図である。

[図11c]本発明の第３の実施形態である半導体発光素子の製造工程図である。

発明を実施するための形態

[0021] 以下、本発明を実施するための形態について説明する。但し、本発明は以下の実施形態の各々に限定されるものではなく、例えば、これら実施形態の構成要素同士を適宜組み合わせても良い。

[0022] （第１の実施形態）

＜半導体発光素子＞

図１ａ及び図１ｂは、本発明の第１の実施形態である半導体発光素子の一例を示す模式図であって、図１ａは平面図であり、図１ｂは図１ａのＡ－Ａ’線における断面図である。また、図２はバッファ層２から積層半導体層１５までの拡大断面図である。

図１ｂに示すように、本発明の実施形態である半導体発光素子１１は、基板１と、基板上に積層されたバッファ層２と、バッファ層２上に積層されたｎ型半導体層３と、ｎ型半導体層３上に積層された発光層４と、発光層４上に積層されたｐ型半導体層５と、ｐ型半導体層５上に積層された高濃度ｐ型半導体層８と、高濃度ｐ型半導体層８上に積層された透光性電流拡散層２０と、正極のボンディングパッド７と、負極のボンディングパッド６とから概略構成されている。

ｎ型半導体層３と、発光層４と、ｐ型半導体層５とが順次積層されて積層半導体層１５が形成されている。積層半導体層１５の上面１５ａには、凹凸部３３が形成されており、この凹凸部３３を成す凸部３３ａ上に高濃度ｐ型半導体層８及び透光性電流拡散層２０がこの順序で積層されている。また、積層半導体層１５上に高濃度ｐ型半導体層８が形成されて積層体１６とされている。

以下、本発明の実施形態である半導体発光素子１１について、構成要素ごとに順次説明する。

[0023] ＜基板＞

基板１の材料としては、サファイア単結晶（Al_2O_3；Ａ面、Ｃ面、Ｍ面、Ｒ面）、スピネル単結晶（$MgAl_2O_4$）、ＺｎＯ単結晶、$LiAlO_2$単結晶、$LiGaO_2$単結晶、ＭｇＯ単結晶等の酸化物単結晶、Ｓｉ単結晶、ＳｉＣ単結晶、ＧａＡｓ単結晶、ＡｌＮ単結晶、ＧａＮ単結晶及びZrB_2等のホウ化物単結晶、等の周知の基板材料を何ら制限なく用いることができる。これらの中でも、サファイア単結晶及びＳｉＣ単結晶が特に好ましい。なお、基板１の面方位は特に限定されない。また、ジャスト基板でも良いしオフ角を付与した基板であっても良い。

[0024] ＜バッファ層＞

バッファ層２は、基板１とｎ型半導体層３との格子定数の違いを緩和して、結晶性の高いｎ型半導体層３を形成するための層である。使用する基板やエピタキシャル層の成長条件によっては、バッファ層２が不要である場合がある。

バッファ層２の厚みは、例えば、０．０１～０．５μｍとする。これにより、上記格子定数の違いを緩和する効果が十分に得られるとともに、生産性を向上させることができる。

[0025] バッファ層２は、ＩＩＩ族窒化物半導体からなるものであり、多結晶のＡｌｘＧａ１－ｘＮ（０≦ｘ≦１）からなるものや、単結晶のＡｌｘＧａ１－ｘＮ（０≦ｘ≦１）からなるものであることが好ましい。これにより、基板１とｎ型半導体層３との格子定数の違いを緩和することができるとともに、結晶性の高いｎ型半導体層３を形成することができる。

[0026] また、バッファ層２は、ＭＯＣＶＤ法で形成することができるが、スパッタ法により形成してもよい。バッファ層２をスパッタ法により形成した場合、バッファ層２の形成時における基板１の温度を低く抑えることが可能なので、高温で分解してしまう性質を持つ材料からなる基板１を用いた場合でも、基板１にダメージを与えることなく基板１上への各層の成膜が可能となり、好ましい。

[0027] ＜積層半導体層＞

基板１上には、バッファ層２を介して、窒化ガリウム系化合物半導体からなる下地層９、並びにｎ型半導体層３、発光層４およびｐ型半導体層５が積層されてなる積層半導体層１５が形成されている。

[0028] 前記窒化ガリウム系化合物半導体としては、例えば、一般式$Al_XGa_YIn_ZN_{1-A}M_A$（$0 \leqq X \leqq 1$、$0 \leqq Y \leqq 1$、$0 \leqq Z \leqq 1$で且つ、$X+Y+Z=1$。記号Mは窒素（Ｎ）とは別の第Ｖ族元素を表し、$0 \leqq A < 1$である。）で表わされる窒化ガリウム系化合物半導体を何ら制限なく用いることができる。

[0029] 前記窒化ガリウム系化合物半導体は、Ａｌ、ＧａおよびＩｎ以外に他のＩＩ族元素を含有することができ、必要に応じてＧｅ、Ｓｉ、Ｍｇ、Ｃａ、Ｚｎ、Ｂｅ、Ｐ、Ａｓ及びBなどの元素を含有することもできる。さらに、意図的に添加した元素に限らず、成膜条件等に依存して必然的に含まれる不純物、並びに原料、反応管材質に含まれる微量不純物を含む場合もある。

[0030] 前記窒化ガリウム系化合物半導体の成長方法は、特に限定されず、ＭＯＣＶＤ（有機金属化学気相成長法）、ＨＶＰＥ（ハイドライド気相成長法）、ＭＢＥ（分子線エピタキシー法）等、窒化物半導体を成長させることが知られている全ての方法を適用できる。好ましい成長方法としては、膜厚制御性、量産性の観点からＭＯＣＶＤ法である。

[0031] ＭＯＣＶＤ法では、キャリアガスとして水素（H_2）または窒素（N_2）、ＩＩＩ族原料であるＧａ源としてトリメチルガリウム（ＴＭＧ）またはトリエチルガリウム（ＴＥＧ）、Ａｌ源としてトリメチルアルミニウム（ＴＭＡ）またはトリエチルアルミニウム（ＴＥＡ）、Ｉｎ源としてトリメチルインジウム（ＴＭＩ）またはトリエチルインジウム（ＴＥＩ）、Ｖ族原料であるＮ源としてアンモニア（NH_3）、ヒドラジン（N_2H_4）などが用いられる。また、ドーパントとしては、ｎ型にはＳｉ原料としてモノシラン（SiH_4）またはジシラン（Si_2H_6）を、Ｇｅ原料としてゲルマンガス（GeH_4）や、テトラメチルゲルマニウム（$(CH_3)_4Ge$）やテトラエチルゲルマニウム（$(C_2H_5)_4Ge$）等の有機ゲルマニウム化合物を利用できる。

[0032] ＭＢＥ法では、元素状のゲルマニウムもドーピング源として利用できる。ｐ型にはＭｇ原料としては例えばビスシクロペンタジエニルマグネシウム（Cp_2Mg）またはビスエチルシクロペンタジエニルマグネシウム（$EtCp_2Mg$）を用いる。

[0033] ＜下地層＞

下地層９はバッファ層２上に積層されており、$Al_XGa_{1-X}N$層（０≦ｘ≦１、好ましくは０≦ｘ≦０．５、さらに好ましくは０≦ｘ≦０．１）から構成されることが好ましい。下地層９の膜厚は０．１μｍ以上が好ましく、より好ましくは０．５μｍ以上であり、１μｍ以上が最も好ましい。膜厚を１μｍ以上とすることにより、結晶性の良好な$Al_XGa_{1-X}N$層が得られやすくなる。

[0034] 下地層９には、ｎ型不純物を1×10^{17}～1×10^{19}／cm^3の範囲内であればドープしても良いが、アンドープ（＜1×10^{17}／cm^3）の方が、良好な結晶性を維持する点から好ましい。ｎ型不純物としては、特に限定されないが、例えば、Ｓｉ、ＧｅおよびＳｎ等が挙げられ、好ましくはＳｉおよびＧｅである。

[0035] 下地層９を成長させる際の成長温度は、８００～１２００℃が好ましく、１０００～１２００℃の範囲に調整することがより好ましい。この温度範囲内で成長させれば、結晶性の良い下地層が得られる。また、ＭＯＣＶＤ成長炉内の圧力は１５～４０ｋＰａに調整することが好ましい。

[0036] ＜ｎ型半導体層＞

図２に示すように、ｎ型半導体層３は、下地層９上に、ｎコンタクト層３ａおよびｎクラッド層３ｂが順次積層されて構成される。ｎコンタクト層３ａは下地層および／またはｎクラッド層３ｂを兼ねることができる。

ｎコンタクト層３ａは、下地層９と同様に$Al_XGa_{1-X}N$層（０≦ｘ≦１、好ましくは０≦ｘ≦０．５、さらに好ましくは０≦ｘ≦０．１）で構成されることが好ましい。

また、ｎ型不純物がドープされていることが好ましく、ｎ型不純物を１×

10^{17}～1×10^{19}／cm^3、好ましくは1×10^{18}～1×10^{19}／cm^3の濃度で含有すると、負極との良好なオーミック接触の維持、クラック発生の抑制、良好な結晶性の維持の点で好ましい。ｎ型不純物としては、特に限定されないが、例えば、Ｓｉ、Ｇｅ及びＳｎ等が挙げられ、好ましくはＳｉおよびＧｅである。成長温度は下地層と同様である。

[0037] ｎコンタクト層３ａを構成する窒化ガリウム系化合物半導体は、下地層と同一組成であることが好ましく、これらの合計の膜厚を１～２０μｍ、好ましくは２～１５μｍ、さらに好ましくは３～１２μｍの範囲に設定することが好ましい。ｎコンタクト層３ａと下地層９との合計の膜厚がこの範囲であると、半導体の結晶性が良好に維持される。

[0038] ｎコンタクト層３ａと発光層４との間には、ｎクラッド層３ｂを設けることが好ましい。ｎクラッド層３ｂを設けることにより、ｎコンタクト層３ａの最表面に生じた、平坦性の悪化した箇所を埋めることできる。なお、ｎクラッド層３ｂはＡｌＧａＮ、ＧａＮ、ＧａＩｎＮ等によって形成することができる。また、これらの構造のヘテロ接合を複数回積層した超格子構造としてもよい。なお、ＧａＩｎＮとする場合には、発光層４のＧａＩｎＮのバンドギャップよりも大きくすることが望ましいことは言うまでもない。

[0039] ｎクラッド層３ｂの膜厚は、特に限定されないが、好ましくは０．００５～０．５μｍの範囲であり、より好ましくは０．００５～０．１μｍの範囲である。

また、ｎクラッド層３ｂのｎ型ドープ濃度は、1×10^{17}～1×10^{20}／cm^3の範囲が好ましく、より好ましくは1×10^{18}～1×10^{19}／cm^3の範囲である。ドープ濃度が前記範囲にある場合には、良好な結晶性を維持することができるとともに、半導体発光素子の動作電圧を低減することができる。

[0040] ＜発光層＞

発光層４は、窒化ガリウム系化合物半導体で形成することができ、好ましくは$Ga_{1-s}In_sN$（０＜ｓ＜０．４）の窒化ガリウム系化合物半導体で形

成できる。

図２に示すように、発光層４は、上記$Ga_{1-s}In_sN$から形成される井戸層４ｂと、この井戸層４ｂよりバンドギャップエネルギーが大きい$Al_cGa_{1-c}N$（０≦ｃ＜０．３かつｂ＞ｃ）から形成される障壁層４ａとからなる多重量子井戸（ＭＱＷ）構造を有することが好ましい。

井戸層４ｂの膜厚としては、特に限定されないが、量子効果の得られる程度の膜厚、即ち、臨界膜厚が好ましく、例えば１～１０ｎｍの範囲であり、より好ましくは２～６ｎｍの範囲である。膜厚が上記範囲であると、発光出力を向上させることができる。井戸層４ｂおよび障壁層４ａには、不純物をドープしてもよい。

なお、発光層４の構造は前記ＭＱＷ構造に限られるものではなく、単一量子井戸（ＳＱＷ）構造としてもよい。

[0041] 前記ＭＱＷ構造において、$Al_cGa_{1-c}N$障壁層４ａの成長温度は７００℃以上が好ましく、８００～１１００℃の温度で成長させると結晶性が良好になるため、より好ましい。また、ＧａＩｎＮ井戸層４ｂの成長速度は６００～９００℃が好ましく、７００～９００℃がより好ましい。すなわち、ＭＱＷ構造の結晶性を良好にするためには、層間で成長温度を変化させることが好ましい。

[0042] ＜ｐ型半導体層＞

図２に示すように、ｐ型半導体層５は、発光層４上に、ｐクラッド層５ａおよびｐコンタクト層５ｂが順次積層されて構成される。ｐコンタクト層５ｂはｐクラッド層５ａを兼ねることができる。

ｐ型半導体層５の材料としては、発光層４のバンドギャップエネルギーより大きくなる組成の材料であって、発光層４へのキャリアの閉じ込めができるものであれば特に限定されない。たとえば、$Al_dGa_{1-d}N$（０＜ｄ≦０．４、好ましくは０．１≦ｄ≦０．３）が好ましい。ｐ型半導体層５の材料として$Al_dGa_{1-d}N$（０＜ｄ≦０．４、好ましくは０．１≦ｄ≦０．３）を用いた場合、発光層４へキャリアを効率的に閉じ込めることができる。

[0043] ｐ型半導体層５の膜厚は、特に限定されないが、好ましくは２０００ｎｍ以下であり、より好ましくは１０００ｎｍ以下である。

ｐ型半導体層５のｐ型ドーパント（ｐ型不純物）としては、例えば、Ｍｇを用いることができる。ｐ型半導体層５のドーパント濃度は、１×１０^{19}／ｃｍ^{3}以上１×１０^{20}／ｃｍ^{3}未満とすることが好ましい。ドーパント濃度が上記範囲であると、結晶性を低下させることなく良好なｐ型結晶を得ることができる。

[0044] ＜凹凸部＞

図１ａに示すように、積層半導体層１５の上面１５ａには、光取り出し効率向上のための凹凸部３３が形成されている。凹凸部３３を成す凹部３３ｂの深さは、ｐ型半導体層５の内部まで達する深さとされている。

なお、凹部３３ｂの深さは、少なくともｐ型半導体層５の一部まで達する深さであればよい。

[0045] 図１ｂに示すように、凹部３３ｂは、開口が円形状の穴よりなり、積層半導体層１５の上面１５ａの全面に複数形成されている。このとき、凸部３３ａは、凹部３３ｂ以外の積層半導体層１５の上面１５ａ部分となる。

凹部３３ｂの開口は、円形状の穴に限られるものではなく、たとえば、四角形状または多角形状の穴であってもよい。凸部３３ａの上面は、平坦面であることが好ましい。

[0046] ＜高濃度ｐ型半導体層＞

図１ａに示すように、積層半導体層１５の上面１５ａ上には、ｐ型半導体層５よりもドーパント濃度が高い高濃度ｐ型半導体層８が積層されている。これにより、積層半導体層１５と高濃度ｐ型半導体層８とからなる積層体１６が形成されている。

[0047] 高濃度ｐ型半導体層８のｐ型ドーパント（ｐ型不純物）としては、例えば、Ｍｇを挙げることができる。高濃度ｐ型半導体層８のドーパント濃度は、１×１０^{20}／ｃｍ^{3}以上とすることが好ましい。ドーパント濃度の上限値としては、１×１０^{21}／ｃｍ^{3}が挙げられる。これにより、良好なオーミック接触

を維持し、クラック発生を防止し、良好な結晶性を維持することができる。

[0048] 高濃度ｐ型半導体層８の材料としては、少なくともＡｌ$_e$Ｇａ$_{1-e}$Ｎ（０≦ｅ＜０．５、好ましくは０≦ｅ≦０．２、より好ましくは０≦ｅ≦０．１）を含んでなる窒化ガリウム系化合物が好ましい。Ａｌ組成が上記範囲であると、良好な結晶性を維持できるとともに、ｐオーミック電極と良好にオーミック接触させることができる。なお、高濃度ｐ型半導体層８はｐコンタクト層の役割を担う。

[0049] 高濃度ｐ型半導体層８の膜厚は、５０ｎｍ以下とすることが好ましく、３０ｎｍ以下がより好ましく、５ｎｍ以上２０ｎｍ以下の範囲が更に好ましい。

高濃度ｐ型半導体層８はエッチングのダメージを受けやすく、後述する製造工程において光取り出し効率向上のための凹凸加工を施すと、前記ダメージを受けて素子駆動電流を増大させる。たとえば、高濃度ｐ型半導体層８の膜厚が５０ｎｍを超えると、後述する製造工程において、高濃度ｐ型半導体層８のダメージを受ける領域が大きくなり、高抵抗化するので好ましくない。しかし、高濃度ｐ型半導体層８の膜厚を５０ｎｍ以下に薄くすることで、前記ダメージを減少させて、前記素子駆動電流の増大を抑制することができる。

また、後述する電流拡散層が高濃度ｐ型半導体層８の内部に数ｎｍ拡散するので、高濃度ｐ型半導体層８の厚さは、５ｎｍ以上とすることが好ましい。

[0050] 高濃度ｐ型半導体層８は、ｐオーミック電極である透光性電流拡散層２０と良好にオーミック接触することができ、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。これにより、この半導体発光素子の発光効率を向上させることができ、この半導体発光素子の駆動電圧を下げることができる。

[0051] ＜低濃度ｐ型半導体領域４０＞

図３は、図１ｂのＢ部の拡大断面図である。図３に示すように、エッチン

グにより形成された凹部３３ｂ内で、ｐ型半導体層５の側壁面３３ｃ及び底面３３ｄが露出されている。そして、ｐ型半導体層５の側壁面３３ｃ及び底面３３ｄの近傍領域には、ｐ型半導体層５よりもドーパント濃度が低い低濃度ｐ型半導体領域４０が形成されている。

[0052] 低濃度ｐ型半導体領域４０は、凹凸部３３の形成にともなって、ｐ型半導体層５がエッチングされることにより、ｐ型半導体層５からＭｇなどのｐ型ドーパントが揮散されて形成された領域である。Ｍｇなどのｐ型ドーパント濃度（不純物濃度）が低減されて、高抵抗化された領域となっている。

なお、低濃度ｐ型半導体領域４０のドーパント濃度は、エッチング条件などにより制御することができる。

[0053] ＜透光性電流拡散層＞

図１ａに示すように、高濃度ｐ型半導体層８上には、透光性電流拡散層２０が積層されている。

透光性電流拡散層２０の材料としては、例えば、ＩＴＯ（In_2O_3－SnO_2）、ＡＺＯ（ＺｎＯ－Al_2O_3）、ＩＺＯ（In_2O_3－ＺｎＯ）、ＧＺＯ（ＺｎＯ－GeO_2）、ＩＣＯ（In_2O_3－CeO_2）等の透明酸化物を用いることができる。また、例えば、Ａｕ、Ｎｉ、Ｃｏ、Ｃｕ、Ｐｄ、Ｐｔ、Ｒｈ、Ｏｓ、Ｉｒ、Ｒｕ等の金属を用いることもできる。さらにまた、前記金属と透明酸化物を組み合わせて用いても構わない。例えば、透明酸化物を塊として前記金属からなる膜の中に含んでもよいし、透明酸化物を層状にして前記金属からなる膜と重ねて形成しても良い。これら周知の材料を何ら制限無く用いることができ、従来公知の構造を含めて如何なる構造のものも何ら制限無く用いることができる。

透光性電流拡散層２０の形成方法としては、この技術分野でよく知られた慣用の手段を用いることができる。また、透光性電流拡散層２０を形成した後に、合金化や透明化を目的とした熱アニールを施してもよい。

[0054] ＜光取り出し部＞

本発明の実施形態である半導体発光素子１１は、図１ａに示すように、光

取り出し部３５から正面方向ｆに発光を取り出すフェイスアップ（ＦＵ）型とされている。

図３に示すように、光取り出し部３５は、凹凸部３３と、透光性電流拡散層２０とから構成されている。発光層４からの発光の一部は、光取り出し部３５の凹凸部３３を通って正面方向ｆに取り出される。凹凸部３３は、積層半導体層１５内で光の内部反射を抑制して、正面方向ｆへの光取り出し効率を向上させて、この半導体発光素子の発光効率を向上させることができる。

[0055] ＜正極のボンディングパッド＞

正極のボンディングパッド７は、図１ｂに示す例のように、透光性電流拡散層２０上に設けられる。

正極のボンディングパッド７としては、例えば、Ａｕ、ＡＩ、ＮｉおよびＣｕ等の材料を用いた各種構造が周知であり、これら周知の材料、構造のものを何ら制限無く用いることができる。

[0056] 正極のボンディングパッド７の厚さは、１００～３０００ｎｍの範囲内であることが好ましい。また、ボンディングパッドの特性上、厚さが大きい方が、ボンダビリティーが高くなるため、正極のボンディングパッド７の厚さは３００ｎｍ以上とすることがより好ましい。さらに、製造コストの観点から２０００ｎｍ以下とすることが好ましい。

[0057] ＜負極のボンディングパッド＞

負極のボンディングパッド６は、図１ｂに示すように、ｎ型半導体層３に接するように形成される。

このため、負極のボンディングパッド６を形成する際は、発光層４およびｐ型半導体層５の一部を除去してｎ型半導体層３のｎコンタクト層を露出させ、この上に負極のボンディングパッド６を形成する。

負極のボンディングパッド６としては、各種組成および構造の負極が周知であり、これら周知の負極を何ら制限無く用いることができ、この技術分野でよく知られた慣用の手段で設けることができる。

[0058] なお、正極のボンディングパッド７は、凹凸部３３の上に形成されている

。ボンディングパッド７と積層半導体層１５との接合面が凹凸状とされることにより、ボンディングパッド７は、接着性高く、それぞれの積層半導体層１５の上面１５ａに固着される。

図１ａに示すように、負極のボンディングパッド６の直下のｎ型半導体層３の上面にも別の凹凸部が形成されている。そのため、ボンディングパッド６も、同様に、接着性高く、ｎ型半導体層３に固着される。

[0059] ＜半導体発光素子の製造方法＞

次に、本発明の実施形態である半導体発光素子の製造方法の一例について図４ａ、図４ｂ、図４ｃ、図５ａ、図５ｂ及び図５ｃを用いて説明する。

＜第１工程＞

第１工程は、基板１上にｎ型半導体層３、発光層４、ｐ型半導体層５からなる積層半導体層１５と、高濃度ｐ型半導体層８をこの順序で積層する工程である。

まず、スパッタ法などの所定の成膜方法を用いて、基板１上にバッファ層２及び下地層９を形成する。次に、たとえば、ＭＯＣＶＤ法などの所定の成膜方法を用いて、下地層９上に、ｎ型半導体層３、発光層４及びｐ型半導体層５をこの順序で結晶成長して、積層半導体層１５を形成する。次に、図４ａに示すように、積層半導体層１５上に高濃度ｐ型半導体層８を成膜して、積層体１６を形成する。

なお、ｎ型半導体層３、発光層４、ｐ型半導体層５及び高濃度ｐ型半導体層８の材料としては、窒化ガリウム系化合物を用いる。また、ｐ型半導体層５及び高濃度ｐ型半導体層８のｐ型ドーパント（ｐ型不純物）としては、たとえば、Ｍｇなどを用いる。

[0060] なお、高濃度ｐ型半導体層８は、ｐ型半導体層５よりもドーパント濃度が高くなるように形成する。ｐ型半導体層５のドーパント濃度は、１×１０^{19}／$ｃｍ^{3}$以上１×１０^{20}／$ｃｍ^{3}$未満とし、高濃度ｐ型半導体層８のドーパント濃度は、１×１０^{20}／$ｃｍ^{3}$以上とする。

[0061] ＜第２工程：光取り出し部形成工程＞

光取り出し部形成工程は、積層半導体層１５の上面１５ａの全部または一部に凹凸部３３を形成するとともに、少なくとも凹凸部３３をなす凸部３３ａ上に透光性電流拡散層２０を形成する工程である。

本実施形態では、透光性電流拡散層２０を形成した後、少なくともｐ型半導体層５の一部をエッチングにより除去して凹部３３ｂを形成して、積層半導体層１５の上面１５ａの全部を凹凸部３３とする。

[0062] まず、図４ｂに示すように、高濃度ｐ型半導体層８上に透光性電流拡散層２０を形成する。

次に、図４ｃに示すように、透光性電流拡散層２０、高濃度ｐ型半導体層８、ｐ型半導体層５及び発光層４を貫通して、ｎ型半導体層３を露出させる切り欠き部３１をエッチングにより形成する。

[0063] 次に、図５ａに示すように、積層半導体層１５の上面１５ａをエッチングして、ｐ型半導体層５の内部まで達する深さの凹部３３ｂを形成して、凹部３３ｂと凸部３３ａとからなる凹凸部３３を形成する。なお、切り欠き部３１のｎ型半導体層３の上面にも、凹凸部３３が形成されている。

なお、このとき、エッチングしない部分（凸部３３ａの上面部分）を保護するエッチング用マスクを形成した後、ドライエッチングすることにより、凹部３３ｂを形成する。

[0064] 前記エッチング用マスクとしては、特に限定されず、レジストやSiO_2などを使用することができる。前記エッチング用マスクの開口部の形状は、円形、楕円形、多角形、ストライプ状等、半導体発光素子の大きさ、形状、発光波長等に合わせて選択することができる。

[0065] 前記エッチング用マスクの形成方法としては、ナノインプリント法、ＥＢ露光法またはレーザー露光法のいずれかの方法を用いることが好ましい。

ナノインプリント法では、凹凸パターン（エッチングパターン）を刻み込んだ金型をレジスト材料を塗布したウエハーに押し付けて転写して、エッチング用マスクを形成する。

前記エッチングパターンがナノオーダーで形成される構成であるので、高

精細なエッチングパターンのエッチング用マスクを形成することができる。この転写の工程は短時間で行うことができるので、生産性を向上させることができる。また、リソグラフィとエッチングを使う従来のパターン形成技術に比べて低コストで作ることができる。

ＥＢ（電子線）露光法及びレーザー露光法は、レジスト（感光性樹脂）にパターン転写を行う露光法の一つであって、解像性能が特に高い方法である。そのため、高精細なエッチングパターンのエッチング用マスクを形成することができる。これにより、形成する凹凸部３３の光取り出し性能を向上させることができる。

[0066] 次に、積層半導体層１５の上面１５ａ側に前記エッチング用マスクを取り付けた状態で、公知のドライエッチング装置の中に導入し、ドライエッチングを行うことにより、エッチング用マスクの開口部に対応する部分をエッチングして、凹部３３ｂを形成することができる。これにより、積層半導体層１５の上面１５ａに凹凸部３３を形成することができる。

なお、図５ａに示すように、凹部３３ｂの深さは、少なくともｐ型半導体層５の一部をエッチングにより除去する深さであって、ｐ型半導体層５の内部まで達する深さとする。

[0067] ｐ型半導体層５をエッチングすることにより、ｐ型半導体層５の側壁面３３ｃおよび底面３３ｄの近傍領域で、ｐ型半導体層５からＭｇなどのｐ型ドーパントが揮散される。これによって、Ｍｇなどのｐ型ドーパント濃度（不純物濃度）が低減され、高抵抗化された領域、すなわち、低濃度ｐ型半導体領域４０を形成することができる。

[0068] 次に、有機洗浄などを行って、前記エッチング用マスクを剥離する。

次に、図５ｂに示すように、透光性電流拡散層２０上及び切り欠き部３１内のｎ型半導体層３の上面にそれぞれボンディングパッド７、６を形成する。

最後に、図５ｃに示すように、素子分離ライン５０に沿って素子ごとに分離して、半導体発光素子１１を作製する。

[0069] 本発明の実施形態である半導体発光素子１１は、ｎ型半導体層３、発光層４及びｐ型半導体層５とからなる積層半導体層１５と、積層半導体層１５の上面１５ａの全部または一部に形成された光取り出し効率向上のための凹凸部３３と、を具備してなるので、正面方向ｆへの光取り出し効率を向上させ、半導体発光素子１１の発光効率を向上させることができる。また、これにより、半導体発光素子１１の駆動電圧を下げることができる。

[0070] 本発明の実施形態である半導体発光素子１１は、ｎ型半導体層３、発光層４及びｐ型半導体層５とからなる積層半導体層１５と、積層半導体層１５の上面１５ａの全部または一部に形成された光取り出し効率向上のための凹凸部３３と、凹凸部３３を成す凸部３３ａ上に積層された、ｐ型半導体層５よりもドーパント濃度が高い高濃度ｐ型半導体層８と、少なくとも高濃度ｐ型半導体層８上に積層された透光性電流拡散層２０と、を具備してなるので、ｐオーミック電極である透光性電流拡散層２０と高濃度ｐ型半導体層８とを良好にオーミック接触させて、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。これにより、この半導体発光素子の発光効率を向上させることができ、この半導体発光素子の駆動電圧を下げることができる。

[0071] 本発明の実施形態である半導体発光素子１１においては、前記高濃度ｐ型半導体層の厚みが５０ｎｍ以下であるので、ｐオーミック電極である透光性電流拡散層２０と高濃度ｐ型半導体層８とを良好にオーミック接触させて、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。これにより、この半導体発光素子の発光効率を向上させることができ、この半導体発光素子の駆動電圧を下げることができる。

[0072] 本発明の実施形態である半導体発光素子１１の製造方法は、基板１上にｎ型半導体層３、発光層４、ｐ型半導体層５からなる積層半導体層１５と、ｐ型半導体層５よりもドーパント濃度が高い高濃度ｐ型半導体層８をこの順序で積層する工程と、積層半導体層１５の上面１５ａの全部または一部に凹凸部３３を形成するとともに、少なくとも凹凸部３３をなす凸部３３ａ上に透

光性電流拡散層２０を形成する光取り出し部形成工程と、を具備するので、光取り出し部３５を容易に形成することができ、光取り出し効率を向上させ、駆動電圧を下げたこの半導体発光素子を容易に形成することができる。

[0073] 本発明の実施形態である半導体発光素子１１の製造方法においては、光取り出し部形成工程が、透光性電流拡散層２０を形成した後、少なくともｐ型半導体層５の一部をエッチングにより除去して凹部３３ｂを形成して、積層半導体層１５の上面１５ａの全部または一部を凹凸部３３とする工程であるので、光取り出し部３５を容易に形成することができ、光取り出し効率を向上させ、駆動電圧を下げた半導体発光素子を容易に形成することができる。

[0074] 本発明の実施形態である半導体発光素子１１の製造方法においては、光取り出し部形成工程が、凹部３３ｂ内におけるｐ型半導体層５に、ｐ型半導体層５よりもドーパント濃度が低い低濃度ｐ型半導体領域４０を形成する工程であるので、低濃度ｐ型半導体領域４０を容易に形成することができ、光取り出し効率を向上させ、駆動電圧を下げた半導体発光素子を容易に形成することができる。

[0075] 本発明の実施形態である半導体発光素子１１の製造方法においては、凹部３３ｂを、ｐ型半導体層５の内部まで達するようにエッチングして形成するので、ｐ型半導体層５に低濃度ｐ型半導体領域４０を確実に形成することができ、光取り出し効率を向上させ、駆動電圧を下げた半導体発光素子を容易に形成することができる。

[0076] 本発明の実施形態である半導体発光素子１１の製造方法においては、凹部３３ｂを、ドライエッチング法で形成するので、ｐ型半導体層５に低濃度ｐ型半導体領域４０を確実に形成することができ、光取り出し効率を向上させ、駆動電圧を下げた半導体発光素子を容易に形成することができる。

[0077] 本発明の実施形態である半導体発光素子１１の製造方法においては、ドライエッチング法で用いるエッチング用マスクを、ナノインプリント法、ＥＢ露光法またはレーザー露光法のいずれかの方法で形成するので、高精細なエッチングパターンのエッチング用マスクを形成することができ、凹凸部３３

からの光取り出し性能を向上させることができる。

[0078] （第２の実施形態）

＜半導体発光素子＞

図６は、本発明の第２の実施形態である半導体発光素子の一例を示す断面図である。

図６に示すように、本発明の実施形態である半導体発光素子１２は、ｎ型半導体層３、発光層４、ｐ型半導体層５からなる積層半導体層１５の上面１５ａの一部に、凹凸部３３が形成されており、凹凸部３３を成す凸部３３ａ上に形成された高濃度ｐ型半導体層８と積層半導体層１５の上面１５ａの全面を覆うように透光性電流拡散層２０が積層されている他は、第１の実施形態に示した半導体発光素子１１と同様の構成とされている。なお、第１の実施形態で示した部材と同じ部材については同じ符号を付して示している。

[0079] このように、積層半導体層１５の上面１５ａ一部のみに光取り出し効率向上のための凹凸部３３を形成してもよい。一部であっても凹凸部３３が形成されているので、正面方向ｆへの光取り出し性を向上させることができる。

[0080] 図７は、図６のＣ部の拡大断面図である。図７に示すように、積層半導体層１５の上面１５ａに光取り出し効率向上のための凹凸部３３が形成されている。凹凸部３３を成す凹部３３ｂは、ｐ型半導体層５の内部まで達する深さで形成されている。

凹部３３ｂ内には、ｐ型半導体層５の側壁面３３ｃ及び底面３３ｄが露出されている。

ｐ型半導体層５の側壁面３３ｃ及び底面３３ｄの近傍領域には、ｐ型半導体層５よりもドーパント濃度が低い低濃度ｐ型半導体領域４０が形成されている。

[0081] 低濃度ｐ型半導体領域４０は、凹凸部３３の形成にともなって、ｐ型半導体層５がエッチングされることにより、ｐ型半導体層５からＭｇなどのｐ型ドーパントが揮散されて形成された領域である。Ｍｇなどのｐ型ドーパント濃度（不純物濃度）が低減されて、高抵抗化された領域となっている。

[0082] 凹部３３ｂは、開口が円形状の穴よりなり、積層半導体層１５の上面１５ａの全面に複数形成されている。このとき、凸部３３ａは、凹部３３ｂ以外の積層半導体層１５の上面１５ａ部分となる。

凹部３３ｂの開口は、円形状の穴に限られるものではなく、たとえば、四角形状または多角形状の穴であってもよい。凸部３３ａの上面は、平坦面であることが好ましい。

[0083] 開口が円形状の穴よりなる凹部３３ｂの代わりに、積層半導体層１５の上面１５ａの全面に複数の凸部３３ａを円柱状に形成してもよい。また、凸部３３ａの形状は、凸部３３ａの上面が平坦面であれば円柱状に限られるものではなく、角柱状などであってもよく、断面形状が台形状となる略円柱状であってもよい。

なお、本実施形態において、凹凸部３３は、平面視したときに積層半導体層１５の上面１５ａの一部（中心部分）にのみ形成されているが、第１の実施形態と同様に、凹凸部３３を積層半導体層１５の上面１５ａの全面に形成してもよい。

[0084] 図７に示すように、透光性電流拡散層２０とｐ型半導体層５との間には高濃度ｐ型半導体層８が形成されている。高濃度ｐ型半導体層８は、ｐオーミック電極である透光性電流拡散層２０と良好にオーミック接触するので、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。

[0085] 図６及び図７に示すように、透光性電流拡散層２０は、凹凸部３３の全面を覆うように形成されている。

透光性電流拡散層２０は凹凸部３３の全面を覆うように形成されているが、凹部３３ｂの側壁面３３ｃ及び底面３３ｄの近傍領域には、それぞれ高抵抗化された低濃度ｐ型半導体領域４０が形成されているので、低濃度ｐ型半導体領域４０を挟む透光性電流拡散層２０からｐ型半導体層５へはほとんど電流が注入されない。そのため、透光性電流拡散層２０全面に電流を拡散させることができる。

[0086] なお、低濃度ｐ型半導体領域４０が形成されていない場合は、ボンディングパッド７の直下およびその周辺領域で、透光性電流拡散層２０から発光層４へ電流が容易に流れて、透光性電流拡散層２０全面には拡がらない。

[0087] ＜半導体発光素子の製造方法＞

次に、本発明の実施形態である半導体発光素子の製造方法の別の一例について図８ａ、図８ｂ、図８ｃ及び図８ｄを用いて説明する。

まず、第１の実施形態と同様の第１工程を行って、基板１上に、バッファ層２を形成した後、ｎ型半導体層３、発光層４及びｐ型半導体層５をこの順序で結晶成長して、積層半導体層１５を形成する。その後、積層半導体層１５上に高濃度ｐ型半導体層８を形成する。

[0088] ＜第２工程：光取り出し部形成工程＞

光取り出し部形成工程は、積層半導体層１５の上面１５ａの全部または一部に凹凸部３３を形成するとともに、少なくとも凹凸部３３をなす凸部３３ａ上に透光性電流拡散層２０を形成する工程である。

本実施形態では、少なくともｐ型半導体層５の一部をエッチングにより除去して凹部３３ｂを形成して、積層半導体層１５の上面１５ａの一部を凹凸部３３とした後、透光性電流拡散層２０を形成する。

[0089] まず、図８ａに示すように、積層半導体層１５の上面１５ａに高濃度ｐ型半導体層８を形成して、積層体１６を形成した後、積層体１６をエッチングして、ｐ型半導体層５の内部まで達する深さの凹部３３ｂを形成して、光取り出し効率向上のための凹部３３ｂと凸部３３ａとからなる凹凸部３３を形成する。

なお、このとき、第１の実施形態と同様に、エッチングしない部分（凸部３３ａの上面）を保護するエッチング用マスクを形成した後、前記エッチング用マスクを用いてドライエッチングして凹部３３ｂを形成する。また、このとき、正極のボンディングパッド７を形成する部分は平坦面となるようにエッチングする。

[0090] 次に、図８ｂに示すように、高濃度ｐ型半導体層８及び積層半導体層１５

の上面１５ａを覆うように透光性電流拡散層２０を形成する。

次に、図８ｃに示すように、透光性電流拡散層２０、高濃度ｐ型半導体層８、ｐ型半導体層５及び発光層４を貫通して、ｎ型半導体層３を露出させる切り欠き部３１をエッチングにより形成する。

[0091] 次に、透光性電流拡散層２０上及び切り欠き部３１内のｎ型半導体層３の上面にそれぞれボンディングパッド７、６を形成する。

最後に、図８ｄに示すように、素子分離ライン５０に沿って素子ごとに分離して、半導体発光素子１２を作製する。

[0092] 本発明の第２の実施形態である半導体発光素子１２は、第１の実施形態で示した効果と同様の効果の他に、以下の効果を有する。

本発明の実施形態である半導体発光素子１２においては、透光性電流拡散層２０が、凹凸部３３の全面に積層されているので、透光性電流拡散層２０全面に電流を拡散させることができる。これにより、光取り出し部３５全面から光を取り出すことができる。

[0093] 本発明の実施形態である半導体発光素子１２の製造方法においては、光取り出し部形成工程が、少なくともｐ型半導体層５の一部をエッチングにより除去して凹部３３ｂを形成して、積層半導体層１５の上面１５ａの全部または一部を凹凸部３３とした後、透光性電流拡散層２０を形成する工程であるので、光取り出し部３５を容易に形成することができる。

[0094] 本発明の実施形態である半導体発光素子１２の製造方法においては、透光性電流拡散層２０を、凹凸部３３の全面に積層するので、透光性電流拡散層２０を容易に形成することができる。

[0095] （第３の実施形態）

＜半導体発光素子＞

図９は、本発明の第３の実施形態である半導体発光素子の一例を示す断面図である。

図９に示すように、本発明の実施形態である半導体発光素子１３は、積層半導体層１５の上面１５ａの一部に凹凸部３３が形成されるとともに、凹部

３３ｂが、透光性電流拡散層２０、高濃度ｐ型半導体層８、ｐ型半導体層５及び発光層４を貫通して、ｎ型半導体層３を露出させる深さで形成されている他は、第１の実施形態に示した半導体発光素子１１と同様の構成とされている。なお、第１の実施形態で示した部材と同じ部材については同じ符号を付して示している。

[0096] 図１０は、図９のＤ部の拡大断面図である。図１０に示すように、積層半導体層１５の上面１５ａに光取り出し効率向上のための凹凸部３３が形成されている。凹凸部３３を成す凹部３３ｂは、透光性電流拡散層２０、高濃度ｐ型半導体層８、ｐ型半導体層５及び発光層４を貫通して、ｎ型半導体層３の内部まで達するような深さで形成されている。

このような凹凸部３３を形成した場合には、発光層４の側面から取り出した光を正面方向ｆへ取り出して、正面方向ｆへの光取り出し効率を向上させることができる。

[0097] 図１０に示すように、透光性電流拡散層２０とｐ型半導体層５との間には高濃度ｐ型半導体層８が形成されている。高濃度ｐ型半導体層８は、ｐオーミック電極である透光性電流拡散層２０と良好にオーミック接触するので、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。

そのため、透光性電流拡散層２０から発光層４へ流れる電流は、図１０に示す矢印４２のように局所的に集中して流れる。これにより、透光性電流拡散層２０から発光層４へ効率的に、無駄なく電流を流すことができ、この半導体発光素子の発光効率を向上させることができる。これにより、この半導体発光素子の駆動電圧を下げることができる。

[0098] 凹部３３ｂ内には、ｐ型半導体層５の側壁面３３ｃが露出されている。ｐ型半導体層５の側壁面３３ｃの近傍領域には、ｐ型半導体層５よりもドーパント濃度が低い低濃度ｐ型半導体領域４０が形成されている。

[0099] 低濃度ｐ型半導体領域４０は、凹凸部３３の形成にともなって、ｐ型半導体層５がエッチングされることにより、ｐ型半導体層５からＭｇなどのｐ型

ドーパントが揮散されて形成された領域である。Ｍｇなどのｐ型ドーパント濃度（不純物濃度）が低減されて、高抵抗化された領域となっている。

[0100] 凹部３３ｂは、開口が円形状の穴よりなり、積層半導体層１５の上面１５ａの全面に複数形成されている。このとき、凸部３３ａは、凹部３３ｂ以外の積層半導体層１５の上面１５ａ部分となる。

凹部３３ｂの開口は、円形状の穴に限られるものではなく、たとえば、四角形状または多角形状の穴であってもよい。凸部３３ａの上面は、平坦面であることが好ましい。

[0101] 図９及び図１０に示すように、透光性電流拡散層２０とｐ型半導体層５との間には高濃度ｐ型半導体層８が形成されている。高濃度ｐ型半導体層８は、ｐオーミック電極である透光性電流拡散層２０と良好にオーミック接触するので、透光性電流拡散層２０からｐ型半導体層５へ電流を容易に注入することができる。

[0102] なお、凹部３３ｂ内で、ｐ型半導体層５だけでなく、発光層４およびｎ型半導体層３の表面も露出されている。しかし、ｐ型半導体層５の側壁面３３ｃには、低濃度ｐ型半導体領域４０が形成されているので、何らかの要因によりゴミなどが入り込み、ｐ型半導体層５と発光層４との間に付着したとしても、ｐ型半導体層５と発光層４との間でリークなどを生じさせることはない。

[0103] ＜半導体発光素子の製造方法＞

次に、本発明の実施形態である半導体発光素子の製造方法の一例について図１１ａ、図１１ｂ及び図１１ｃを用いて説明する。

まず、第１の実施形態と同様の第１工程を行って、基板１上に、バッファ層２を形成した後、ｎ型半導体層３、発光層４及びｐ型半導体層５をこの順序で結晶成長して、積層半導体層１５を形成する。その後、積層半導体層１５上に高濃度ｐ型半導体層８を形成する。

[0104] ＜第２工程：光取り出し部形成工程＞

光取り出し部形成工程は、積層半導体層１５の上面１５ａの全部または一

部に凹凸部３３を形成するとともに、少なくとも凹凸部３３をなす凸部３３ａ上に透光性電流拡散層２０を形成する工程である。

本実施形態では、透光性電流拡散層２０を形成した後、少なくともｐ型半導体層５の一部をエッチングにより除去して凹部３３ｂを形成して、積層半導体層１５の上面１５ａの一部を凹凸部３３とする。

[0105] まず、高濃度ｐ型半導体層８上に透光性電流拡散層２０を形成する。

次に、図１１ａに示すように、積層半導体層１５の上面１５ａに、透光性電流拡散層２０、高濃度ｐ型半導体層８、ｐ型半導体層５及び発光層４を貫通して、ｎ型半導体層３を露出させる凹部３３ｂをエッチングにより形成して、凹凸部３３を形成する。

なお、このとき、ボンディングパッド７を形成する領域には、凹凸部３３は形成しない。また、第１の実施形態と同様に、エッチングしない部分（凸部３３ａの上面）を保護するエッチング用マスクを形成した後、前記エッチング用マスクを用いてドライエッチングして凹部３３ｂを形成する。

[0106] 次に、図１１ｂに示すように、透光性電流拡散層２０、高濃度ｐ型半導体層８、発光層４及びｐ型半導体層５を貫通して、ｎ型半導体層３を露出させる切り欠き部３１をエッチングにより形成する。

[0107] 次に、透光性電流拡散層２０上及び切り欠き部３１内のｎ型半導体層３の上面にそれぞれボンディングパッド７、６を形成する。

最後に、図１１ｃに示すように、素子分離ライン５０に沿って素子ごとに分離して、半導体発光素子１３を作製する。

[0108] 本発明の実施形態である半導体発光素子１３は、積層半導体層１５の凹凸部３３をなす凹部３３ｂが、ｐ型半導体層５、発光層４を貫通してｎ型半導体層３の内部まで達しているので、光取り出し効率をより一層向上させることができる。

[0109] また、本発明の実施形態である半導体発光素子１３は、ｐ型半導体層５の側壁面３３ｃに低濃度ｐ型半導体領域４０が形成されている構成なので、何らかの要因によりゴミなどが入り込み、ｐ型半導体層５と発光層４との間に

付着したとしても、ｐ型半導体層５と発光層４との間でリークなどを生じさせることはない。

[0110] 本発明の実施形態である半導体発光素子１３の製造方法においては、凹部３３ｂを、ｐ型半導体層５、発光層４を貫通してｎ型半導体層３の内部まで達するようにエッチングして形成するので、ｐ型半導体層５に低濃度ｐ型半導体領域４０を確実に形成することができ、光取り出し効率を向上させ、駆動電圧を下げた半導体発光素子１３を容易に形成することができる。

以下、本発明を実施例に基づいて具体的に説明する。しかし、本発明はこれらの実施例にのみ限定されるものではない。

実施例

[0111] ＜実施例１＞

図１に示した半導体発光素子を次のようにして作製した。

まず、ＭＯＣＶＤ装置を用いて、基板上に窒化ガリウム系化合物からなるｎ型半導体層、発光層及びｐ型半導体層をこの順序で結晶成長して、積層半導体層を形成した後、前記積層半導体層上に、前記ｐ型半導体層よりもドーパント濃度が高い高濃度ｐ型半導体層を形成して、半導体層を形成した素子基板を形成した。

なお、前記ｐ型半導体層及び前記高濃度ｐ型半導体層のｐ型ドーパントとしてはＭｇを用い、そのドーパント濃度はそれぞれ、５×１０^{19}／ｃｍ^{3}、１×１０^{20}／ｃｍ^{3}とした。

[0112] 次に、スパッタ装置を用いて、半導体層を形成した素子基板の前記高濃度ｐ型半導体層上に透光性電流拡散層を形成した。

次に、ドライエッチング装置に前記透光性電流拡散層を形成した素子基板を入れて、前記積層半導体層の上面の一部をｎ型半導体層が露出するまでエッチングして切り欠き部を形成した。

次に、前記ドライエッチング装置から取り出した前記素子基板の前記積層半導体層の上面に、ナノインプリント法を用いてエッチング用マスクを形成した後、再び、ドライエッチング装置にこの素子基板を入れて、前記積層半

導体層の上面をエッチングして凹部を形成して、光取り出し性向上のための凹凸部を形成した。このとき、前記積層半導体層の前記凹凸部を成す凹部内の前記ｐ型半導体層に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域が形成された。低濃度ｐ型半導体領域のドーパント濃度は、１×１０^{19}／ｃｍ^{3}未満であった。

[0113] 最後に、正極のボンディングパッドを前記透光性電流拡散層上に形成し、負極のボンディングパッドを前記ｎ型半導体層上に形成した後、素子分離ラインで分離して、実施例１の半導体発光素子を形成した。その後、この半導体発光素子の電流－電圧－輝度特性を測定した。

[0114] ＜比較例１＞

高濃度ｐ型半導体層のドーパント濃度を５×１０^{19}／ｃｍ^{3}とした他は実施例１と同様にして比較例１の半導体発光素子を作製した。その後、この半導体発光素子の電流－電圧－輝度特性を測定した。

[0115] ＜比較例２＞

ｐ型半導体層のドーパント濃度を１×１０^{20}／ｃｍ^{3}とした他は実施例１と同様にして比較例２の半導体発光素子を作製した。その後、この半導体発光素子の電流－電圧－輝度特性を測定した。

[0116] ＜比較例３＞

前記凹凸部を形成せず、ｐ型半導体層のドーパント濃度を１×１０^{20}／ｃｍ^{3}とした他は実施例１と同様にして比較例３の半導体発光素子を作製した。その後、この半導体発光素子の電流－電圧－輝度特性を測定した。

実施例１、比較例１～３の作製条件及び測定結果を、表１にまとめた。

[0117] [表1]

	凹凸部	p型半導体層のドーパント濃度 (cm^{-3})	高濃度p型半導体層のドーパント濃度 (cm^{-3})	正面光強度 (任意値)	Vf(V)*
実施例1	有	5×10^{19}	1×10^{20}	500	3.3
比較例1	有	5×10^{19}	5×10^{19}	500	3.6
比較例2	有	1×10^{20}	1×10^{20}	200	5
比較例3	無	1×10^{20}	1×10^{20}	300	3.2

*at I=20mA

産業上の利用可能性

[0118] 本発明の半導体発光素子は、光取り出し効率に優れ、且つ、低い駆動電圧で動作可能である。各種照明装置や表示装置などの発光装置を製造・利用する産業において利用可能性がある。

符号の説明

[0119] １・・・ハンドスキャナハウジング、２・・・入力書面、３・・・１次元イメージセンサ、４・・・ワイドレンズ、５・・・照明ランプ

１・・・基板、２・・・バッファ層、３・・・ｎ型半導体層、４・・・発光層、５・・・ｐ型半導体層、６・・・ボンディングパッド、７・・・ボンディングパッド（正極）、８・・・高濃度ｐ型半導体層、９・・・下地層、１１、１２、１３・・・半導体発光素子、１５・・・積層半導体層、１５ａ・・・上面、１６・・・積層体、２０・・・透光性電流拡散層、３１・・・切り欠き部、３３・・・凹凸部、３３ａ・・・凸部、３３ｂ・・・凹部、３３ｃ・・・側壁面、３３ｄ・・・底面、３５・・・光取り出し部、４０・・・低濃度ｐ型半導体領域、５０・・・素子分離ライン

請求の範囲

[請求項1] 基板と、

前記基板上に形成されたｎ型半導体層、前記ｎ型半導体層に積層された発光層及び前記発光層に積層されたｐ型半導体層からなる積層半導体層と、

前記積層半導体層の上面の全部または一部に形成された光取り出し性向上のための凹凸部と、

前記積層半導体層の前記凹凸部を成す凸部上に積層された、前記ｐ型半導体層よりもドーパント濃度が高い高濃度ｐ型半導体層と、

少なくとも前記高濃度ｐ型半導体層上に積層された透光性電流拡散層と、を具備してなる半導体発光素子。

[請求項2] 前記高濃度ｐ型半導体層の厚みが５０ｎｍ以下である請求項１に記載の半導体発光素子。

[請求項3] 前記積層半導体層の前記凹凸部を成す凹部が、前記ｐ型半導体層の内部まで達しており、

前記凹部内における前記ｐ型半導体層に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域が形成されている請求項１に記載の半導体発光素子。

[請求項4] 前記透光性電流拡散層が、前記凹凸部の全面に積層されている請求項１に記載の半導体発光素子。

[請求項5] 前記積層半導体層の前記凹凸部をなす凹部が、前記ｐ型半導体層、前記発光層を貫通して前記ｎ型半導体層の内部まで達しており、

前記凹部内における前記ｐ型半導体層に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域が形成されている請求項１に記載の半導体発光素子。

[請求項6] 前記ｐ型半導体層、前記高濃度ｐ型半導体層及び前記低濃度ｐ型半導体領域が窒化ガリウム系半導体から構成されるとともに、これらに含まれるドーパントがＭｇであり、

前記ｐ型半導体層のドーパント濃度が１×１０^{19}／ｃｍ^{3}以上１×１０^{20}／ｃｍ^{3}未満の範囲であり、

前記高濃度ｐ型半導体層のドーパント濃度が１×１０^{20}／ｃｍ^{3}以上であり、

前記低濃度ｐ型半導体領域のドーパント濃度が１×１０^{19}／ｃｍ^{3}未満である請求項１に記載の半導体発光素子。

[請求項7] 基板上にｎ型半導体層、発光層、ｐ型半導体層からなる積層半導体層を形成するとともに、前記ｐ型半導体層よりもドーパント濃度が高い高濃度ｐ型半導体層を前記ｐ型半導体層上に積層することにより、積層体を形成する工程と、

前記積層体の上面の全部または一部に凹凸部を形成するとともに、少なくとも前記凹凸部をなす凸部上に透光性電流拡散層を形成する光取り出し部形成工程と、を具備する半導体発光素子の製造方法。

[請求項8] 前記光取り出し部形成工程が、前記高濃度ｐ型半導体層上に前記透光性電流拡散層を形成する工程と、前記透光性電流拡散層を貫通して前記積層体に達する凹部をエッチングで形成する工程とを有する請求項７に記載の半導体発光素子の製造方法。

[請求項9] 前記光取り出し部形成工程が、前記積層体上に凹部をエッチングで形成する工程と、前記積層体の上面に前記透光性電流拡散層を形成する工程とを有する請求項７に記載の半導体発光素子の製造方法。

[請求項10] 前記積層体に凹部を形成することによって、少なくとも前記ｐ型半導体層に凹部を形成すると同時に、前記凹部内に、前記ｐ型半導体層よりもドーパント濃度が低い低濃度ｐ型半導体領域を形成する請求項８または請求項９に記載の半導体発光素子の製造方法。

[請求項11] 前記凹凸部をなす凹部を、前記ｐ型半導体層の内部まで達するように形成する請求項７に記載の半導体発光素子の製造方法。

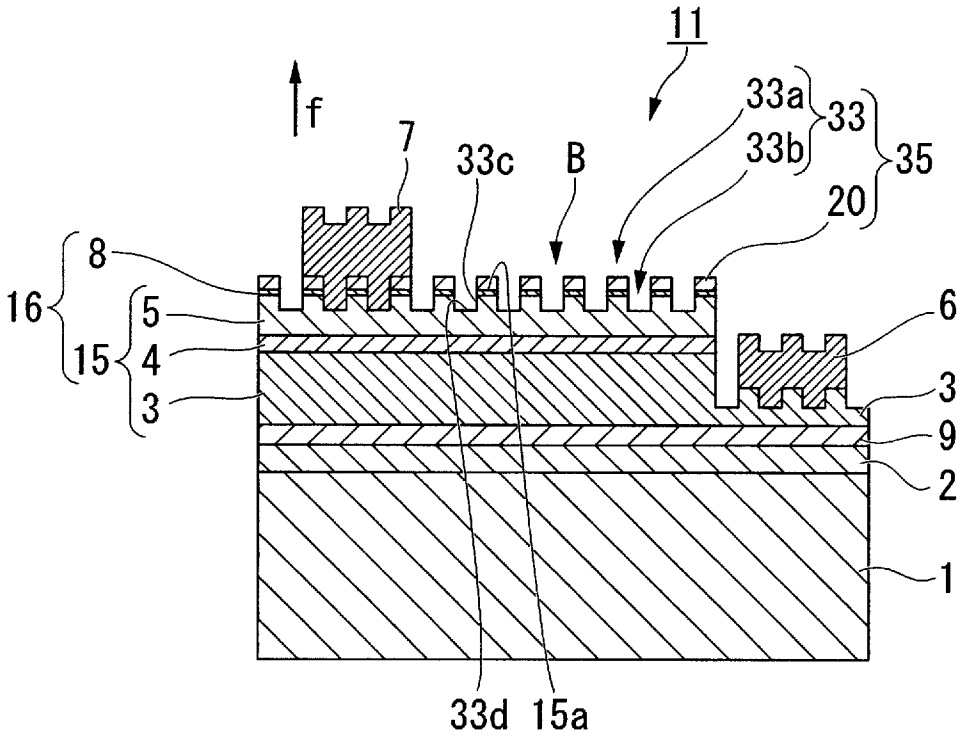
[請求項12] 前記透光性電流拡散層を、前記積層体の上面全面に積層する請求項１１に記載の半導体発光素子の製造方法。

[請求項13] 前記凹部を、前記ｐ型半導体層、前記発光層を貫通して前記ｎ型半導体層の内部まで達するように形成する請求項７に記載の半導体発光素子の製造方法。

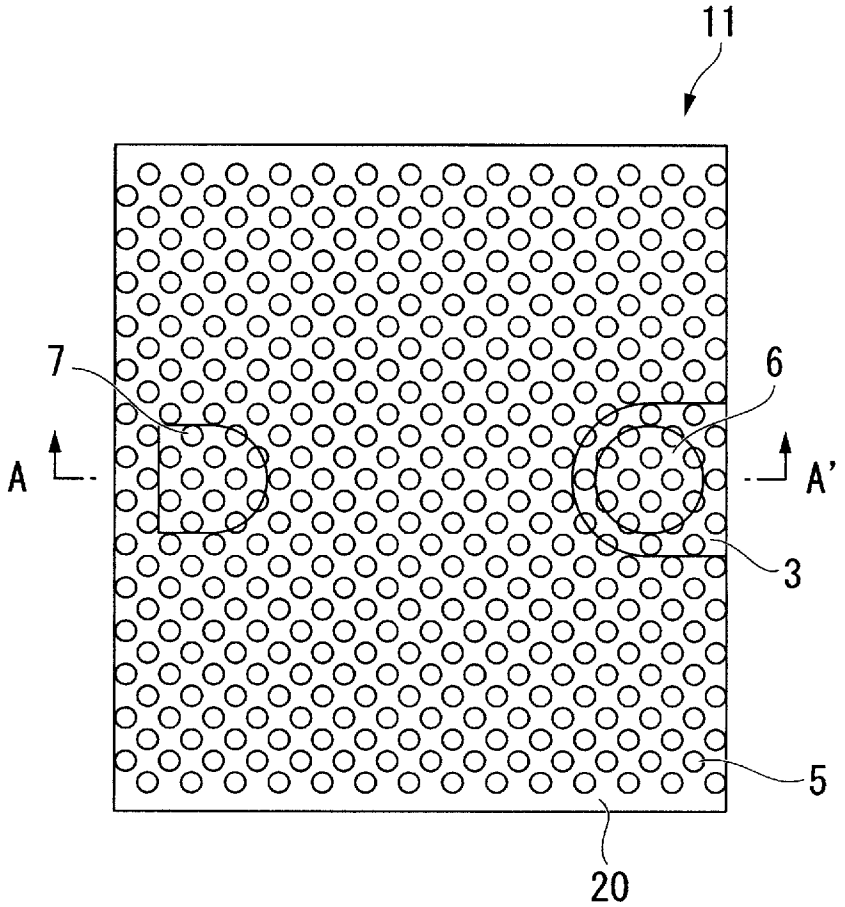
[請求項14] 前記凹部を、ドライエッチング法で形成する請求項７に記載の半導体発光素子の製造方法。

[請求項15] 前記ドライエッチング法で用いるエッチング用マスクを、ナノインプリント法、ＥＢ露光法またはレーザー露光法のいずれかの方法で形成する請求項１４に記載の半導体発光素子の製造方法。

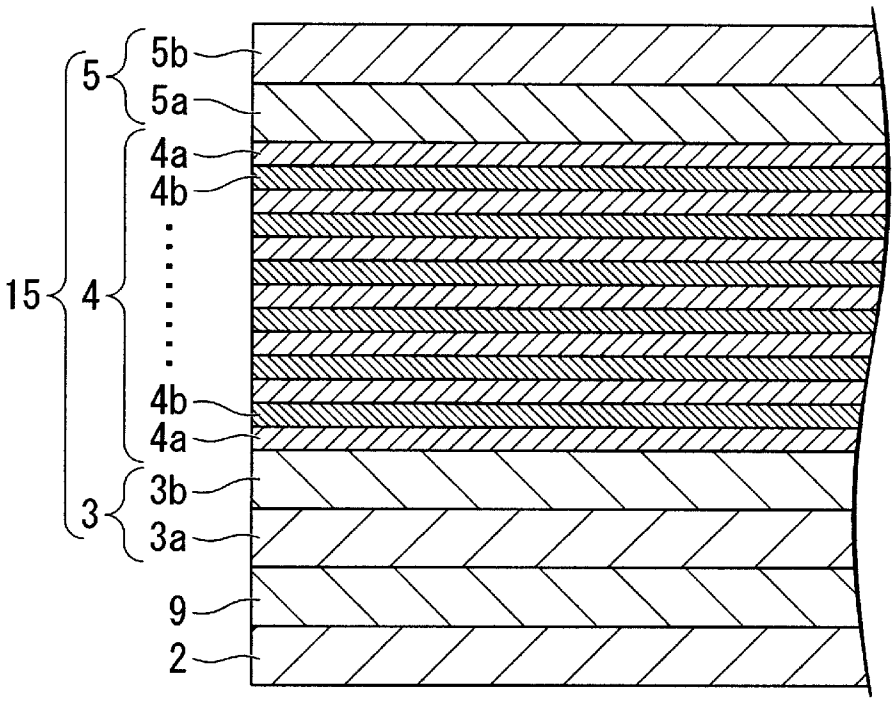
[図1a]



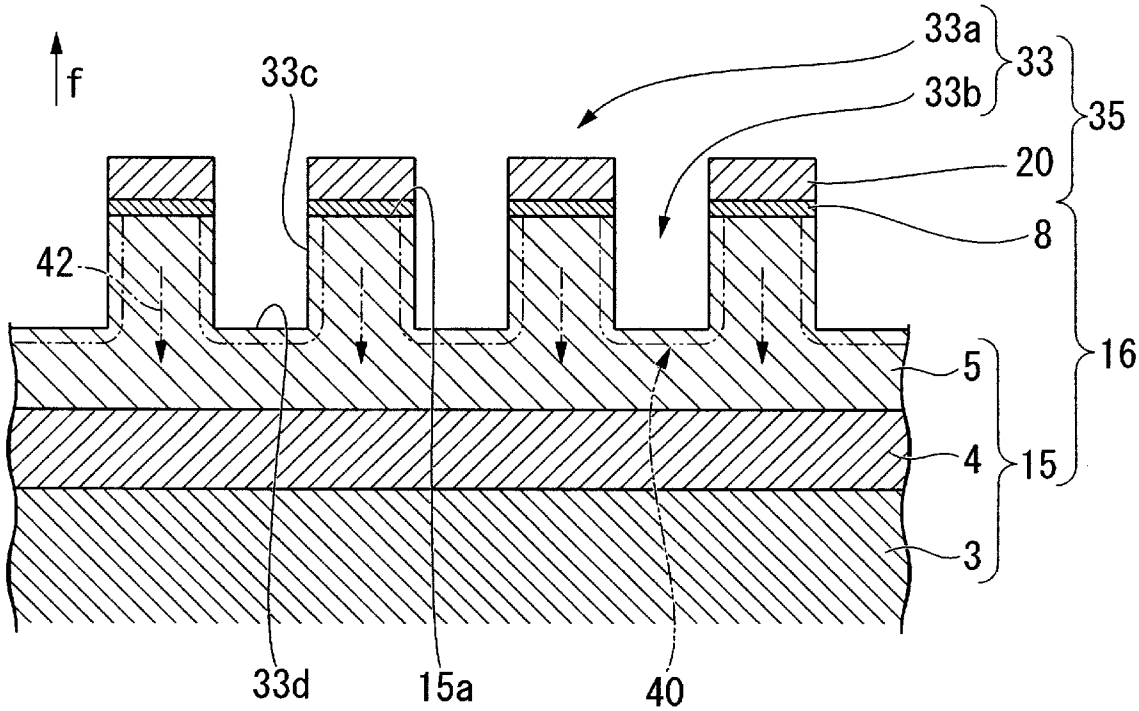
[図1b]



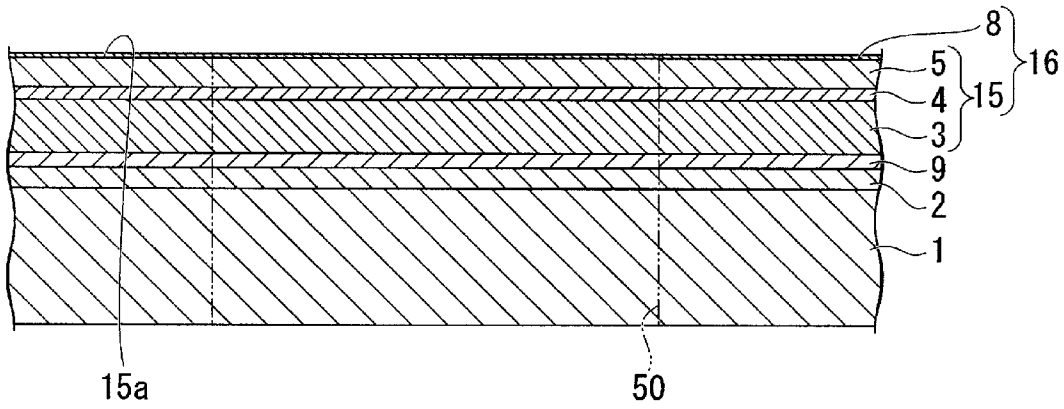
[図2]


5b
5
5a
4a
4b
15
4
4b
4a
3b
3
3a
9
2

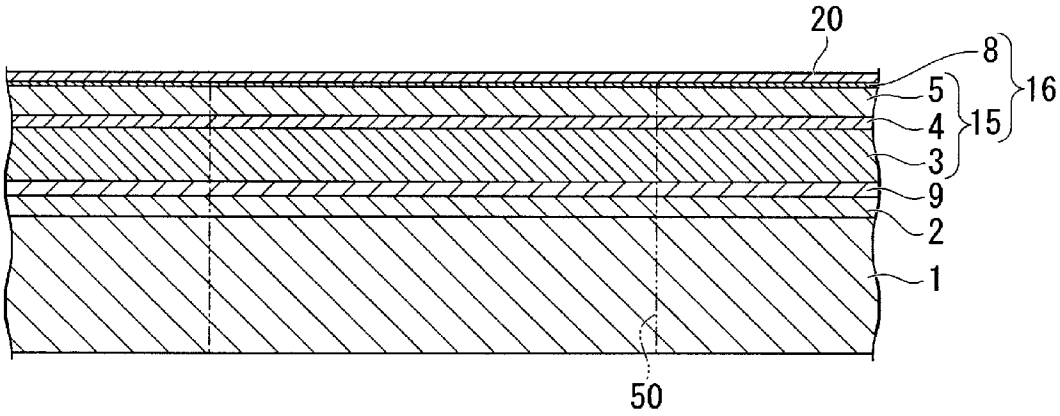
[図3]


f
33c
33a
33
33b
35
20
8
42
5
16
4
15
3
33d
15a
40

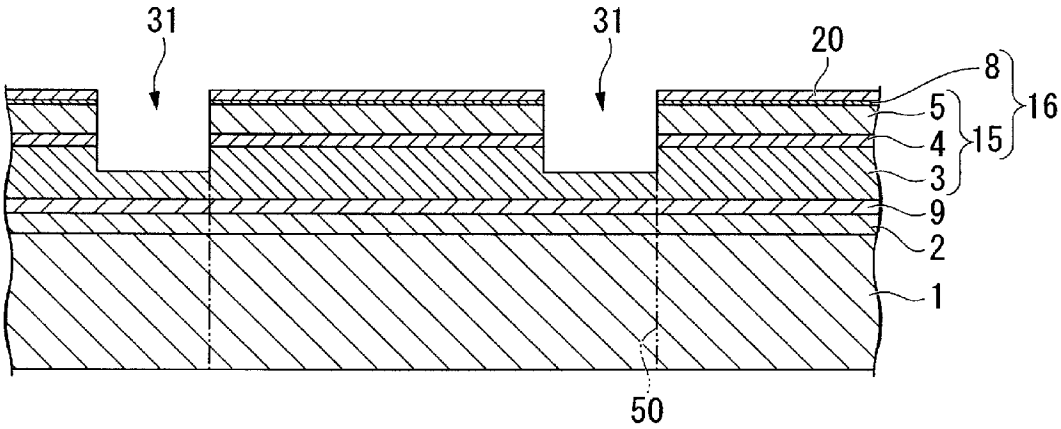
[図4a]


8
5
4
3
9
2
1
16
15
15a
50

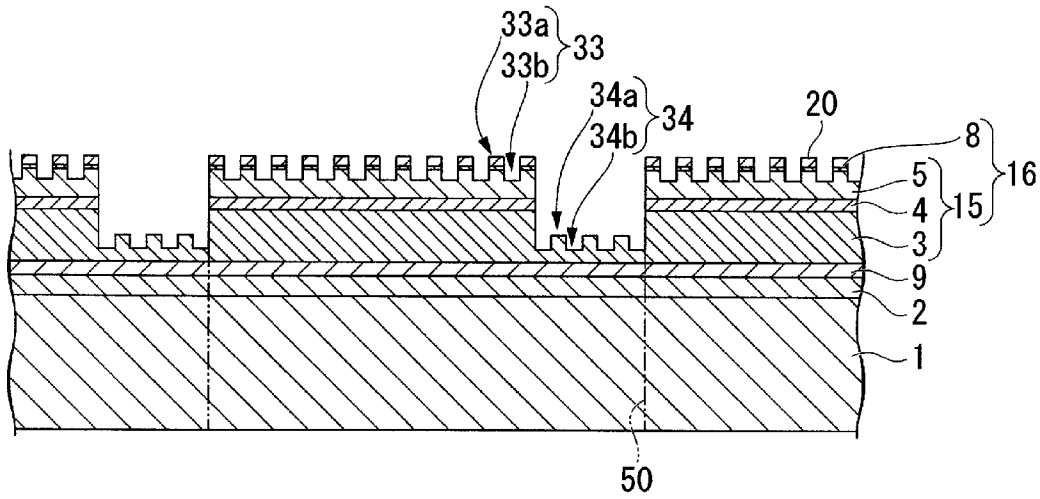
[図4b]


20
8
5
4
3
9
2
1
16
15
50

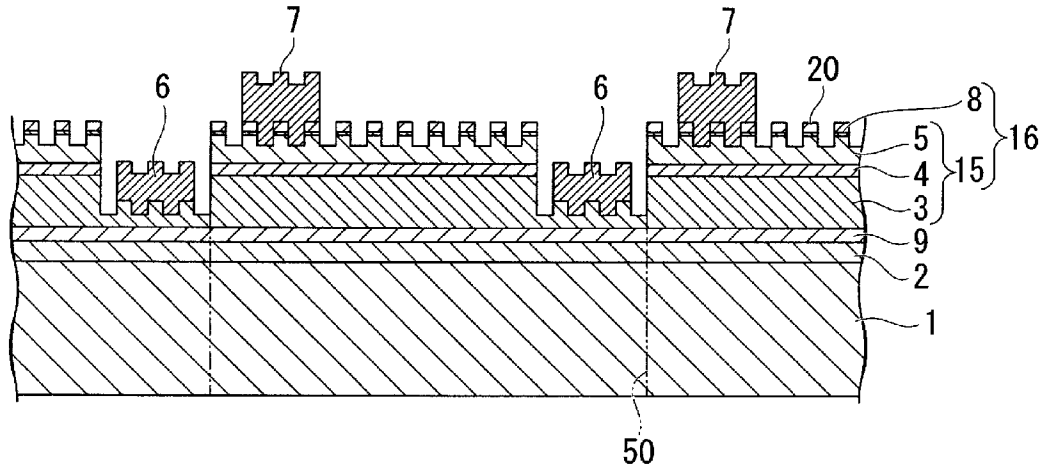
[図4c]


31
31
20
8
5
4
3
9
2
1
16
15
50

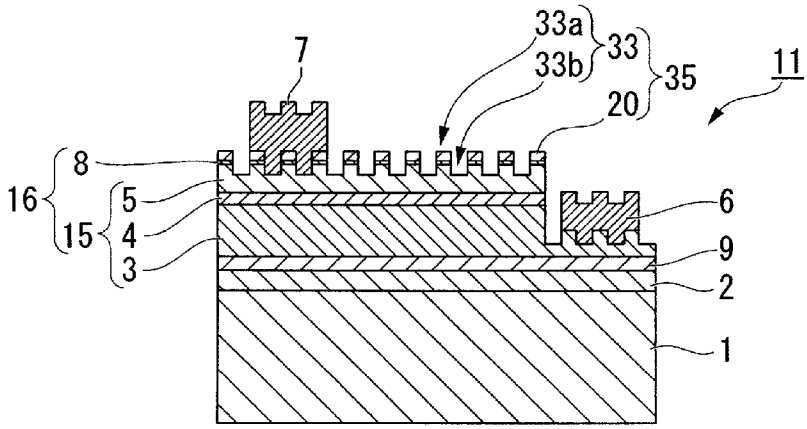
[図5a]


33a
33b
33
34a
34b
34
20
8
16
5
4
15
3
9
2
1
50

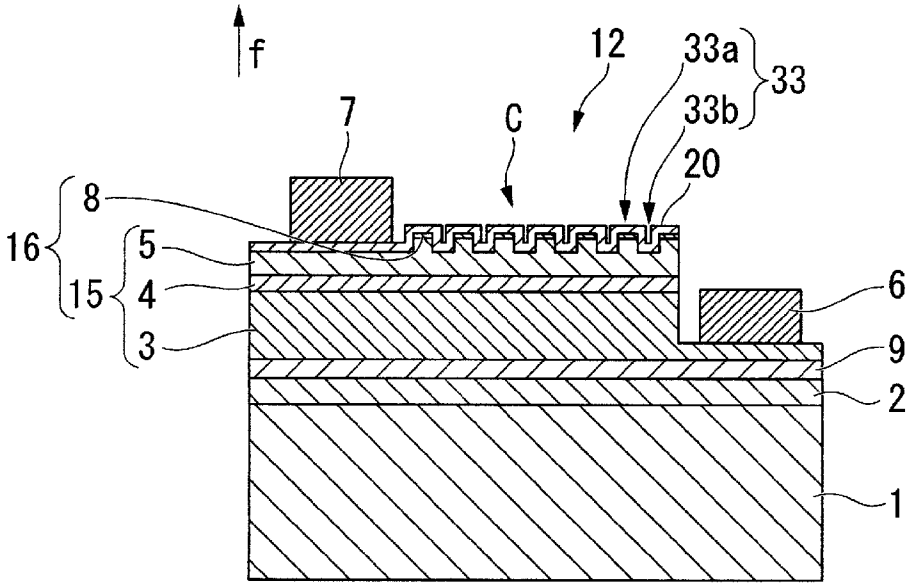
[図5b]


7
7
6
6
20
8
16
5
4
15
3
9
2
1
50

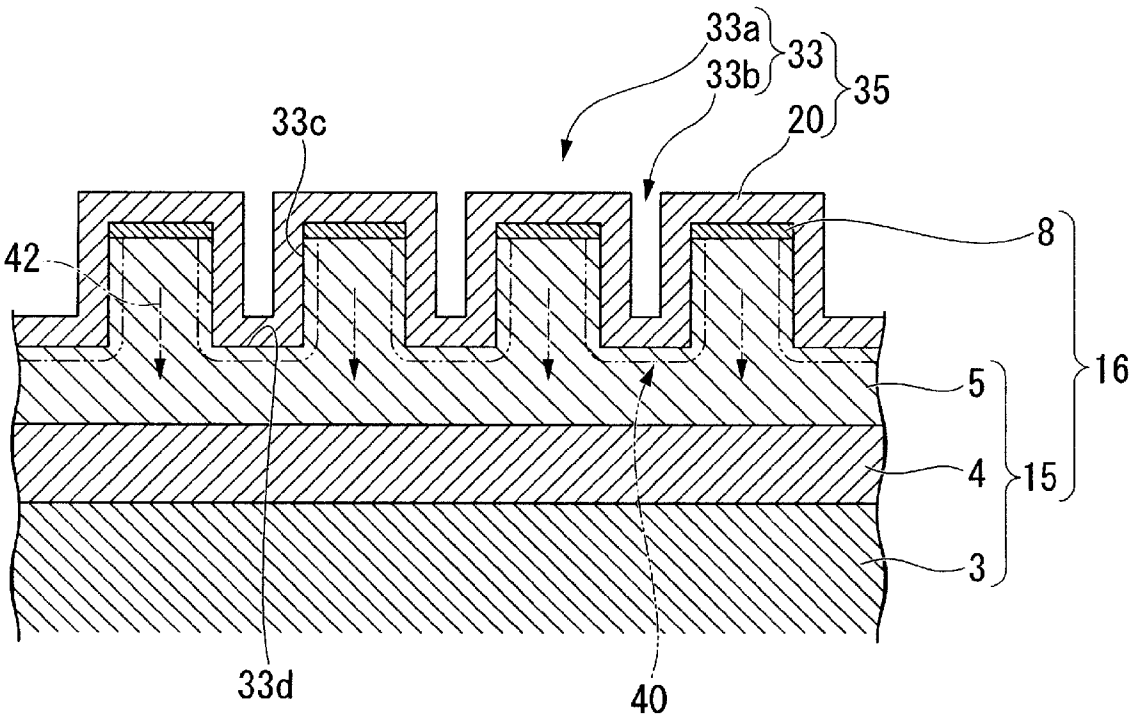
[図5c]


33a
33b
33
35
11
7
20
8
16
5
15
4
3
6
9
2
1

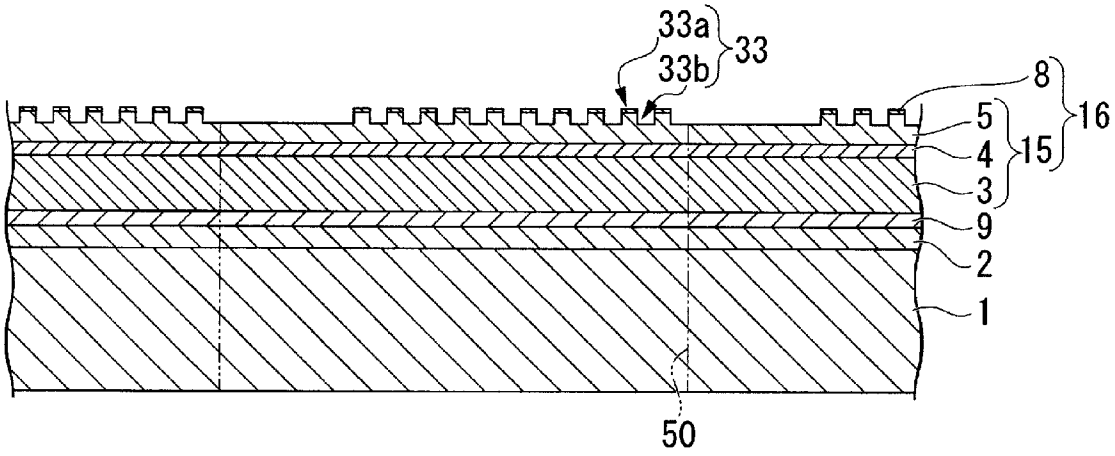
[図6]


f
12
33a
33
33b
7
C
20
8
16
5
15
4
3
6
9
2
1

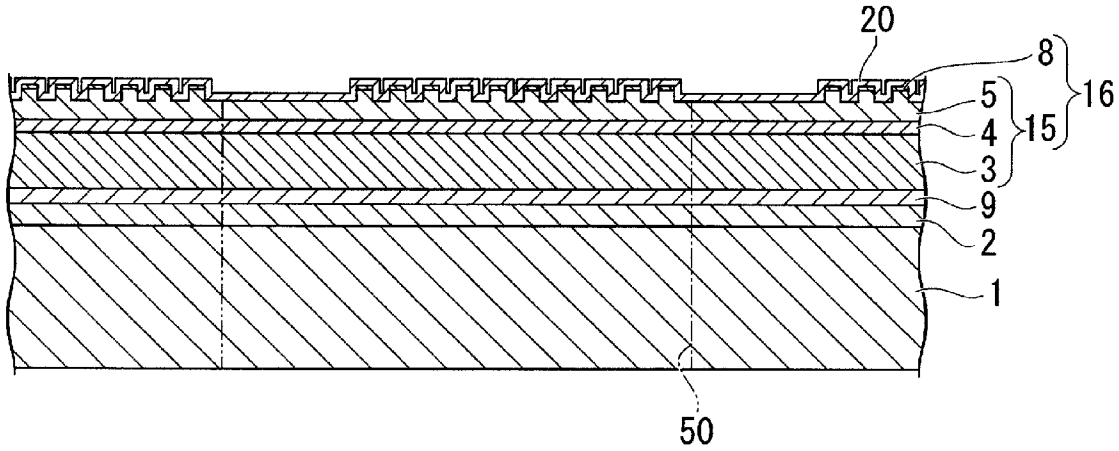
[図7]


33a
33
33b
35
20
33c
8
42
16
5
4
15
3
33d
40

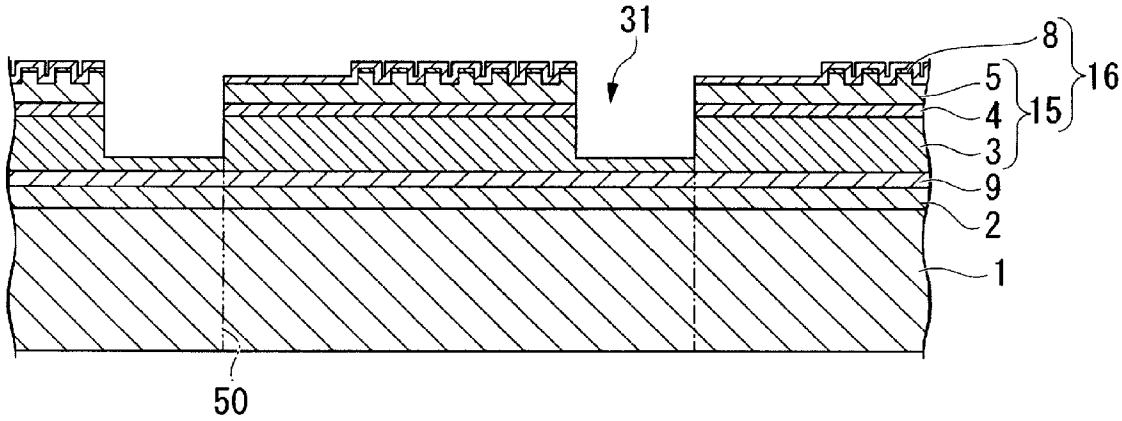
[図8a]


33a
33b
33
8
16
5
4
15
3
9
2
1
50

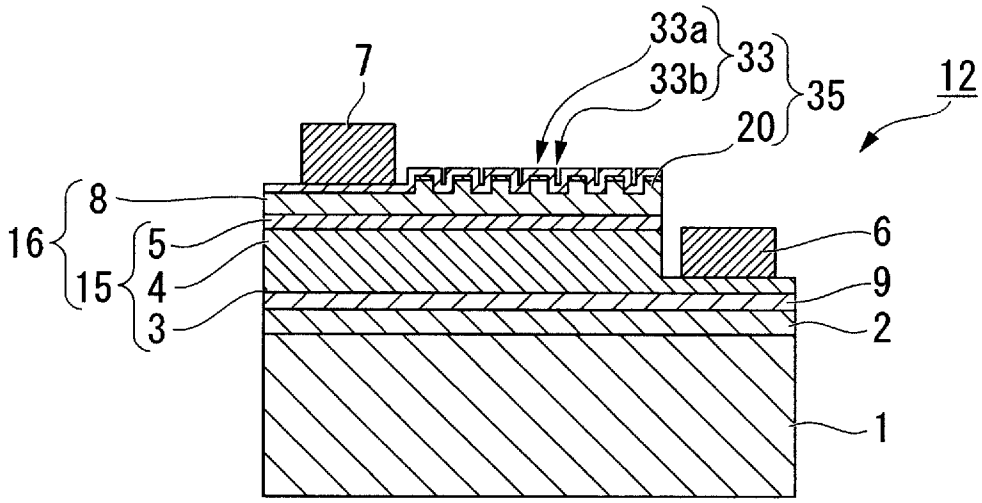
[図8b]


20
8
16
5
4
15
3
9
2
1
50

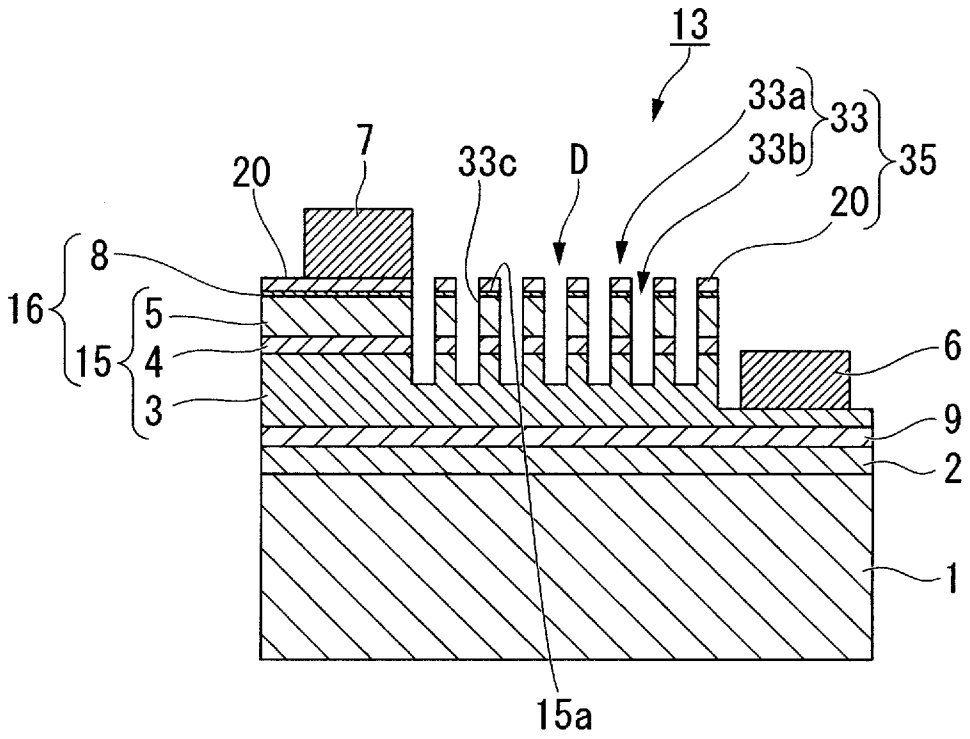
[図8c]


31
8
16
5
4
15
3
9
2
1
50

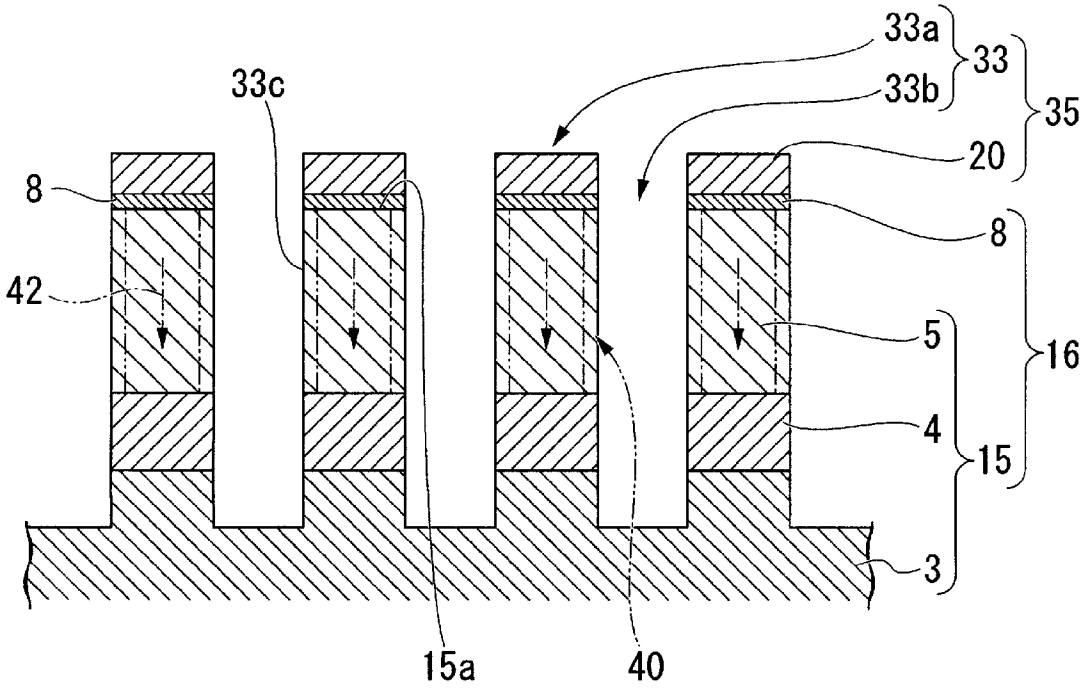
[図8d]


33a
33b
33
35
12
7
20
8
16
5
15
4
3
6
9
2
1

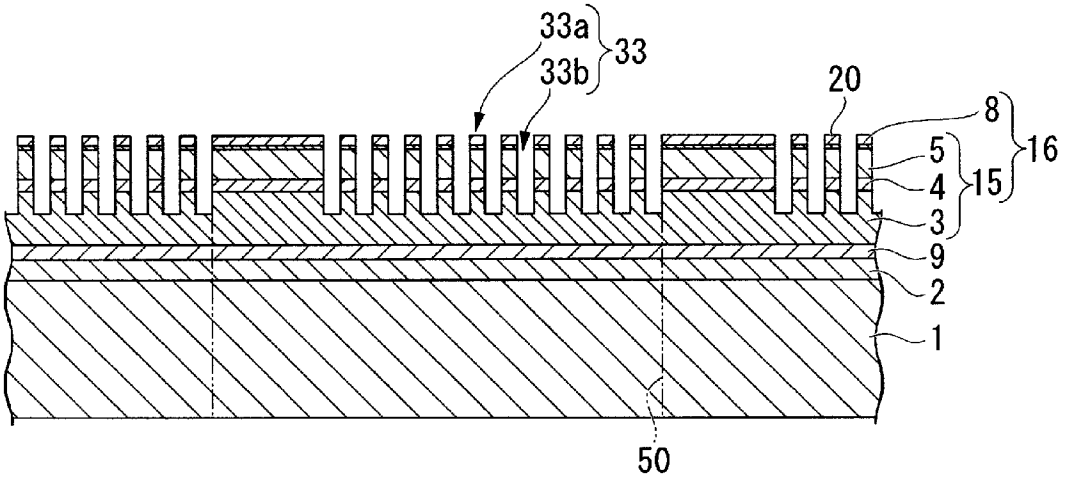
[図9]


13
33a
33b
33
35
20
7
33c
D
20
8
16
5
15
4
3
6
9
2
1
15a

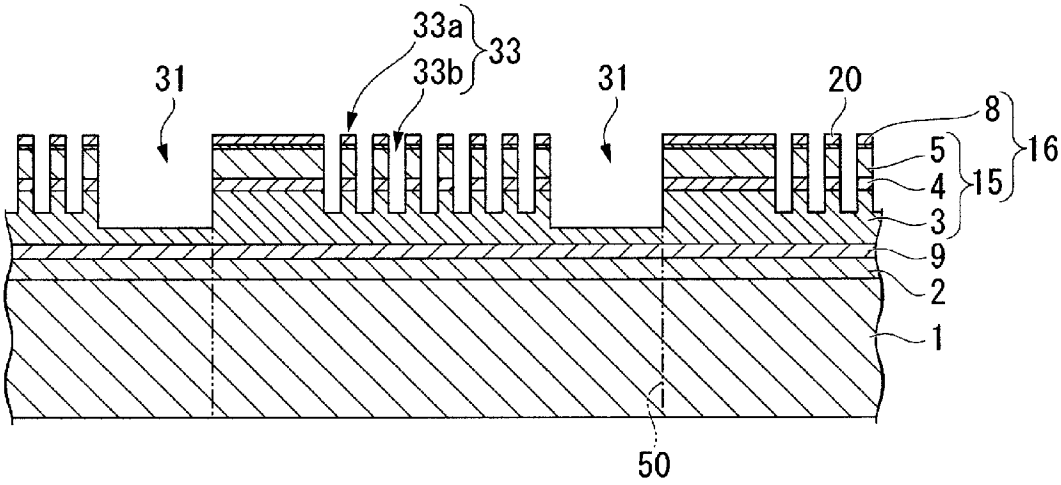
[図10]



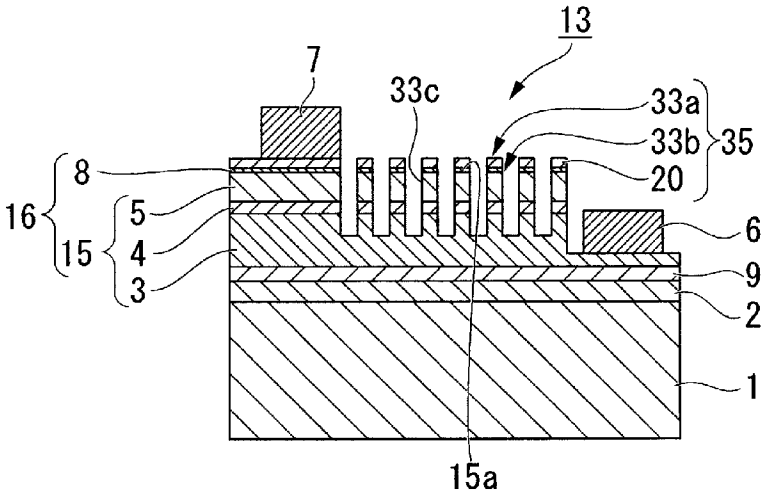
[図11a]



[図11b]



[図11c]



INTERNATIONAL SEARCH REPORT

International application No.
PCT/JP2009/005420

A. CLASSIFICATION OF SUBJECT MATTER
H01L33/22(2010.01)i, *H01L21/3065*(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L21/205-21/31, 21/365, 21/469, 21/86, 33/00

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2007-300134 A (Nichia Chemical Industries, Ltd.), 15 November 2007 (15.11.2007), paragraphs [0045], [0059], [0074]; fig. 17 (Family: none)	1-15
A	JP 2005-317931 A (Nichia Chemical Industries, Ltd.), 10 November 2005 (10.11.2005), paragraphs [0053] to [0059]; fig. 5 to 8 & US 2005/0212002 A1	1-15

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
06 January, 2010 (06.01.10)	19 January, 2010 (19.01.10)
Name and mailing address of the ISA/ Japanese Patent Office Facsimile No.	Authorized officer Telephone No.

国際調査報告

国際出願番号　ＰＣＴ／ＪＰ２００９／００５４２０

Ａ．　発明の属する分野の分類（国際特許分類（ＩＰＣ））

Int.Cl.　H01L33/22(2010.01)i, H01L21/3065(2006.01)i

Ｂ．　調査を行った分野

調査を行った最小限資料（国際特許分類（ＩＰＣ））

Int.Cl.　H01L 21/205-21/31、21/365、21/469、21/86、33/00

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	１９２２－１９９６年
日本国公開実用新案公報	１９７１－２０１０年
日本国実用新案登録公報	１９９６－２０１０年
日本国登録実用新案公報	１９９４－２０１０年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

Ｃ．　関連すると認められる文献

引用文献のカテゴリー＊	引用文献名　及び一部の箇所が関連するときは、その関連する箇所の表示	関連する請求項の番号
A	JP 2007-300134 A（日亜化学工業株式会社）2007.11.15,　【００４５】、【００５９】、【００７４】欄、図１７（ファミリーなし）	１－１５
A	JP 2005-317931 A（日亜化学工業株式会社）2005.11.10,　【００５３】－【００５９】欄、図５－８ & US 2005/0212002 A1	１－１５

☐　Ｃ欄の続きにも文献が列挙されている。

☐　パテントファミリーに関する別紙を参照。

＊　引用文献のカテゴリー

「Ａ」特に関連のある文献ではなく、一般的技術水準を示すもの

「Ｅ」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「Ｌ」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「Ｏ」口頭による開示、使用、展示等に言及する文献

「Ｐ」国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献

「Ｔ」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「Ｘ」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Ｙ」特に関連のある文献であって、当該文献と他の１以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「＆」同一パテントファミリー文献

国際調査を完了した日	国際調査報告の発送日
０６．０１．２０１０	１９．０１．２０１０

国際調査機関の名称及びあて先
日本国特許庁（ＩＳＡ／ＪＰ）
郵便番号１００－８９１５
東京都千代田区霞が関三丁目４番３号

特許庁審査官（権限のある職員）　２Ｋ　８８２６
土屋　知久
電話番号　０３－３５８１－１１０１　内線　３２５５