

(19)日本国特許庁(JP)

(12)特許公報(B1)

(11)特許番号
特許第7209908号
(P7209908)

(45)発行日 令和5年1月20日(2023.1.20)

(24)登録日 令和5年1月12日(2023.1.12)

(51)国際特許分類		F I			
H 0 2 J	3/38 (2006.01)	H 0 2 J	3/38	1 1 0	
H 0 2 J	3/32 (2006.01)	H 0 2 J	3/32		
H 0 2 M	7/48 (2007.01)	H 0 2 M	7/48		R

請求項の数 12 (全22頁)

(21)出願番号	特願2022-556267(P2022-556267)	(73)特許権者	000006013 三菱電機株式会社 東京都千代田区丸の内二丁目7番3号
(86)(22)出願日	令和4年5月30日(2022.5.30)	(74)代理人	110001195 弁理士法人深見特許事務所
(86)国際出願番号	PCT/JP2022/021905	(72)発明者	浜 中 幸太 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
審査請求日	令和4年9月16日(2022.9.16)	(72)発明者	宇田 涼介 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
早期審査対象出願		(72)発明者	椋木 香帆 東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内
		(72)発明者	藤井 俊行

最終頁に続く

(54)【発明の名称】 電力変換装置、および制御装置

(57)【特許請求の範囲】

【請求項1】

蓄電要素と電力系統との間で電力変換を行なう電力変換器と、
前記電力変換器を制御する制御装置とを備え、
前記電力変換器は、前記蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を前記電力系統に出力し、

前記制御装置は、

直流電圧指令値と前記蓄電要素の直流電圧とに基づいて、前記電力変換器に対する有効電力指令値を生成する直流電圧制御部と、

前記有効電力指令値と前記電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部と、

前記有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、

前記第1角周波数と、前記フィードフォワード指令値とに基づいて、前記電力変換器の出力電圧の基準位相を生成する位相生成部と、

前記基準位相と、前記電力変換器の出力電圧の基準電圧指令値とに基づいて、前記電力変換器に対する制御信号を生成する信号生成部とを含む、電力変換装置。

【請求項2】

前記フィードフォワード指令値は、第1位相指令値を含み、

前記位相生成部は、前記第1角周波数と基準角周波数との加算値を積分処理することに

より第 2 位相指令値を生成し、前記第 1 位相指令値と前記第 2 位相指令値との加算値を前記基準位相として生成する、請求項 1 に記載の電力変換装置。

【請求項 3】

前記フィードフォワード制御部は、前記有効電力指令値に第 1 ゲインを乗算し、前記第 1 ゲインが乗算された値に対して高周波成分を除去するためのフィルタ処理を施すことにより、前記第 1 位相指令値を生成する、請求項 2 に記載の電力変換装置。

【請求項 4】

前記フィードフォワード指令値は、第 2 角周波数を含み、
前記位相生成部は、前記第 1 角周波数と基準角周波数との第 1 加算値を算出し、前記第 1 加算値と前記第 2 角周波数との第 2 加算値を積分処理することにより前記基準位相を生成する、請求項 1 に記載の電力変換装置。

10

【請求項 5】

前記フィードフォワード制御部は、前記有効電力指令値に第 2 ゲインを乗算することにより、前記第 2 角周波数を生成する、請求項 4 に記載の電力変換装置。

【請求項 6】

蓄電要素と電力系統との間で電力変換を行なう電力変換器と、
前記電力変換器を制御する制御装置とを備え、
前記電力変換器は、前記蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を前記電力系統に出力し、
前記制御装置は、

20

直流電圧指令値と前記蓄電要素の直流電圧とに基づいて、前記電力変換器に対する有効電力指令値を生成する直流電圧制御部と、

前記有効電力指令値と前記電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第 1 角周波数を生成する発電機模擬部と、

前記第 1 角周波数に基づいて、前記電力変換器の基準位相を生成する位相生成部と、
前記有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、

前記電力変換器の出力電圧の基準電圧指令値を生成する電圧指令生成部と、
前記電力変換器からの出力電流の検出値と、前記フィードフォワード指令値とに基づいて、前記出力電流を電流リミット値以下に抑制するための補正值を算出し、前記補正值と前記電力変換器の出力電圧の基準電圧指令値とを用いて前記電力変換器の出力電圧の電圧指令値を生成する電流抑制制御部と、

30

前記基準位相と、前記電圧指令値とに基づいて、前記電力変換器に対する制御信号を生成する信号生成部とを含む、電力変換装置。

【請求項 7】

前記電流抑制制御部は、
前記検出値を座標変換した d 軸電流および q 軸電流と、前記電流リミット値とに基づいて、d 軸電流指令値および q 軸電流指令値を生成する電流指令値生成部と、

前記 d 軸電流指令値と前記 d 軸電流との第 1 電流偏差と、前記 q 軸電流指令値および前記フィードフォワード指令値の加算値と前記 q 軸電流との第 2 電流偏差とを算出する偏差演算部と、

40

前記補正值として、前記第 1 電流偏差を補償するための第 1 補正值と、前記第 2 電流偏差を補償するための第 2 補正值とを算出する制御演算部と、

前記基準電圧指令値の d 軸成分と前記第 1 補正值とを用いて前記電圧指令値の d 軸成分を算出し、前記基準電圧指令値の q 軸成分と前記第 2 補正值とを用いて前記電圧指令値の q 軸成分を算出する電圧指令値補正部とを含み、

前記電流指令値生成部は、
前記出力電流が前記電流リミット値以下である場合、前記 d 軸電流および前記 q 軸電流を、それぞれ d 軸電流指令値および q 軸電流指令値として生成し、

前記出力電流が前記電流リミット値よりも大きい場合、前記電流リミット値に対応す

50

る前記 d 軸電流および前記 q 軸電流を、それぞれ d 軸電流指令値および q 軸電流指令値として生成する、請求項 6 に記載の電力変換装置。

【請求項 8】

前記制御演算部は、

前記第 1 電流偏差に比例ゲインを乗算した第 1 乗算値を出力する第 1 比例器と、

前記第 2 電流偏差に前記比例ゲインを乗算した第 2 乗算値を出力する第 2 比例器と、

前記第 1 補正值および前記第 2 補正值を算出するための補正值算出部とを含み、

前記補正值算出部は、

前記第 1 乗算値と前記第 2 乗算値の積分値とに基づいて、前記第 1 補正值を算出し、

前記第 2 乗算値と前記第 1 乗算値の積分値とに基づいて、前記第 2 補正值を算出する

、請求項 7 に記載の電力変換装置。

10

【請求項 9】

前記フィードフォワード制御部は、前記有効電力指令値に第 3 ゲインを乗算することにより、前記フィードフォワード指令値としての有効電流指令値を生成する、請求項 6 ~ 請求項 8 のいずれか 1 項に記載の電力変換装置。

【請求項 10】

前記蓄電要素の直流電圧が規定電圧範囲内である場合には、前記直流電圧指令値は、前記直流電圧に設定され、

前記蓄電要素の直流電圧が前記規定電圧範囲外である場合には、前記直流電圧指令値は、前記規定電圧範囲の電圧リミット値に設定される、請求項 1 ~ 請求項 8 のいずれか 1 項に記載の電力変換装置。

20

【請求項 11】

蓄電要素と電力系統との間で電力変換を行なう電力変換器を制御する制御装置であって、前記電力変換器は、前記蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を前記電力系統に出力し、

前記制御装置は、

直流電圧指令値と前記蓄電要素の直流電圧とに基づいて、前記電力変換器に対する有効電力指令値を生成する直流電圧制御部と、

前記有効電力指令値と前記電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第 1 角周波数を生成する発電機模擬部と、

30

前記有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、

前記第 1 角周波数と、前記フィードフォワード指令値とに基づいて、前記電力変換器の出力電圧の基準位相を生成する位相生成部と、

前記基準位相と、前記電力変換器の出力電圧の基準電圧指令値とに基づいて、前記電力変換器に対する制御信号を生成する信号生成部とを備える、制御装置。

【請求項 12】

蓄電要素と電力系統との間で電力変換を行なう電力変換器を制御する制御装置であって、前記電力変換器は、前記蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を前記電力系統に出力し、

40

前記制御装置は、

直流電圧指令値と前記蓄電要素の直流電圧とに基づいて、前記電力変換器に対する有効電力指令値を生成する直流電圧制御部と、

前記有効電力指令値と前記電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第 1 角周波数を生成する発電機模擬部と、

前記第 1 角周波数に基づいて、前記電力変換器の基準位相を生成する位相生成部と、

前記有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、

前記電力変換器の出力電圧の基準電圧指令値を生成する電圧指令生成部と、

前記電力変換器からの出力電流の検出値と、前記フィードフォワード指令値とに基づ

50

いて、前記出力電流を電流リミット値以下に抑制するための補正値を算出し、前記補正値と前記電力変換器の出力電圧の基準電圧指令値とを用いて前記電力変換器の出力電圧の電圧指令値を生成する電流抑制制御部と、

前記基準位相と、前記電圧指令値とに基づいて、前記電力変換器に対する制御信号を生成する信号生成部とを備える、制御装置。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、電力変換装置、および制御装置に関する。

【背景技術】

【0002】

近年、電力システムに対して、太陽光発電設備等の再生可能エネルギーを用いた多くの分散型電源が導入されている。分散型電源は、電力変換器を介して電力システムに接続される場合が多い。そのため、電力システムに接続される分散型電源が増加すると電力システムに接続される同期機の割合が減少し、電力システム内の慣性エネルギーが減少する。そこで、電力変換器に同期機と同様な挙動をさせることによって減少した慣性エネルギーを補う仮想同期機制御が提案されている。

【0003】

仮想同期機制御を備える電力変換器は、模擬対象となる同期発電機が電力システムに接続される場合の挙動を模擬するように制御される。例えば、国際公開第2019/092877号（特許文献1）に係る電力変換装置は、インバータを制御する制御部を含む。制御部は、同期発電機を模擬する演算を実行する同期発電機模擬演算部と、インバータに入力される直流電圧を監視する直流電圧監視部と、直流電圧に応じて、同期発電機模擬演算部で用いられるパラメータ値を設定するパラメータ値設定部とを含む。

【先行技術文献】

【特許文献】

【0004】

【文献】国際公開第2019/092877号

【発明の概要】

【発明が解決しようとする課題】

【0005】

電力変換器が同期発電機の特性を模擬する場合、電力変換器からの出力有効電力は電力システムの周波数に依存する。また、電力変換器に接続されている電力源（例えば、キャパシタ、蓄電池等）の直流電圧は、出力有効電力に応じて変動する。当該直流電圧が動作範囲外となった場合には電力変換器が保護停止してしまう可能性があるため、当該直流電圧が動作範囲内となるように直流電圧制御を実行して出力有効電力を調整し、電力変換器の運転を継続する必要がある。しかし、仮想同期機制御の応答が十分に高速ではない場合には、直流電圧制御を高速化できない。その結果、直流電圧が動作範囲を大きく外れて電力変換器が保護停止してしまうという課題があった。

【0006】

本開示のある局面における目的は、同期発電機を模擬した制御を実行する電力変換器において、直流電圧制御の制御性を向上させることが可能な電力変換装置、および制御装置を提供することである。

【課題を解決するための手段】

【0007】

ある実施の形態に従う電力変換装置は、蓄電要素と電力システムとの間で電力変換を行なう電力変換器と、電力変換器を制御する制御装置とを備える。電力変換器は、蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を電力システムに出力する。制御装置は、直流電圧指令値と蓄電要素の直流電圧とに基づいて、電力変換器に対する有効電力指令値を生成する直流電圧制御部と、有効電力指令値と電力システムの有効電力とに基づいて

10

20

30

40

50

同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部と、有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、第1角周波数と、フィードフォワード指令値とに基づいて、電力変換器の出力電圧の基準位相を生成する位相生成部と、基準位相と、電力変換器の出力電圧の基準電圧指令値とに基づいて、電力変換器に対する制御信号を生成する信号生成部とを含む。

【0008】

他の実施の形態に従う電力変換装置は、蓄電要素と電力系統との間で電力変換を行なう電力変換器と、電力変換器を制御する制御装置とを備える。電力変換器は、蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を電力系統に出力する。制御装置は、直流電圧指令値と蓄電要素の直流電圧とに基づいて、電力変換器に対する有効電力指令値を生成する直流電圧制御部と、有効電力指令値と電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部と、第1角周波数に基づいて、電力変換器の基準位相を生成する位相生成部と、有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、電力変換器の出力電圧の基準電圧指令値を生成する電圧指令生成部と、電力変換器からの出力電流の検出値と、フィードフォワード指令値とに基づいて、出力電流を電流リミット値以下に抑制するための補正值を算出し、補正值と電力変換器の出力電圧の基準電圧指令値とを用いて電力変換器の出力電圧の電圧指令値を生成する電流抑制制御部と、基準位相と、電圧指令値とに基づいて、電力変換器に対する制御信号を生成する信号生成部とを含む。

【0009】

さらに他の実施の形態に従うと、蓄電要素と電力系統との間で電力変換を行なう電力変換器を制御する制御装置が提供される。電力変換器は、蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を電力系統に出力する。制御装置は、直流電圧指令値と蓄電要素の直流電圧とに基づいて、電力変換器に対する有効電力指令値を生成する直流電圧制御部と、有効電力指令値と電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部と、有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、第1角周波数と、フィードフォワード指令値とに基づいて、電力変換器の出力電圧の基準位相を生成する位相生成部と、基準位相と、電力変換器の出力電圧の基準電圧指令値とに基づいて、電力変換器に対する制御信号を生成する信号生成部とを備える。

【0010】

さらに他の実施の形態に従うと、蓄電要素と電力系統との間で電力変換を行なう電力変換器を制御する制御装置が提供される。電力変換器は、蓄電要素から出力される直流電力を交流電力に変換して、当該交流電力を電力系統に出力する。制御装置は、直流電圧指令値と蓄電要素の直流電圧とに基づいて、電力変換器に対する有効電力指令値を生成する直流電圧制御部と、有効電力指令値と電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部と、第1角周波数に基づいて、電力変換器の基準位相を生成する位相生成部と、有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部と、電力変換器の出力電圧の基準電圧指令値を生成する電圧指令生成部と、電力変換器からの出力電流の検出値と、フィードフォワード指令値とに基づいて、出力電流を電流リミット値以下に抑制するための補正值を算出し、補正值と電力変換器の出力電圧の基準電圧指令値とを用いて電力変換器の出力電圧の電圧指令値を生成する電流抑制制御部と、基準位相と、電圧指令値とに基づいて、電力変換器に対する制御信号を生成する信号生成部とを備える。

【発明の効果】**【0011】**

本開示によれば、同期発電機を模擬した制御を実行する電力変換器において、直流電圧制御の制御性を向上させることができる。

【図面の簡単な説明】

【0012】

【図1】電力変換システムの全体構成の一例を説明するための図である。

【図2】電力変換器の構成の一例を示す図である。

【図3】電力変換器の構成の他の例を示す図である。

【図4】制御装置のハードウェア構成例を示す図である。

【図5】実施の形態1に従う指令生成部の機能構成の一例を示すブロック図である。

【図6】実施の形態2に従う指令生成部の機能構成の一例を示すブロック図である。

【図7】実施の形態3に従う指令生成部の機能構成の一例を示すブロック図である。

【図8】電流抑制制御部の構成の一例を示すブロック図である。

【図9】実施の形態3に従う電力変換装置の制御対象の伝達関数を説明するブロック図である。

【発明を実施するための形態】

【0013】

以下、図面を参照しつつ、本実施の形態について説明する。以下の説明では、同一の部品には同一の符号を付してある。それらの名称および機能も同じである。したがって、それらについての詳細な説明は繰り返さない。

【0014】

[各実施の形態の基礎となる構成]

<全体構成>

図1は、電力変換システムの全体構成の一例を説明するための図である。電力変換システム1000は、電力系統2と、変圧器3と、交流電流検出器6と、交流電圧検出器7と、直流電圧検出器9と、蓄電要素40と、電力変換装置200とを含む。電力変換装置200は、制御装置100と、電力変換器20とを含む。電力変換器20は、変圧器3を介して、電力系統2の連系点4に接続される。典型的には、電力系統2は三相の交流電源である。

【0015】

電力変換器20は、蓄電要素40に接続されており、蓄電要素40と電力系統2との間で電力変換を行なう電力変換器である。具体的には、電力変換器20は、蓄電要素40から出力される直流電力を交流電力に変換して、当該交流電力を変圧器3を介して電力系統2に出力する。また、電力変換器20は、電力系統2からの交流電力を直流電力に変換して、当該直流電力を蓄電要素40に出力する。これにより、電力変換器20は、蓄電要素40の電力を充放電する。電力変換器20は、制御装置100によって電圧源として制御される。

【0016】

図2は、電力変換器20の構成の一例を示す図である。図2を参照して、蓄電要素40は、直列接続されたキャパシタ41, 42を含む。なお、蓄電要素40としては、キャパシタの他、二次電池を始めとする直流電力の貯蔵素子を任意に適用することができる。蓄電要素40は直流電力源の一実施例に対応する。

【0017】

電力変換器20は、3レベル変換器としてのインバータ21u, 21v, 21wを有する。インバータ21u, 21v, 21wの各々は、トライアックで構成された4個のスイッチング素子を有する公知の構成であり、蓄電要素40と並列接続されたキャパシタの直流電圧を、4個のスイッチング素子のPWM制御(Pulse Width Modulation Control)によって、正弦波状の交流電圧に変換する。変圧器3のU相の二次巻線にインバータ21uが接続され、V相の二次巻線にインバータ21vが接続され、W相の二次巻線にインバータ21wが接続される。

【0018】

10

20

30

40

50

図 2 中に示された、インバータ 21u, 21v, 21w のそれぞれに入力される制御信号 S_{gu} , S_{gv} , S_{gw} は、上記 PWM 制御によって生成された、各インバータにおける 4 個のスイッチング素子のオンオフ制御信号 (4 個分) を包括して示すものである。

【0019】

インバータ 21u, 21v, 21w は、三相の送電線にそれぞれ 120 度ずつ位相が異なる正弦波状の交流電圧を出力する。これにより、電力変換器 20 は、三相の 3 レベル変換器として動作する。

【0020】

図 3 は、電力変換器 20 の構成の他の例を示す図である。図 3 に示す電力変換器 20 は、図 2 に示すインバータ 21u, 21v, 21w に加えて、インバータ 21x, 21y, 21z をさらに含む。変圧器 3 の二次巻線は、オープン巻線で構成される。変圧器 3 の U 相の二次巻線の正極側および負極側にそれぞれインバータ 21u および 21x が接続される。V 相の二次巻線の正極側および負極側にそれぞれインバータ 21v および 21y が接続される。W 相の二次巻線の正極側および負極側にそれぞれインバータ 21w および 21z が接続される。

10

【0021】

図 3 中に示された、インバータ 21u, 21v, 21w, 21x, 21y, 21z のそれぞれに入力される制御信号 S_{gu} , S_{gv} , S_{gw} , S_{gx} , S_{gy} , S_{gz} は、上記 PWM 制御によって生成された、各インバータにおける 4 個のスイッチング素子のオンオフ制御信号を包括して示すものである。

20

【0022】

なお、電力変換器 20 については、DC/AC 電力変換機能を有するものであれば、2 レベル変換器、または、モジュラーマルチレベル変換器等の自励式変換器によって構成することが可能である。

【0023】

再び、図 1 を参照して、交流電流検出器 6 は、電力系統 2 と電力変換器 20 との連系点 4 における三相の交流電流を検出する。具体的には、交流電流検出器 6 は、変圧器 3 と連系点 4 との間に流れる U 相の交流電流 I_{sysu} 、V 相の交流電流 I_{sysv} 、および W 相の交流電流 I_{sysw} を検出する。交流電流 I_{sysu} , I_{sysv} , I_{sysw} (以下、「交流電流 I_{sys} 」とも総称する。) は、制御装置 100 へ入力される。

30

【0024】

交流電圧検出器 7 は、電力系統 2 の連系点 4 における三相の交流電圧を検出する。具体的には、交流電圧検出器 7 は、連系点 4 の U 相の交流電圧 V_{sysu} 、V 相の交流電圧 V_{sysv} 、および W 相の交流電圧 V_{sysw} を検出する。交流電圧 V_{sysu} , V_{sysv} , V_{sysw} (以下、「交流電圧 V_{sys} 」とも総称する。) は、制御装置 100 へ入力される。

【0025】

直流電圧検出器 9 は、蓄電要素 40 から出力される直流電圧 V_{dc} を検出する。直流電圧 V_{dc} は、制御装置 100 へ入力される。なお、直流電圧 V_{dc} は、電力変換器 20 から出力される直流電圧ともいえる。

40

【0026】

制御装置 100 は、電力変換器 20 の動作を制御する装置である。具体的には、制御装置 100 は、主な機能構成として、指令生成部 101 と、信号生成部 103 とを含む。指令生成部 101 および信号生成部 103 の各機能は、処理回路により実現される。処理回路は、専用のハードウェアであってもよいし、制御装置 100 の内部メモリに格納されるプログラムを実行する CPU (Central Processing Unit) であってもよい。処理回路が専用のハードウェアである場合、処理回路は、例えば、FPGA (Field Programmable Gate Array)、ASIC (Application Specific Integrated Circuit)、またはこれらを組み合わせたもの等で構成される。

【0027】

50

指令生成部 101 は、主に、同期発電機の特性を模擬する機能を有しており、電力変換器 20 から出力される電圧の基準位相と、当該電圧の電圧指令値（すなわち、電圧振幅指令値） V_{dref} 、 V_{qref} とを生成する。基準位相は、電力変換器 20 の制御に用いられる基準となる位相である。 V_{dref} は、2 軸（すなわち、d 軸および q 軸）の回転座標系での d 軸の電圧指令値であり、 V_{qref} は q 軸の電圧指令値である。指令生成部 101 の詳細については後述する。

【0028】

信号生成部 103 は、指令生成部 101 により生成された基準位相、d 軸電圧指令値 V_{dref} および q 軸電圧指令値 V_{qref} （以下、「電圧指令値 V_{ref} 」とも総称する。）に基づいて、電力変換器 20 に対する制御信号を生成し、電力変換器 20 に出力する。具体的には、信号生成部 103 は、三相電圧生成部 105 と、PWM 制御部 107 とを含む。

10

【0029】

三相電圧生成部 105 は、基準位相、d 軸電圧指令値 V_{dref} 、および q 軸電圧指令値 V_{qref} に基づいて、2 相 / 3 相変換により三相の正弦波電圧 V_{u*} 、 V_{v*} 、 V_{w*} を生成する。

【0030】

PWM 制御部 107 は、三相の正弦波電圧 V_{u*} 、 V_{v*} 、 V_{w*} のそれぞれに対してパルス幅変調を行ない、PWM 信号としての制御信号を生成する。例えば、図 2 に示されたインバータ 21u、21v、21w の各々の 4 個のスイッチング素子のオンオフ制御信号 S_{gu} 、 S_{gv} 、 S_{gw} を生成する。PWM 制御部 107 は、当該制御信号を電力変換器 20 に出力する。典型的には、制御信号は、電力変換器 20 に含まれる各スイッチング素子のオンおよびオフを制御するためのゲート制御信号である。

20

【0031】

<ハードウェア構成>

図 4 は、制御装置 100 のハードウェア構成例を示す図である。図 4 には、コンピュータによって制御装置 100 を構成する例が示される。

【0032】

図 4 を参照して、制御装置 100 は、1 つ以上の入力変換器 70 と、1 つ以上のサンプルホールド（S/H）回路 71 と、マルチプレクサ 72 と、A/D 変換器 73 と、1 つ以上の CPU 74 と、RAM（Random Access Memory）75 と、ROM（Read Only Memory）76 と、1 つ以上の入出力インターフェイス 77 と、補助記憶装置 78 とを含む。また、制御装置 100 は、構成要素間を相互に接続するバス 79 を含む。

30

【0033】

入力変換器 70 は、入力チャンネルごとに補助変成器を有する。各補助変成器は、図 1 の各検出器による検出信号を、後続する信号処理に適した電圧レベルの信号に変換する。

【0034】

S/H 回路 71 は、入力変換器 70 ごとに設けられる。S/H 回路 71 は、対応の入力変換器 70 から受けた電気量を表す信号を規定のサンプリング周波数でサンプリングして保持する。

40

【0035】

マルチプレクサ 72 は、複数のサンプルホールド回路 71 に保持された信号を順次選択する。A/D 変換器 73 は、マルチプレクサ 72 によって選択された信号をデジタル値に変換する。なお、複数の A/D 変換器 73 を設けることによって、複数の入力チャンネルの検出信号に対して並列的に A/D 変換を実行するようにしてもよい。

【0036】

CPU 74 は、制御装置 100 の全体を制御し、プログラムに従って演算処理を実行する。揮発性メモリとしての RAM 75 および不揮発性メモリとしての ROM 76 は、CPU 74 の主記憶として用いられる。ROM 76 は、プログラムおよび信号処理用の設定値などを収納する。補助記憶装置 78 は、ROM 76 に比べて大容量の不揮発性メモリであ

50

り、プログラムおよび電気量検出値のデータなどを格納する。

【0037】

入出力インターフェイス77は、CPU74および外部装置の間で通信する際のインターフェイス回路である。

【0038】

なお、図2の例とは異なり、制御装置100の少なくとも一部をFPGAおよび、ASIC等の回路を用いて構成することも可能である。

【0039】

実施の形態1 .

< 指令生成部の構成 >

図5は、実施の形態1に従う指令生成部の機能構成の一例を示すブロック図である。図5を参照して、指令生成部101は、直流電圧制御部52と、直流電圧指令生成部57と、発電機模擬部60と、フィードフォワード制御部80と、位相生成部85と、電圧指令生成部90とを含む。指令生成部101は、さらに、座標変換部31, 32と、交流電力算出部35とを含む。以下の説明では、制御装置100（具体的には、指令生成部101）の内部では各信号がPU（Per Unit）化されているものとする。

【0040】

（出力電圧の基準位相）

電力変換器20の出力電圧の基準位相の生成に関する機能構成について説明する。

【0041】

直流電圧指令生成部57は、検出された直流電圧 V_{dc} に基づいて、直流電圧指令値 $V_{dc\ ref}$ を生成する。具体的には、直流電圧 V_{dc} が規定電圧範囲（すなわち、上限値 V_{dcu} ～下限値 V_{dcd} の範囲）内である場合には、直流電圧指令生成部57は、直流電圧指令値 $V_{dc\ ref}$ を直流電圧 V_{dc} に設定する。

【0042】

直流電圧 V_{dc} が規定電圧範囲外である場合には、直流電圧指令生成部57は、直流電圧指令値 $V_{dc\ ref}$ を、規定電圧範囲のリミット値（例えば、上限値 V_{dcu} または下限値 V_{dcd} ）に設定する。例えば、直流電圧指令生成部57は、直流電圧 V_{dc} が上限値 V_{dcu} を上回った場合には上限値 V_{dcu} に設定した直流電圧指令値 $V_{dc\ ref}$ を出力し、直流電圧 V_{dc} が下限値 V_{dcd} を下回った場合には下限値 V_{dcd} に設定した直流電圧指令値 $V_{dc\ ref}$ を出力する。

【0043】

減算器51は、直流電圧指令値 $V_{dc\ ref}$ と直流電圧 V_{dc} との偏差 V_{dc} （ $= V_{dc\ ref} - V_{dc}$ ）を算出する。

【0044】

直流電圧制御部52は、直流電圧指令値 $V_{dc\ ref}$ と直流電圧 V_{dc} とに基づいて、フィードバック制御により有効電力指令値 P_{ref} を生成する。直流電圧 V_{dc} が規定電圧範囲内に存在する場合には、直流電圧指令値 $V_{dc\ ref}$ と直流電圧 V_{dc} とは同じ値となるため、偏差 V_{dc} は0である。この場合、直流電圧制御部52から出力される有効電力指令値 P_{ref} は0となる。

【0045】

一方、直流電圧 V_{dc} が規定電圧範囲外である場合には、偏差 V_{dc} は0とはならない。この場合、直流電圧制御部52は、直流電圧 V_{dc} を直流電圧指令値 $V_{dc\ ref}$ に追従させる（例えば、偏差 V_{dc} をゼロにする）フィードバック制御により、有効電力指令値 P_{ref} を出力する。

【0046】

加算器55は、有効電力指令値 P_{ref} と、有効電力指令値 P_1 とを加算した有効電力指令値 P_{ref}^* を出力する。有効電力指令値 P_1 は、ガバナ制御部（図示しない）により生成される。典型的には、ガバナ制御部は、目標角周波数と、仮想同期発電機の回転子の角周波数との差分に基づいて、電力系統2の周波数が変動したときに同期発電機のガバ

10

20

30

40

50

ナフリー運転に相当する周波数調整量を算出し、当該周波数調整量を有効電力指令値 P_1 として出力する。ガバナフリー運転は、電力系統の周波数の変動を吸収するような周波数調整量を出力することで、変動周期（例えば、数十秒から数分程度）の周波数変動を解消するための運転である。

【0047】

また、加算器55は、上位装置からの要求に応じた有効電力指令値 P_2 をさらに加算する構成であってもよい。この場合、加算器55は、有効電力指令値 P_{ref} と、有効電力指令値 P_1 と、有効電力指令値 P_2 とを加算して有効電力指令値 P_{ref}^* を生成する。ただし、有効電力指令値 P_1 および有効電力指令値 P_2 は、有効電力指令値 P_{ref} に加算されない構成であってもよい。この場合、有効電力指令値 P_{ref}^* は、有効電力指令値 P_{ref} である。

10

【0048】

減算器56は、交流電力算出部35により算出された有効電力 P_s と、有効電力指令値 P_{ref}^* との偏差 $P (= P_{ref}^* - P_s)$ を出力する。

【0049】

発電機模擬部60は、有効電力指令値 P_{ref}^* と電力変換器から出力される有効電力 P_s とに基づいて同期発電機の特性を模擬することにより、角周波数偏差 を生成する。具体的には、発電機模擬部60は、減算器62と、積分器63と、ハイパスフィルタ64と、比例器65とを含む。

【0050】

積分器63は、減算器62の出力値を時間積分して角周波数偏差 を出力する。図5において、積分器63の“M”は、発電機模擬部60が模擬対象とする同期発電機（すなわち、仮想同期発電機）の回転子の慣性モーメント（すなわち、慣性定数）である。積分器63により出力される角周波数偏差 は、仮想同期発電機における回転子の角周波数と基準角周波数 ω_0 との差分に相当する。基準角周波数 ω_0 は、電力系統2における電力の基準周波数（例えば、50Hzまたは60Hz）の角周波数である。

20

【0051】

ハイパスフィルタ64は、角周波数偏差 をハイパスフィルタ処理して比例器65に出力する。比例器65は、ハイパスフィルタ処理後の角周波数偏差 と制動係数 D との乗算値 “ $D \times$ ” を出力する。

30

【0052】

減算器62は、偏差 P から乗算値 “ $D \times$ ” を減算した値を積分器63に出力する。積分器63は、減算器62の出力値を時間積分することにより、電力変換器20の制御において同期発電機が有する制動力が模擬される。

【0053】

フィードフォワード制御部80は、有効電力指令値 P_{ref} に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成する。具体的には、フィードフォワード制御部80は、有効電力指令値 P_{ref} にゲインを乗算し、当該ゲインが乗算された値に対して高周波成分を除去するためのフィルタ処理を施すことにより、第1位相指令値 p を生成する。詳細には、フィードフォワード制御部80は、比例器81と、ローパスフィルタ82とを含む。

40

【0054】

比例器81は、有効電力指令値 P_{ref} とゲイン K_{P1} との乗算値 “ $K_{P1} \times P_{ref}$ ” を出力する。ローパスフィルタ82は、当該乗算値に対してローパスフィルタ処理を実行することにより、フィードフォワード指令値としての第1位相指令値 p を出力する。なお、有効電力指令値から位相への変換は、電力系統2のリアクタンス成分 $X_s (= L_s)$ と、電力系統2の電源電圧 V_s と、交流電圧 V_{sys} とを用いて行われる。具体的には、リアクタンス成分 X_s を、電源電圧 V_s と交流電圧 V_{sys} との乗算値（すなわち、 $V_s \times V_{sys}$ ）で除算した除算値（ $X_s / (V_s \times V_{sys})$ ）が算出される。そして、この除算値に有効電力指令値を乗算することにより位相が算出される。

50

【 0 0 5 5 】

位相生成部 8 5 は、角周波数偏差 と、フィードフォワード指令値（すなわち、第 1 位相指令値 p ）とに基づいて、電力変換器 2 0 の基準位相 を生成する。具体的には、位相生成部 8 5 は、角周波数偏差 と基準角周波数 0 との加算値を積分処理することにより第 2 位相指令値 c を生成し、第 1 位相指令値 p と第 2 位相指令値 c との加算値を基準位相 として生成する。詳細には、位相生成部 8 5 は、加算器 8 6 と、積分器 8 7 と、加算器 8 8 とを含む。

【 0 0 5 6 】

加算器 8 6 は、積分器 6 3 から出力される角周波数偏差 および基準角周波数 0 の加算演算を実行する。具体的には、加算器 8 6 は、角周波数偏差 と基準角周波数 0 とを加算して角周波数 c ($=$ $+ 0$) を出力する。

10

【 0 0 5 7 】

積分器 8 7 は、角周波数 c を時間積分して第 2 位相指令値 c を生成する。加算器 8 8 は、第 1 位相指令値 p と、第 2 位相指令値 c とを加算することにより、電力変換器 2 0 の出力電圧の基準位相 を生成する。

【 0 0 5 8 】

（出力電圧の電圧指令値）

電力変換器 2 0 の出力電圧の電圧指令値（すなわち、電圧振幅指令値）の生成に関する機能構成について説明する。

【 0 0 5 9 】

座標変換部 3 1 は、基準位相 を用いて交流電流 I_{sysu} , I_{sysv} , I_{sysw} を 3 相 / 2 相変換して、d 軸電流 I_d および q 軸電流 I_q を算出する。座標変換部 3 2 は、基準位相 を用いて交流電圧 V_{sysu} , V_{sysv} , V_{sysw} を 3 相 / 2 相変換して、d 軸電圧 V_d および q 軸電圧 V_q を算出する。典型的には、d 軸電流 I_d および q 軸電流 I_q は、移動平均フィルタ等により高調波成分が除去される。同様に、d 軸電圧 V_d および q 軸電圧 V_q は、移動平均フィルタ等により高調波成分が除去される。

20

【 0 0 6 0 】

交流電力算出部 3 5 は、d 軸電圧 V_d 、q 軸電圧 V_q 、d 軸電流 I_d 、および q 軸電流 I_q に基づいて、連系点 4 における有効電力 P_s および無効電力 Q_s を算出する。有効電力 P_s は減算器 5 6 に入力され、無効電力 Q_s は減算器 3 7 に入力される。

30

【 0 0 6 1 】

電圧指令生成部 9 0 は、電力変換器 2 0 の出力電圧の電圧指令値 V_{ref} を生成する。電圧指令値 V_{ref} は、d 軸電圧指令値 V_{dref} と、q 軸電圧指令値 V_{qref} とを含む。以下の説明では、電圧指令生成部 9 0 により生成される電圧指令値を「基準電圧指令値」と称する場合がある。電圧指令生成部 9 0 は、正相電圧算出部 3 6 と、減算器 3 7, 3 8 と、電圧調整部 9 1 と、座標変換部 9 2, 9 4 と、加算器 9 3 とを含む。

【 0 0 6 2 】

正相電圧算出部 3 6 は、d 軸電圧 V_d および q 軸電圧 V_q に基づいて、正相電圧 V_{pos} を算出する。減算器 3 7 は、無効電力指令値 Q_{ref} と無効電力 Q_s との偏差 Q ($= Q_{ref} - Q_s$) を算出する。減算器 3 8 は、系統電圧指令値 V_{acref} と正相電圧 V_{pos} との偏差 V_{pos} ($= V_{acref} - V_{pos}$) を算出する。

40

【 0 0 6 3 】

電圧調整部 9 1 は、自動無効電力調整モードまたは自動電圧調整モードのいずれかを選択し、選択したモードに基づいて、電圧振幅調整量 V_{acref} を生成する。具体的には、電圧調整部 9 1 は、自動無効電力調整モードを選択した場合、偏差 Q を規定値以下（例えば、0）にするためのフィードバック制御により電圧振幅調整量 V_{acref} を生成する。電圧調整部 9 1 は、自動電圧調整モードを選択した場合、偏差 V_{pos} を規定値以下（例えば、0）にするためのフィードバック制御により電圧振幅調整量 V_{acref} を生成する。電圧調整部 9 1 は、PI 制御器、一次遅れ要素等で構成される。

【 0 0 6 4 】

50

座標変換部 9 2 は、規定電圧指令値の d 軸成分（すなわち、規定 d 軸電圧指令値 V_{dx} ）および q 軸成分（すなわち、規定 q 軸電圧指令値 V_{qx} ）を、振幅 $|V|$ および位相 v に変換する。規定 d 軸電圧指令値 V_{dx} および規定 q 軸電圧指令値 V_{qx} は、系統運用者等により予め設定される値である。加算器 9 3 は、振幅 $|V|$ と電圧振幅調整量 V_{acref} とを加算する。座標変換部 9 4 は、振幅 $|V|$ および位相 v を、d q 軸変換して、d 軸電圧指令値 V_{dref} （すなわち、基準電圧指令値 V_{ref} の d 軸成分）および q 軸電圧指令値 V_{qref} （すなわち、基準電圧指令値 V_{ref} の q 軸成分）を生成する。

【0065】

<実施の形態 1 の利点>

上記構成によると、直流電圧 V_{dc} が規定電圧範囲内である場合には、直流電圧制御部 5 2 から出力される有効電力指令値 P_{ref} は 0 となる。この場合、発電機模擬部 6 0 は、有効電力指令値 P_{ref} 以外の他の有効電力指令値（例えば、有効電力指令値 P_1 、有効電力指令値 P_2 等）に基づいて動作する。また、フィードフォワード制御部 8 0 に入力される有効電力指令値 P_{ref} は 0 であるため、第 1 位相指令値 p には有効電力指令値 P_{ref} は反映されない。したがって、電力変換器 2 0 では、直流電圧 V_{dc} を調整する直流電圧制御が実行されない。

10

【0066】

一方、直流電圧 V_{dc} が規定電圧範囲外である場合には、直流電圧 V_{dc} を規定電圧範囲内に収めるための有効電力指令値 P_{ref} が出力される。この場合、発電機模擬部 6 0 は、有効電力指令値 P_{ref} と他の有効電力指令値との加算値に基づいて動作する。ただし、発電機模擬部 6 0 の応答は比較的遅いため、直流電圧 V_{dc} を制御するための有効電力指令値 P_{ref} を、基準位相 θ に高速に反映することはできない。

20

【0067】

そこで、実施の形態 1 では、有効電力指令値 P_{ref} がフィードフォワード制御部 8 0 に入力され、有効電力指令値 P_{ref} に応じた第 1 位相指令値 p が生成される。そして、第 1 位相指令値 p は、位相生成部 8 5 で生成される基準位相 θ に反映される。そのため、直流電圧制御部 5 2 の出力値（すなわち、有効電力指令値 P_{ref} ）を、電力変換器 2 0 の出力電圧の基準位相 θ に高速に反映することができる。

【0068】

以上より、実施の形態 1 によると、直流電圧 V_{dc} が規定電圧範囲外になった場合、同期発電機を模擬した制御を実行する電力変換器 2 0 に、直流電圧 V_{dc} を規定電圧範囲内に収めるような直流電圧制御を高速に実行させることができる。したがって、電力変換器 2 0 における直流電圧制御の制御性が向上する。

30

【0069】

実施の形態 2 .

<指令値生成部の構成>

図 6 は、実施の形態 2 に従う指令生成部の機能構成の一例を示すブロック図である。図 6 を参照して、指令生成部 1 0 1 A は、図 5 の指令生成部 1 0 1 において、フィードフォワード制御部 8 0 をフィードフォワード制御部 8 0 A に置き換え、位相生成部 8 5 を位相生成部 8 5 A に置き換えたものに相当する。実施の形態 2 に係る電圧指令値の生成方式は、実施の形態 1 に係る当該生成方式と同様であるため、その詳細な説明は繰り返さない。

40

【0070】

（出力電圧の基準位相）

実施の形態 2 に係る基準位相の生成方式について説明する。なお、実施の形態 1 と同様の構成および処理については、その詳細な説明は繰り返さない。

【0071】

フィードフォワード制御部 8 0 A は、有効電力指令値 P_{ref} にゲインを乗算することにより、フィードフォワード指令値としての角周波数偏差 p を生成する、具体的には、フィードフォワード制御部 8 0 A は、比例器 8 1 A を含む。

【0072】

50

比例器 8 1 A は、有効電力指令値 P_{ref} とゲイン K_{P2} との乗算値 “ $K_{P2} \times P_{ref}$ ” を出力する。なお、有効電力指令値から角周波数への変換は、リアクタンス成分 X_s と、電源電圧 V_s と、交流電圧 V_{sys} とを用いて行われる。具体的には、リアクタンス成分 X_s を、電力系統 2 の電源電圧 V_s と交流電圧 V_{sys} との乗算値（すなわち、 $V_s \times V_{sys}$ ）で除算した除算値（ $X_s / (V_s \times V_{sys})$ ）が算出される。そして、この除算値に有効電力指令値を乗算した乗算値を微分処理することにより角周波数が算出される。

【 0 0 7 3 】

位相生成部 8 5 A は、角周波数偏差 と基準角周波数 ω_0 との第 1 加算値を算出し、第 1 加算値と角周波数偏差 $\Delta\omega$ との第 2 加算値を積分処理することにより基準位相 θ_0 を生成する。具体的には、位相生成部 8 5 A は、加算器 8 6 と、加算器 8 9 A と、積分器 8 7 A とを含む。

10

【 0 0 7 4 】

加算器 8 6 は、角周波数偏差 と基準角周波数 ω_0 とを加算して角周波数 ω_c （すなわち、第 1 加算値）を出力する。加算器 8 9 A は、角周波数 ω_c と角周波数偏差 $\Delta\omega$ とを加算して角周波数 ω_p （すなわち、第 2 加算値）を出力する。積分器 8 7 A は、角周波数 ω_p を時間積分して基準位相 θ_0 を生成する。

【 0 0 7 5 】

< 実施の形態 2 の利点 >

実施の形態 2 の利点は、実施の形態 1 の利点と同様である。

【 0 0 7 6 】

20

実施の形態 3 .

< 指令値生成部の構成 >

図 7 は、実施の形態 3 に従う指令生成部の機能構成の一例を示すブロック図である。図 7 を参照して、指令生成部 1 0 1 B は、直流電圧制御部 5 2 と、直流電圧指令生成部 5 7 と、発電機模擬部 6 0 と、フィードフォワード制御部 8 0 B と、位相生成部 8 5 B と、電圧指令生成部 9 0 と、電流抑制制御部 9 8 とを含む。指令生成部 1 0 1 は、さらに、座標変換部 3 1 , 3 2 と、交流電力算出部 3 5 とを含む。

【 0 0 7 7 】

（出力電圧の基準位相）

実施の形態 3 に係る基準位相の生成に関する構成について説明する。なお、実施の形態 1 と同様の構成および処理については、その詳細な説明は繰り返さない。実施の形態 3 では、実施の形態 1 および 2 とは異なり、基準位相 θ_0 を生成する際には、有効電力指令値 P_{ref} に基づくフィードフォワード演算は実行されない。

30

【 0 0 7 8 】

位相生成部 8 5 B は、角周波数偏差 $\Delta\omega$ に基づいて、基準位相 θ_0 を生成する。具体的には、位相生成部 8 5 B は、角周波数偏差 $\Delta\omega$ と基準角周波数 ω_0 との加算値である角周波数 ω_c を積分処理することにより基準位相 θ_0 を生成する。詳細には、位相生成部 8 5 B は、加算器 8 6 と、積分器 8 7 B とを含む。積分器 8 7 B は、加算器 8 6 により出力された角周波数 ω_c を時間積分して基準位相 θ_0 を生成する。

【 0 0 7 9 】

40

（出力電圧の電圧指令値）

実施の形態 3 に係る電圧指令値の生成に関する構成について説明する。なお、実施の形態 1 と同様の構成および処理については、その詳細な説明は繰り返さない。実施の形態 3 では、実施の形態 1 および 2 とは異なり、電圧指令生成部 9 0 により生成された基準電圧指令値 V_{ref} に、電流を抑制するための補正值を反映した電圧指令値が生成される。ここで、本実施の形態では、回転座標系における d 軸電流値は無効電流成分に対応し、q 軸電流値は有効電流成分に対応するものとする。

【 0 0 8 0 】

フィードフォワード制御部 8 0 B は、有効電力指令値 P_{ref} にゲインを乗算することによりフィードフォワード指令値としての有効電流指令値（すなわち、q 軸電流指令値）

50

I_{q^*} を生成する。なお、有効電力指令値から有効電流指令値への変換は、電源電圧 V_s を用いて行われる。具体的には、有効電力指令値を電源電圧 V_s で除算することにより有効電流指令値が算出される。

【0081】

電流抑制制御部98は、電力変換器20からの出力電流の検出値（すなわち、交流電流 I_{sys} ）と、フィードフォワード指令値（すなわち、有効電流指令値 I_{q^*} ）とに基づいて、当該出力電流を電流リミット値以下に抑制するための補正值 V_c を算出する。電流抑制制御部98は、当該補正值 V_c と基準電圧指令値 V_{ref} とを用いて、電力変換器20の出力電圧の電圧指令値 V_{ref^*} （すなわち、d軸電圧指令値 V_{dref^*} およびq軸電圧指令値 V_{qref^*} ）を生成する。

10

【0082】

図1の信号生成部103は、位相生成部85Bにより生成された基準位相と、電流抑制制御部98により生成された電圧指令値 V_{ref^*} とに基づいて、電力変換器20に対する制御信号を生成する。

【0083】

以下、電流抑制制御部98の構成について具体的に説明する。

図8は、電流抑制制御部の構成の一例を示すブロック図である。図8を参照して、電流抑制制御部98は、電流指令値生成部120と、偏差演算部130と、電圧指令値補正部180と、制御演算部190とを含む。

【0084】

電流指令値生成部120は、交流電流 I_{sys} の検出値を座標変換したd軸電流 I_d およびq軸電流 I_q と、電流リミット値 I_{max} とに基づいて、d軸電流指令値 I_{d^*} およびq軸電流指令値 I_{q^*} を生成する。具体的には、電流指令値生成部120は、座標変換部121、122と、リミッタ125とを含む。座標変換部121は、d軸電流 I_d およびq軸電流 I_q を、d-q軸上で極座標（ r ）変換することで、電流振幅 I_{mag} および電流位相 i を出力する。

20

【0085】

電流振幅 I_{mag} および電流位相 i は、d軸電流 I_d およびq軸電流 I_q を用いると、下記の式（1）、（2）で示される。

【0086】

$$I_{mag} = \sqrt{I_d^2 + I_q^2} \quad \dots (1)$$

$$i = \tan^{-1}(I_q / I_d) \quad \dots (2)$$

リミッタ125は、電流振幅 I_{mag} が電流リミット値 I_{max} 以上の場合には、当該電流リミット値 I_{max} を出力する。また、リミッタ125は、電流振幅 I_{mag} が電流リミット値 I_{max} 未満（すなわち、 $I_{mag} < I_{max}$ ）の場合には、座標変換部121からの電流振幅 I_{mag} を出力する。

30

【0087】

ここでは、交流電流 I_{sys} の電流振幅と、式（1）で求められる電流振幅 I_{mag} が等しいものとして説明を進めるので、リミッタ125での上限値は、交流電流 I_{sys} の電流リミット値と同じ値に設定される。ただし、交流電流 I_{sys} の電流振幅が、式（1）で求められるd-q軸上の電流振幅 I_{mag} のK倍（K：定数）となるように、座標変換部31での3相/2相変換が行われる場合には、リミッタ125の上限値は、電流リミット値 I_{max} の（1/K）倍に設定される。

40

【0088】

座標変換部122は、リミッタ125からの出力値を振幅とし、座標変換部121から出力された電流位相 i を、極座標からd-q座標に変換して、d軸電流指令値 I_{d^*} およびq軸電流指令値 I_{q^*} を生成する。

【0089】

d軸電流指令値 I_{d^*} およびq軸電流指令値 I_{q^*} の位相に相当する I_{d^*} に対する I_{q^*} の比（すなわち、 I_{q^*} / I_{d^*} ）は、交流電流 I_{sys} の検出値から生成されたd

50

軸電流 I_d に対する q 軸電流 I_q の比 (すなわち、 I_q / I_d) と同じである。一方、d 軸電流指令値 I_d^* および q 軸電流指令値 I_q^* の振幅 (すなわち、 $(I_d^{*2} + I_q^{*2})$) は、リミッタ 125 によって、電流リミット値 I_{max} 以下に制限される。

【0090】

したがって、電力変換器 20 からの出力電流 (すなわち、交流電流 I_{sys}) の電流振幅 I_{mag} が電流リミット値 I_{max} 以下である場合、電流指令値生成部 120 は、d 軸電流 I_d および q 軸電流 I_q を、それぞれ d 軸電流指令値 I_d^* および q 軸電流指令値 I_q^* として生成する。

【0091】

一方、電流振幅 I_{mag} が電流リミット値 I_{max} よりも大きい場合、電流指令値生成部 120 は、電流リミット値 I_{max} に対応する d 軸電流値および q 軸電流値を、それぞれ d 軸電流指令値および q 軸電流指令値として生成する。具体的には、d 軸電流指令値 I_d^* および q 軸電流指令値 I_q^* は、振幅 ($(I_d^{*2} + I_q^{*2})$) が電流リミット値 I_{max} であり、かつ、 I_d^* および I_q^* の比が、 I_d および I_q の比と同じになるように設定される。

【0092】

偏差演算部 130 は、d 軸電流指令値 I_d^* と d 軸電流 I_d との電流偏差 I_q と、q 軸電流指令値 I_q^* およびフィードフォワード指令値 (すなわち、有効電流指令値 I_q^*) の加算値と q 軸電流 I_q との電流偏差 I_q とを算出する。具体的には、偏差演算部 130 は、減算器 131, 133 と加算器 132 とを有する。減算器 131 は、d 軸電流指令値 I_d^* から d 軸電流 I_d を減算して、電流偏差 I_d を算出する。加算器 132 は、q 軸電流指令値 I_q^* と有効電流指令値 I_q^* とを加算する。減算器 133 は、加算器 132 による加算値 ($I_q^* + I_q^*$) から q 軸電流 I_q を減算して、電流偏差 I_q を算出する。

【0093】

制御演算部 190 は、補正值 V_c として、電流偏差 I_d を補償するための補正值 V_{cd} と、電流偏差 I_q を補償するための補正值 V_{cq} とを算出する。なお、補正值 V_c の d 軸成分が補正值 V_{cd} であり、補正值 V_c の q 軸成分が補正值 V_{cq} である。具体的には、制御演算部 190 は、比例制御部 140 と、補正值算出部 150 とを含む。

【0094】

比例制御部 140 は、比例器 141 および 142 を有する。比例器 141 は、減算器 131 から出力された電流偏差 I_d に比例ゲイン K_{cc} を乗算した乗算値 $MP1 (= K_{cc} \times I_d)$ を出力する。比例器 142 は、減算器 133 から出力された電流偏差 I_q に比例ゲイン K_{cc} を乗算した乗算値 $MP2 (= K_{cc} \times I_q)$ を出力する。

【0095】

補正值算出部 150 は、補正值 V_{cd} および補正值 V_{cq} を算出する。具体的には、補正值算出部 150 は、乗算値 $MP1$ と、乗算値 $MP2$ の積分値とに基づいて、補正值 V_{cd} を算出し、乗算値 $MP2$ と、乗算値 $MP1$ の積分値とに基づいて、補正值 V_{cq} を算出する。具体的には、補正值算出部 150 は、時定数 T_c の積分器 151, 152 と、減算器 161 と、加算器 162 と、乗算器 171, 172 とを含む。

【0096】

積分器 151 は、比例器 141 から出力される乗算値 $MP1$ の積分値を加算器 162 へ出力する。積分器 152 は、比例器 142 から出力される乗算値 $MP2$ の積分値を減算器 161 へ出力する。

【0097】

減算器 161 は、乗算値 $MP1$ から、乗算値 $MP2$ の積分値を減算した減算値を出力する。加算器 162 は、乗算値 $MP2$ と、乗算値 $MP1$ の積分値とを加算した加算値を出力する。

【0098】

10

20

30

40

50

乗算器 171 は、減算器 161 の出力値に調整ゲイン K_{cmp} を乗算した値を、基準電圧指令値 V_{ref} の d 軸成分（すなわち、d 軸電圧指令値 V_{dref} ）の補正值 V_{cd} として出力する。乗算器 172 は、加算器 162 の出力値に調整ゲイン K_{cmp} を乗算した値を、基準電圧指令値 V_{ref} の q 軸成分（すなわち、q 軸電圧指令値 V_{qref} ）の補正值 V_{cq} として出力する。

【0099】

この結果、電流偏差 I_d 、 I_q をそれぞれ補償するための電圧指令値の補正值 V_{cd} 、 V_{cq} は、下記の式 (3)、(4) によって示される。

【0100】

$$V_d = K_{cmp} \times K_{cc} (I_d - I_q / (s \times T_c)) \dots (3)$$

$$V_q = K_{cmp} \times K_{cc} (I_q + I_d / (s \times T_c)) \dots (4)$$

電圧指令値補正部 180 は、基準電圧指令値 V_{ref} の d 軸成分と補正值 V_{cd} とを用いて、電力変換器 20 の出力電圧の電圧指令値の d 軸成分（すなわち、d 軸電圧指令値 V_{dref}^* ）を算出し、基準電圧指令値 V_{ref} の q 軸成分と補正值 V_{cq} とを用いて当該電圧指令値の q 軸成分（すなわち、q 軸電圧指令値 V_{qref}^* ）を算出する。具体的には、電圧指令値補正部 180 は、減算器 181 および 182 を有する。

【0101】

減算器 181 は、電圧指令生成部 90 により生成された基準電圧指令値 V_{dref} から、乗算器 171 から出力された補正值 V_{cd} を減算して、d 軸電圧指令値 V_{dref}^* を生成する。減算器 182 は、電圧指令生成部 90 により生成された基準電圧指令値 V_{qref} から、乗算器 172 から出力された補正值 V_{cq} を減算して、q 軸電圧指令値 V_{qref}^* を生成する。

【0102】

上述したように、実施の形態 3 では、電圧指令値 V_{dref}^* 、 V_{qref}^* は、基準電圧指令値 V_{dref} 、 V_{qref} に対して、電流指令値 I_d^* 、 I_q^* に対する電流偏差 I_d 、 I_q を補償するための補正值 V_d 、 V_q を反映することで生成される。さらに、電流偏差 I_q には、フィードフォワード制御部 80B により生成された有効電流指令値 I_q^* が反映されている。

【0103】

電流指令値生成部 120 では、交流電流 I_{sys} の電流振幅 I_{mag} が電流リミット値 I_{max} 以下である場合には、 $I_d^* = I_d$ 、かつ、 $I_q^* = I_q$ に設定されるため、 $I_d = 0$ 、 $I_q = I_q^*$ になる。そのため、 $V_{cd} = 0$ となり、補正值 V_{cq} については有効電流指令値 I_q^* を反映した値となる。この場合には、基準電圧指令値 V_{dref} が電圧指令値 V_{dref}^* として設定され、基準電圧指令値 V_{qref} と有効電流指令値 I_q^* のみを反映した補正值 V_{cq} との加算値が電圧指令値 V_{qref}^* に設定される。これにより、電力変換器 20 は、直流電圧 V_{dc} を規定範囲に収めるための直流電圧制御を実行しつつ仮想同期機として動作する。

【0104】

これに対して、交流電流 I_{sys} の電流振幅 I_{mag} が電流リミット値 I_{max} よりも大きい場合には、電流指令値 I_d^* 、 I_q^* は、交流電流 I_{sys} の振幅を電流リミット値 I_{max} 相当に制御するための指令値として設定される。この結果、電流偏差 I_d 、 I_q は、電流リミット値 I_{max} に対する、d 軸電流 I_d および q 軸電流 I_q による電流振幅の超過分に従って設定される。電流偏差 I_q には有効電流指令値 I_q^* も反映される。

【0105】

そのため、交流電流 I_{sys} の振幅が電流リミット値 I_{max} よりも大きい場合には、電流抑制制御部 98 において、補正項 V_{cd} 、 V_{cq} は、それぞれ電流偏差 I_d 、 I_q を補償するように算出される。これにより、電力変換器 20 は、当該電流振幅を基準値まで抑制し、かつ直流電圧制御を実行しながら仮想同期機として動作する。

【0106】

10

20

30

40

50

図 8 の例では、電流抑制制御部 9 8 による電流抑制制御には、補正值算出部 1 5 0 によって、電流偏差 I_d を補正值 $V_{c q}$ に作用させるとともに、電流偏差 I_q を補正值 $V_{c d}$ に作用させる、 $d - q$ 軸間の非干渉化が積分制御によって実行されている。

【 0 1 0 7 】

図 9 は、実施の形態 3 に従う電力変換装置の制御対象の伝達関数を説明するブロック図である。

【 0 1 0 8 】

図 9 を参照して、電力変換器 2 0 の出力電圧を入力とし、交流電流検出器 6 によって検出される交流電流 $I_{s y s}$ を出力とする制御対象 2 2 の伝達関数が、 $d - q$ 座標軸上で示される。すなわち、制御対象 2 2 への入力は、電力変換器 2 0 の出力電圧を 3 相 / 2 相変換した d 軸電圧 V_d および q 軸電圧 V_q で示される。この d 軸電圧 V_d および q 軸電圧 V_q は、図 8 に示された電圧指令値 $V_{d r e f}^*$ ($V_{d r e f}^* = V_{d r e f} - V_{c d}$) および電圧指令値 $V_{q r e f}^*$ ($V_{q r e f}^* = V_{q r e f} - V_{c q}$) に制御される。

10

【 0 1 0 9 】

制御対象 2 2 の出力は、交流電流検出器 6 によって検出される交流電流 $I_{s y s}$ を 3 相 / 2 相変換した d 軸電流 I_d および q 軸電流 I_q で示される。この d 軸電流 I_d および q 軸電流 I_q は、図 7 の座標変換部 3 1 の出力値に相当する。

【 0 1 1 0 】

制御対象 2 2 は、電力変換器 2 0 および電力系統 2 のインピーダンスを合成したものに相当する。したがって、 $d - q$ 座標軸上における、電力変換器 2 0 の抵抗成分 R_c 、インダクタンス成分 L_c と、電力系統 2 の抵抗成分 R_s 、インダクタンス成分 L_s と、電力変換器 2 0 の出力電圧 (交流電圧) の角周波数 ω を用いて、 d 軸電圧 V_d 、 q 軸電圧 V_q と、 d 軸電流 I_d 、 q 軸電流 I_q との間の伝達関数 $2 6 d$ 、 $2 6 q$ 、 $2 7 d$ 、 $2 7 q$ 、 $2 8$ 、 $2 9$ が定められる。

20

【 0 1 1 1 】

伝達関数 $2 6 d$ 、 $2 7 d$ は、 d 軸電圧 V_d および d 軸電流 I_d の間の相互作用を示しており、伝達関数 $2 6 q$ 、 $2 7 q$ は、 q 軸電圧 V_q および q 軸電流 I_q の間の相互作用を示している。伝達関数 $2 6 d$ 、 $2 7 d$ による相互作用は、電流偏差 I_d を用いて電圧指令値 $V_{d r e f}^*$ を算出するフィードバック制御によって補償することができる。同様に、伝達関数 $2 6 q$ 、 $2 7 q$ による相互作用についても、電流偏差 I_q を用いて電圧指令値 $V_{q r e f}^*$ を算出するフィードバック制御によって補償することができる。

30

【 0 1 1 2 】

しかしながら、制御対象 2 2 には、 d 軸電流 I_d が q 軸電圧 V_q に作用する伝達関数 $2 8$ 、および、 q 軸電流 I_q が d 軸電圧 V_d に作用する伝達関数 $2 9$ がさらに存在する。したがって、補正值算出部 1 5 0 によって、 d 軸の電流偏差 I_d を q 軸電圧指令値 $V_{q r e f}^*$ に反映するとともに、 q 軸の電流偏差 I_q を d 軸電圧指令値 $V_{d r e f}^*$ に反映する、非干渉化が行なわれる。

【 0 1 1 3 】

一方、伝達関数 $2 8$ 、 $2 9$ には、電力系統 2 のインダクタンス成分 L_s が含まれる。電力変換器 2 0 のインダクタンス成分 L_c は回路定数に従って正確に推定できるが、インダクタンス成分 L_s は、電力系統 2 の状況 (例えば、負荷状況、地絡事故の発生有無、および地絡事故の発生位置等) によって変化するため、正確に推定することが困難である。

40

【 0 1 1 4 】

したがって、図 8 に示されるように、補正值算出部 1 5 0 において、積分制御による非干渉化を伴って補正值 $V_{c d}$ 、 $V_{c q}$ を算出することで、電力系統 2 のインダクタンス成分 L_s が正確に推定できていなくても、電流偏差 I_d 、 I_q を補償してゼロにするための電圧指令値 $V_{d r e f}^*$ 、 $V_{q r e f}^*$ を設定することができる。

【 0 1 1 5 】

一方、電力系統 2 のインダクタンス成分 L_s が正確に推定できれば、積分制御ではなく、伝達関数 $2 8$ 、 $2 9$ に従って設定された制御ゲインを用いた比例制御によって非干渉制

50

御を実現することも可能である。しかしながら、比例制御によって非干渉制御を行う場合には、インダクタンス成分 L_s の推定誤差が、電流抑制制御部 98 による電流抑制効果を不安定化することが懸念される。これに対して、実施の形態 3 では、積分制御によって非干渉制御を行なうことにより、電力系統 2 のインダクタンス成分 L_s の推定を要することなく電流抑制制御部 98 による電流抑制効果を安定化できる。

【0116】

<実施の形態 3 の利点>

実施の形態 3 によると、実施の形態 1 の利点を有するとともに、過電流の発生を抑制する制御を安定的に実行することができる。

【0117】

その他の実施の形態

上述の実施の形態として例示した構成は、本開示の構成の一例であり、別の公知の技術と組み合わせることも可能であるし、本開示の要旨を逸脱しない範囲で、一部を省略する等、変更して構成することも可能である。また、上述した実施の形態において、他の実施の形態で説明した処理および構成を適宜採用して実施する場合であってもよい。

【0118】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本開示の範囲は、上記した説明ではなく、請求の範囲によって示され、請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

【符号の説明】

【0119】

2 電力系統、3 変圧器、4 連系点、6 交流電流検出器、7 交流電圧検出器、9 直流電圧検出器、20 電力変換器、21u~21z インバータ、22 制御対象、35 交流電力算出部、36 正相電圧算出部、40 蓄電要素、41, 42 キャパシタ、52 直流電圧制御部、57 直流電圧指令生成部、60 発電機模擬部、70 入力変換器、71 サンプルホールド回路、72 マルチプレクサ、73 A/D変換器、74 CPU、75 RAM、76 ROM、77 入出力インターフェイス、78 補助記憶装置、79 バス、80, 80A, 80B フィードフォワード制御部、82 ローパスフィルタ、85, 85A, 85B 位相生成部、90 電圧指令生成部、91 電圧調整部、98 電流抑制制御部、100 制御装置、101, 101A, 101B 指令生成部、103 信号生成部、105 三相電圧生成部、107 PWM制御部、120 電流指令値生成部、125 リミッタ、130 偏差演算部、140 比例制御部、150 補正值算出部、180 電圧指令値補正部、190 制御演算部、200 電力変換装置、1000 電力変換システム。

10

20

30

40

50

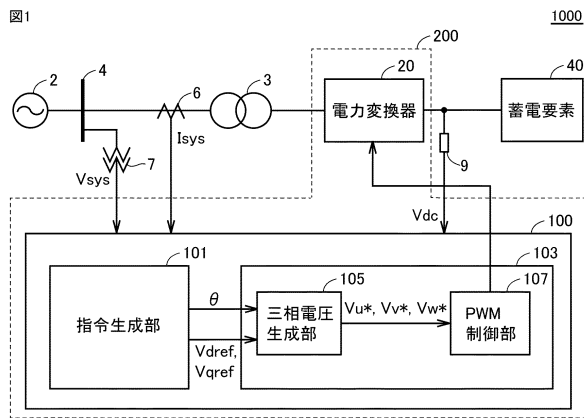
【要約】

電力変換装置(200)は、電力変換器(20)と、制御装置(100)とを備える。制御装置は、直流電圧指令値と蓄電要素の直流電圧とに基づいて、有効電力指令値を生成する直流電圧制御部(52)と、有効電力指令値と電力系統の有効電力とに基づいて同期発電機の特性を模擬することにより、第1角周波数を生成する発電機模擬部(60)と、有効電力指令値に対してフィードフォワード演算を実行することにより、フィードフォワード指令値を生成するフィードフォワード制御部(80)と、第1角周波数とフィードフォワード指令値とに基づいて、電力変換器の出力電圧の基準位相を生成する位相生成部(85)と、基準位相と基準電圧指令値とに基づいて、電力変換器に対する制御信号を生成する信号生成部(103)とを含む。

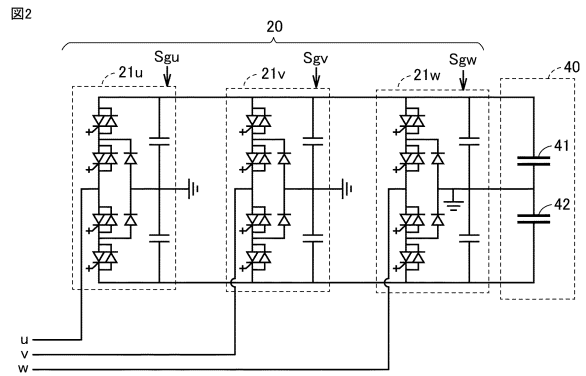
10

【図面】

【図1】



【図2】



20

30

40

50

フロントページの続き

東京都千代田区丸の内二丁目7番3号 三菱電機株式会社内

審査官 赤穂 嘉紀

(56)参考文献 特許第7008892(JP, B1)

特許第7023430(JP, B1)

(58)調査した分野 (Int.Cl., DB名)

H02J 3/00 - 5/00

H02M 7/42 - 7/98