(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国 际 局

(43) 国际公布日
2020 年 11 月 19 日 (19.11.2020)

WIPO | PCT

(10) 国际公布号
WO 2020/228190 A1

(51) 国际专利分类号:
G09G 3/3225 (2016.01)

(21) 国际申请号: PCT/CN2019/104373

(22) 国际申请日: 2019 年 9 月 4 日 (04.09.2019)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
201910397169.8 2019年5月14日 (14.05.2019) CN

(71) 申请人: 深圳市华星光电半导体显示技术有限公司(**SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.**) [CN/CN]; 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(72) 发明人: 李 艳 (**LI, Yan**); 中国广东省深圳市光明新区公明街道塘明大道9-2号, Guangdong 518132 (CN)。

(74) 代理人: 深圳翼盛智成知识产权事务所（普通合伙）(**ESSEN PATENT & TRADEMARK AGENCY**); 中国广东省深圳市福田区深南大道6021号喜年中心A座1709-1711, Guangdong 518040 (CN)。

(81) 指定国(除另有指明，要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL,

WO 2020/228190 A1

(54) **Title:** PIXEL CIRCUIT AND OLED DISPLAY PANEL

(54) 发明名称: 像素电路及OLED显示面板

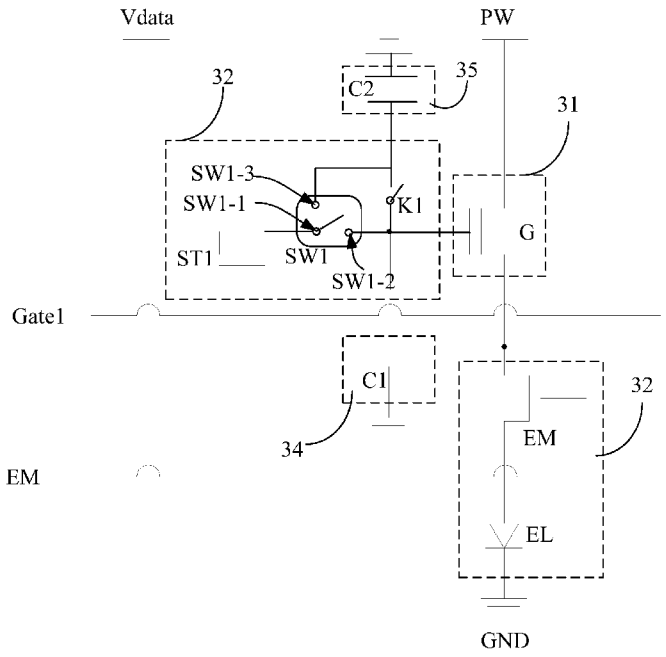


图 3

(57) **Abstract:** A pixel circuit and an OLED display panel. The pixel circuit comprises: a driving circuit (31), a light emitting circuit (32), a switch circuit (33), a first storage circuit (34), and a second storage circuit (35), wherein the second storage circuit (35) is used for charging in a light-emitting stage of a first display frame under the control of the switch circuit (33) and providing a working voltage for the driving circuit (31) in the case of a second display frame so as to trigger the driving circuit (31) to drive the light-emitting circuit (32) to emit light.

[见续页]

PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国(除另有指明，要求每一种可提供的地区保护)：ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

(57) 摘要：一种像素电路及OLED显示面板，其像素电路包括：驱动电路（31），发光电路（32），开关电路（33），第一存储电路（34），以及第二存储电路（35）；其中，第二存储电路（35）用于在开关电路（33）的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向驱动电路（31）提供工作电压，以触发驱动电路（31）驱动发光电路（32）发光。

像素电路及OLED显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其涉及一种像素电路及OLED显示面板。

背景技术

[0002] 现有AMOLED（Active Matrix Organic Light Emitting Diode，有源矩阵有机发光二极管）显示面板由于相较于液晶显示面板更加轻薄，具有广泛的应用。

[0003] 目前大尺寸AMOLED面板的开发通常采用如图1所示的3T1C像素电路架构，如图2所示，在一个显示帧的数据信号写入阶段内，首先扫描线路Gate输入高压，开关晶体管T1导通，以完成存储电容Cst的充电，此时发光开关管T2断开，在一个显示帧的发光阶段内，扫描线路Gate输入低压，开关晶体管T1断开，发光开关管T2导通，显示面板发光。

[0004] 但是，随着分辨率和帧频不断提升的情况下，存储电容Cst的充电时间被压缩的越来越短，导致显示屏出现存储电容Cst充电不足的问题。

[0005] 即现有OLED面板存在存储电容Cst充电不足的技术问题，有待改进。

发明概述

技术问题

[0006] 本申请提供一种像素电路及OLED显示面板，以解决现有OLED面板存在的存储电容Cst充电不足的技术问题。

问题的解决方案

技术解决方案

[0007] 本申请实施例提供一种像素电路，其包括：

[0008] 驱动电路；

[0009] 发光电路，用于在所述驱动电路的驱动下发光；

[0010] 开关电路；

[0011] 第一存储电路；以及

[0012] 第二存储电路；

[0013] 其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[0014] 在本申请的像素电路中，所述驱动电路包括驱动晶体管，所述驱动晶体管的源极电连接电源电压，所述驱动晶体管的漏极电连接所述发光电路，所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

[0015] 在本申请的像素电路中，所述发光电路包括发光开关管以及发光器件。

[0016] 在本申请的像素电路中，所述第一存储电路包括第一电容，所述第二存储电路包括第二电容。

[0017] 在本申请的像素电路中，所述第一电容和所述第二电容的电容值相同。

[0018] 在本申请的像素电路中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0019] 在本申请的像素电路中，所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关，所述第一开关晶体管的漏极电连接所述第一切换开关的第一引脚，所述第一切换开关的第二引脚电连接所述第一存储电路，所述第一切换开关的第三引脚电连接所述第二存储电路，所述第二存储电路通过所述第一开关电连接所述驱动电路。

[0020] 在本申请的像素电路中，所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关，所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路，所述第三开关晶体管的漏极电连接所述第二存储电路，所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

[0021] 在本申请的像素电路中，所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关，所述第四开关晶体管的漏极电连接所述第一存储电路，所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚，所述第二切换开关的第二引脚电连接所述第二存储电路，所述第二切换开关的第三引脚电连接

所述驱动电路。

[0022] 本申请还提出了一种OLED显示面板，其中，包括像素阵列，所述像素阵列包括至少一像素电路，所述像素电路包括：

[0023] 驱动电路；

[0024] 发光电路，用于在所述驱动电路的驱动下发光；

[0025] 开关电路；

[0026] 第一存储电路；以及

[0027] 第二存储电路；

[0028] 其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[0029] 在本申请的OLED显示面板中，所述驱动电路包括驱动晶体管，所述驱动晶体管的源极电连接电源电压，所述驱动晶体管的漏极电连接所述发光电路，所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

[0030] 在本申请的OLED显示面板中，所述发光电路包括发光开关管以及发光器件。

[0031] 在本申请的OLED显示面板中，所述第一存储电路包括第一电容，所述第二存储电路包括第二电容。

[0032] 在本申请的OLED显示面板中，所述第一电容和所述第二电容的电容值相同。

[0033] 在本申请的OLED显示面板中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0034] 在本申请的OLED显示面板中，所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关，所述第一开关晶体管的漏极电连接所述第一切换开关的第一引脚，所述第一切换开关的第二引脚电连接所述第一存储电路，所述第一切换开关的第三引脚电连接所述第二存储电路，所述第二存储电路通过所述第

一开关电连接所述驱动电路。

[0035] 在本申请的OLED显示面板中，所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关，所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路，所述第三开关晶体管的漏极电连接所述第二存储电路，所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

[0036] 在本申请的OLED显示面板中，所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关，所述第四开关晶体管的漏极电连接所述第一存储电路，所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚，所述第二切换开关的第二引脚电连接所述第二存储电路，所述第二切换开关的第三引脚电连接所述驱动电路。

发明的有益效果

有益效果

[0037] 本申请通过设置至少两个存储电路，通过在第一显示帧的发光阶段对一个存储电路进行充电，然后在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光，实现了存储电路充电与面板发光同时进行，基于此可以大大增加充电时间，解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

对附图的简要说明

附图说明

[0038] 为了更清楚地说明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单介绍，显而易见地，下面描述中的附图仅仅是发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0039] 图1为现有像素电路的电路示意图；

[0040] 图2为现有像素电路的工作时序图；

[0041] 图3为本申请实施例提供的像素电路的第一种电路示意图；

[0042] 图4为图3所示像素电路的工作时序图；

[0043] 图5为本申请实施例提供的像素电路的第二种电路示意图；

[0044] 图6为图5所示像素电路的工作时序图；

[0045] 图7为本申请实施例提供的像素电路的第三种电路示意图；

[0046] 图8为图7所示像素电路的工作时序图。

发明实施例

本发明的实施方式

[0047] 下面将结合本申请的具体实施方案，对本申请实施方案和/或实施例中的技术方案进行清楚、完整的描述，显而易见的，下面所描述的实施方案和/或实施例仅仅是本申请一部分实施方案和/或实施例，而不是全部的实施方案和/或实施例。基于本申请中的实施方案和/或实施例，本领域普通技术人员在没有做出创造性劳动前下所获得的所有其他实施方案和/或实施例，都属于本申请保护范围。

[0048] 本申请所提到的方向用语，例如[上]、[下]、[左]、[右]、[前]、[后]、[内]、[外]、[侧]等，仅是参考附加图式的方向。因此，使用的方向用语是用以说明和理解本申请，而非用以限制本申请。术语“第一”、“第二”等仅用于描述目的，而不能理解为指示或是暗示其相对重要性或者隐含指明所指示的技术特征的数量。由此，限定有“第一”、“第二”等的特征可以明示或者隐含地包括一个或者更多个该特征。

[0049] 参照图1和图2，在现有的OLED像素电路中，在一个显示帧周期内，在一个显示帧的数据信号写入阶段t2内，首先扫描线路Gate输入高压，开关晶体管T1导通，以完成存储电容Cst的充电，此时发光开关管T2断开，在一个显示帧的发光阶段t3内，扫描线路Gate输入低压，开关晶体管T1断开，发光开关管T2导通，显示面板发光。但是，随着分辨率和帧频不断提升的情况下，存储电容Cst的充电时间被压缩的越来越短，导致显示屏出现存储电容Cst充电不足的问题。

[0050] 针对现有OLED面板存在存储电容Cst充电不足的技术问题，本申请提供一种像素电路可以解决这个问题。

[0051] 在一种实施例中，如图3所示，本申请提供的像素电路包括：

[0052] 驱动电路31；

[0053] 发光电路32，用于在所述驱动电路的驱动下发光；

[0054] 开关电路33；

[0055] 第一存储电路34；以及

[0056] 第二存储电路35；

[0057] 其中，所述第一存储电路34用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路35用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[0058] 本实施例提供了一种像素电路，其包括：驱动电路，发光电路，开关电路，第一存储电路，以及第二存储电路；其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。本申请通过设置至少两个存储电路，通过在第一显示帧的发光阶段对一个存储电路进行充电，然后在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光，实现了存储电路充电与面板发光同时进行，基于此可以大大增加充电时间，解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0059] 在一种实施例中，如图3所示，在本申请的像素电路中，所述驱动电路31包括驱动晶体管G，所述驱动晶体管G的源极电连接电源电压PW，所述驱动晶体管G的漏极电连接所述发光电路，所述驱动晶体管G的栅极电连接所述第一存储电路34和所述第二存储电路35。

[0060] 在一种实施例中，如图3所示，在本申请的像素电路中，所述发光电路32包括发光开关管EM以及发光器件EL。发光开关管EM在控制信号EM的控制下导通或断开，进而控制发光器件EL发光。

[0061] 在一种实施例中，如图3所示，发光开关管EM设置在驱动晶体管G和发光器件

EL，所述发光器件EL的另一端接地GND。

[0062] 在一种实施例中，发光开关管EM设置在发光器件EL和地GND之间。

[0063] 在一种实施例中，如图3所示，在本申请的像素电路中，所述第一存储电路34包括第一电容C1，所述第二存储电路35包括第二电容C1。

[0064] 在一种实施例中，在本申请的像素电路中，所述第一存储电路34包括第一电感，所述第二存储电路35包括第二电感。

[0065] 在一种实施例中，在本申请的像素电路中，所述第一电容和所述第二电容的电容值相同。这样便于使用同样的掩模板制备电容，且便于后续算法的计算。

[0066] 在一种实施例中，在本申请的像素电路中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0067] 现结合图3和图4对开关电路33的第一种实现方式进行描述。

[0068] 在一种实施例中，如图3所示，在本申请的像素电路中，所述开关电路33包括第一开关晶体管ST1、第一切换开关SW1、以及第一开关K1，所述第一开关晶体管ST1的源极电连接源极驱动器，根据Vdata1电压向存储电容充电，所述第一开关晶体管ST1的栅极电连接栅极驱动电路，根据Gate1信号实现导通和断开的控制，所述第一开关晶体管ST1的漏极电连接所述第一切换开关SW1的第一引脚SW1-1，所述第一切换开关SW1的第二引脚SW1-2电连接所述第一存储电路的电容C1，所述第一切换开关SW1的第三引脚SW1-3电连接所述第二存储电路的电容C2，所述第二存储电路C2通过所述第一开关K1电连接所述驱动电路的驱动晶体管G的栅极；所述第一切换开关SW1在信号SW1的控制下工作。

[0069] 一个显示帧包括起始阶段t1、数据信号写入阶段t2、发光阶段t3和切换阶段t4。

[0070] 在一种实施例中，如图4所示，图3所示的像素电路的工作原理为：

[0071] 在第一显示帧的t1内，第一开关晶体管ST1、发光开关管EM和开关K1都断开，所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通；

[0072] 在第一显示帧的t2内，Gate1为高电位，第一开关晶体管ST1导通，发光开关管EM和开关K1都断开，为电容C1充电，充电电压为第一显示帧对应的灰阶电压；

[0073] 在第一显示帧的t3内，所述第一切换开关SW1的第一引脚SW1-1和第三引脚SW

1-3连通，Gate1保持高电位，第一开关晶体管ST1导通，为电容C2充电，直至电容C2的电量为电容C1和电容C2要达到电位需要的总和，充电时长为t5（可以等于t3，或者小于t3），充电电压为第二显示帧对应的灰阶电压，开关K1断开；电容C1为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0074] 在第一显示帧的t4内，第一开关晶体管ST1、发光开关管EM和开关K1都断开，所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通，发光器件EL结束发光；

[0075] 在第二显示帧的t1内，第一开关晶体管ST1断开，发光开关管EM和开关K1都导通，所述第一切换开关SW1的第一引脚SW1-1和第二引脚SW1-2连通；电容C2为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0076] 第二显示帧内t2至t4的后续循环，和第一显示帧内的t2至t4相同，可以使充电与显示并行循环，不再赘述。

[0077] 现结合图5和图6对开关电路33的第二种实现方式进行描述。

[0078] 在一种实施例中，如图5所示，在本申请的像素电路中，所述开关电路33包括第二开关晶体管ST2、第三开关晶体管ST3、第二开关K2、以及第三开关K3，所述第二开关晶体管ST2的源极电连接源极驱动器，根据Vdata2电压向存储电容充电，所述第二开关晶体管ST2的栅极电连接栅极驱动电路，根据Gate2信号实现导通和断开的控制，所述第二开关晶体管ST2的漏极通过所述第二开关K2电连接所述第一存储电路的电容C1，所述第三开关晶体管ST3的源极电连接源极驱动器，根据Vdata3电压向存储电容充电，所述第三开关晶体管ST3的栅极电连接栅极驱动电路，根据Gate3信号实现导通和断开的控制，所述第三开关晶体管ST3的漏极电连接所述第二存储电路的电容C2，所述第二存储电路的电容C2通过所述第三开关K3电连接所述第二开关晶体管ST2的漏极。

[0079] 在一种实施例中，如图6所示，图5所示的像素电路的工作原理为：

[0080] 在第一显示帧的t1内，第二开关晶体管ST2、第三开关晶体管ST3、开关K2、开关K3、发光开关管EM都断开；

[0081] 在第一显示帧的t2内，Gate2为高电位，第二开关晶体管ST2导通，发光开关管EM断开，为电容C1充电，充电电压为第一显示帧对应的灰阶电压；

[0082] 在第一显示帧的t3内，Gate3为高电位，第三开关晶体管ST3导通，为电容C2充电，直至电容C2的电量为电容C1和电容C2要达到电位需要的总和，充电时长为t5（可以等于t3，或者小于t3），充电电压为第二显示帧对应的灰阶电压；Gate2变为低电位，第二开关晶体管ST2断开，电容C1为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0083] 在第一显示帧的t4内，第二开关晶体管ST2、第三开关晶体管ST3、开关K2、开关K3、发光开关管EM都断开，发光器件EL结束发光；

[0084] 在第二显示帧的t1内，第二开关晶体管ST2、第三开关晶体管ST3保持断开，所述开关K2闭合、开关K3闭合，发光开关管EM导通，电容C2为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0085] 第二显示帧内t2至t4的后续循环，和第一显示帧内的t2至t4相同，可以使充电与显示并行循环，不再赘述。

[0086] 在一种实施例中，电容C1和电容C2都同步进行充电，即在第一显示帧的t2内，Gate2为高电位，第二开关晶体管ST2导通，发光开关管EM断开，为电容C1充电，充电电压为第一显示帧对应的灰阶电压；Gate3为高电位，第三开关晶体管ST3导通，为电容C2充电，直至电容C2的电量为电容C1和电容C2要达到电位需要的总和，充电时长为t5（可以等于t3，或者小于t3），充电电压为第二显示帧对应的灰阶电压，电容C2充电结束后，Gate3变为低电位，第三开关晶体管ST3断开。

[0087] 现结合图7和图8对开关电路33的第三种实现方式进行描述。

[0088] 在一种实施例中，如图7所示，在本申请的像素电路中，所述开关电路33包括第四开关晶体管ST4、第五开关晶体管ST5、第二切换开关SW2，所述第四开关晶体管ST4的源极电连接源极驱动器，根据Vdata4电压向存储电容充电，所述第四开关晶体管ST4的栅极电连接栅极驱动电路，根据Gate4信号实现导通和断开的控制，所述第四开关晶体管ST4的漏极电连接所述第一存储电路的电容C1，所述第五开关晶体管ST5的源极电连接源极驱动器，根据Vdata5电压向存储电容充

电，所述第五开关晶体管ST5的栅极电连接栅极驱动电路，根据Gate5信号实现导通和断开的控制，所述第五开关晶体管ST5的漏极电连接所述第二切换开关SW2的第一引脚SW2-1，所述第二切换开关SW2的第二引脚SW2-2电连接所述第二存储电路的电容C2，所述第二切换开关SW2的第三引脚SW2-3电连接所述驱动电路的驱动晶体管G的栅极；所述第二切换开关SW2在信号SW2的控制下工作。

[0089] 在一种实施例中，如图8所示，图7所示的像素电路的工作原理为：

[0090] 在第一显示帧的t1内，第四开关晶体管ST4、第五开关晶体管ST5、发光开关管EM都断开，所述第二切换开关SW2的第一引脚SW2-1和第二引脚SW2-2连通；

[0091] 在第一显示帧的t2内，Gate4为高电位，第四开关晶体管ST4导通，发光开关管EM断开，为电容C1充电，充电电压为第一显示帧对应的灰阶电压；

[0092] 在第一显示帧的t3内，Gate5为高电位，第五开关晶体管ST5导通，为电容C2充电，直至电容C2的电量为电容C1和电容C2要达到电位需要的总和，充电时长为t5（可以等于t3，或者小于t3），充电电压为第二显示帧对应的灰阶电压；Gate4变为低电位，第四开关晶体管ST4断开，电容C1为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0093] 在第一显示帧的t4内，第四开关晶体管ST4、第五开关晶体管ST5、发光开关管EM都断开，所述第二切换开关SW2的第一引脚SW2-1和第二引脚SW2-2连通，发光器件EL结束发光；

[0094] 在第二显示帧的t1内，第四开关晶体管ST4、第五开关晶体管ST5断开，所述第二切换开关SW2的第三引脚SW2-3和第二引脚SW2-2连通，发光开关管EM导通，电容C2为驱动晶体管G的栅极提供工作电压，EM为高电位，发光开关管EM导通，发光器件EL发光；

[0095] 第二显示帧内t2至t4的后续循环，和第一显示帧内的t2至t4相同，可以使充电与显示并行循环，不再赘述。

[0096] 在一种实施例中，电容C1和电容C2都同步进行充电，即在第一显示帧的t2内，Gate4为高电位，第四开关晶体管ST4导通，发光开关管EM断开，为电容C1充电，充电电压为第一显示帧对应的灰阶电压；Gate5为高电位，第五开关晶体管ST

5导通，为电容C2充电，直至电容C2的电量为电容C1和电容C2要达到电位需要的总和，充电时长为t5（可以等于t3，或者小于t3），充电电压为第二显示帧对应的灰阶电压，电容C2充电结束后，Gate5变为低电位，第五开关晶体管ST5断开。

[0097] 同时，本申请还提供一种OLED显示面板，其包括像素阵列，所述像素阵列包括至少一个本申请提供的像素电路，如图3所示，所述像素电路包括：

[0098] 像素电路包括：

[0099] 驱动电路31；

[0100] 发光电路32，用于在所述驱动电路的驱动下发光；

[0101] 开关电路33；

[0102] 第一存储电路34；以及

[0103] 第二存储电路35；

[0104] 其中，所述第一存储电路34用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路35用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[0105] 本实施例提供了一种OLED显示面板，其像素电路包括：驱动电路，发光电路，开关电路，第一存储电路，以及第二存储电路；其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。本申请通过设置至少两个存储电路，通过在第一显示帧的发光阶段对一个存储电路进行充电，然后在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光，实现了存储电路充电与面板发光同时进行，基于此可以大大增

加充电时间，解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0106] 在一种实施例中，在本申请的OLED显示面板中，所述驱动电路31包括驱动晶体管G，所述驱动晶体管G的源极电连接电源电压PW，所述驱动晶体管G的漏极电连接所述发光电路，所述驱动晶体管G的栅极电连接所述第一存储电路34和所述第二存储电路35。

[0107] 在一种实施例中，在本申请的OLED显示面板中，所述发光电路32包括发光开关管EM以及发光器件EL。发光开关管EM在控制信号EM的控制下导通或断开，进而控制发光器件EL发光。

[0108] 在一种实施例中，在本申请的OLED显示面板中，发光开关管EM设置在驱动晶体管G和发光器件EL，所述发光器件EL的另一端接地GND。

[0109] 在一种实施例中，在本申请的OLED显示面板中，发光开关管EM设置在发光器件EL和地GND之间。

[0110] 在一种实施例中，在本申请的OLED显示面板中，所述第一存储电路34包括第一电容C1，所述第二存储电路35包括第二电容C1。

[0111] 在一种实施例中，在本申请的OLED显示面板中，所述第一存储电路34包括第一电感，所述第二存储电路35包括第二电感。

[0112] 在一种实施例中，在本申请的OLED显示面板中，所述第一电容和所述第二电容的电容值相同。这样便于使用同样的掩模板制备电容，且便于后续算法的计算。

[0113] 在一种实施例中，在本申请的OLED显示面板中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[0114] 在一种实施例中，在本申请的OLED显示面板中，所述开关电路33包括第一开关晶体管ST1、第一切换开关SW1、以及第一开关K1，所述第一开关晶体管ST1的源极电连接源极驱动器，根据Vdata1电压向存储电容充电，所述第一开关晶体管ST1的栅极电连接栅极驱动电路，根据Gate1信号实现导通和断开的控制，所述第一开关晶体管ST1的漏极电连接所述第一切换开关SW1的第一引脚SW1-1，所述第一切换开关SW1的第二引脚SW1-2电连接所述第一存储电路的电容C1，

所述第一切换开关SW1的第三引脚SW1-3电连接所述第二存储电路的电容C2，所述第二存储电路C2通过所述第一开关K1电连接所述驱动电路的驱动晶体管G的栅极；所述第一切换开关SW1在信号SW1的控制下工作。

[0115] 在一种实施例中，在本申请的OLED显示面板中，所述开关电路33包括第二开关晶体管ST2、第三开关晶体管ST3、第二开关K2、以及第三开关K3，所述第二开关晶体管ST2的源极电连接源极驱动器，根据Vdata2电压向存储电容充电，所述第二开关晶体管ST2的栅极电连接栅极驱动电路，根据Gate2信号实现导通和断开的控制，所述第二开关晶体管ST2的漏极通过所述第二开关K2电连接所述第一存储电路的电容C1，所述第三开关晶体管ST3的源极电连接源极驱动器，根据Vdata3电压向存储电容充电，所述第三开关晶体管ST3的栅极电连接栅极驱动电路，根据Gate3信号实现导通和断开的控制，所述第三开关晶体管ST3的漏极电连接所述第二存储电路的电容C2，所述第二存储电路的电容C2通过所述第三开关K3电连接所述第二开关晶体管ST2的漏极。

[0116] 在一种实施例中，在本申请的OLED显示面板中，所述开关电路33包括第四开关晶体管ST4、第五开关晶体管ST5、第二切换开关SW2，所述第四开关晶体管ST4的源极电连接源极驱动器，根据Vdata4电压向存储电容充电，所述第四开关晶体管ST4的栅极电连接栅极驱动电路，根据Gate4信号实现导通和断开的控制，所述第四开关晶体管ST4的漏极电连接所述第一存储电路的电容C1，所述第五开关晶体管ST5的源极电连接源极驱动器，根据Vdata5电压向存储电容充电，所述第五开关晶体管ST5的栅极电连接栅极驱动电路，根据Gate5信号实现导通和断开的控制，所述第五开关晶体管ST5的漏极电连接所述第二切换开关SW2的第一引脚SW2-1，所述第二切换开关SW2的第二引脚SW2-2电连接所述第二存储电路的电容C2，所述第二切换开关SW2的第三引脚SW2-3电连接所述驱动电路的驱动晶体管G的栅极；所述第二切换开关SW2在信号SW2的控制下工作。

[0117] 根据上述实施例可知：

[0118] 本申请提供一种像素电路及OLED显示面板，其像素电路包括：驱动电路，发光电路，开关电路，第一存储电路，以及第二存储电路；其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充

电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。本申请通过设置至少两个存储电路，通过在第一显示帧的发光阶段对一个存储电路进行充电，然后在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光，实现了存储电路充电与面板发光同时进行，基于此可以大大增加充电时间，解决了现有OLED面板存在的存储电容Cst充电不足的技术问题。

[0119] 综上所述，虽然本申请已以优选实施例揭露如上，但上述优选实施例并非用以限制本申请，本领域的普通技术人员，在不脱离本申请的精神和范围内，均可作各种更动与润饰，因此本申请的保护范围以权利要求界定的范围为准。

权利要求书

[权利要求 1] 一种像素电路，其中，包括：

驱动电路；

发光电路，用于在所述驱动电路的驱动下发光；

开关电路；

第一存储电路；以及

第二存储电路；

其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[权利要求 2] 如权利要求1所述的像素电路，其中，所述驱动电路包括驱动晶体管，所述驱动晶体管的源极电连接电源电压，所述驱动晶体管的漏极电连接所述发光电路，所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

[权利要求 3] 如权利要求1所述的像素电路，其中，所述发光电路包括发光开关管以及发光器件。

[权利要求 4] 如权利要求1所述的像素电路，其中，所述第一存储电路包括第一电容，所述第二存储电路包括第二电容。

[权利要求 5] 如权利要求4所述的像素电路，其中，所述第一电容和所述第二电容的电容值相同。

[权利要求 6] 如权利要求4所述的像素电路，其中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[权利要求 7] 如权利要求1所述的像素电路，其中，所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关，所述第一开关晶体管的漏极电

连接所述第一切换开关的第一引脚，所述第一切换开关的第二引脚电连接所述第一存储电路，所述第一切换开关的第三引脚电连接所述第二存储电路，所述第二存储电路通过所述第一开关电连接所述驱动电路。

[权利要求 8] 如权利要求1所述的像素电路，其中，所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关，所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路，所述第三开关晶体管的漏极电连接所述第二存储电路，所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

[权利要求 9] 如权利要求1所述的像素电路，其中，所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关，所述第四开关晶体管的漏极电连接所述第一存储电路，所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚，所述第二切换开关的第二引脚电连接所述第二存储电路，所述第二切换开关的第三引脚电连接所述驱动电路。

[权利要求 10] 一种OLED显示面板，其中，包括像素阵列，所述像素阵列包括至少一像素电路，所述像素电路包括：

驱动电路；

发光电路，用于在所述驱动电路的驱动下发光；

开关电路；

第一存储电路；以及

第二存储电路；

其中，所述第一存储电路用于在所述开关电路的控制下，在第一显示帧的数据信号写入阶段进行充电，并在所述第一显示帧的发光阶段向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光；所述第二存储电路用于在所述开关电路的控制下，在第一显示帧的发光阶段进行充电，并在第二显示帧时向所述驱动电路提供工作电压，以触发所述驱动电路驱动所述发光电路发光。

[权利要求 11] 如权利要求10所述的OLED显示面板，其中，所述驱动电路包括驱动

晶体管，所述驱动晶体管的源极电连接电源电压，所述驱动晶体管的漏极电连接所述发光电路，所述驱动晶体管的栅极电连接所述第一存储电路和所述第二存储电路。

[权利要求 12] 如权利要求10所述的OLED显示面板，其中，所述发光电路包括发光开关管以及发光器件。

[权利要求 13] 如权利要求10所述的OLED显示面板，其中，所述第一存储电路包括第一电容，所述第二存储电路包括第二电容。

[权利要求 14] 如权利要求13所述的OLED显示面板，其中，所述第一电容和所述第二电容的电容值相同。

[权利要求 15] 如权利要求13所述的OLED显示面板，其中，所述第一电容的第一电极和所述第二电容的第一电极同层设置；所述第一电容的第二电极和所述第二电容的第二电极同层设置。

[权利要求 16] 如权利要求10所述的OLED显示面板，其中，所述开关电路包括第一开关晶体管、第一切换开关、以及第一开关，所述第一开关晶体管的漏极电连接所述第一切换开关的第一引脚，所述第一切换开关的第二引脚电连接所述第一存储电路，所述第一切换开关的第三引脚电连接所述第二存储电路，所述第二存储电路通过所述第一开关电连接所述驱动电路。

[权利要求 17] 如权利要求10所述的OLED显示面板，其中，所述开关电路包括第二开关晶体管、第三开关晶体管、第二开关、以及第三开关，所述第二开关晶体管的漏极通过所述第二开关电连接所述第一存储电路，所述第三开关晶体管的漏极电连接所述第二存储电路，所述第二存储电路通过所述第三开关电连接所述第二开关晶体管的漏极。

[权利要求 18] 如权利要求10所述的OLED显示面板，其中，所述开关电路包括第四开关晶体管、第五开关晶体管、第二切换开关，所述第四开关晶体管的漏极电连接所述第一存储电路，所述第五开关晶体管的漏极电连接所述第二切换开关的第一引脚，所述第二切换开关的第二引脚电连接所述第二存储电路，所述第二切换开关的第三引脚电连接所述驱动电

路。

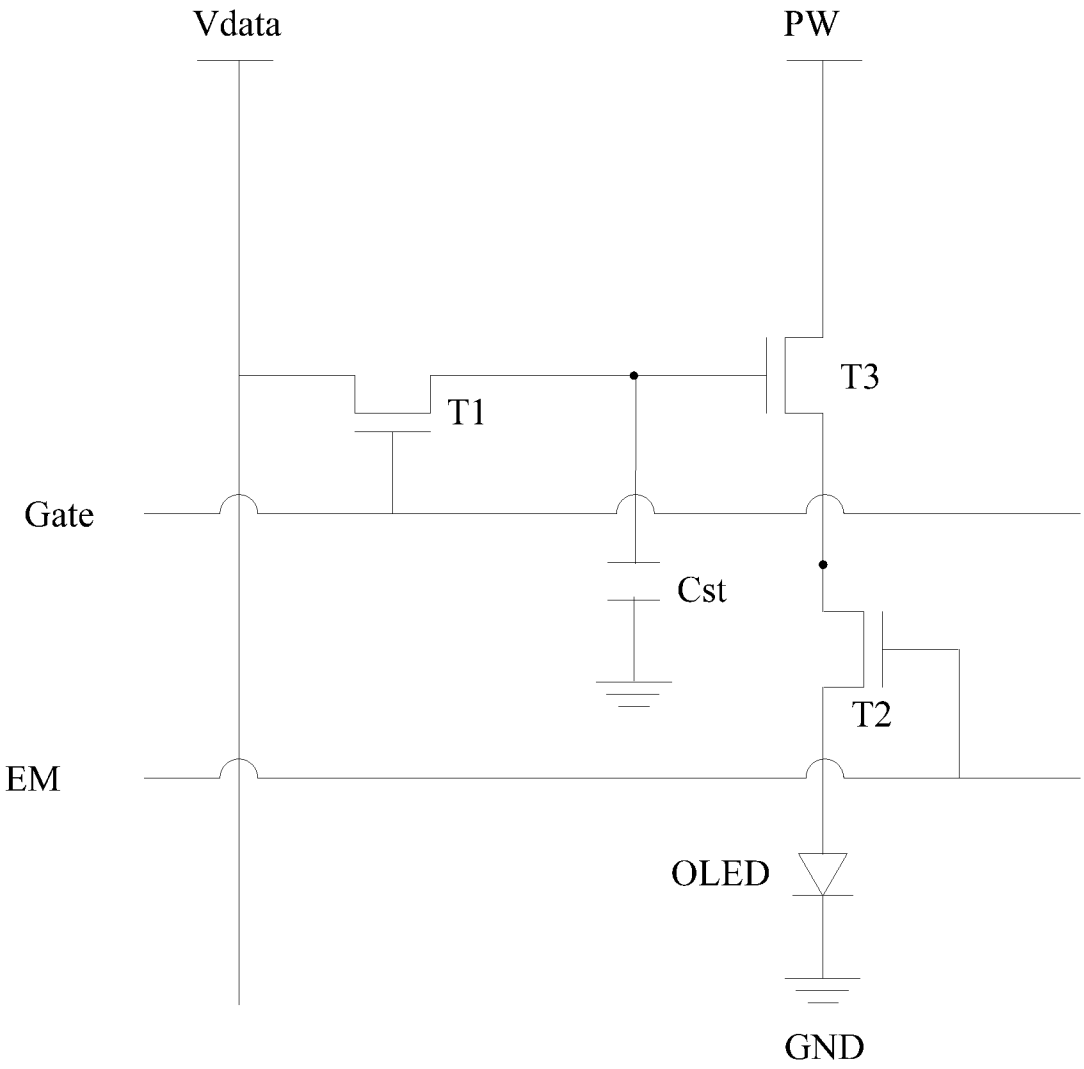


图 1

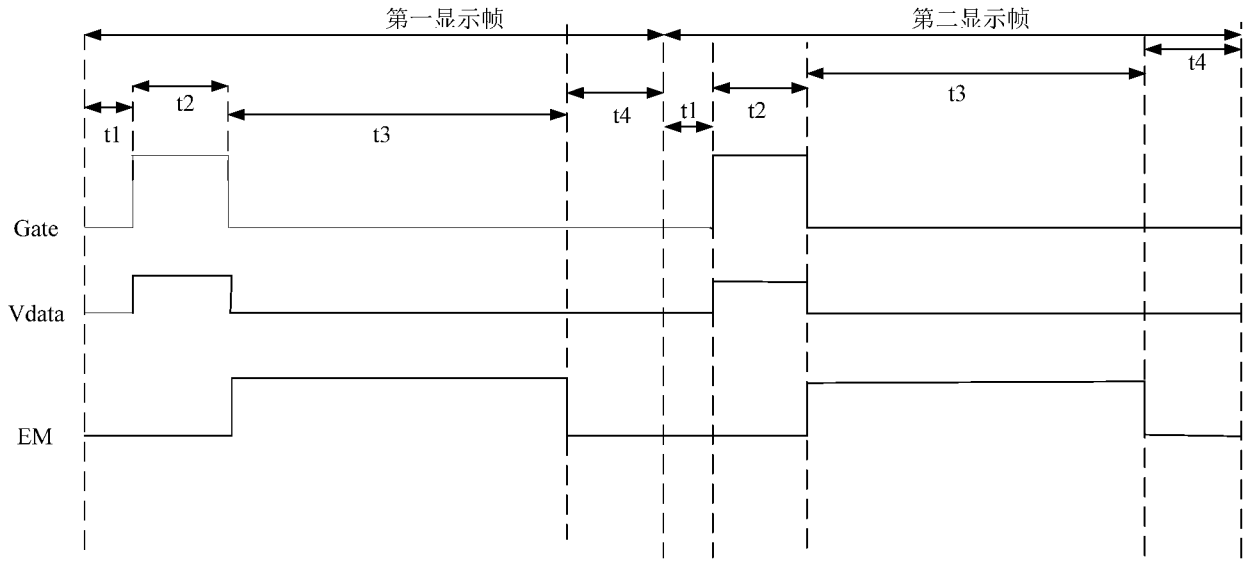

第一显示帧
第二显示帧
t1
t2
t3
t4
t1
t2
t3
t4
Gate
Vdata
EM

图 2

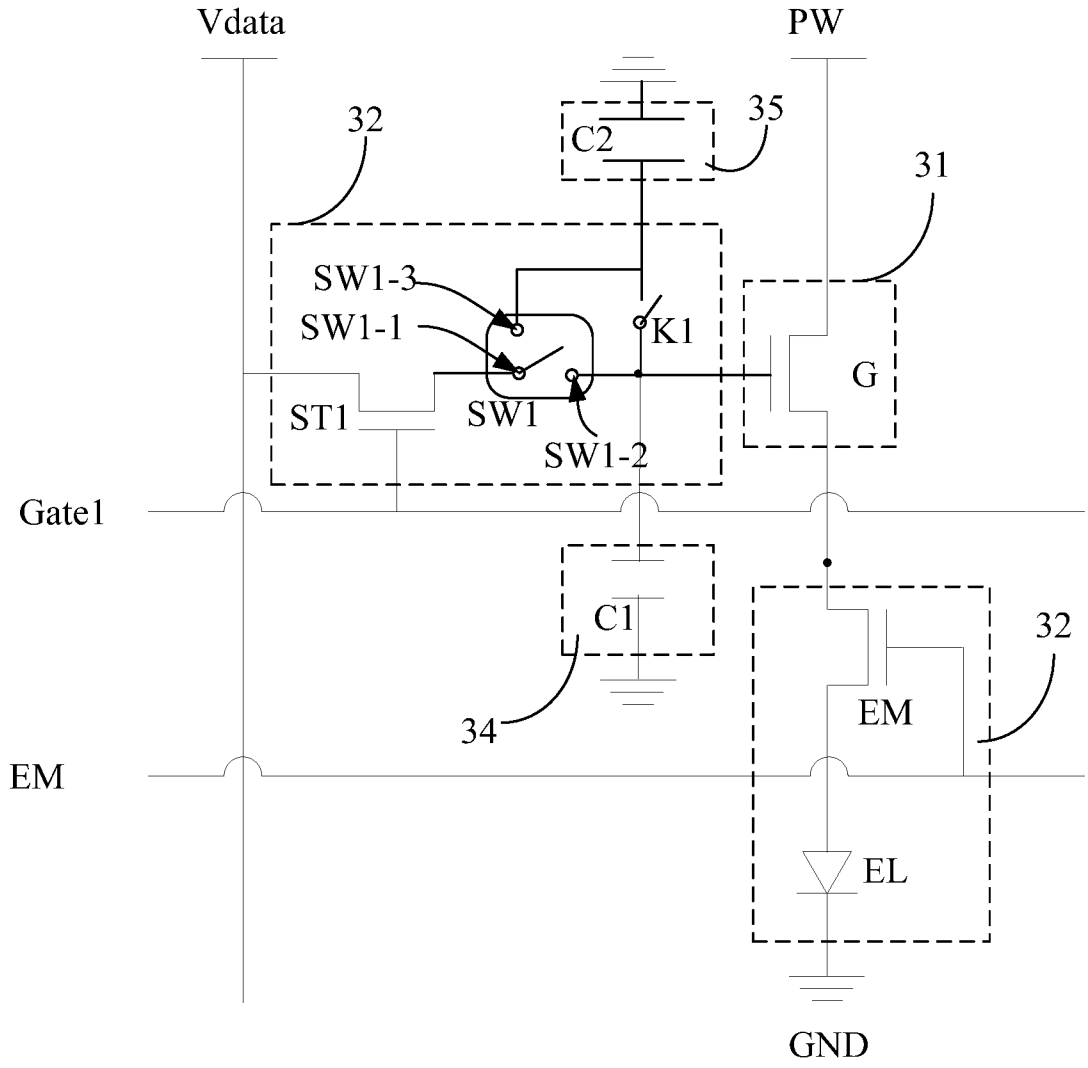

Vdata
PW
32
C2
35
31
SW1-3
SW1-1
K1
G
ST1
SW1
SW1-2
Gate1
C1
34
32
EM
EM
EL
GND

图 3

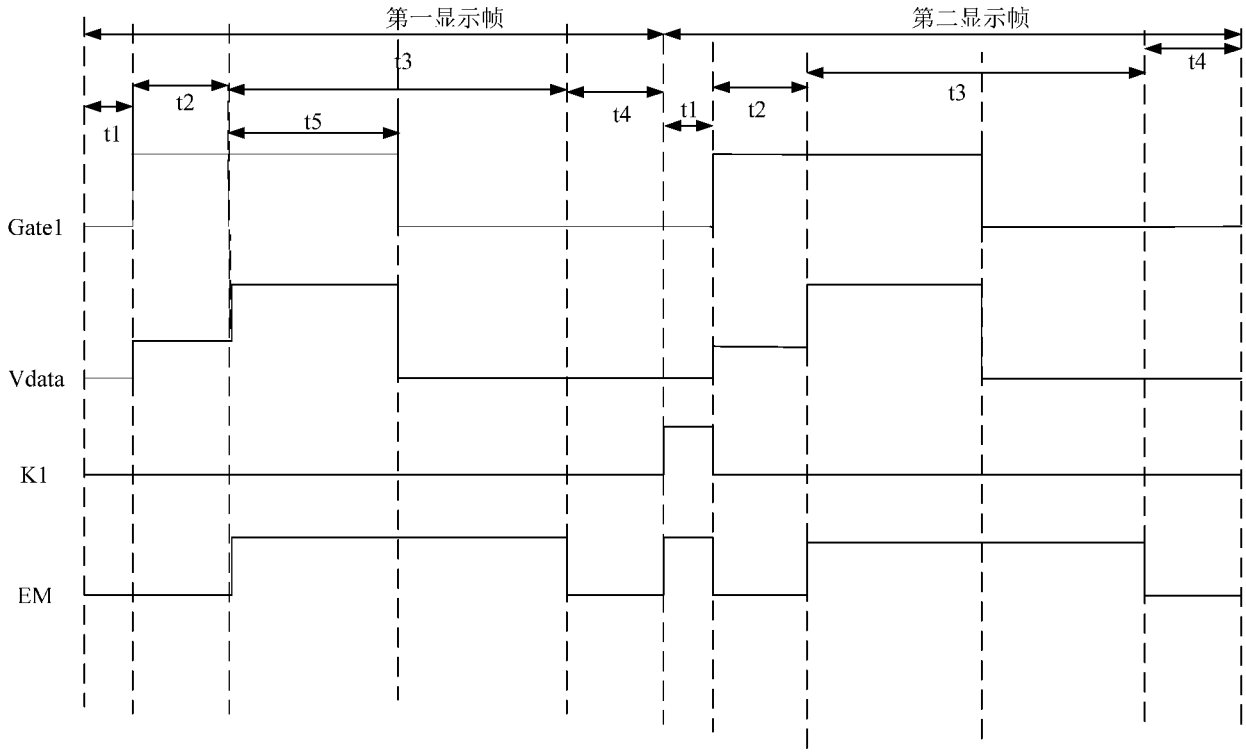


图 4

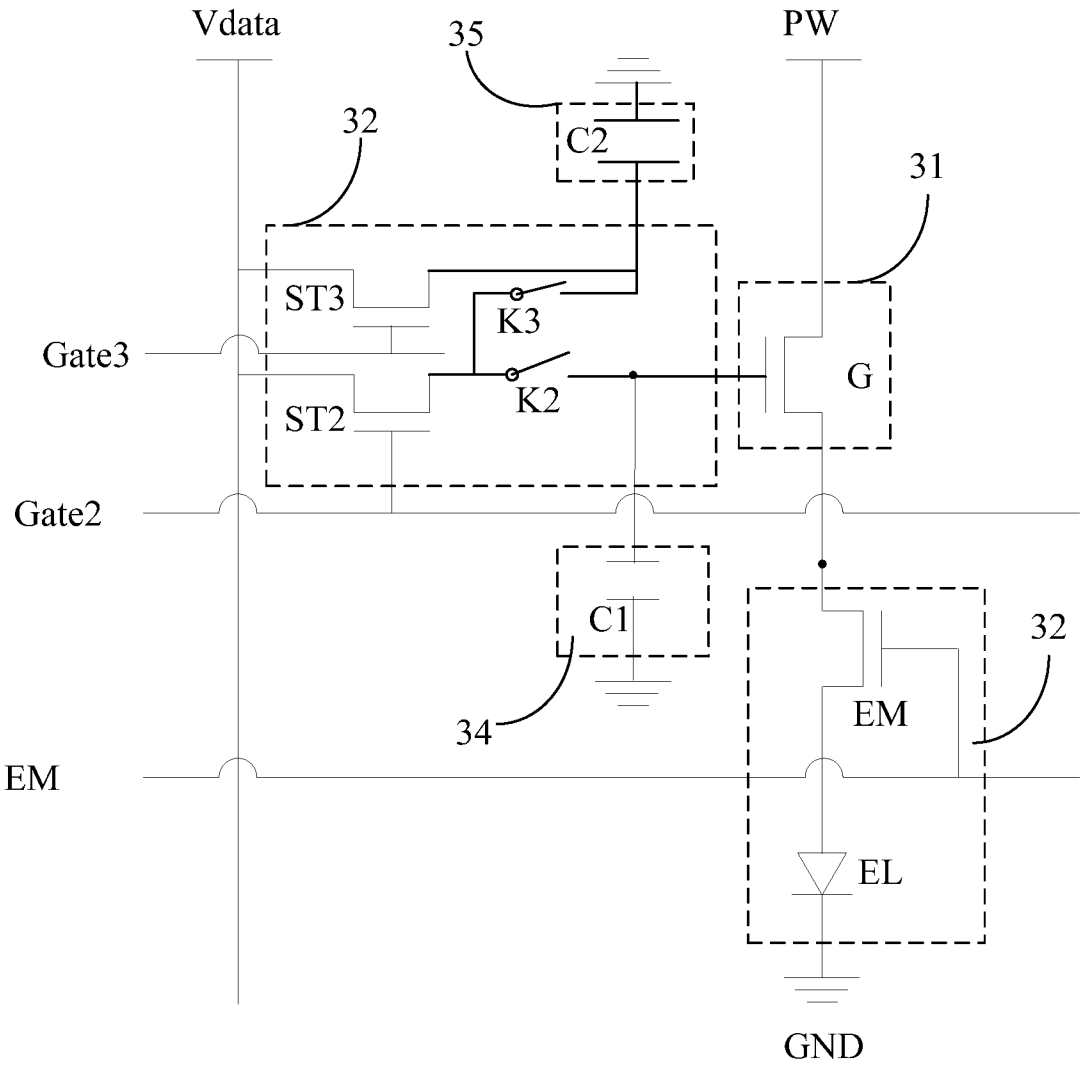

Vdata
35
PW
32
C2
31
ST3
K3
Gate3
G
K2
ST2
Gate2
C1
32
34
EM
EM
EL
GND

图 5

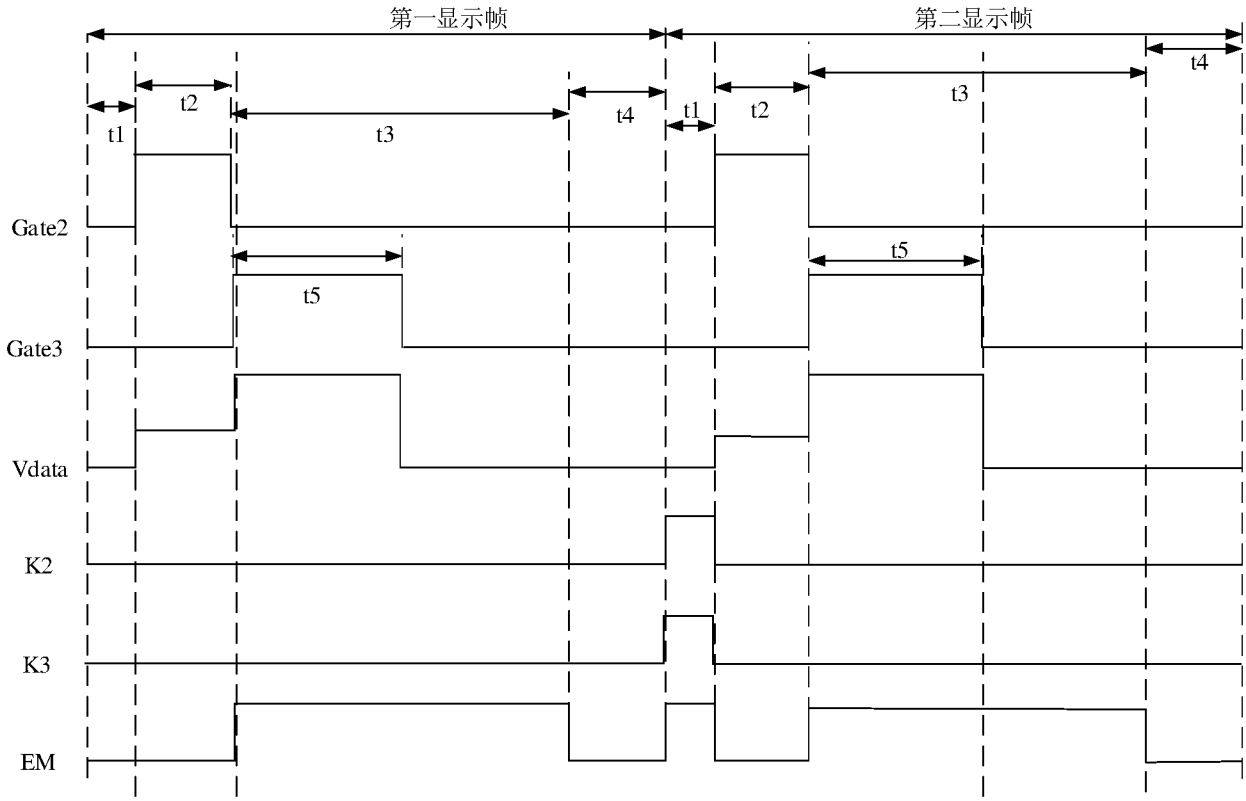

第一显示帧
第二显示帧
t1
t2
t3
t4
t1
t2
t3
t4
t5
t5
Gate2
Gate3
Vdata
K2
K3
EM

图 6

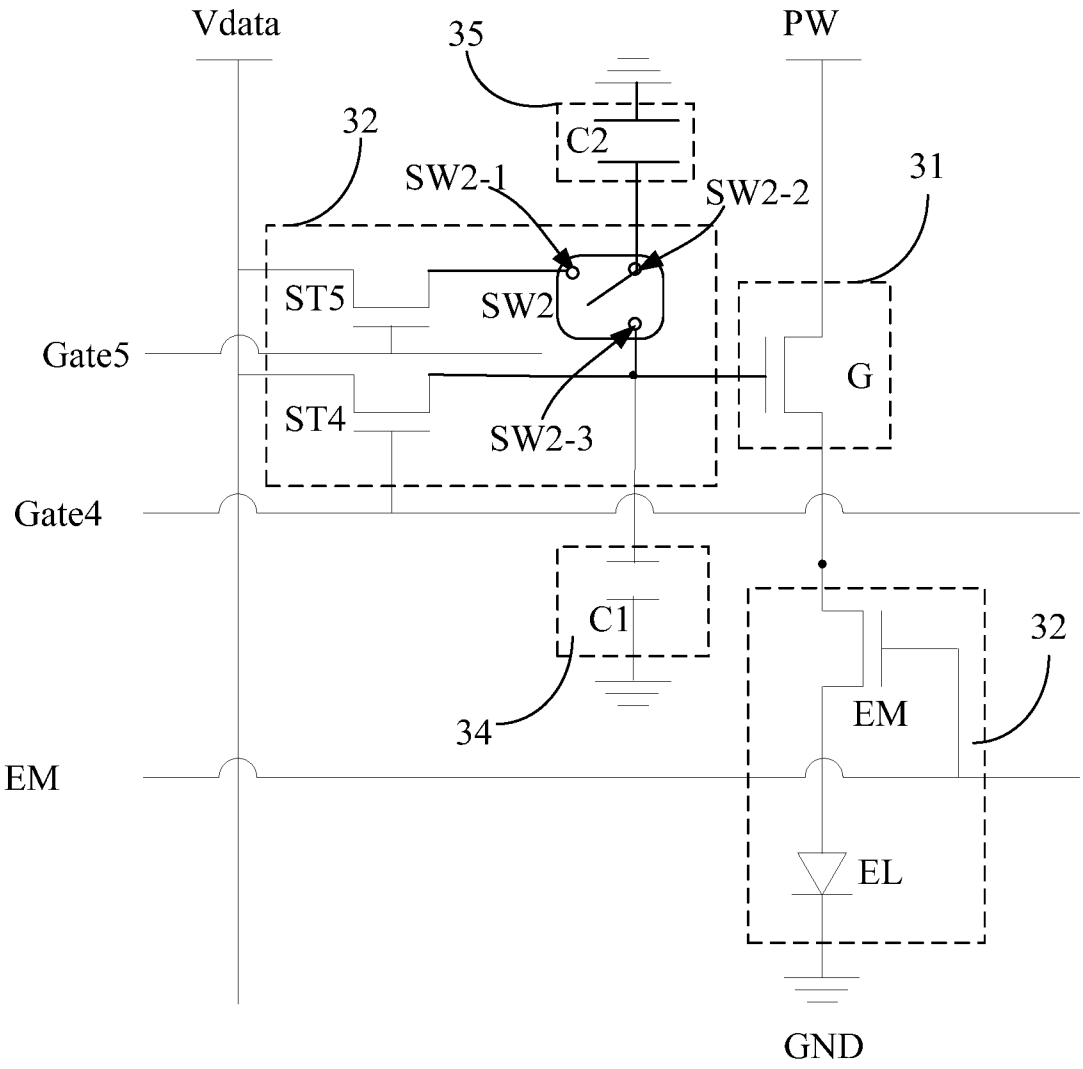

Vdata
35
PW
32
C2
SW2-1
SW2-2
31
ST5
SW2
Gate5
G
ST4
SW2-3
Gate4
C1
32
34
EM
EM
EL
GND

图 7

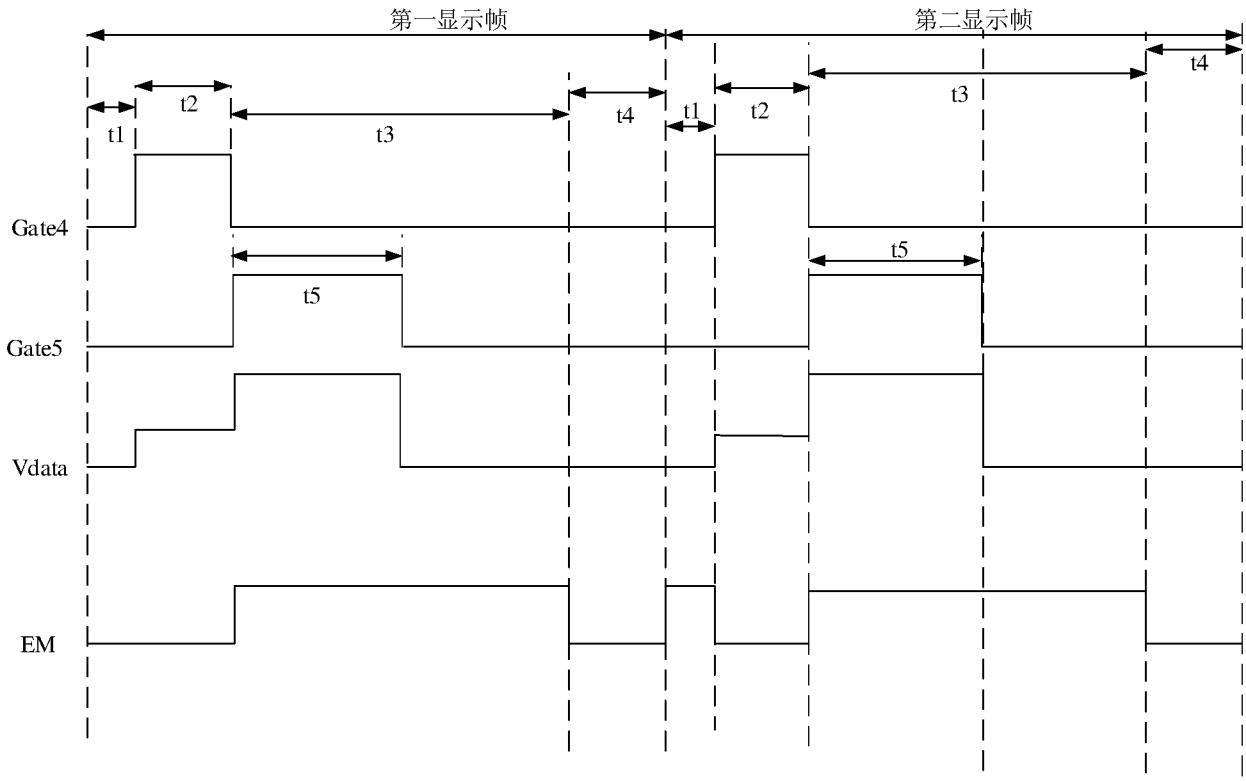


图 8

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2019/104373

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3225(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: 像素, 象素, 驱动, 开关, 存储, 电容, 电路, 帧, 充电, 发光, pixel, drive, switch, storage, capacitance, circuit, frame, charge, light emit.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110136648 A (SHENZHEN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) 16 August 2019 (2019-08-16) description, paragraphs [0056]-[0106], and figures 1-8	1-18
A	CN 104715718 A (LG DISPLAY CO., LTD.) 17 June 2015 (2015-06-17) description, paragraphs [0032]-[0042], and figure 2	1-18
A	CN 101944323 A (SHANGHAI TIANMA MICRO-ELECTRONICS CO., LTD.) 12 January 2011 (2011-01-12) entire document	1-18
A	CN 1979618 A (SAMSUNG ELECTRONICS CO., LTD.) 13 June 2007 (2007-06-13) entire document	1-18
A	CN 103383834 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 06 November 2013 (2013-11-06) entire document	1-18
A	CN 101145326 A (SAMSUNG ELECTRONICS CO., LTD.) 19 March 2008 (2008-03-19) entire document	1-18
A	JP 2006309104 A (SANYO ELECTRIC CO., LTD.) 09 November 2006 (2006-11-09) entire document	1-18

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
19 January 2020	**23 January 2020**
Name and mailing address of the ISA/CN **China National Intellectual Property Administration (ISA/CN)** **No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088** **China** Facsimile No. **(86-10)62019451**	Authorized officer Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2019/104373

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110136648	A	16 August 2019	None			
CN	104715718	A	17 June 2015	KR	20150068154	A	19 June 2015
				CN	104715718	B	03 May 2017
				US	2015161940	A1	11 June 2015
				US	9570009	B2	14 February 2017
CN	101944323	A	12 January 2011	CN	101944323	B	18 September 2013
CN	1979618	A	13 June 2007	KR	20070059403	A	12 June 2007
				JP	2007156476	A	21 June 2007
				US	2007126683	A1	07 June 2007
				CN	1979618	B	30 May 2012
CN	103383834	A	06 November 2013	US	2015206476	A1	23 July 2015
				US	9262966	B2	16 February 2016
				CN	103383834	B	05 August 2015
				WO	2015000249	A1	08 January 2015
CN	101145326	A	19 March 2008	US	2008068322	A1	20 March 2008
				US	8773342	B2	08 July 2014
				JP	2008070880	A	27 March 2008
				KR	101206726	B1	30 November 2012
				KR	20080024636	A	19 March 2008
				JP	5244352	B2	24 July 2013
				CN	101145326	B	07 December 2011
JP	2006309104	A	09 November 2006	US	2006022305	A1	02 February 2006

国际检索报告

国际申请号
PCT/CN2019/104373

A. 主题的分类

G09G 3/3225(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称，和使用的检索词（如使用））

CNPAT, CNKI, WPI, EPODOC：像素，象素，驱动，开关，存储，电容，电路，帧，充电，发光，pixel, drive, switch, storage, capacitance, circuit, frame, charge, light emit。

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
PX	CN 110136648 A (深圳市华星光电半导体显示技术有限公司) 2019年 8月 16日 (2019-08-16) 说明书第[0056]-[0106]段，图1-8	1-18
A	CN 104715718 A (乐金显示有限公司) 2015年 6月 17日 (2015-06-17) 说明书第[0032]-[0042]段，图2	1-18
A	CN 101944323 A (上海天马微电子有限公司) 2011年 1月 12日 (2011-01-12) 全文	1-18
A	CN 1979618 A (三星电子株式会社) 2007年 6月 13日 (2007-06-13) 全文	1-18
A	CN 103383834 A (京东方科技集团股份有限公司 等) 2013年 11月 6日 (2013-11-06) 全文	1-18
A	CN 101145326 A (三星电子株式会社) 2008年 3月 19日 (2008-03-19) 全文	1-18
A	JP 2006309104 A (SANYO ELECTRIC CO., LTD.) 2006年 11月 9日 (2006-11-09) 全文	1-18

☐ 其余文件在C栏的续页中列出。

☑ 见同族专利附件。

* 引用文件的具体类型：

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件，或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件（如具体说明的）

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布，与申请不相抵触，但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件，单独考虑该文件，认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件，当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时，要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期	国际检索报告邮寄日期
2020年 1月 19日	2020年 1月 23日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451	受权官员 于子江 电话号码 86-（10）-53962358

国际检索报告
关于同族专利的信息

国际申请号
PCT/CN2019/104373

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110136648	A	2019年 8月 16日	无			
CN	104715718	A	2015年 6月 17日	KR	20150068154	A	2015年 6月 19日
				CN	104715718	B	2017年 5月 3日
				US	2015161940	A1	2015年 6月 11日
				US	9570009	B2	2017年 2月 14日
CN	101944323	A	2011年 1月 12日	CN	101944323	B	2013年 9月 18日
CN	1979618	A	2007年 6月 13日	KR	20070059403	A	2007年 6月 12日
				JP	2007156476	A	2007年 6月 21日
				US	2007126683	A1	2007年 6月 7日
				CN	1979618	B	2012年 5月 30日
CN	103383834	A	2013年 11月 6日	US	2015206476	A1	2015年 7月 23日
				US	9262966	B2	2016年 2月 16日
				CN	103383834	B	2015年 8月 5日
				WO	2015000249	A1	2015年 1月 8日
CN	101145326	A	2008年 3月 19日	US	2008068322	A1	2008年 3月 20日
				US	8773342	B2	2014年 7月 8日
				JP	2008070880	A	2008年 3月 27日
				KR	101206726	B1	2012年 11月 30日
				KR	20080024636	A	2008年 3月 19日
				JP	5244352	B2	2013年 7月 24日
				CN	101145326	B	2011年 12月 7日
JP	2006309104	A	2006年 11月 9日	US	2006022305	A1	2006年 2月 2日