(12) f 許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2007 年4 月26 日(26.04.2007)

PCT

(10)
WO 2007/046558 A1

(51) 国際特許分類:
H04L 27/00 (2006 01)

(21) 国際出願番号: PCT/JP2006/321458

(22) 国際出願 日: 2006 年10 月20 日(20 10 2006)

(25) 国際出願の言語: 日木語

(26) 国際公開の言語: 日木語

(30) 優先権子ータ:
特 願 2005-307216
2005 年10 月21 日(21 10 2005) JP

(71) 出願人(米国を除く全ての指定国について): 日本電気株式会社 **(NEC CORPORATION)** [JP/JP], 〒1088001 東京都港区芝五丁目7 番 1 号 Tokyo **(JP)**

(72) 発明者; および

(75) 発明者/出願人(米国についてのみ): 野田誠一 (NODA, **Seiichi) [JP/JP],** 〒1088001 東京都港区芝五丁目7 番 1 号 日本電気株式会社内 Tokyo (JP) 佐々木英作 **(SASAKI, Eisaku) [JP/JP],** 〒1088001 東京都港区芝五丁目7 番 1 号 日本電気株式会社内 Tokyo (JP)

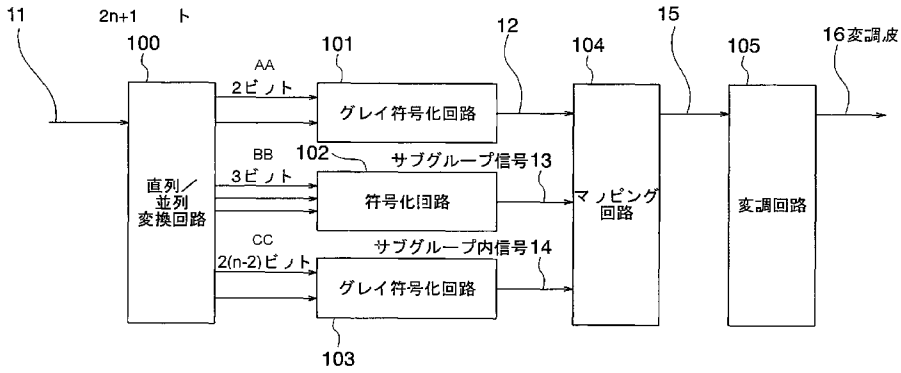
(74) 代理人: 池田憲保 , 外 **(IKEDA, Noriyasu et al.),** 〒1050003 東京都港区西新橋一丁目4 番 1 0 号 第 3 森ビル Tokyo (JP)

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, Cの,CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD,

[続葉有]

(54) Title: MODULATING/DEMODULATING METHOD, MODULATING APPARATUS AND DEMODULATING APPARATUS

(54) 発明の名称: 変復調方法、並びに変調装置及び復調装置



11 INPUT SIGNAL OF (2n + 1) BITS
100 SERIAL/PARALLEL CONVERTING CIRCUIT
AA TWO BITS
BB THREE BITS
CC 2(n 2) BITS
101 GRAY ENCODING CIRCUIT
102 ENCODING CIRCUIT
103 GRAY ENCODING CIRCUIT
12 QUADRANT SIGNAL
13 SUBGROUP SIGNAL
14 INTRA SUBGROUP SIGNAL
104 MAPPING CIRCUIT
15 MODULATION DATA
105 MODULATING CIRCUIT
16 MODULATED WAVES

(57) Abstract: A modulating/demodulating method that minimizes the error ratio and that is used for a differential calculation the modulus of which is four There are included a gray-encoding circuit (101) that receives data of (2n + 1) bits, where n is an integer greater than one, and that gray-encodes, as a signal capable of identifying four quadrants, two bits of an input signal of (2n + 1) bits, an encoding circuit (102) that encodes, as a signal indicative of eight subgroups located in the four quadrants, three bits of the input signal of (2n + 1) bits such that the average Hamming distance between the adjacent subgroups in each quadrant is minimized, and a mapping circuit (104) that maps the binary data as encoded by the gray-encoding circuit (101) and encoding circuit (102) onto the four quadrants

(57) 要約: 誤り率を最小とし、かつ、4 を法とする差動演算に適用する変復調方法に関する。n を2 以上の整数として **(2n+ 1)** ビットの子ータが入力され、 **(2n+ 1)** ビットの入力信号のうち2 ビットを、4 象限を識別可能な信号としてグレイ符号化するグレイ符号化回路101と、 **(2n+ 1)** ビットの入力信号のうち3 ビットを、4 象限にそれぞれ設けられた8

[続葉有]

WO 2007/046558 A1

MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, Rの, RS, RU, SC, SD, SE, SG, SK, SL, SM, SV, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO のW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), -Xーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FT, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, Rの, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書
— 補正書

補正されたクレームの公開日: 2007年7月5日

2文字コード及び他の略語については、定期発行される各*PCT*ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

個のサブグループを示す信号としてその象限内の隣接サブグループ間の平均ハミング距離が最小となるように符号化する符号化回路１０２と、グレイ符号化回路１０１及び符号化回路１０２にて符号化されたパイナリデータを４象限上にマッピングするマッピング回路１０４とを有する。

補正書の請求の範囲

[2007年2月19日 (19. 02. 2007) 国際事務局受理]

9. 前記マッピング回路は、前記サブグループを、前記同相軸と前記直交軸との交点を中心とした90度の回転対称となるように前記4象限にそれぞれ配置することを特徴とする請求項6乃至8のいずれか1項に記載の変調装置。

10. 前記マッピング回路は、前記サブグループを、前記同相軸及び直交軸に対称となるように前記4象限にそれぞれ配置することを特徴とする請求項6乃至8のいずれか1項に記載の変調装置。

11 (補正後). nを2以上の整数として（2n＋1）ビットのデータを4象限に多値数を2の（2n＋1）乗としてマッピングして変調され伝送されたデータであり、前記（2n＋1）ビットの入力信号のうち2ビットが、前記4象限を識別可能な信号としてグレイ符号化され、前記（2n＋1）ビットの入力信号のうち前記2ビット以外の3ビットが前記4象限にそれぞれ設けられた8個のサブグループを示す信号として当該象限内の隣接サブグループ間の平均ハミング距離が最小となるように符号化され、これら符号化されたバイナリデータが前記4象限上にマッピングされて変調された伝送データを復調する復調装置であって、

前記伝送データの中から、前記4象限を識別可能な2ビットを抽出するグレイ復号化回路と、

前記伝送データの中から、前記4象限にそれぞれ設けられた8個のサブグループを示す3ビットを抽出する復号化回路とを有する復調装置。

12 (補正後). nを2を超える整数として（2n＋1）ビットのデータを4象限に多値数を2の（2n＋1）乗としてマッピングして変調され伝送されたデータであり、前記（2n＋1）ビットの入力信号のうち2ビットが、前記4象限を識別可能な信号としてグレイ符号化され、前記（2n＋1）ビットの入力信号のうち前記2ビット以外の3ビットが前記4象限にそれぞれ設けられた8個のサブグループを示す信号として当該象限内の隣接サブグループ間の平均ハミング距離が最小となるように符号化され、前記（2n＋1）ビットのデータのうち前記

様どさ: 条約第的舗

２ビット及び前記３ビット以外の２Ｘ（ｎ－２）ビットを、前記８個のサブグループ内の信号点に２系統の前記（ｎ－２）として対応させ、前記２系統の（ｎ－２）ビットが、前記４象限の同相軸方向と直交軸方向とでそれぞれ独立にグレイ符号化され、これら符号化されたバイナリデータが前記４象限上にマッピングされて変調された伝送データを復調する復調装置であって、

前記伝送データの中から、前記４象限を識別可能な２ビットを抽出する第１のグレイ復号化回路と、

前記伝送データの中から、前記４象限にそれぞれ設けられた８個のサブグループを示す３ビットを抽出する復号化回路と

前記伝送データの中から、前記サブグループ内の信号点を識別して２Ｘ（ｎ－２）ビットを同相軸方向及び直交軸方向にグレイ復号化する第２のグレイ復号化回路とを有することを特徴とする復調装置。