



ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

1

(21) 4813557/24
(22) 13.04.90
(46) 23.03.92. Бюл. № 11
(71) Научно-исследовательский институт вычислительных комплексов
(72) С.М.Байков, В.А.Кислинский и Г.А.Фомичева
(53) 681.327.11(088.8)
(56) Авторское свидетельство СССР № 1348809, кл. G 06 F 3/00, 1986.
Авторское свидетельство СССР № 1554637, кл. G 06 F 13/28, 1988.

(54) УСТРОЙСТВО ДЛЯ УПРАВЛЕНИЯ ОБМЕНОМ ИНФОРМАЦИИ

2

(57) Изобретение относится к вычислительной технике, в частности к устройствам ввода информации в ЗУ. Целью изобретения является упрощение и повышение быстродействия устройства. Данное техническое решение позволяет увеличить предельную частоту ввода информации от абонента при отсутствии более приоритетных запросов на обращение в ЗУ ЭВМ. При наличии таких запросов, следующих с определенной частотой, устройство способно работать с предельной частотой ввода информации от абонента. Устройство содержит два регистра, три триггера, два элемента И-НЕ, элемент И, элемент ИЛИ, 3 ил.

Изобретение относится к вычислительной технике, в частности к устройствам обмена информацией с ЗУ, и может быть использовано в узле управления каналов ЭВМ.

Известно устройство для управления обменом, содержащее три триггера и логические схемы для организации приема в триггеры [1].

Недостатком устройства является низкая скорость обмена. Устройство не способно обрабатывать внешние сигналы запуска, если период их следования $T_{вс}$ меньше, чем два периода синхросигнала $T_{си}$, вследствие того, что в такте, следующем за тактом установки второго триггера в единицу, этот триггер обязательно обнуляется сигналом с его инверсного выхода.

Наиболее близким к предлагаемому является устройство, содержащее три тригге-

ра Т1, Т2, Т3, три элемента И-НЕ, элементы И, ИЛИ.

Недостаток известного устройства - низкое быстродействие. Для этого устройства $T_{вс} > T_{си} + \Delta T$. Величина ΔT определяется задержками логических элементов. Количество элементов и их соединение таково, что величина ΔT довольно значительна и сравнима с реальными значениями величин $T_{си}$ и может даже ее превысить.

Целью изобретения является упрощение и повышение быстродействия устройства за счет исключения одного из элементов И-НЕ, изменения связей между элементами и достижения вследствие этого уменьшения задержки сигналов на элементах схемы.

Поставленная цель достигается тем, что в устройстве для управления обменом информацией, содержащем первый, второй и третий триггеры, элемент И, элемент ИЛИ,

первый и второй элемент И-НЕ, синхровход первого триггера является входом запуска устройства, информационный вход первого триггера подключен к шине логической единицы, выход второго триггера соединен с информационным входом третьего триггера и первым входом первого элемента И-НЕ, выход которого соединен с входом сброса первого триггера, прямой выход третьего триггера соединен с первым входом элемента И, выход которого является выходом устройства, инверсный выход третьего триггера соединен с первым входом элемента ИЛИ, вторые входы элемента И и элемента ИЛИ являются входом чтения устройства, выход элемента ИЛИ соединен с первым входом второго элемента И-НЕ, выход которого соединен с синхровходом третьего триггера, а второй вход является первым входом синхронизации устройства, выход первого триггера соединен с информационным входом второго триггера, синхровход которого является вторым входом синхронизации устройства, выход элемента ИЛИ соединен с вторым входом первого элемента И-НЕ, третий вход которого объединен с вторым входом второго элемента И-НЕ.

Повышение быстродействия предлагаемого устройства позволяет расширить класс абонентов, обслуживаемых устройством, за счет возможности подключения более скоростных абонентов.

Повышение быстродействия достигается в режиме отсутствия сигналов на входе чтения. Очередной внешний сигнал не может быть принят в первый триггер устройства ранее момента, в который второй триггер будет освобожден (обнулен) от хранения предыдущего внешнего сигнала. В противном случае он может быть потерян. Период следования внешних сигналов для предлагаемого устройства можно определить выражением

$$T_{\text{вс}} \geq t_1 + t_{\text{снх}} + \Delta t_{\text{си}} + t_8,$$

где t_1 – время переключения первого триггера;

$t_{\text{снх}}$ – время синхронизации;

$\Delta t_{\text{си}}$ – время от синхроимпульсов с второго входа синхронизации до синхроимпульсов с первого входа синхронизации устройства;

t_8 – время задержки сигнала на элементе И-НЕ.

Для предлагаемого устройства величина $T_{\text{вс}}$ больше по крайней мере на время задержки сигнала на исключенном из известного устройства элементе И-НЕ, стоявшем между первым и вторым триггерами, т.е. на t_8 . Анализ показывает, что выигрыш

составляет величину $2t_8 + t_2$, где t_2 – время переключения второго триггера.

На фиг.1 приведена функциональная схема устройства; на фиг.2 и 3 – временные диаграммы его работы.

Устройство содержит первый 1 и второй 2 регистры, первый 3, второй 4 и третий 5 триггеры, первый элемент И-НЕ 6, элементы И 7 и ИЛИ 8 и второй элемент И-НЕ 9. Информационные входы 10 устройства соединены с информационными входами регистра 1, выходы которого соединены с информационными входами регистра 2, выходы которого соединены с информационными выходами 11 устройства. Синхровход триггера 3 является входом запуска 12 устройства и соединен с синхровходом регистра 1. Информационный вход триггера 3 подключен к шине "1". Выход триггера 3 соединен с информационным входом триггера 4, синхровход которого является вторым входом 13 синхронизации устройства. Выход триггера 4 соединен с информационным входом триггера 5 и первым входом элемента И-НЕ 9. Прямой выход триггера 5 соединен с первым входом элемента И 7, выход которого является выходом 14 устройства. Вторые входы элемента И 7 и элемента ИЛИ 8 являются входом 15 чтения устройства. Первый вход элемента ИЛИ 8 соединен с инверсным выходом триггера 5, а выход – с первым входом элемента И-НЕ 9 и вторым входом элемента И-НЕ 6. Выход последнего соединен с синхровходами регистра 2 и триггера 5. Второй вход элемента И-НЕ 9 является первым входом 16 синхронизации устройства и соединен с третьим входом элемента И-НЕ 6, выход которого соединен с входом сброса триггера 3.

Устройство работает следующим образом.

В исходном состоянии все триггеры установлены в ноль. По положительному фронту внешнего сигнала (ВС), поступающему на вход 12 запуска устройства, осуществляются прием в регистр 1 входной информации (ВИ), поступающей на входы 10 устройства, и, благодаря уровню логической "1" на информационном входе триггера 1, установка этого триггера в "1". По фронту ближайшего синхроимпульса СИС, поступающего на второй вход 13 синхронизации устройства, триггер 4 устанавливается в "1". По фронту ближайшего синхроимпульса СИ, поступающего на первый вход 16 синхронизации устройства и далее на третий вход элемента И-НЕ 9 и второй вход элемента И-НЕ 6 вследствие разрешающих уровней на остальных входах этих элементов информации из регистра 1 передается в регистр 2,

триггер 5 устанавливается в "1", а триггер 3 – в "0".

Если в очередном такте синхрос частоты СИ синхронный запрос (ЧТ), поступающий в инверсной фазе на вход 15 чтения устройства и далее на вторые входы элементов И 7, ИЛИ 8 и имеющий более высокий приоритет, отсутствует, то на выход элемента И 7 и далее на выход 14 устройства выдается сигнал запроса на запись (ЗП). По следующим синхроимпульсам СИС и СИ обнуляются триггеры 4 и 5 (если к этому времени не поступает очередной ВС). Если после установки в "1" триггера 5 окажется, что поступил запрос ЧТ, то передача выходного сигнала триггера 5 на выход 14 устройства заблокируется по второму входу элемента И 7. Кроме того, сигналом "0" с выхода элемента ИЛИ 8 до снятия сигнала ЧТ блокируется прием в регистр 2 и триггер 5 и обнуление триггера 3. Вследствие этого триггер 5 и триггеры регистра 2 сохраняют свое состояние, а триггер 3 сохраняет очередную ВС, если таковой поступает в рассматриваемый интервал времени. После снятия сигнала ЧТ устройство разблокируется и прохождение синхроимпульсов СИ возобновляется. Запросы ЧТ формируются, например, устройством управления в процессе выполнения программы, осуществляющей чтение и обработку принятой информации, они могут быть также запросами ЗП от аналогичного описанному другому устройству управления информационным обменом.

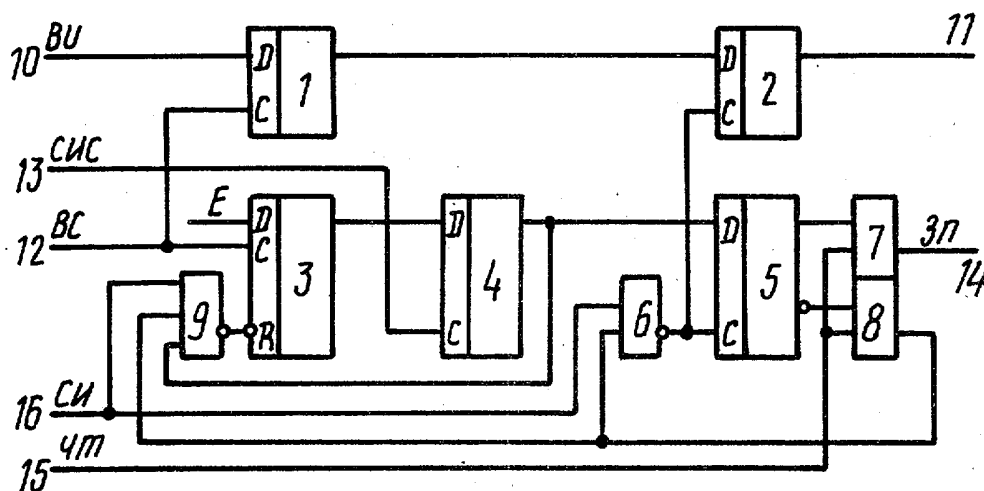
При работе устройства при наличии запросов ЧТ (фиг.2). Сигналы ВС поступают с периодом $2T_{\text{си}}$ в непосредственной близости от синхроимпульсов СИС, т.е. в такой момент, когда триггер 2 может сработать как от совпадающего с ВС синхроимпульса СИС (1-й, 3-й, 5-й сигналы ВС), так и от следующего (2-го, 4-го сигнала ВС). В частности, рассмотрена ситуация, когда прием ВС (второго) в триггер 4 осуществляется с максимальной задержкой, а прием следующего за ним ВС (третьего) – с минимальной. При этом передача третьего ВС из триггера 4 в триггер 5 блокируется сигналом ЧТ. Однако благодаря блокировке "обнуления"

триггера 3 второй ВС сохраняется в нем. В следующем такте запрос ЧТ снимается и прохождение сигналов разблокируется.

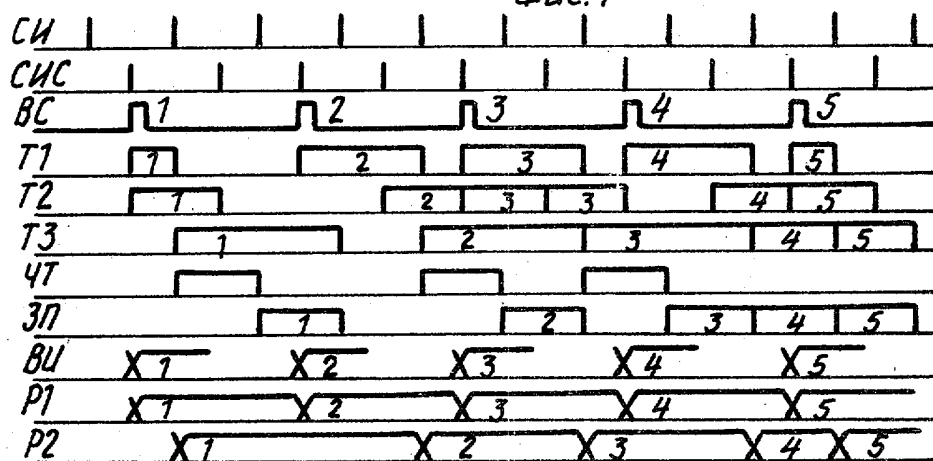
При работе устройства при отсутствии запросов ЧТ (фиг.3) период сигналов ВС в этом случае может быть меньше величины $2T_{\text{си}}$. Сигналы ВС с нечетными номерами поступают в непосредственной близости от синхроимпульсов СИС. Часть из них (1-й, 2-й сигналы ВС) принимается в триггер 4 с максимальной задержкой, другая часть (3-й, 5-й сигналы ВС) – с минимальной. Однако это не мешает формированию сигналов ЗП по каждому ВС и выдаче соответствующей информации на выходные шины с выходом регистра 2.

Ф о р м у л а и з о б р е т е н и я

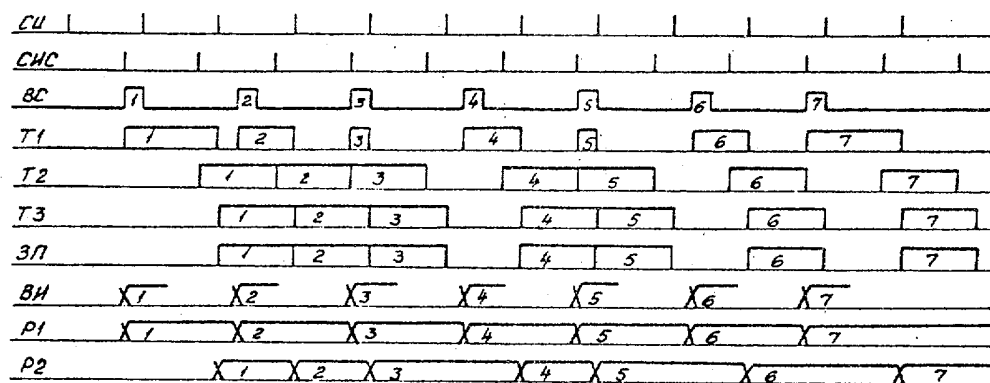
Устройство для управления обменом информации, содержащее первый, второй и третий триггеры, элемент И, элемент ИЛИ, первый и второй элементы И–НЕ, синхровход первого триггера является входом запуска устройства, информационный вход первого подключен к шине логической единицы, выход второго триггера соединен с информационным входом третьего триггера и первым входом первого элемента И–НЕ, выход которого соединен с входом сброса первого триггера, прямой выход третьего триггера соединен с первым входом элемента И, выход которого является выходом устройства, инверсный выход третьего триггера соединен с первым входом элемента ИЛИ, вторые входы элемента И и элемента ИЛИ являются входом чтения устройства, выход элемента ИЛИ соединен с первым входом второго элемента И–НЕ, выход которого соединен с синхровходом третьего триггера, а второй вход является первым входом синхронизации устройства, о т л и ч а ю щ е е с я тем, что, с целью упрощения и повышения быстродействия устройства, выход первого триггера соединен с информационным входом второго триггера, синхровход которого является вторым входом синхронизации устройства, выход элемента ИЛИ соединен с вторым входом первого элемента И–НЕ, третий вход которого объединен с вторым входом второго элемента И–НЕ.



Фиг. 1



Фиг. 2



Фиг. 3.

Редактор И. Шмакова Составитель В. Кислинский
 Техред М. Моргентал Корректор М. Кучерявая

Заказ 954 Тираж Подписное
 ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
 113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101