

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年10月11日(11.10.2018)



(10) 国際公開番号

WO 2018/185991 A1

(51) 国際特許分類:

H01L 21/8239 (2006.01) H01L 29/82 (2006.01)
H01L 27/105 (2006.01) H01L 43/08 (2006.01)

(21) 国際出願番号: PCT/JP2018/000814

(22) 国際出願日: 2018年1月15日(15.01.2018)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

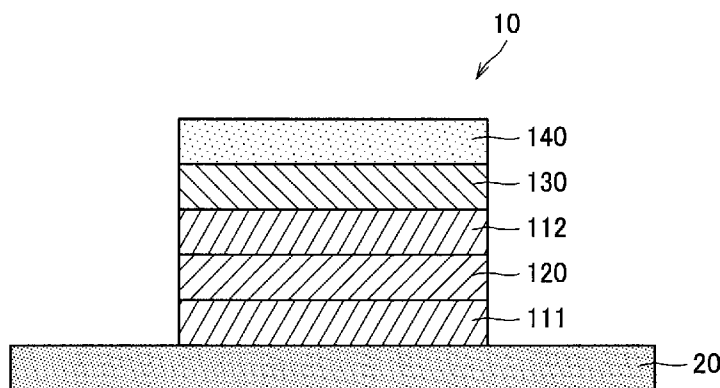
特願 2017-073545 2017年4月3日(03.04.2017) JP

(71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目14番1号 Kanagawa (JP).

(72) 発明者: 長谷 直基(HASE, Naoki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 細見 政功(HOSOMI, Masanori); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 肥後 豊(HIGO, Yutaka); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 大森 広之(OHMORI, Hiroyuki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 内田 裕行(UCHIDA, Hiroyuki); 〒2430014 神奈川県厚木市旭町四丁目14番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP). 佐藤 陽(SATO,

(54) Title: MAGNETIC STORAGE ELEMENT, AND ELECTRONIC DEVICE

(54) 発明の名称: 磁気記憶素子、および電子機器



(57) Abstract: [Problem] To provide a magnetic storage element in which a writing current is reduced while maintaining the magnetism-retaining characteristics of a storage layer; and an electronic device. [Solution] A magnetic storage element, provided with: a spin orbit layer extended in one direction; a write line electrically connected to the spin orbit layer, the write line channeling a current in the extension direction of the spin orbit layer; a tunnel junction element provided on the spin orbit layer by laminating a memory layer, an insulator layer, and a magnetization fixed layer in the stated order; and a non-magnetic layer having a film thickness of 2 nm or below, the non-magnetic layer being provided at one of the lamination positions between the spin orbit layer and the insulator layer.

(57) 要約: 【課題】記憶層の磁性の保持特性を維持しつつ、書き込み電流が低減した磁気記憶素子、および電子機器を提供する。【解決手段】一方向に延伸されたスピン軌道層と、前記スピン軌道層と電気的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚2 nm以下の非磁性層と、を備える、磁気記憶素子。



Yo); 〒2430014 神奈川県厚木市旭町四丁目 1
4 番 1 号 ソニーセミコンダクタソリュー
ションズ株式会社内 Kanagawa (JP).

(74) 代理人: 亀谷 美明, 外 (KAMEYA, Yoshiaki et al.); 〒1600004 東京都新宿区四谷 3 - 1 - 3 第一富澤ビル はづき国際特許事務所 四谷オフィス Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告 (条約第21条(3))

明 細 書

発明の名称：磁気記憶素子、および電子機器

技術分野

[0001] 本開示は、磁気記憶素子、および電子機器に関する。

背景技術

[0002] 近年、各種情報機器の性能の向上に伴い、各種情報機器に内蔵される記憶装置についても高集積化、高速化、および低消費電力化が進んでいる。このため、半導体を用いた記憶素子の高性能化が進んでいる。

[0003] 例えば、大容量ファイルメモリとして、ハードディスクドライブ装置に替えて、フラッシュメモリの普及が進んでいる。また、コードストレージまたはワーキングメモリとして、NOR型フラッシュメモリ、およびDRAM (Dynamic Random Access Memory) に替えて、FeRAM (Ferroelectric Random Access Memory)、PCRAM (Phase-Change Random Access Memory)、およびMRAM (Magnetic Random Access Memory) などの様々なタイプの記憶素子の開発が進められている。

[0004] 例えば、磁性体の磁化方向によって情報を記憶するMRAMは、高速動作が可能であると共に、ほぼ無限回の書き換えが可能であるため、コードストレージまたはワーキングメモリ用の記憶素子として注目されている。

[0005] 具体的には、MRAMとして、スピントルク磁化反転を用い、MTJ (Magnetic Tunnel Junction) 素子にスピン偏極電子を注入することで、磁化反転を生じさせるSTT-MRAM (Spin Transfer Torque-Magnetic Random Access Memory) が注目されている。

[0006] ただし、現実的には、STT-MRAMでは、情報の書き込み、および読み出しに使用する電流量が近接しているため、情報の読み出しの際に記憶さ

れた情報が書き換わってしまうリードディスタ urb が生じる可能性があった。

[0007] そこで、情報の書き込み時には、記憶層に接するように配置された金属層に電流を流したときに誘起されるスピン分極によるスピン軌道トルクを用いて、記憶層の磁化方向を反転させる SOT-MRAM (Spin Orbit Torque-Magnetic Random Access Memory) が検討されている。

[0008] 例えば、下記の特許文献 1 には、スピン軌道相互作用を用いて、記憶層の磁化方向を反転させる磁気メモリが開示されている。

先行技術文献

特許文献

[0009] 特許文献 1：特開 2014-045196 号公報

発明の概要

発明が解決しようとする課題

[0010] しかし、上記の特許文献 1 に開示された磁気メモリでは、記憶層への情報の書き込みに用いられる電流量が大きかった。一方、記憶層への書き込み電流を低減するために、記憶層の体積を縮小させた場合、記憶層の磁性保持特性が低くなってしまう。そのため、上記の特許文献 1 に開示された磁気メモリでは、書き込み電流の低減と、記憶層の磁性保持特性とを両立させることは困難であった。

[0011] そこで、本開示では、SOT-MRAMにおいて、記憶層の磁性の保持特性を維持しつつ、書き込み電流を低減させることが可能な、新規かつ改良された磁気記憶素子、および電子機器を提案する。

課題を解決するための手段

[0012] 本開示によれば、一方向に延伸されたスピン軌道層と、前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積

層することで設けられたトンネル接合素子と、前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚 2 nm 以下の非磁性層と、を備える、磁気記憶素子が提供される。

[0013] また、本開示によれば、一方向に延伸されたスピン軌道層と、前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚 2 nm 以下の非磁性層と、を備える磁気記憶素子を用いた記憶部と、前記記憶部に記憶された情報に基づいて情報処理を行う演算処理部と、を備える、電子機器が提供される。

[0014] 本開示によれば、非磁性層によってアップスピンまたはダウンスピンを反射させることができるため、スピン偏極電子による記憶層の磁化方向の反転効率を向上させることができる。

発明の効果

[0015] 以上説明したように本開示によれば、記憶層の磁性の保持特性を維持しつつ、書き込み電流が低減した磁気記憶素子、および電子機器を提供することが可能である。

[0016] なお、上記の効果は必ずしも限定的なものではなく、上記の効果とともに、または上記の効果に代えて、本明細書に示されたいずれかの効果、または本明細書から把握され得る他の効果が奏されてもよい。

図面の簡単な説明

[0017] [図1] SOT-MRAMの構造を模式的に示した説明図である。

[図2] 第1の構成に係る磁気記憶素子を説明する模式的な断面図である。

[図3] 第2の構成に係る磁気記憶素子を説明する模式的な断面図である。

[図4] 第3の構成に係る磁気記憶素子を説明する模式的な断面図である。

[図5] 第4の構成に係る磁気記憶素子を説明する模式的な断面図である。

[図6] 電子機器の外観例を示した斜視図である。

[図7]電子機器の内部構成を示すブロック図である。

発明を実施するための形態

[0018] 以下に添付図面を参照しながら、本開示の好適な実施の形態について詳細に説明する。なお、本明細書及び図面において、実質的に同一の機能構成を有する構成要素については、同一の符号を付することにより重複説明を省略する。また、本明細書では、各層の積層方向を上方向として表現する。

[0019] なお、説明は以下の順序で行うものとする。

1. SOT-MRAMの概略

1. 1. 本開示に係る技術の背景

1. 2. SOT-MRAMの構造

1. 3. SOT-MRAMの動作

2. 本開示の一実施形態について

2. 1. 第1の構成

2. 2. 第2の構成

2. 3. 第3の構成

2. 4. 第4の構成

3. 電子機器の構成

[0020] <1. SOT-MRAMの概略>

(1. 1. 本開示に係る技術の背景)

不揮発性の半導体記憶素子は、フラッシュメモリに代表されるように進歩が著しく、HDD (Hard Disk Drive) 装置などの半導体記憶素子以外の記憶装置を駆逐する勢いで開発が進められている。また、不揮発性の半導体記憶素子からなる記憶装置は、データストレージ以外にも、プログラムおよび演算パラメータ等を記憶するコードストレージ、およびプログラムの実行において適宜変化するパラメータ等を一時的に記憶するワーキングメモリへの展開が検討されている。

[0021] 不揮発性の半導体記憶素子の具体例としては、例えば、NOR型またはNAND型フラッシュメモリを挙げることができる。また、他にも、不揮発性

の半導体記憶素子として、強誘電体の残留分極にて情報を記憶する F e R A M、相変化膜の相状態で情報を記憶する P C R A M、および磁性体の磁化方向にて情報を記憶する M R A Mなどが検討されている。

[0022] 特に、M R A Mは、磁性体の磁化方向で情報を記憶するため、情報の書き換えを高速、かつほぼ無制限に行うことが可能である。このため、M R A Mは、積極的に開発が進められており、産業オートメーション機器および航空機などの分野では、一部実用化されるまでに至っている。

[0023] ここで、M R A Mでは、記憶層への情報の書き込み方式によっていくつかの方式が検討されている。

[0024] 例えば、配線から発生する電流磁界にて磁性体の磁化方向を反転させる M R A Mが提案されている。ただし、このような M R A Mでは、磁性体の磁化方向を反転させることが可能な強さの電流磁界を発生させるには、数 m A 程度の電流が必要であるため、低消費電力化が困難であった。また、このような M R A Mでは、電流磁界を発生させる配線を磁気記憶素子ごとに用意する必要があるため、小型化が困難であった。

[0025] 例えば、スピントルク磁化反転を用い、M T J 素子に電流を流すことでスピン偏極電子を注入し、磁化反転を生じさせる S T T - M R A Mが提案されている。ただし、S T T - M R A Mでは、情報の書き込み、および読み出しに使用する電流量が近接しており、情報の読み出しの際に記憶された情報が書き換わってしまうリードディスタurbが生じる可能性があるため、記憶素子としての信頼性が低かった。

[0026] そこで、上記の書き込み方式の課題を解決する M R A Mとして、スピン軌道トルクを用いて磁性体の磁性を反転させる S O T - M R A M (S p i n O r b i t T o r q u e - M a g n e t i c R a n d o m A c c e s s M e m o r y) が検討されている。

[0027] (1 . 2 . S O T - M R A M の 構 造)

まず、図 1 を参照して、S O T - M R A M の基本的な構造について説明する。図 1 は、S O T - M R A M の構造を模式的に示した説明図である。

[0028] 図1に示すように、SOT-MRAMは、一方向に延伸されたスピン軌道層20と、スピン軌道層20と電氣的に接続する書き込み線30と、スピン軌道層20の上に設けられたトンネル接合素子10と、を備える。また、トンネル接合素子10には、スピン軌道層20と接する面と対向する面に電極41を介して読み出し線40が接続されており、スピン軌道層20には、電極21を介して選択トランジスタが接続されている。

[0029] スピン軌道層20は、一方向に延伸して設けられ、スピン軌道層20を通過する電子をスピン分極させることで、スピン偏極電子を生成する。具体的には、スピン軌道層20は、十分に薄い導電材料を用いることで形成することができる。このようなスピン軌道層20では、電子がスピン軌道層20を通過する間に、スピン軌道層20の上下で異なるスピン方向に電子が分極する。スピン軌道層20は、スピン分極したスピン偏極電子をトンネル接合素子10の記憶層に注入することにより、記憶層の磁気モーメントにスピントルクを与え、記憶層の磁化方向を反転させることができる。

[0030] 書き込み線30は、スピン軌道層20と電氣的に接続して設けられ、トンネル接合素子10に情報を書き込む際に、スピン軌道層20の延伸方向に電流を流す。例えば、書き込み線30は、スピン軌道層20と接続して、スピン軌道層20と同一面内に設けられていてもよい。書き込み線30は、配線または電極として一般的な導電材料で形成することが可能であり、例えば、Cu、Ag、Au、Pt、Ti、WもしくはAlなどの金属、またはこれらの金属を含む合金で形成されていてもよい。

[0031] トンネル接合素子10は、例えば、数nm程度の絶縁体層を2つの強磁性体層で挟持した構造を有し、スピン軌道層20の上に設けられる。具体的には、トンネル接合素子10は、スピン軌道層20に接する側から、磁化方向が可変に設けられた記憶層、数nm程度の絶縁体層、および磁化方向が固定された磁化固定層を順に積層した構造を有する。すなわち、トンネル接合素子10は、いわゆるMTJ素子であってもよい。

[0032] トンネル接合素子10は、記憶層と磁化固定層との間に電圧が印加された

場合、トンネル磁気抵抗効果によって絶縁体層にトンネル電流を流すことができる。このとき、記憶層および磁化固定層の各々の磁化方向が平行であるのか、または反平行であるのかによって絶縁体層の電気抵抗が変化する。また、スピン軌道層20と接する記憶層の磁化方向は、スピン軌道層20から注入されるスピン偏極電子によって制御可能であるため、トンネル接合素子10は、記憶層の磁化方向、および磁化固定層の磁化方向の相対的な角度によって、情報を記憶することができる。

[0033] 読み出し線40は、トンネル接合素子10と電氣的に接続して設けられ、トンネル接合素子10から情報を読み出す際に、トンネル接合素子10に電流を流す。例えば、読み出し線40は、電極41を介して、トンネル接合素子10の磁化固定層と電氣的に接続されていてもよい。読み出し線40は、配線または電極として一般的な導電材料で形成することが可能であり、例えば、Cu、Ag、Au、Pt、Ti、WもしくはAlなどの金属、またはこれらの金属を含む合金で形成されていてもよい。

[0034] 電極41は、トンネル接合素子10を読み出し線40と電氣的に接続する。電極41は、例えば、書き込み線30または読み出し線40と同様の配線または電極として一般的な導電材料で形成されていてもよい。

[0035] 電極21は、スピン軌道層20を選択トランジスタと電氣的に接続する。電極21にて電氣的に接続された選択トランジスタのスイッチングによって、トンネル接合素子10は、情報の書き込み時および読み出し時における選択または非選択が決定される。電極21は、例えば、書き込み線30または読み出し線40と同様の配線または電極として一般的な導電材料で形成されていてもよい。

[0036] (1. 3. SOT-MRAMの動作)

続いて、上述したSOT-MRAMへの情報の書き込み動作、および情報の読み出し動作について、具体的に説明する。

[0037] 図1に示すように、SOT-MRAMに情報を書き込む場合、矢印53で示す向きに電流が流れる。具体的には、書き込み線30からトンネル接合素

子10の下を通過するようにスピン軌道層20に電流が流れる。なお、スピン軌道層20に流れた電流は、電極21を介してグラウンドに流れる。

[0038] スピン軌道層20を通過した電子は、スピン軌道層20の上下で異なるスピン方向に電子が分極する。これにより、スピン軌道層20の上へ分極したスピン偏極電子がトンネル接合素子10の記憶層に注入される。したがって、記憶層では、注入されたスピン偏極電子によって、記憶層の磁気モーメントがスピントルクを受け、スピン偏極電子から受けるスピントルクが閾値を超えた場合、記憶層の磁気モーメントは、歳差運動を開始し、反転する。このように、SOT-MRAMでは、スピン軌道層20と、トンネル接合素子10の記憶層とのスピン軌道相互作用によって、トンネル接合素子10の記憶層の磁化方向を反転させ、記憶層に情報を書き込むことができる。

[0039] また、図1に示すように、SOT-MRAMから情報を読み出す場合、矢印51で示す向きに電流が流れる。具体的には、読み出し線40からトンネル接合素子10を通過してスピン軌道層20に電流が流れる。なお、スピン軌道層20に流れた電流は、電極21を介してグラウンドに流れる。

[0040] トンネル接合素子10では、絶縁体層を挟持する磁化固定層および記憶層の磁化方向が平行であるのか、反平行であるのかに基づいて、トンネル磁気抵抗効果によって絶縁体層の電気抵抗が変化する。したがって、SOT-MRAMでは、トンネル接合素子10の電気抵抗を測定することで、トンネル接合素子10の記憶層の磁化方向を検出することができる。このように、SOT-MRAMでは、トンネル接合素子10の電気抵抗を検出することで、トンネル接合素子10の記憶層の磁化方向を検出し、記憶層から情報を読み出すことができる。

[0041] したがって、このような書き込み動作、および読み出し動作により、SOT-MRAMでは、トンネル接合素子10の記憶層の磁化方向にて、情報を記憶することができる。

[0042] SOT-MRAMでは、記憶層に情報を書き込む場合、トンネル接合素子10に電流が流れず、トンネル接合素子10の記憶層と接するスピン軌道層

20に電流が流れる。そのため、SOT-MRAMでは、情報の書き込み時に、通電によって絶縁体層が破壊されることがない。また、SOT-MRAMでは、記憶層に情報を書き込む場合の電流パス、および記憶層から情報を読み出す場合の電流パスが互いに異なるため、記憶層から情報を読み出す際に、記憶された情報が書き換わってしまうリードディタースを防止することができる。したがって、SOT-MRAMによれば、磁気記憶素子の信頼性をより向上させることができる。

[0043] ここで、SOT-MRAMの記憶層の磁化方向を反転させるために必要な電流密度 J_c は、以下の数式1にて表すことができる。

[0044] [数1]

$$J_c = (A \cdot M_s \cdot t_F / \theta_{SH}) (H_k / 2 - H_{ex} / \sqrt{2}) \quad \dots \text{数式 1}$$

[0045] 上記数式1において、 A は定数、 M_s は飽和磁化、 t_F は記憶層の膜厚、 θ_{SH} はスピン軌道層20に流れた電流からスピン軌道トルクの基になるスピン流に変換される効率を表すスピホール角、 H_k は記憶層の実効的な異方性磁界、 H_{ex} は外部磁界である。

[0046] 磁気記憶素子をより低消費電力化するためには、電流密度 J_c を低減することが望ましい。しかしながら、記憶層の磁性の保持特性は、 $H_k \times M_s \times$ 記憶層の体積（すなわち、記憶層の平面面積 $\times t_F$ ）に比例するため、数式1からわかるように、記憶層の磁性の保持特性を増加させ場合、記憶層の磁化方向を反転させるために必要な電流密度 J_c も増加してしまう。よって、上述したようなSOT-MRAMでは、記憶層の磁性の保持特性を維持しつつ、記憶層への書き込み電流を低減することは困難であった。

[0047] 本発明者らは、上記課題等を鋭意検討することで、本開示に係る技術を想到するに至った。本開示の一実施形態に係る磁気記憶素子は、SOT-MRAMにおいて、スピン軌道層および絶縁体層の間のいずれかの積層位置に、膜厚2nm以下の非磁性層を挿入するものである。これによれば、本実施形態に係る磁気記憶素子は、スピン偏極電子による記憶層の磁化方向の反転効

率を向上させることで、記憶層の磁性の保持特性を維持しつつ、書き込み電流を低減させることができる。以下では、このような本実施形態に係る磁気記憶素子について詳細に説明する。

[0048] <2. 本開示の一実施形態について>

(2. 1. 第1の構成)

まず、図2を参照して、本実施形態に係る磁気記憶素子の第1の構成について説明する。図2は、第1の構成に係る磁気記憶素子を説明する模式的な断面図である。

[0049] 図2に示すように、第1の構成に係る磁気記憶素子は、スピン軌道層20と、スピン軌道層20の上に設けられたトンネル接合素子10と、を備える。また、トンネル接合素子10は、スピン軌道層20の上に設けられた第1記憶層111と、第1記憶層111の上に設けられた非磁性層120と、非磁性層120の上に設けられた第2記憶層112と、第2記憶層112の上に設けられた絶縁体層130と、絶縁体層130の上に設けられた磁化固定層140と、を備える。

[0050] スピン軌道層20は、スピン軌道層20を通過する電子をスピン分極させることで、スピン偏極電子を生成し、生成したスピン偏極電子を第1記憶層111に注入する。また、スピン軌道層20は、注入したスピン偏極電子にて第1記憶層111の磁気モーメントにスピントルクを与えることで、第1記憶層111の磁化方向を反転させる。

[0051] スピン軌道層20は、通過する電子がスピン分極を生じる程度に十分薄い導電材料を用いることで形成することができる。また、スピン軌道層20は、スピン分極効率が高い導電材料で形成されることが好ましく、例えば、Al、Ti、V、Cr、Mn、Cu、Zn、Ag、Hf、Ta、W、Re、Pt、Au、Hg、Pb、Si、Ga、GaMn、およびGaAsからなる群より選択された少なくとも1種以上の導電材料で形成されることが好ましい。また、スピン軌道層20は、さらに、Y、Zr、Nb、Mo、Tc、Ru、Rh、Pd、Cd、In、Sb、Te、Hf、Ta、W、Re、Os、I

r、Pt、Ag、Au、Hg、Tl、Pb、Bi、Po、At、V、Cr、Mn、Fe、Co、Ni、P、S、Zn、Ga、Ge、As、Se、I、Lu、La、Ce、Pr、Nd、Pm、Sm、Eu、Gd、Tb、Dy、Ho、Er、Tm、およびYbからなる群より選択された少なくとも1種以上の元素が添加されていてもよい。

[0052] 第1記憶層111および第2記憶層112は、強磁性体材料にて形成され、非磁性層120を挟持してスピン軌道層20の上に設けられる。また、第1記憶層111および第2記憶層112の磁化方向は、固定されておらず、磁化固定層140の磁化方向と平行または反平行のいずれかとなるように反転可能に設けられる。

[0053] 第1記憶層111および第2記憶層112は、非磁性層120を介して磁気結合しているため、第1記憶層111および第2記憶層112は、互いに独立して磁化方向を反転することができない。すなわち、第1記憶層111および第2記憶層112の一方の磁化方向が反転した場合、磁気結合によって、第1記憶層111および第2記憶層112の他方の磁化方向も反転する。これによれば、第1記憶層111、第2記憶層112および非磁性層120は、3層全体で1つの記憶層であるように機能するため、第1記憶層111、第2記憶層112および非磁性層120の全体体積と同じ体積の記憶層と同様の磁化の保持特性を有することができる。

[0054] 一方で、第1記憶層111および第2記憶層112に情報を書き込む場合、第1記憶層111および第2記憶層112の磁化方向を反転するために必要な電流の閾値は、スピン軌道層20からスピン偏極電子を注入される第1記憶層111にて決定される。したがって、第1記憶層111および第2記憶層112に情報を書き込む際に必要な書き込み電流の大きさは、第1記憶層111の体積によって決定される。よって、トンネル接合素子10では、書き込み電流の大きさを第1記憶層111に対応する値に低減することができる。これによれば、トンネル接合素子10では、書き込み電流を抑制しつつ、磁化の保持特性を増大させることができる。

[0055] 第1記憶層111および第2記憶層112は、例えば、Co、Fe、B、Al、Si、Mn、Ga、Ge、Ni、CrおよびVからなる群より選択された複数の元素を組み合わせた組成の強磁性体材料にて形成されることが好ましい。また、第1記憶層111および第2記憶層112は、単層で形成されてもよく、絶縁体層と磁性層との積層体で形成されてもよく、酸化物層と磁性層との積層体で形成されてもよい。さらに、第1記憶層111および第2記憶層112は、同一の強磁性体材料で形成されてもよく、異なる強磁性体材料で形成されてもよい。

[0056] 非磁性層120は、膜厚2nm以下の非磁性材料にて形成され、第1記憶層111および第2記憶層112に挟持されて設けられる。非磁性層120は、強磁性体／非磁性体／強磁性体の3層積層構造を形成することで、反強磁性交換結合を形成し、第1記憶層111および第2記憶層112を磁気結合させる。なお、非磁性層120の膜厚が2nm超となる場合、第1記憶層111および第2記憶層112の間で反強磁性交換結合が形成されず、第1記憶層111および第2記憶層112を磁気結合させることができないため好ましくない。

[0057] また、非磁性層120は、アップスピンまたはダウンスピンのいずれかを優先的に反射するスピン反射層として機能し、スピン軌道層20から第1記憶層111に注入されたスピン偏極電子が第2記憶層112側に拡散することを防止する。具体的には、非磁性層120は、スピン偏極電子を反射することで、スピン偏極電子を第1記憶層111およびスピン軌道層20の間に閉じ込めることができる。これによれば、非磁性層120は、スピン偏極電子による第1記憶層111の磁性方向の反転効率を向上させることができる。なお、非磁性層120の膜厚が2nm超となる場合、非磁性層120がスピン反射層として機能しにくくなるため好ましくない。

[0058] このような非磁性層120は、非磁性材料で形成することが可能であり、例えば、Ru、Mo、Nb、HfB、Ta、W、Cr、MgO、AlO_x、MgS、およびMgCaS₂からなる群より選択された1種を用いた単層膜、ま

たは2種以上を用いた積層膜にて形成することができる。

[0059] 絶縁体層130は、絶縁体材料にて形成され、第2記憶層112および磁化固定層140の間に挟持されて設けられる。絶縁体層130は、第2記憶層112および磁化固定層140の間で挟持されることで、トンネル磁気抵抗効果を奏するトンネル接合素子として機能する。

[0060] 絶縁体層130は、例えば、 MgO 、 Al_2O_3 、 AlN 、 SiO_2 、 Bi_2O_3 、 MgF_2 、 CaF 、 $SrTiO_2$ 、 $AlLaO_3$ 、または $Al-N-O$ などの各種絶縁体、誘電体、または半導体を用いることで形成することができる。また、絶縁体層130を MgO で形成した場合、トンネル接合素子10の磁気抵抗変化率（すなわち、MR比）をより高くすることができるためより好ましい。

[0061] 磁化固定層140は、強磁性体材料にて形成され、絶縁体層130の上に設けられる。磁化固定層140の磁化方向は、第1記憶層111および第2記憶層112の磁化方向に対する基準として、所定方向に固定される。磁化固定層140は、トンネル接合素子10に記憶される情報の基準となるため、磁化方向が変化しにくい強磁性体材料で形成されることが好ましい。例えば、磁化固定層140は、保磁力または磁気ダンピング定数が大きい強磁性材料で形成されてもよい。また、磁化固定層140は、厚い膜厚で形成されることで、磁化方向が変化しにくくなってもよい。

[0062] 例えば、磁化固定層140は、 Co 、 Fe 、 B 、 Al 、 Si 、 Mn 、 Ga 、 Ge 、 Ni 、 Cr およびVからなる群より選択された複数の元素を組み合わせた組成の強磁性体材料にて形成されることが好ましい。なお、磁化固定層140は、単層で形成されてもよく、絶縁体層と磁性層との積層体で形成されてもよく、酸化物層と磁性層との積層体で形成されてもよい。

[0063] ここで、第1記憶層111、第2記憶層112、および磁化固定層140の磁化方向は、膜面に対して垂直方向であってもよく、膜面に対して面内方向であってもよい。磁化方向が膜面に対して垂直方向である場合、トンネル接合素子10を備える磁気記憶素子は、垂直磁化型SOT-MRAMとして

機能することができる。また、磁化方向が膜面に対して面内方向である場合、トンネル接合素子10を備える磁気記憶素子は、面内磁化型SOT-MRAMとして機能することができる。

[0064] 上記のような第1の構成によれば、スピン軌道層20と絶縁体層130との間に膜厚2nm以下の非磁性層120を設け、スピン軌道層20から注入されたスピン偏極電子を反射することで、スピン偏極電子による第1記憶層111の磁化方向の反転効率を向上させることができる。

[0065] また、第1の構成では、第1記憶層111および第2記憶層112の間に膜厚2nm以下の非磁性層120を設けることで、第1記憶層111および第2記憶層112を磁気結合させることができる。これによれば、第1記憶層111および第2記憶層112の磁性の保持特性を向上させつつ、第1記憶層111の磁化方向を反転可能な電流量を低減することができる。

[0066] なお、本実施形態に係る磁気記憶素子は、一般的な半導体の製造に用いられる装置、および条件を用いることで製造することが可能である。例えば、本実施形態に係る磁気記憶素子は、スパッタ法、CVD (Chemical Vapor Deposition) 法、フォトリソグラフィ法、エッチング法、およびCMP (Chemical Mechanical Polish) 法などを適宜用いることで製造することが可能である。

[0067] (2. 2. 第2の構成)

続いて、図3を参照して、本実施形態に係る磁気記憶素子の第2の構成について説明する。図3は、第2の構成に係る磁気記憶素子を説明する模式的な断面図である。

[0068] 図3に示すように、第2の構成に係る磁気記憶素子は、スピン軌道層20と、スピン軌道層20の上に設けられたトンネル接合素子11と、を備える。また、トンネル接合素子11は、スピン軌道層20の上に設けられた第1非磁性層121と、第1非磁性層121の上に設けられた第1記憶層111と、第1記憶層111の上に設けられた第2非磁性層122と、第2非磁性層122の上に設けられた第2記憶層112と、第2記憶層112の上に設

けられた絶縁体層 130 と、絶縁体層 130 の上に設けられた磁化固定層 140 と、を備える。

[0069] すなわち、第2の構成に係るトンネル接合素子 11 は、第1記憶層 111 と、スピン軌道層 20 との間にさらに非磁性層（すなわち、第1非磁性層 121）を備える点が第1の構成と異なる。

[0070] なお、スピン軌道層 20、第1記憶層 111、第2記憶層 112、絶縁体層 130、および磁化固定層 140 については、第1の構成と実質的に同様であるため、ここでの説明は省略する。

[0071] 第1非磁性層 121 は、膜厚 2 nm 以下の非磁性材料にて形成され、スピン軌道層 20 の上に設けられる。第1非磁性層 121 は、非磁性層 120 と同様に、アップスピンまたはダウンスピンのいずれかを優先的に反射するスピン反射層として機能し、第2非磁性層 122 にて反射されてスピン軌道層 20 に向かおうとするスピン偏極電子をさらに反射する。具体的には、第1非磁性層 121 は、スピン偏極電子を反射することで、スピン偏極電子を第1記憶層 111 に閉じ込めることができる。これによれば、第1非磁性層 121 は、第1記憶層 111 の磁性方向の反転効率を向上させることができる。なお、第1非磁性層 121 は、例えば、非磁性層 120 と同様の材料で形成することが可能である。なお、第1非磁性層 121 の膜厚が 2 nm 超となる場合、第1非磁性層 121 がスピン反射層として機能しにくくなるため好ましくない。

[0072] 第2非磁性層 122 は、膜厚 2 nm 以下の非磁性材料にて形成され、非磁性層 120 と同様に第1記憶層 111 および第2記憶層 112 に挟持されて設けられる。第2非磁性層 122 は、膜厚 2 nm 以下で形成されることによって、スピン偏極電子を反射することで、スピン偏極電子による第1記憶層 111 の磁化方向の反転効率を向上させることができる。また、第2非磁性層 122 は、膜厚 2 nm 以下で形成されることによって、第1記憶層 111 および第2記憶層 112 を磁気結合させることができる。これにより、第2非磁性層 122 は、第1記憶層 111 および第2記憶層 112 の磁性の保持

特性を向上させつつ、第1記憶層111の磁化方向を反転可能な電流量を低減することができる。なお、第2非磁性層122は、例えば、非磁性層120と同様の材料で形成することが可能である。

[0073] 上記のような第2の構成によれば、スピン軌道層20と第1記憶層111の間に、さらに膜厚2nm以下の非磁性層（第1非磁性層121）を設けることにより、スピン偏極電子を第1記憶層111に閉じ込めることができる。これによれば、第2の構成に係るトンネル接合素子11は、スピン偏極電子による第1記憶層111の磁化方向の反転効率をさらに向上させることができる。

[0074] （2. 3. 第3の構成）

次に、図4を参照して、本実施形態に係る磁気記憶素子の第3の構成について説明する。図4は、第3の構成に係る磁気記憶素子を説明する模式的な断面図である。

[0075] 図4に示すように、第3の構成に係る磁気記憶素子は、スピン軌道層20と、スピン軌道層20の上に設けられたトンネル接合素子12と、を備える。また、トンネル接合素子12は、スピン軌道層20の上に設けられた垂直アシスト層150と、垂直アシスト層150の上に設けられた第1記憶層111と、第1記憶層111の上に設けられた非磁性層120と、非磁性層120の上に設けられた第2記憶層112と、第2記憶層112の上に設けられた絶縁体層130と、絶縁体層130の上に設けられた磁化固定層140と、を備える。

[0076] すなわち、第3の構成に係るトンネル接合素子12は、第1記憶層111と、スピン軌道層20との間にさらに垂直アシスト層150を備える点が第1の構成と異なる。

[0077] なお、スピン軌道層20、第1記憶層111、非磁性層120、第2記憶層112、絶縁体層130、および磁化固定層140については、第1の構成と実質的に同様であるため、ここでの説明は省略する。

[0078] 垂直アシスト層150は、スピン軌道層20の上に設けられ、第1記憶層

1 1 1の下地層として機能することで、第1記憶層1 1 1の磁化方向を膜面に垂直方向に制御する。具体的には、垂直アシスト層1 5 0は、第1記憶層1 1 1の膜面に垂直な方向の磁気異方性を高める非磁性材料で形成される。例えば、垂直アシスト層1 5 0は、第1記憶層1 1 1の結晶配向性または磁気異方性を制御することで、第1記憶層1 1 1の磁化方向を膜面に垂直方向に制御してもよく、界面異方性によって第1記憶層1 1 1の磁化方向を膜面に垂直方向に制御してもよい。例えば、垂直アシスト層1 5 0は、MgOもしくは AlO_x などの酸化物、MgOに3d遷移金属元素を添加したNaCl結晶構造化合物、またはMgにCaもしくはSを添加したNaCl結晶構造化合物で形成されてもよい。

[0079] 上記のような第3の構成によれば、スピン軌道層2 0と第1記憶層1 1 1の間にさらに垂直アシスト層1 5 0を設けることにより、第1記憶層1 1 1の磁化方向の垂直異方性を高めることが可能である。これによれば、第3の構成に係るトンネル接合素子1 2は、第1記憶層1 1 1および第2記憶層1 1 2の磁化の保持特性をより向上させることが可能である。

[0080] (2. 4. 第4の構成)

続いて、図5を参照して、本実施形態に係る磁気記憶素子の第4の構成について説明する。図5は、第4の構成に係る磁気記憶素子を説明する模式的な断面図である。

[0081] 図5に示すように、第4の構成に係る磁気記憶素子は、スピン軌道層2 0と、スピン軌道層2 0の上に設けられたトンネル接合素子1 3と、を備える。また、トンネル接合素子1 3は、スピン軌道層2 0の上に設けられた垂直アシスト層1 5 0と、垂直アシスト層1 5 0の上に設けられた非磁性層1 2 0と、非磁性層1 2 0の上に設けられた記憶層1 1 0と、記憶層1 1 0の上に設けられた絶縁体層1 3 0と、絶縁体層1 3 0の上に設けられた磁化固定層1 4 0と、を備える。

[0082] すなわち、第4の構成に係るトンネル接合素子1 3は、第3の構成に対して、第1記憶層1 1 1が取り除かれている点が異なる。

- [0083] なお、スピン軌道層 20、垂直アシスト層 150、絶縁体層 130、および磁化固定層 140については、第3の構成と実質的に同様であるため、ここでの説明は省略する。
- [0084] 非磁性層 120は、膜厚 2 nm以下の非磁性材料にて形成され、垂直アシスト層 150の上に設けられる。非磁性層 120は、アップスピンまたはダウンスピンのいずれかを優先的に反射するスピン反射層として機能し、スピン偏極電子による記憶層 110の磁性方向の反転効率を向上させる。非磁性層 120は、例えば、第1の構成における非磁性層 120と同様の材料で形成することが可能である。
- [0085] なお、非磁性層 120は、2 nm以下の薄膜にて形成されているため、垂直アシスト層 150は、非磁性層 120を介して記憶層 110の磁化方向の垂直異方性を制御することが可能である。非磁性層 120の膜厚が 2 nm超である場合、垂直アシスト層 150は、記憶層 110の膜面に垂直な方向の磁気異方性を制御することができなくなるため、好ましくない。
- [0086] 記憶層 110は、強磁性体材料にて形成され、非磁性層 120の上に設けられる。記憶層 110の磁化方向は、固定されておらず、磁化固定層 140の磁化方向と平行または反平行のいずれかとなるように反転可能に設けられる。ここで、記憶層 110は、垂直アシスト層 150によって膜面に垂直な方向の磁気異方性が向上しており、かつ非磁性層 120によって磁化方向の反転効率が向上しているため、磁化の保持特性を向上させつつ、書き込み電流を低減することができる。なお、記憶層 110は、例えば、第1の構成における第1記憶層 111、および第2記憶層 112と同様の材料で形成することが可能である。
- [0087] 上記のような第4の構成によれば、スピン軌道層 20と絶縁体層 130との間に膜厚 2 nm以下の非磁性層 120を設けることにより、記憶層 110の磁化方向の反転効率を向上させることができる。また、第4の構成によれば、スピン軌道層 20と非磁性層 120の間に垂直アシスト層 150を設けることにより、記憶層 110の膜面に垂直な方向の磁気異方性を高めること

が可能である。これによれば、第４の構成に係るトンネル接合素子１３は、記憶層１１０の磁化の保持特性をより向上させることが可能である。

[0088] <３．電子機器の構成>

さらに、図６および図７を参照して、本実施形態に係る磁気記憶素子を用いた電子機器について説明する。本実施形態に係る磁気記憶素子は、アレイ状に複数配列されることで磁気記憶装置を形成し、電子機器は、例えば、大容量ファイルメモリ、コードストレージまたはワーキングメモリのいずれかとして、該磁気記憶装置を備えていてもよい。

[0089] （３．１．電子機器の外観例）

まず、図６を参照して、本実施形態に係る磁気記憶素子、または磁気記憶装置を用いた電子機器２００の外観について説明する。図６は、電子機器２００の外観例を示した斜視図である。

[0090] 図６に示すように、電子機器２００は、例えば、横長の扁平な形状に形成された外筐２０１の内外に各構成が配置された外観を有する。電子機器２００は、例えば、ゲーム機器として用いられる機器であってもよい。

[0091] 外筐２０１の前面には、長手方向の中央部に表示パネル２０２が設けられる。また、表示パネル２０２の左右には、それぞれ周方向に離隔して配置された操作キー２０３、および操作キー２０４が設けられる。また、外筐２０１の前面の下端部には、操作キー２０５が設けられる。操作キー２０３、２０４、２０５は、方向キーまたは決定キー等として機能し、表示パネル２０２に表示されるメニュー項目の選択、およびゲームの進行等に用いられる。

[0092] また、外筐２０１の上面には、外部機器を接続するための接続端子２０６、電力供給用の供給端子２０７、および外部機器との赤外線通信を行う受光窓２０８等が設けられる。

[0093] （３．２．電子機器の構成例）

次に、図７を参照して、電子機器２００の内部構成について説明する。図７は、電子機器２００の内部構成を示すブロック図である。

[0094] 図７に示すように、電子機器２００は、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏ

cessing Unit)を含む演算処理部210と、各種情報を記憶する記憶部220と、電子機器200の各構成を制御する制御部230と、を備える。演算処理部210、および制御部230には、例えば、図示しないバッテリー等から電力が供給される。

[0095] 演算処理部210は、各種情報の設定またはアプリケーションの選択をユーザに行わせるためのメニュー画面を生成する。また、演算処理部210は、ユーザによって選択されたアプリケーションを実行する。

[0096] 記憶部220は、ユーザにより設定された各種情報を保持する。記憶部220は、本実施形態に係る磁気記憶素子、または磁気記憶装置を含んで構成される。

[0097] 制御部230は、入力受付部231、通信処理部233、および電力制御部235を備える。入力受付部231は、例えば、操作キー203、204、および205の状態検出を行う。また、通信処理部233は、外部機器との間の通信処理を行う。さらに、電力制御部235は、電子機器200の各部に供給される電力の制御を行う。

[0098] 本実施形態に係る磁気記憶素子によれば、記憶部220は、より低消費電力での動作が可能である。したがって、本実施形態に係る磁気記憶素子、または磁気記憶装置を用いた電子機器200は、少ない消費電力で動作することが可能である。

[0099] 以上、添付図面を参照しながら本開示の好適な実施形態について詳細に説明したが、本開示の技術的範囲はかかる例に限定されない。本開示の技術分野における通常の知識を有する者であれば、特許請求の範囲に記載された技術的思想の範疇内において、各種の変更例または修正例に想到し得ることは明らかであり、これらについても、当然に本開示の技術的範囲に属するものと了解される。

[0100] また、本明細書に記載された効果は、あくまで説明的または例示的なものであって限定的ではない。つまり、本開示に係る技術は、上記の効果とともに、または上記の効果に代えて、本明細書の記載から当業者には明らかな他

の効果を奏しうる。

[0101] なお、以下のような構成も本開示の技術的範囲に属する。

(1)

一方向に延伸されたスピン軌道層と、

前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、

前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、

前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚 2 nm 以下の非磁性層と、

を備える、磁気記憶素子。

(2)

前記記憶層は、第 1 記憶層および第 2 記憶層を含み、

前記非磁性層は、前記第 1 記憶層および前記第 2 記憶層に挟持されて設けられる、前記 (1) に記載の磁気記憶素子。

(3)

前記第 1 記憶層および前記第 2 記憶層は、前記非磁性層を介して互いに磁気結合する、前記 (2) に記載の磁気記憶素子。

(4)

前記第 2 記憶層の下には、前記非磁性層がさらに設けられる、前記 (2) または (3) に記載の磁気記憶素子。

(5)

前記スピン軌道層と、前記第 2 記憶層との間には、NaCl 型結晶構造を有する化合物で形成された垂直アシスト層がさらに設けられる、前記 (2) ~ (4) のいずれか一項に記載の磁気記憶素子。

(6)

前記スピン軌道層の上には、NaCl 型結晶構造を有する化合物で形成された垂直アシスト層、前記非磁性層、および前記記憶層が順に積層される、

前記（１）に記載の磁気記憶素子。

（７）

前記記憶層は、C o、F e、B、A l、S i、M n、G a、G e、N i、C r、およびVからなる群より選択された複数の元素を組み合わせた組成の磁性材料で形成される、前記（１）～（６）のいずれか一項に記載の磁気記憶素子。

（８）

前記非磁性層は、R u、M o、N b、H f B、T a、W、C r、M g O、A l O_x、M g S、およびM g C a S₂からなる群より選択された少なくとも１種以上の非磁性材料で形成された単層膜または積層膜である、前記（１）～（７）のいずれか一項に記載の磁気記憶素子。

（９）

一方向に延伸されたスピン軌道層と、前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚２ｎｍ以下の非磁性層と、を備える磁気記憶素子を用いた記憶部と、

前記記憶部に記憶された情報に基づいて情報処理を行う演算処理部と、を備える、電子機器。

符号の説明

[0102]	１０、１１、１２、１３	トンネル接合素子
	２０	スピン軌道層
	２１、４１	電極
	３０	書き込み線
	４０	読み出し線
	１１０	記憶層
	１１１	第１記憶層

1 1 2	第 2 記憶層
1 2 0	非磁性層
1 2 1	第 1 非磁性層
1 2 2	第 2 非磁性層
1 3 0	絶縁体層
1 4 0	磁化固定層
1 5 0	垂直アシスト層

請求の範囲

- [請求項1] 一方向に延伸されたスピン軌道層と、
前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、
前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、
前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚 2 nm 以下の非磁性層と、
を備える、磁気記憶素子。
- [請求項2] 前記記憶層は、第 1 記憶層および第 2 記憶層を含み、
前記非磁性層は、前記第 1 記憶層および前記第 2 記憶層に挟持されて設けられる、請求項 1 に記載の磁気記憶素子。
- [請求項3] 前記第 1 記憶層および前記第 2 記憶層は、前記非磁性層を介して互いに磁気結合する、請求項 2 に記載の磁気記憶素子。
- [請求項4] 前記第 2 記憶層の下には、前記非磁性層がさらに設けられる、請求項 2 に記載の磁気記憶素子。
- [請求項5] 前記スピン軌道層と、前記第 2 記憶層との間には、NaCl 型結晶構造を有する化合物で形成された垂直アシスト層がさらに設けられる、請求項 2 に記載の磁気記憶素子。
- [請求項6] 前記スピン軌道層の上には、NaCl 型結晶構造を有する化合物で形成された垂直アシスト層、前記非磁性層、および前記記憶層が順に積層される、請求項 1 に記載の磁気記憶素子。
- [請求項7] 前記記憶層は、Co、Fe、B、Al、Si、Mn、Ga、Ge、Ni、Cr、およびVからなる群より選択された複数の元素を組み合わせた組成の磁性材料で形成される、請求項 1 に記載の磁気記憶素子。
- [請求項8] 前記非磁性層は、Ru、Mo、Nb、HfB、Ta、W、Cr、MgO、AlO_x、MgS、およびMgCaS₂からなる群より選択さ

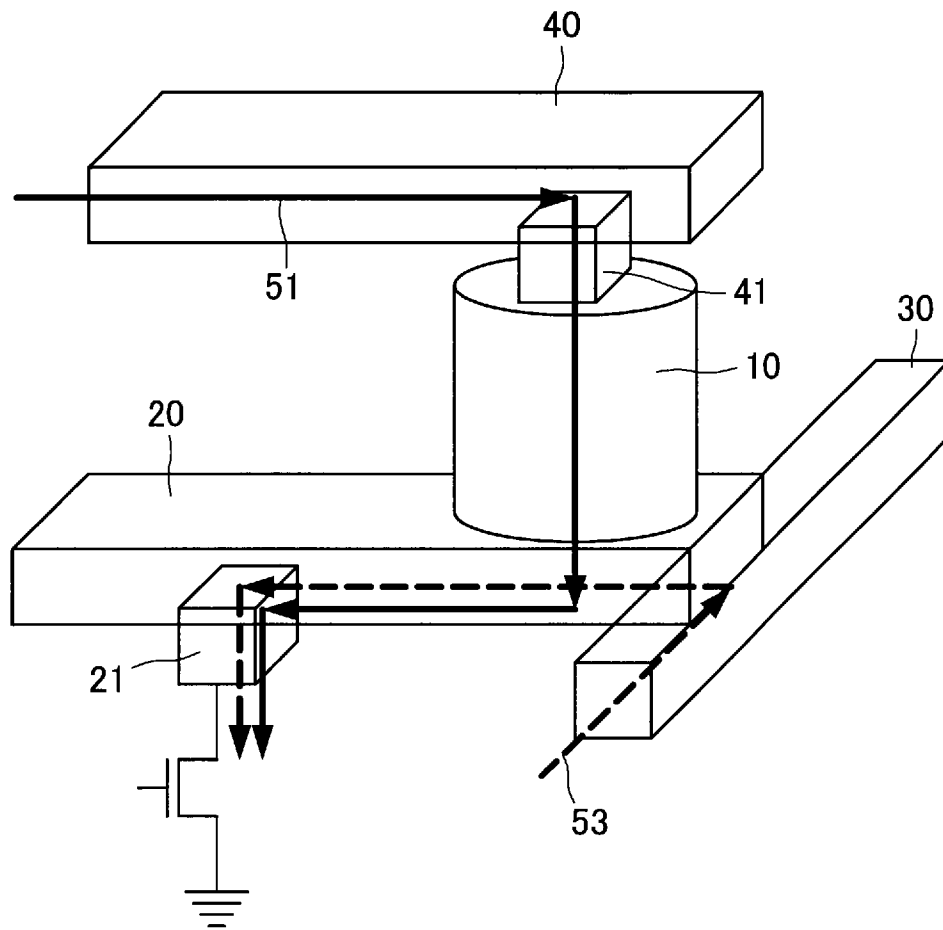
れた少なくとも 1 種以上の非磁性材料で形成された単層膜または積層膜である、請求項 1 に記載の磁気記憶素子。

[請求項9] 一方向に延伸されたスピン軌道層と、前記スピン軌道層と電氣的に接続し、前記スピン軌道層の延伸方向に電流を流す書き込み線と、前記スピン軌道層の上に、記憶層、絶縁体層、および磁化固定層を順に積層することで設けられたトンネル接合素子と、前記スピン軌道層および前記絶縁体層の間のいずれかの積層位置に設けられた膜厚 2 nm 以下の非磁性層と、を備える磁気記憶素子を用いた記憶部と、

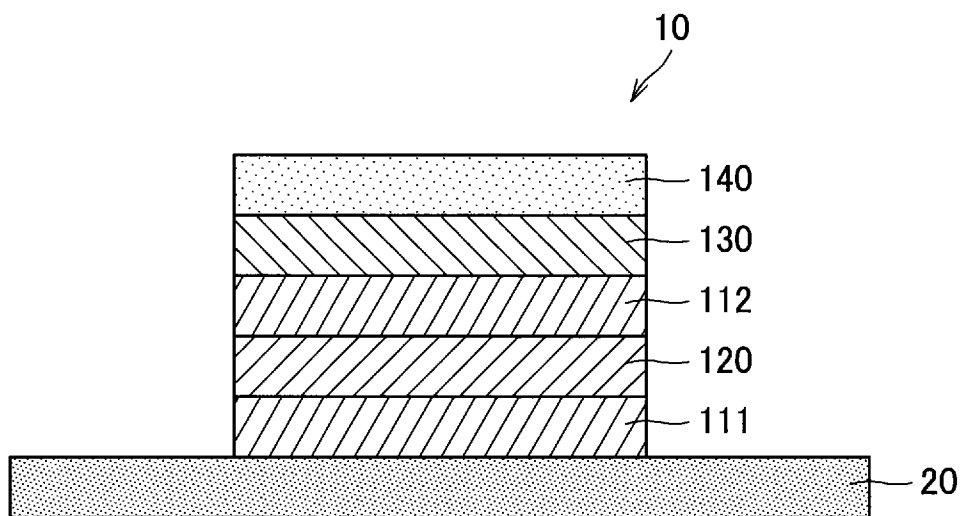
前記記憶部に記憶された情報に基づいて情報処理を行う演算処理部と、

を備える、電子機器。

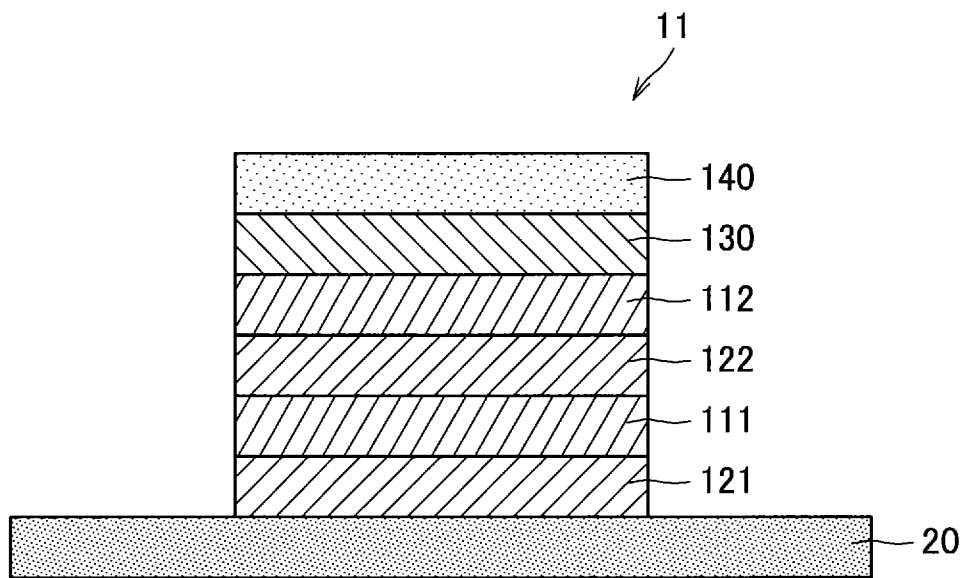
[図1]



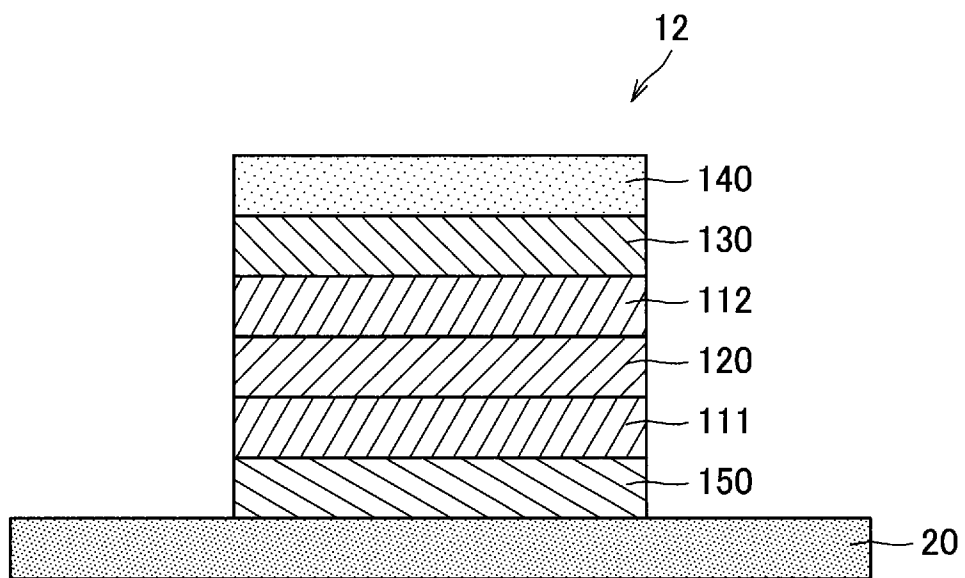
[図2]



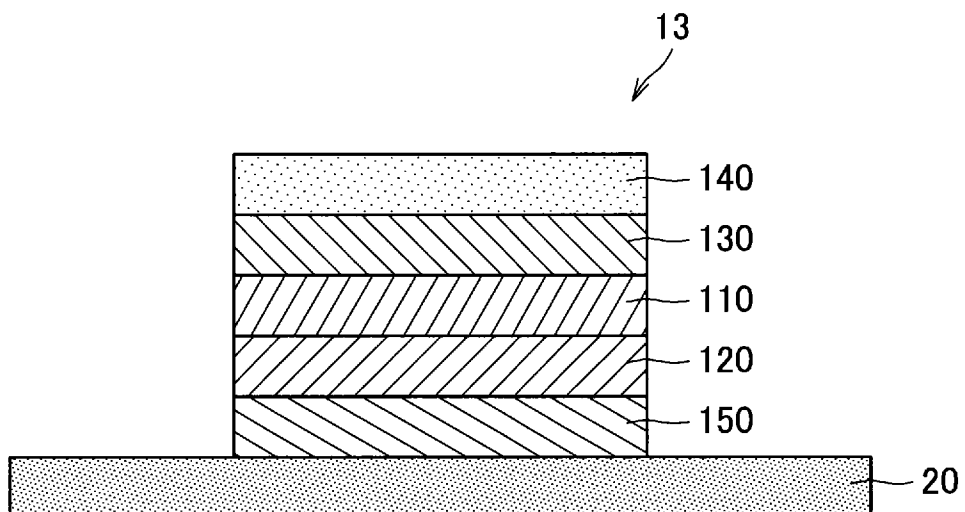
[図3]



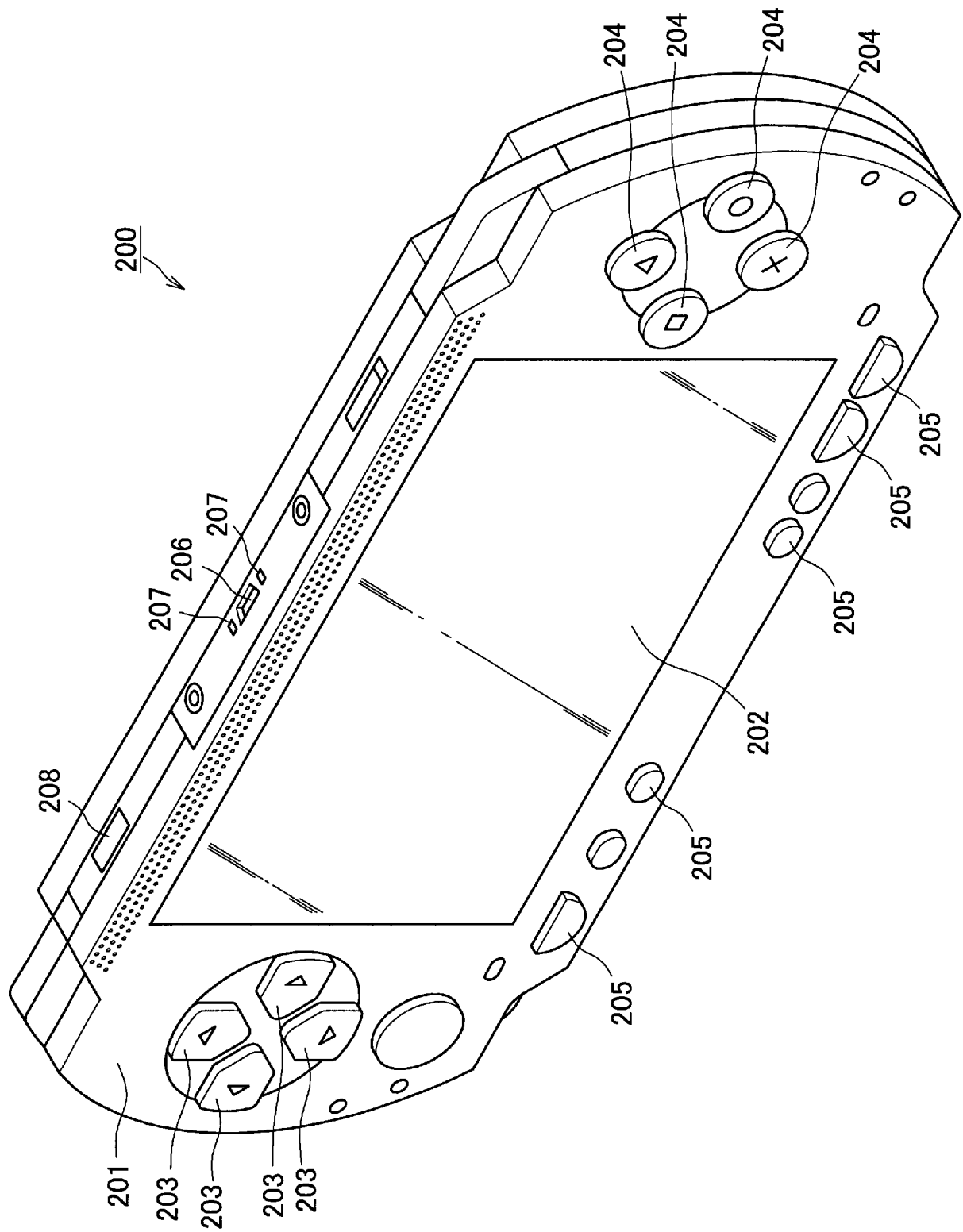
[図4]



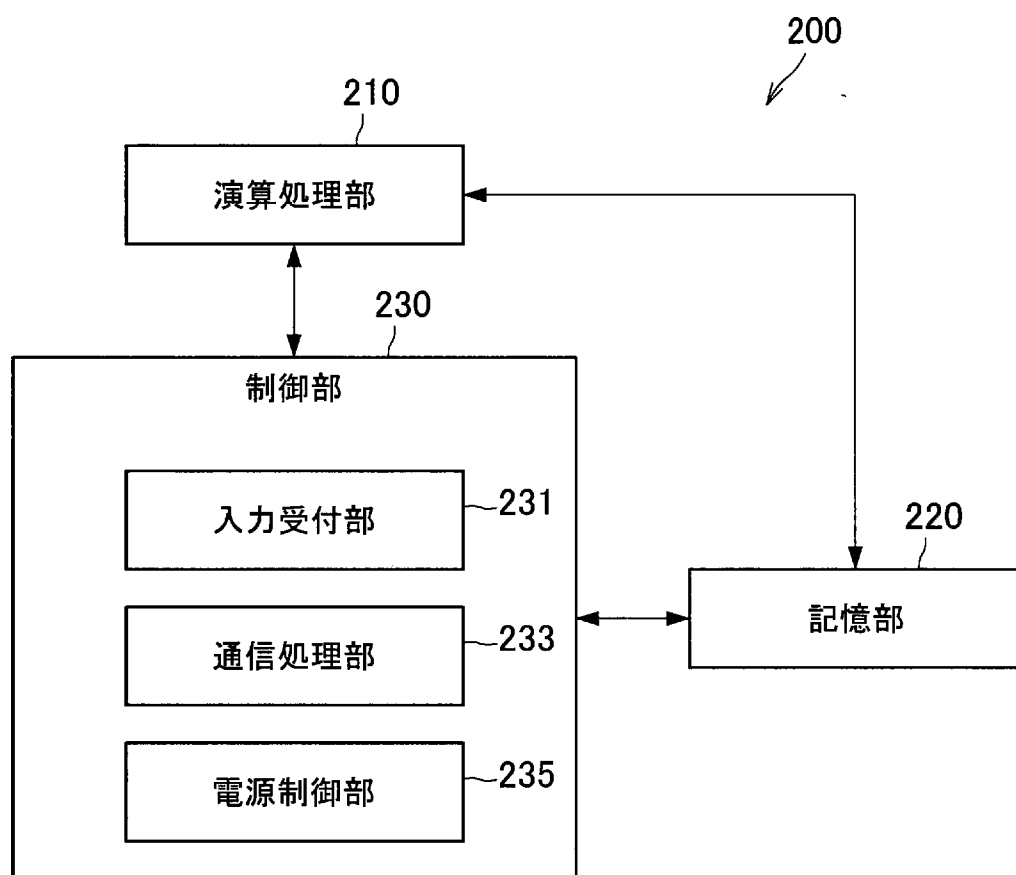
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/000814

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L21/8239 (2006.01) i, H01L27/105 (2006.01) i, H01L29/82 (2006.01) i, H01L43/08 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L21/8239, H01L27/105, H01L29/82, H01L43/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996

Published unexamined utility model applications of Japan 1971-2018

Registered utility model specifications of Japan 1996-2018

Published registered utility model applications of Japan 1994-2018

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2017-59679 A (TOSHIBA CORPORATION) 23 March 2017, paragraphs [0011], [0012], [0080]-[0082], fig. 1, 7, 22A & JP 6089081 B1 & US 2017/0077177 A1, paragraphs [0043]-[0045], [0127]-[0129], fig. 1, 7, 22A	1-3, 7-9 4-6
Y	JP 2017-59594 A (TOSHIBA CORPORATION) 23 March 2017, paragraphs [0012], [0013], [0030], [0035], [0081]-[0083], fig. 10 & US 2017/0076769 A1, paragraphs [0023], [0024], [0042], [0047], [0094]-[0096], fig. 10 & US 2017/0179379 A1	4



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
13.02.2018

Date of mailing of the international search report
27.02.2018

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2018/000814

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2014-45196 A (SAMSUNG ELECTRONICS CO., LTD.) 13 March 2014, paragraphs [0004], [0101], [0102], fig. 8 & US 2014/0056060 A1, paragraphs [0003], [0070], [0071], fig. 8 & US 2014/0056061 A1 & DE 102013109012 A1 & CN 103633239 A & CN 104051611 A	5
Y	US 2014/0124882 A1 (INSTON, INC.) 08 May 2014, paragraphs [0045], [0074], [0081], fig. 3, 8 (Family: none)	6

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L21/8239(2006.01)i, H01L27/105(2006.01)i, H01L29/82(2006.01)i, H01L43/08(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L21/8239, H01L27/105, H01L29/82, H01L43/08

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2018年
日本国実用新案登録公報	1996-2018年
日本国登録実用新案公報	1994-2018年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2017-59679 A (株式会社東芝) 2017.03.23, 段落[0011], [0012], [0080] - [0082], 図1, 7, 22A & JP 6089081 B1 & US 2017/0077177	1-3, 7-9
Y	A1, 段落[0043] - [0045], [0127] - [0129], 図1, 7, 22A	4-6
Y	JP 2017-59594 A (株式会社東芝) 2017.03.23, 段落[0012], [0013], [0030], [0035], [0081] - [0083], 図10 & US 2017/0076769 A1, 段落[0023], [0024], [0042], [0047], [0094] - [0096], 図10 & US 2017/0179379 A1	4

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

13.02.2018

国際調査報告の発送日

27.02.2018

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

宮本 博司

5 F

6313

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2014-45196 A (三星電子株式会社) 2014.03.13, 段落[0004], [0101], [0102], 図8 & US 2014/0056060 A1, 段落[0003], [0070], [0071], 図8 & US 2014/0056061 A1 & DE 102013109012 A1 & CN 103633239 A & CN 104051611 A	5
Y	US 2014/0124882 A1 (INSTON, INC.) 2014.05.08, 段落[0045], [0074], [0081], 図3, 8 (ファミリーなし)	6