

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関  
国際事務局



(10) 国際公開番号

WO 2012/035933 A1

PCT

(43) 国際公開日  
2012年3月22日(22.03.2012)

- (51) 国際特許分類:  
H02M 7/48 (2007.01)
- (21) 国際出願番号: PCT/JP2011/068857
- (22) 国際出願日: 2011年8月22日(22.08.2011)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:  
特願 2010-206917 2010年9月15日(15.09.2010) JP
- (71) 出願人 (米国を除く全ての指定国について): アイシン・エイ・ダブリュ株式会社(AISIN AW CO., LTD.) [JP/JP]; 〒4441192 愛知県安城市藤井町高根10番地 Aichi (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 佐藤正一(SATO Masakazu) [JP/JP]; 〒4441192 愛知県安城市藤井町高根10番地 アイシン・エイ・ダブリュ株式会社内 Aichi (JP). 南谷佳彦(MINATANI Yoshihiko) [JP/JP]; 〒4441192 愛知県安城市藤井町高根10番地 アイシン・エイ・ダブリュ株式会社内 Aichi (JP). 近藤竜哉(KONDO Tatsuya) [JP/JP]; 〒4441192 愛知県安城市藤井町高根10番地 アイシン・エイ・ダブリュ株式会社内 Aichi (JP).

- (74) 代理人: 北村修一郎(KITAMURA Shuichiro); 〒5300005 大阪府大阪市北区中之島三丁目3番3号 Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

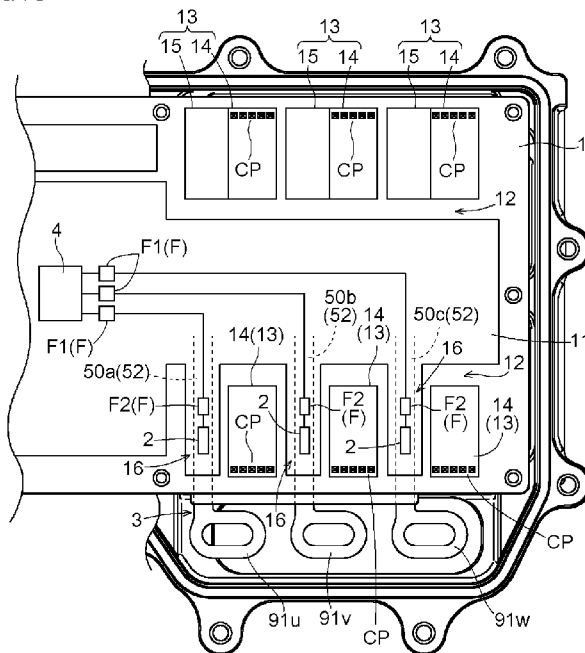
添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: INVERTER DEVICE

(54) 発明の名称: インバータ装置

【図8】



(57) Abstract: According to the present invention, the device size is kept from increasing, and current detection circuits are arranged efficiently on a control circuit board. In a control circuit board (1) which is provided parallel to an inverter circuit unit (3) on which inverter circuits are formed in a planar arrangement, a driver circuit is arranged in each region (14) overlapping the mounting region of each switching element in the inverter circuit unit (3), a temperature detection circuit is arranged in each region (15) overlapping the mounting region of either one of an upper arm or a lower arm, and a current detection circuit (2) is arranged in each region (16) overlapping the mounting region of the other one of the upper arm or the lower arm, if the control circuit board is viewed in the direction perpendicular to the board surface.

(57) 要約: 装置規模が増大することを抑制しつつ、制御回路基板上に電流検出回路を効率良く配置する。インバータ回路が平面的に配置されて形成されるインバータ回路ユニット3に対して平行に設置される制御回路基板1は、基板面に対する垂直方向視において、インバータ回路ユニット3における各スイッチング素子の実装領域に重なる領域14にドライバ回路が配置され、上段アーム及び下段

アームの何れか一方の実装領域に重なる領域15に温度検出回路が配置され、上段アーム及び下段アームの何れか他方の実装領域に重なる領域16に電流検出回路2が配置される。

## 明 細 書

発明の名称： インバータ装置

技術分野

[0001] 本発明は、直流と交流との間で電力を変換するインバータ装置に関する。

背景技術

[0002] 多くの場合、モータ（回転電機）は、そのモータに流れる電流の検出結果に基づいてフィードバック制御される。この電流は、例えば、モータに流れる電流により発生する磁束をホール素子などの磁気検出素子で検出して電流値を求める電流センサによって測定される。磁束は右ネジの法則により、電流路を周回するように発生する。そこで、環状に形成された磁性体の集磁コアの中に電流路（導体）を通して、当該電流路を流れる電流によって発生する磁束を当該コアにより集磁することによって検出精度の向上が図られてきた。しかし、近年、電流センサの小型化、省部品化、低コスト化などの要請を受けて、電流路を周回する集磁コアを用いないコアレス電流センサが実用化されてきている。

[0003] ところで、電気自動車やハイブリッド自動車などの動力に用いられる大出力のモータは、高い電圧で駆動される。また、このような自動車に搭載される電源は直流のバッテリー等であるので、ＩＧＢＴ（insulated gate bipolar transistor）などのスイッチング素子を用いたインバータ回路によって交流に変換される。インバータ回路を駆動する信号、例えばＩＧＢＴのゲートを駆動する駆動信号は、モータを駆動する高電圧回路の電圧よりも遥かに低電圧で動作する制御回路において生成される。このため、モータの制御装置には、制御回路が生成した駆動信号をインバータ回路のＩＧＢＴに供給するためのドライバ回路が備えられる。

[0004] 特開２００５－９４８８７号公報（特許文献１）には、上述したような非接触型のコアレス電流センサを備えた電力変換器（インバータ装置）の基板

構造についての技術が開示されている。この電力変換器は、インバータ基板及び制御回路基板を有して構成され、インバータ回路の上面に配置された制御回路基板上に、非接触型の電流センサを備えた電流検出回路が配置される（特許文献１：図３等。）。一般的に、制御回路基板上には、インバータのスイッチング素子を駆動するためのドライバ回路やスイッチング素子の温度を検出する温度検出回路も形成される。ドライバ回路は、スイッチング素子の制御端子（ゲート端子やベース端子）に近い方が好ましく、温度検出回路もスイッチング素子に近い方が好ましい。さらに、電流検出回路の電流センサもバスバーなど、電流が流れる部位に対して適切に配置されなければ、電流によって生じる磁界を適切に捉えることができず、良好に電流を検出することができない。これら種々の回路を効率良くレイアウトしなければ、インバータ及び制御回路基板の規模が大きくなり、コストアップ要因となる。

## 先行技術文献

### 特許文献

[0005] 特許文献１：特開２００５－９４８８７号公報

### 発明の概要

#### 発明が解決しようとする課題

[0006] 上記背景に鑑みて、装置規模が増大することを抑制しつつ、制御回路基板上に電流検出回路を効率良く配置することが望まれる。

#### 課題を解決するための手段

[0007] 上記課題に鑑みた本発明に係る、直流と交流との間で電力を変換するインバータ装置の特徴構成は、

正極側に接続される上段アームを構成する少なくとも１つのスイッチング素子と負極側に接続される下段アームを構成する少なくとも１つのスイッチング素子とを有する少なくとも１つのレッグを有するインバータ回路が平面的に配置されて形成されるインバータ回路ユニットと、前記インバータ回路ユニットに平行に設置される制御回路基板とを備え、

前記制御回路基板は、各スイッチング素子に対する制御信号を供給するドライバ回路と、前記レグの前記上段アーム及び前記下段アームの何れか一方側の前記スイッチング素子の温度を検出する温度検出回路と、前記レグに接続される交流電力線に流れる交流電流を非接触で検出する電流検出回路とを備え、

前記ドライバ回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各スイッチング素子の実装領域に重なるように配置され、

前記温度検出回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各レグの前記上段アーム及び前記下段アームの何れか一方の実装領域に重なるように配置され、

前記電流検出回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各レグの前記上段アーム及び前記下段アームの何れか他方の実装領域に重なるように配置される点にある。尚、垂直方向視において重なる配置とは、一方の一部が他方の一部に重なる配置、一方の全部が他方の一部に重なる配置、一方の一部が他方の全部に重なる配置の何れをも含む。

[0008] この特徴構成によれば、制御回路基板において、上段アーム及び下段アームの何れか一方の実装領域に重なるようにドライバ回路と温度検出回路とが配置され、何れか他方の実装領域に重なるようにドライバ回路と電流検出回路とが配置される。即ち、制御回路基板において、温度検出回路が配置されずに余裕のある領域に、電流検出回路が配置されることになる。従って、制御回路基板に電流検出回路が配置されても、制御回路基板の基板面積が増大することを抑制することができる。また、基板面積の増大が抑制されれば、インバータ装置全体の規模の増大も抑制することができる。従って、本構成によれば、装置規模が増大することを抑制しつつ、制御回路基板上に電流検出回路を効率良く配置することが可能となる。

[0009] ここで、本発明に係るインバータ装置の前記制御回路基板は、前記インバ

ータ回路をスイッチング制御する制御回路を更に備えると共に、前記スイッチング素子の制御端子駆動電圧に対応する電源電圧が供給され、前記ドライバ回路及び前記温度検出回路が配置される高電圧回路領域と、前記制御端子駆動電圧よりも低い電圧である前記制御回路の電源電圧が供給され、前記制御回路及び前記電流検出回路が配置される低電圧回路領域とを有して構成され、

前記高電圧回路領域は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける前記上段アーム及び前記下段アームの実装領域に重なるように形成され、

前記低電圧回路領域は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける前記上段アームの実装領域と前記下段アームの実装領域との間の中間領域に重なるように形成され、

前記電流検出回路は、前記中間領域に重なる領域から前記上段アーム又は前記下段アームの実装領域に重なる領域に対して突出するように形成される前記低電圧回路領域に配置されると好適である。

[0010] インバータ回路の各アームが有するスイッチング素子は、アームごとに異なるタイミングでスイッチングするように駆動される。具体的には、ゲートやベースなどのスイッチング素子の制御端子と、ソースやエミッタなどの所定の基準端子との2端子間の電位差をドライバ回路を介して制御することによって、スイッチング素子が駆動される。スイッチングのための制御信号は、制御回路によって生成される。但し、インバータ回路の直流電源電圧が制御回路の電源電圧よりも高圧である場合には、制御回路で生成された制御信号の電圧ではスイッチング素子を制御することができない。このため、スイッチング素子の制御端子駆動電圧に対応する電源電圧が供給されるドライバ回路を介して、各スイッチング素子に制御信号が供給される。ドライバ回路は、各スイッチング素子の近傍に配置される方が配線距離も短くなるので、上段アーム及び下段アームの実装領域に重なるように形成される高電圧回路領域に配置されると好適である。また、スイッチング素子の温度は、スイッ

チング素子に内蔵、あるいはスイッチング素子の近傍に設置されたサーミスタやダイオードなどを温度センサとして検出される場合が多い。従って、温度センサの検出結果に基づいてスイッチング素子の温度を検出する温度検出回路もスイッチング素子の近傍に配置される方が好ましい。スイッチング素子に内蔵、あるいはスイッチング素子の近傍に設置された温度センサの検出結果に基づいて温度を検出する場合、温度検出回路は、ドライバ回路と同じ電源系で動作して問題はない。従って、温度検出回路は、ドライバ回路と同様に、上段アーム及び下段アームの実装領域に重なるように形成される高電圧回路領域に配置されると好適である。

[0011] 一方、制御信号を生成する制御回路は、制御信号を上段アーム及び下段アームの実装領域に重なるように形成されたドライバ回路にその制御信号を供給する必要がある。従って、制御回路は、上段アームの実装領域と下段アームの実装領域との間の中間領域に重なるように形成される低電圧回路領域に配置されると好適である。つまり、制御回路は、両アームに対して均衡した位置に配置されると好適である。また、交流電力線に接触することなく電流を検出する電流検出回路は、制御回路と同じ電源系で動作すると、絶縁回路や電圧変換回路を介することなく検出結果を容易に制御回路へ伝達することができる。従って、電流検出回路は、低電圧回路領域に配置される。但し、電流検出回路は、上述したように、上段アーム及び下段アームの実装領域に重なる領域の内、温度検出回路が配置されずに余裕のある領域に配置される。従って、中間領域に重なる領域だけでなく、上段アーム又は下段アームの実装領域に重なる領域にも低電圧回路領域が形成されると好適である。電流検出回路が配置される低電圧回路領域は、中間領域に重なる領域から上段アーム又は下段アームの実装領域に重なる領域に対して突出するように形成される。中間領域に重なる領域から突出するように形成されることで、連続した低電圧回路領域が形成され、効率的に電流検出回路を配置することができる。

[0012] ここで、前記温度検出回路は、前記下段アームの実装領域に重なるように

配置され、前記電流検出回路は、前記上段アームの実装領域に重なるように配置されると好適である。インバータ回路の直流電源電圧の正極側に接続される上段アームのスイッチング素子は、オン状態となった時にエミッタ端子やソース端子の電位が略正極側電位まで上昇する。これに対し、下段アームのスイッチング素子は、電圧が低い負極側と接続されるため、オン状態となった時にもエミッタ端子やソース端子は略負極側電位である。上述したように、ドライバ回路は、スイッチング素子の制御端子と基準端子との2端子間の電位差を制御することによって、スイッチング素子を駆動する。従って、上段アームのドライバ回路の電位は、スイッチング素子がオン状態となった時にインバータ回路の略正極側電位となる。これに対して、下段アームのドライバ回路の電位は、スイッチング素子がオン状態となっても、ドライバ回路の電源電圧程度に留まる。このため、上段アームのドライバ回路を含む高電圧回路領域は、下段アームのドライバ回路を含む高電圧回路領域に比べて、低電圧回路領域などの他の回路との間に長い絶縁距離を設ける必要がある。近年、電流検出回路は、1つのICチップによって実現可能なものも実用化されている。そのような電流検出回路に比べて、一般的に温度検出回路の回路規模は大きい。従って、より多くの実装面積を確保可能な下段アームの実装領域に重なる領域に温度検出回路が形成され、実装面積が制約される上段アームの実装領域に重なる領域に電流検出回路が形成されると、効率的に制御回路基板に種々の回路を配置することが可能となる。

[0013] また、本発明に係るインバータ装置の前記インバータ回路は、直流と3相交流との間で電力変換を行うものであり、前記上段アームが隣接すると共に前記下段アームが隣接した3レグで構成され、各レグの前記上段アームと前記下段アームとを結ぶ方向に沿って前記交流電力線が配置され、前記制御回路基板の基板面に対する垂直方向視において、前記電流検出回路の検出部が前記交流電力線に重なるように配置されると好適である。上段アームと下段アームとを結ぶ方向に沿って交流電力線が配置されることにより、上段アーム及び下段アーム双方の実装領域において、又は実装領域に近接して交

流電力線が配置されることになる。制御回路基板において、電流検出回路は上段アーム又は下段アームの実装領域に重なるように配置されるので、電流検出回路の検出部は、無理なく交流電力線に重なるように配置可能である。従って、検出部は交流電力線を流れる電流により生じる磁界を良好に検出することが可能となり、精度よく電流を検出することが可能となる。

[0014] また、本発明に係るインバータ装置の前記制御回路基板は、前記インバータ回路を制御する論理演算回路を備え、前記電流検出回路の検出結果を前記論理演算回路へ伝送する信号線の少なくとも前記論理演算回路の直前にノイズ抑制フィルタが備えられると好適である。制御回路基板は、インバータ回路ユニットに対して平行に設置される。インバータ回路ユニットは、制御回路に比べて高い電圧で動作し、多くの電流が流れる。また、制御回路基板には、制御回路に比べて高い電圧で動作する高電圧回路領域も形成される。従って、制御回路などの低電圧回路領域に配置される回路は、高いエネルギーレベルのノイズを受け易い環境下にある。電流検出回路の検出結果も伝送線路上において、そのようなノイズの影響を受けることとなる。しかし、電流検出回路の検出結果を利用してインバータ回路を制御する論理演算回路の直前にノイズ抑制フィルタを設けることによってノイズが抑制される。これにより、論理演算回路は、精度の良い検出結果を利用してインバータ回路を制御することが可能となる。

### 図面の簡単な説明

- [0015] [図1]インバータ装置の回路構成を模式的に示すブロック図  
[図2]インバータ回路ユニットと制御回路基板との絶縁回路を介した信号接続形態を模式的に示すブロック図  
[図3]ドライバ回路へ供給する電源生成回路の構成を模式的に示すブロック図  
[図4]インバータ回路モジュールの分解斜視図  
[図5]バスバーモジュールの透視斜視図  
[図6]インバータ回路の構成をインバータ回路モジュールのレイアウトに応じて模式的に示すブロック図

[図7]インバータ回路ユニットを取り付けたインバータ装置の平面図

[図8]インバータ回路ユニットに制御回路基板を取り付けたインバータ装置の平面図

[図9]コアレス電流センサによる非接触電流検出原理を示す図

[図10]電流検出回路の構成を模式的に示すブロック図

### 発明を実施するための形態

[0016] 以下、ハイブリッド自動車や電気自動車などの車両の駆動源となる3相交流回転電機を制御するシステムにおけるインバータ装置を例として本発明の実施形態を説明する。この回転電機は、永久磁石埋込型の同期機であり、状況に応じて電動機又は発電機として機能する。以下、回転電機を適宜モータと称して説明するが、これは電動機及び発電機として機能する回転電機を指す。はじめに、図1～図3を参照して、インバータ装置の回路構成について説明する。図1に示すように、モータ9を制御するモータ制御装置としてのインバータ装置は、制御回路基板1及びインバータ回路ユニット3を有して構成される。

[0017] インバータ回路ユニット3には、スイッチング素子としてIGBT (insulated gate bipolar transistor) を用い、直流と3相交流との間で電力を変換するインバータ回路が構成されている。インバータ回路は、図1に示すように、6つのIGBT31 (31a～31f)、各IGBT31に並列接続されるフリーホイールダイオード32を備えて構成される。尚、スイッチング素子はIGBTに限らず、バイポーラ型、電界効果型、MOS型など種々の構造のパワートランジスタを用いることが可能である。インバータ回路は、図4等を用いて後述するように、本実施形態ではモジュール構造を有している。また、図2等を用いて後述するように、インバータ回路には、IGBT31の温度や過電流を検出するためのセンサ回路37も構成されている。

[0018] インバータ回路ユニット3は、モータ9が力行する際、例えば100～200Vの高圧電源としての高圧バッテリー21から供給される正極電圧、負極電圧を3相交流に変換する。インバータ回路は、モータ9の各相(U相、V

相、W相)のそれぞれに対応するU相レッグ、V相レッグ、及びW相レッグを備えている。各レッグは、それぞれ直列に接続された上段アームのIGBT31a, 31b, 31cと下段アームのIGBT31d, 31e, 31fとにより構成される1組2個のスイッチング素子を備えている。具体的には、U相上段アームのIGBT31aとU相下段アームのIGBT31dによりU相レッグが構成され、V相上段アームのIGBT31bとV相下段アームのIGBT31eによりV相レッグが構成され、W相上段アームのIGBT31cとW相下段アームのIGBT31fによりW相レッグが構成される。各レッグの上段アームと下段アームとの接続点から、U相、V相、W相の3相のモータ駆動電流が出力される。図4～図6などを用いて後述するように、これらのモータ駆動電流は、交流電力線52としてのバスバー50(50a, 50b, 50c)を介してモータ9へと出力される。バスバー50a, 50b, 50cは、それぞれモータ9のU相、V相、W相のステータコイルと接続される。モータ9が回生する際はこの逆であり、当業者には自明であるから説明は省略する。

[0019] 図1において、インバータ回路の各アームは、1つのIGBT31によって構成されている。しかし、IGBTの電流容量などの制限により、複数のIGBTを並列させて1つのアームが構成される場合もある。特にモジュール構造のインバータ回路の場合には、ベアチップをセラミックス系の絶縁基板を介して金属ベース上に実装することによって回路が構成される場合もある。この際、複数のベアチップを並列させて1つのアームが構成される場合もある。従って、1つのアームのIGBT(スイッチング素子)は、必ずしも図1に示すような単一のIGBTを示すのではなく、1つのアームにおいて並列接続されているIGBTの全てを示す場合もある。

[0020] 制御回路基板1には、インバータ回路の電源電圧よりも遥かに低電圧、さらにはインバータ回路を構成するIGBTのゲート駆動電圧よりも低電圧で動作する制御回路5が構成されている。制御回路基板1へは、低圧電源としての低圧バッテリー22から、例えば12ボルト程度の直流電圧が供給される

。尚、低圧電源は、低圧バッテリー 22 に限らず、高圧バッテリー 21 の電圧を降圧する DC-DC コンバータなどによって構成されてもよい。

[0021] 制御回路 5 は、車両の運行を制御する不図示の ECU (electronic control unit) などから CAN (controller area network) などの車内ネットワークを介して取得する指令に従って、モータ 9 を制御する。制御回路 5 は、マイクロコンピュータなどの論理演算回路を中核として構成され、モータ 9 を制御するためにインバータ回路の各アームの IGBT 31 を駆動する駆動信号を生成する。本実施形態では、スイッチング素子が IGBT であり、IGBT の制御端子はゲート端子であるので、駆動信号をゲート駆動信号と称する。

[0022] 制御回路 5 は、回転センサ 23 によるモータ 9 の磁極位置の検出結果や電流検出回路 2 による交流電流の検出結果に基づいて、モータ 9 の動作状態に応じたフィードバック制御を実行する。回転センサ 23 は、例えばレゾルバが用いられる。本実施形態においては、電流検出回路 2 は、シャント抵抗などを用いることなく、バスバー 50 などの交流電力線 52 に対して非接触で交流電流を検出する非接触電流検出回路である。さらに、電流検出回路 2 は、バスバー 50 を周回するコアを用いずに交流電流を検出するコアレス電流センサを用いて交流電流を検出する。詳細については後述する。また、本実施形態では、U、V、W 各相に対して 1 つずつ電流検出回路 2a、2b、2c が備えられているが、3 相交流電流は平衡しており、瞬時値はゼロであるから、2 相の電流だけを検出してもよい。

[0023] ところで、特にモータ 9 が車両の駆動装置である場合などでは、高圧バッテリー 21 は 100V 以上の高電圧である。各 IGBT 31 はパルス状のゲート駆動信号に基づいて高電圧をスイッチングする。このような IGBT のゲート駆動信号のハイレベルとローレベルとの電位差は、ゲート駆動信号を生成するマイクロコンピュータなどの一般的な電子回路の動作電圧（通常 5V 以下）よりも遥かに高い電圧である。従って、ゲート駆動信号は、ドライバ回路 6 を介して電圧変換された後、各 IGBT 31 に入力される。この際、

ドライバ回路 6 の電源電圧は絶縁回路であるトランス L を介して供給され、ゲート駆動信号は制御回路 5 から絶縁回路であるフォトカプラ S を介してドライバ回路 6 へ伝達される。即ち、絶縁回路を介することによって、高電圧系のインバータ回路と、低電圧系の制御回路 5 とは、共通する基準電圧を持たない異なる電源系として構成される。

[0024] 図 8 を用いて後述するように、制御回路基板 1 は、低電圧回路領域 1 1 と高電圧回路領域 1 3 と、両者の間に設けられた絶縁領域 1 2 とを有して構成される。高電圧回路領域 1 3 は、I G B T 3 1 のゲート端子の駆動電圧に対応する電源電圧がトランス L を介して供給され、ドライバ回路 6 及び温度検出回路 7 が配置される領域である。低電圧回路領域 1 1 は、I G B T 3 1 のゲート端子の駆動電圧よりも低い電圧である制御回路 5 の電源電圧が供給され、制御回路 5 及び電流検出回路 2 が配置される領域である。低電圧回路領域 1 1 には、図 2 に示すように、トランス L を制御する電源制御回路 2 7 も配置される。トランス L やフォトカプラ S は、互いに絶縁された 1 次側（入力側）端子及び 2 次側（出力側）端子を有し、一方の端子が低電圧回路領域 1 1 に配置され、他方の端子が高電圧回路領域 1 3 に配置される形態で、絶縁領域 1 2 上に配置される。

[0025] 図 2 に示すように、制御回路 5 において生成されたゲート駆動信号は、フォトカプラ S を介してワイヤレスでドライバ回路 6 に伝達される。ドライバ回路 6 は、トランス L を介してワイヤレスで供給された電源電圧に基づいて、ゲート駆動信号を I G B T 3 1 に供給する。本実施形態の I G B T 3 1 は、I G B T としてのコアパーツ 3 6 と共に、チップ温度や過電流などのチップ異常を検出するためのセンサ回路 3 7 が設けられた複合素子である。ここでは、センサ回路 3 7 として、温度センサ 3 8 と過電流検出器 3 9 とを例示している。温度センサ 3 8 は、サーミスタやダイオードであり、温度によって変化する端子間電圧が温度検出回路 7 や診断回路 2 5 によって検出される。過電流検出器 3 9 は、例えば I G B T 3 1 のコレクターエミッタ間を流れる大電流に比例し、かつその比が 1 0 0 万分の 1 ～ 1 0 万分の 1 程度となる

微小電流をシャント抵抗の両端電圧などより検出する。そして、IGBT 31 に流れる電流が所定値を超えた場合には、その検出結果を診断回路 25 に出力する。

[0026] 診断回路 25 は、温度センサ 38 の端子間電圧に基づいて過熱状態であると判定した場合や、過電流検出器 39 から異常との検出結果を受け取った場合には短絡などにより過電流発生状態であると判定して、異常診断信号を出力する。例えば、この異常診断信号に基づいて、ドライバ回路 6 はフォトカプラ S を介して受け取るゲート駆動信号の状態に拘らず、IGBT 31 をオフ状態に制御することが可能である。異常診断信号は、フォトカプラ S を介して制御回路 5 にも伝達される。制御回路 5 へは、過熱、過電流などの異常の原因は伝達されなくとも異常状態が発生していることが伝達されるので、制御回路 5 はモータ 9 の停止処理などの異常対応処理を実行することができる。本実施形態では、診断回路 25 に加えて温度検出回路 7 が備えられており、温度検出回路 7 の検出結果がフォトカプラ S を介して制御回路 5 へ伝達される。従って、制御回路 5 は、検出された温度に基づいた判定を実施することも可能である。尚、当然ながら、診断回路 25 と温度検出回路 7 とは分けることなく同一回路で構成されていてもよい。

[0027] 3 相各相を流れる電流は、3 相何れかのレッグの上段アームと下段アームとを経由する。従って、IGBT 31 の温度を検出する温度検出回路 7 は、全てのアームに対応して設けられていなくてもよく、各レッグに対して 1 つずつ設けられていてもよい。特に、診断回路 25 が各アームに対応して設けられていれば、過熱を含めた異常の発生は検出可能であるから、通常状態における IGBT 31 の温度を検出する温度検出回路 7 は、各レッグに対して 1 つずつ設けられていれば充分である。本実施形態では、U、V、W 相の各レッグに対して 1 つずつ温度検出回路 7 が設けられる。具体的には、各レッグの一方のアームの IGBT 31 の温度を検出する温度検出回路 7 が設けられる。本実施形態では、下段アームの IGBT 31 の温度を検出する温度検出回路 7 が設けられる。

[0028] トランスLは、図1及び図3に示すように、インバータ回路の6つのアームのそれぞれに対応して6つ備えられる。図3に示すように、各トランスLは同じ構成であり、ほぼ同電圧の2次電圧が出力される。トランスLへの1次電圧は、低電圧回路領域11に配置された制御回路5が有する定電圧回路において一定の電圧に安定化された電圧である。例えば定格が12Vの低圧バッテリー22の電圧は負荷によって変動する。しかし、定電圧回路としての昇圧レギュレータや降圧レギュレータなどにより、トランスLへの1次電圧は、例えば15～18ボルト程度へ昇圧、又は8～10ボルト程度へ降圧されることで安定化される。制御回路基板1の低電圧回路領域11には、電源制御回路27が構成されており、電力供給回路としてのトランスLを制御する。本実施形態の電源制御回路27は、プッシュプル型の構成を例示している。トランスLは、インバータ回路の6つのアームに対応して6つ設けられているが、電源制御回路27は全てのトランスLを一括して制御する。また、上述したように、トランスLの1次電圧は、安定化されているので、2次電圧を1次側にフィードバックすることなく、トランスLの変圧比によって安定した2次電圧が得られる。

[0029] このように、制御回路基板1は、高電圧回路領域13と低電圧回路領域11とを有して構成され、種々の回路が配置される。従って、効率良く各回路を配置しなければ、基板面積が増大し、インバータ装置の規模を増大させることにつながる。本実施形態の制御回路基板1は、規模が増大することを抑制しつつ、制御回路基板1上にさらに電流検出回路2も効率良く配置されている。以下、電流検出回路2の詳細説明を含め、制御回路基板1の効率的なレイアウトについて説明する。その説明に先立って、図4～図6を用いてインバータ回路ユニット3の構造及びレイアウトについて説明する。

[0030] インバータ回路ユニット3は、IGBTモジュール（スイッチングモジュール）33とバスバーモジュール35とを有して構成される。図4に示すように、バスバーモジュール35は、IGBTモジュール33の図示上側からIGBTモジュール33の一部を接触させて配置される。バスバーモジュール

ル35は、IGBTモジュール33と正極P及び負極Nよりなる直流電源（高圧バッテリー21）との間の直流電流の経路（50d, 50e）を形成するとともに、IGBTモジュール33とモータ9との間の交流電流の経路（50a, 50b, 50c）を形成する。

[0031] 図4及び図5に示すように、バスバーモジュール35は、バスバー50と、バスバー50を支持する支持体60とを備えている。バスバー50は、例えば、銅やアルミニウム等の金属材料に代表される導電性の材料で形成される。支持体60は、各種樹脂に代表される絶縁性の材料で形成される。本実施形態では、バスバーモジュール35は、U相バスバー50a、V相バスバー50b、W相バスバー50c、正極バスバー50d、及び負極バスバー50eの5つのバスバー50を備えている。これら5つのバスバー50は、支持体60により一体的に支持されている。また、各バスバー50は、IGBTモジュール33が備える各電極部材80の接合面80aに面接触する平板状の接合部51を有して構成されている。それぞれの接合部51は、IGBTモジュール33が備える各電極部材80に対して所定の押圧方向であるZ方向に押圧された状態で、それぞれ対応する電極部材80に接合される。

[0032] IGBTモジュール33は、図4に示すように、ベースプレート41と、絶縁部材43と、素子基板42とを備えている。ベースプレート41、絶縁部材43、素子基板42は、互いに平行或いは略平行な状態でZ方向に沿う方向に積層される。ベースプレート41は、絶縁部材43及び素子基板42を設置するためのベースとなる板状の部材である。ベースプレート41は、銅やアルミニウム等の金属材料で形成され、下面には放熱フィン41bが形成されている。ベースプレート41の上面41aは、図示Z方向に直交する。

[0033] 素子基板42は、ベースプレート41の上面41aに設置された絶縁部材43の上面に設置され、素子基板42の上面には、IGBT31及びダイオード32が実装される。素子基板42は、例えば、銅やアルミニウム等の金属材料に代表される導電性の材料で形成され、ヒートスプレッドとしても機

能する。上述したように、素子基板 4 2 は、電氣的絶縁性及び熱伝導性の双方を備える絶縁部材 4 3 を介してベースプレート 4 1 に固定される。従って、素子基板 4 2 とベースプレート 4 1 との間の電氣的絶縁性を確保しつつ、スイッチング素子 3 1 の熱を放熱フィン 4 1 b に効率良く伝達させることが可能である。

[0034] 本実施形態では、図 4 に示すように、絶縁部材 4 3 の上面に 6 つの素子基板 4 2 が、X 方向に 3 つ並び、Y 方向に 2 つ並んで配置されている。そして、本実施形態では、各素子基板 4 2 の上面に、I G B T 3 1 及びダイオード 3 2 がそれぞれ 1 つずつ実装されている。I G B T 3 1 は、図示上面にエミッタ電極及びゲート電極を備え、下面にコレクタ電極を備えている。また、ダイオード 3 2 は、図示上面にアノード電極を備え、下面にカソード電極を備えている。I G B T 3 1 は、半田により素子基板 4 2 に固定され、下面のコレクタ電極が素子基板 4 2 と導通する。ダイオード 3 2 は、半田により素子基板 4 2 に固定され、下面のカソード電極が素子基板 4 2 と導通する。すなわち、素子基板 4 2 は、I G B T 3 1 のコレクタ電極とダイオード 3 2 のカソード電極と同電位となる。

[0035] I G B T 3 1 の上面のエミッタ電極とダイオード 3 2 の上面のアノード電極とは、第 1 電極部材 8 1 (電極部材 8 0) により接続される。また、I G B T 3 1 及びダイオード 3 2 が実装された素子基板 4 2 の上面には、第 2 電極部材 8 2 (電極部材 8 0) が配置され、素子基板 4 2 を介して、I G B T 3 1 の下面のコレクタ電極及びダイオード 3 2 の下面のカソード電極と導通する。電極部材 8 0 は、銅やアルミニウム等の導電性の材料で形成された一定幅の帯状部材(板状部材)が屈曲成形されたものであり、Z 方向に直交する面で構成された接合面 8 0 a が図示上面に形成される。I G B T 3 1 のエミッタ電極及びダイオード 3 2 のアノード電極は、第 1 電極部材 8 1 の接合面 8 0 a を介してバスバー 5 0 に接続される。また、I G B T 3 1 のコレクタ電極及びダイオード 3 2 のカソード電極は、第 2 電極部材 8 2 の接合面 8 0 a を介してバスバー 5 0 に接続される。

[0036] また、図6に示すように、IGBTモジュール33と共にインバータ回路ユニット3を構成する平滑回路モジュール92は、直流電源の正極Pとバスバー50とを接続するための電極部材80（正極側電極部材83）、及び負極Nとバスバー50とを接続するための電極部材80（負極側電極部材84）を備えている。正極側電極部材83及び負極側電極部材84にも、Z方向に直交する面と平行となるように接合面80aが形成されている。そして、図4、図5及び図7に示す正極バスバー50d及び負極バスバー50eが、それぞれ正極側電極部材83及び負極側電極部材84の接合面80aに押圧接触されて接続される。

[0037] 図6は、図4及び図5に示すインバータ回路ユニット3におけるIGBT31の配置に対応したインバータ回路を示している。インバータ回路は、上段アームが隣接すると共に下段アームが隣接した3レグで構成されている。図6に示すように、上段アームが図示下側に配置され下段アームが図示上側に配置されており、上段アームと下段アームとの間には正極バスバー50d及び負極バスバー50eが並走している。3相各相の交流電力線52に相当するバスバー50a、50b、50cは、それぞれ各相のレグの上段アームと下段アームとを結ぶ方向に沿って配置されている。そして、バスバー50a、50b、50cは、インバータ回路ユニット3の同一方向に突出した先端部にモータ9への接続端子91u、91v、91wを有している。この接続端子91u、91v、91wを介してモータ9の各相のコイルと各相バスバー50a、50b、50cとが接続される。また、IGBTモジュール（スイッチングモジュール）33とバスバーモジュール35とに隣接して、平滑回路モジュール92が備えられている。

[0038] 図7は、上述したように、インバータ回路が平面的に配置されて形成されるインバータ回路ユニット3が、平滑回路モジュール92を含めてインバータ装置の筐体に取り付けられた状態を示す平面図である。そして、図8は、インバータ回路ユニット3に平面的に配置されたインバータ回路に平行して制御回路基板1が設置された状態を示す平面図である。図8においては、接

続端子 91 u, 91 v, 91 w の側において各相のバスバー 50 a, 50 b, 50 c の一部を透視仮想線として破線により示している。また、図 7 における符号 CN はインバータ回路ユニット 3 に設けられたコネクタを示し、図 8 において符号 CP で示された制御回路基板 1 のコネクタと接続される。これらコネクタ CN, CP は、図 1 及び図 2 を用いて上述したように、インバータ回路ユニット 3 の IGBT 31 と、制御回路基板 1 の高電圧回路領域 13 に配置されたドライバ回路 6 や温度検出回路 7、診断回路 25 とを接続する。上述したように、IGBT 31 は、図 4 における図示上面（素子基板 42 とは反対側の面）に不図示のゲート電極を備える。コネクタ CP 及び CN を介して制御回路基板 1 からインバータ回路ユニット 3 へ供給されたゲート駆動信号は、不図示の配線を介してゲート電極及びエミッタ電極に入力される。

[0039] 図 8 に示すように、制御回路基板 1 には、高電圧回路領域 13 と低電圧回路領域 11 とが形成される。高電圧回路領域 13 は、制御回路基板 1 の基板面に対する垂直方向視において、インバータ回路ユニット 3 における各レッグの各上段アーム及び各下段アームの実装領域に重なるように形成される。尚、垂直方向視において重なる配置とは、一方の一部が他方の一部に重なる配置、一方の全部が他方の一部に重なる配置、一方の一部が他方の全部に重なる配置の何れをも含む。従って、各上段アーム及び各下段アームの実装領域の一部又は全部が、高電圧回路領域 13 の一部又は全部と重なる配置の全てが含まれる。低電圧回路領域 11 は、制御回路基板 1 の基板面に対する垂直方向視において、インバータ回路ユニット 3 における上段アームの実装領域と下段アームの実装領域との間の中間領域に重なるように形成される。中間領域に重なるように形成される低電圧回路領域 11 には、制御回路 5 や電源制御回路 27 が配置される。

[0040] 全ての高電圧回路領域 13 には、ドライバ回路 6 が配置されるドライバ回路配置領域 14 が設けられる。即ち、ドライバ回路 6 は、制御回路基板 1 の基板面に対する垂直方向視において、インバータ回路ユニット 3 における各

I G B T 3 1 の実装領域に重なるように配置される。また、上段アーム及び下段アームの何れか一方の実装領域に重なるように形成された高電圧回路領域 1 3 には、温度検出回路 7 が配置される温度検出回路配置領域 1 5 が設けられる。即ち、温度検出回路 7 は、制御回路基板 1 の基板面に対する垂直方向視において、インバータ回路ユニット 3 における各レッグの上段アーム及び下段アームの何れか一方の実装領域に重なるように配置される。

[0041] 上段アーム及び下段アームの何れか他方の実装領域に重なる領域では、温度検出回路 7 が設けられないために、高電圧回路領域 1 3 が縮小される。そして、高電圧回路領域 1 3 の縮小によって生じた領域に、電流検出回路 2 が配置される電流検出回路配置領域 1 6 となる低電圧回路領域 1 1 が形成される。具体的には、図 8 に示すように、温度検出回路 7 が配置されない側のアームの実装領域に重なる領域において、中間領域に重なる領域から栈橋状に突出するように低電圧回路領域 1 1 が形成される。この突出した低電圧回路領域 1 1 は、電流検出回路 2 が配置される電流検出回路配置領域 1 6 となる。より具体的には、制御回路基板 1 の基板面に対する垂直方向視において、交流電力線 5 2 に重なるように低電圧回路領域 1 1 が形成され、その低電圧回路領域 1 1 に電流検出回路 2 が配置される。これにより、電流検出回路 2 の検出部は、交流電力線 5 2 に重なるように配置されることが可能となる。

[0042] ここで、本実施形態における電流検出の原理について補足する。導体を流れる電流により発生する磁束をホール素子などの磁気検出素子で検出することにより、導体に接触することなく電流値を求めることが可能であり、本実施形態の電流検出回路 2 もこの方式を採用している。さらに、図 9 に示すように、電流検出回路 2 は、交流電力線 5 2 などの導体を周回して磁束  $H$  を集める集磁コアを用いることなく、磁束  $H$  を検出して電流  $I$  を検出するコアレス方式を採用している。本実施形態の電流検出回路 2 は、図 10 に示すように、ホール素子 5 5 とホール素子 5 5 の出力を少なくともインピーダンス変換するバッファアンプ 5 6 とが集積された集積回路 (IC) チップとして構成される。この IC チップあるいは、IC チップに内蔵されたホール素子 5

5は、本発明の検出部に相当する。また、交流電力線52などの導体を周回することなく、磁束の方向を変えたり、ホール素子55に対して磁束を収束させたりするコアを備える場合には、そのようなコアも本発明の検出部に相当する。図8に示すように、制御回路基板1の基板面に対する垂直方向視において、電流検出回路2の検出部が交流電力線52に重なるように配置されると、交流電力線52を流れる電流により発生する磁束Hが良好に検出部に入力され、高精度に電流を検出することができる。

[0043] 交流電力線52を流れる電流により発生する磁束Hの磁束密度は、交流電力線52に近いほど強くなる。従って、電流検出回路2の検出部は交流電力線52の近くに配置される方が、高いS/N比で磁束Hを検出できて好適である。従って、少なくとも検出部が、図8における制御回路基板1の裏面側、即ちインバータ回路ユニット3側においてバスバー50に対向するように電流検出回路2が実装されると好適である。但し、単一の部品だけが異なる面に実装されると、生産コストの上昇につながる。また、回路部品の耐熱性など、その他の理由によりインバータ回路ユニット3側への実装が好ましくない場合も有り得る。従って、裏面への実装は必須ではなく、必要とされる磁束Hが得られるのであれば、制御回路基板1の上面に検出部が実装されてもよい。

[0044] 上述したように、制御回路基板1に実装され、インバータ回路を制御する制御回路5は、マイクロコンピュータなどの論理演算回路を中核として構成される。図8に示すように、そのようなマイクロコンピュータ4は、インバータ回路の各アームに均衡する位置に実装されると好適である。但し、突出して形成される電流検出回路配置領域16から電流検出回路2の検出結果をマイクロコンピュータ4（論理演算回路）へ伝送する信号線の距離は比較的長くなる。このため、この信号線には、図8及び図10に示すようにノイズ抑制フィルタFが備えられる。

[0045] 制御回路基板1は、スイッチング制御されて制御回路5に比べて高い電圧で動作して多くの電流が流れるインバータ回路ユニット3に対して平行に設

置されている。また、制御回路基板 1 には、制御回路 5 に比べて高い電圧で動作する回路が配置された高電圧回路領域 13 も形成されている。このため、電流検出回路 2 の検出結果を伝送する信号線も、高いエネルギーを持つノイズを受けることになる。従って、少なくとも、マイクロコンピュータ 4（論理演算回路）の直前にノイズ抑制フィルタ F1（F）が備えられると、伝送線路上で受けたノイズのマイクロコンピュータ 4 への侵入を抑制することができる。その結果、マイクロコンピュータ 4 は、信頼性の高い電流検出結果を利用することができる。さらに、電流検出回路 2 から信号線へ出力された直後にもノイズ抑制フィルタ F2（F）が備えられると、伝送線路上で受けたノイズによる電流検出回路 2 への影響も抑制することができる。その結果、電流検出回路 2 は安定して信頼性の高い検出結果を出力することができる。

[0046] 〔その他の実施形態〕

上記実施形態においては、温度検出回路 7 が、下段アームの実装領域に重なるように配置され、電流検出回路 2 が、上段アームの実装領域に重なるように配置される例を示した。インバータ回路の直流電源電圧の正極 P 側に接続される上段アームの IGBT31 は、オン状態となった時にエミッタ端子の電位がほぼ正極 P の電位となる。図 1 に示したような NPN 型のトランジスタ構造を有した IGBT31 は、ゲート端子とエミッタ端子との間に所定の電位差を与えた場合にターンオンする。従って、ゲート駆動信号のローレベルの電位は、ほぼ正極 P の電位となる。その結果、高電圧回路領域 13 の負側の電位もほぼ正極 P の電位となり、高電圧回路領域 13 の正側の電位は正極 P にトランス L の 2 次側電位を加えた電位となる。これに対し、下段アームの IGBT31 は、負極 N 側と接続されるため、オン状態となった時にもエミッタ端子の電位は負極 N の電位である。従って、ゲート駆動信号のローレベルの電位は、ほぼ負極 N の電位となる。高電圧回路領域 13 の負側の電位もほぼ負極 N の電位であり、高電圧回路領域 13 の正側の電位はトランス L の 2 次側電位となる。

[0047] このため、上段アームのドライバ回路 6 を含む高電圧回路領域 1 3 は、下段アームのドライバ回路 6 を含む高電圧回路領域 1 3 に比べて、低電圧回路領域 1 1 などの他の回路との間に長い絶縁距離を設ける必要がある。図 8 ～ 図 1 0 を利用して上述したように、近年、電流検出回路は、1 つの IC チップによって実現可能なものも実用化されている。本実施形態においても、電流検出回路 2 は、そのような小規模な回路構成である。従って、このように小規模に実現可能な電流検出回路 2 に比べて、温度検出回路 7 の回路規模が大きくなる場合には、上述したように、広い実装スペースを確保可能な下段アームの実装領域に重なる領域に温度検出回路 7 が配置されると好適である。効率的に制御回路基板 1 に種々の回路を配置することが可能となる。

[0048] しかし、このような配置に限定されることなく、温度検出回路 7 が、上段アームの実装領域に重なるように配置され、電流検出回路 2 が、下段アームの実装領域に重なるように配置されてもよい。つまり、制御回路基板 1 において、上段アーム及び下段アームの何れか一方の実装領域に重なるようにドライバ回路 6 と温度検出回路 7 とが配置され、何れか他方の実装領域に重なるようにドライバ回路 6 と電流検出回路 2 とが配置されてもよい。即ち、制御回路基板 1 において、上段アーム及び下段アームの実装領域に重なる領域の内、温度検出回路 7 が配置されずに余裕のある領域に、電流検出回路 2 が配置されることになる。従って、制御回路基板 1 に電流検出回路 2 を配置しても、制御回路基板 1 の基板面積の増大を抑制することは可能である。

[0049] 特に、電流検出回路 2 と温度検出回路 7 との回路の規模の差が問題ではないような場合には、何れのアームに重なるように配置されても制御回路基板 1 の基板面積の増大させることはほとんどない。また、電流検出回路 2 の回路規模の方が大きい場合には、積極的に、温度検出回路 7 を上段アームの実装領域に重なるように配置し、電流検出回路 2 を下段アームの実装領域に重なるように配置してもよい。

[0050] また、上記実施形態においては、インバータ回路が 3 レッグで構成され、直流と 3 相交流との間で電力変換を行うインバータ装置を例として説明した

が、当然ながらその構成に限定されるものではない。少なくとも１つのレッグを有して構成され、直流と交流との間で電力変換を行うインバータ装置においても本発明を適用可能である。

### 産業上の利用可能性

[0051] 本発明は、直流と交流との間で電力を変換するインバータ装置や、インバータ装置を介して交流回転電機を制御する回転電機制御装置に適用することができる。

### 符号の説明

[0052] １：制御回路基板  
２：電流検出回路  
３：インバータ回路ユニット  
４：マイクロコンピュータ（論理演算回路）  
５：制御回路  
６：ドライバ回路  
７：温度検出回路  
８：電流検出回路の検出結果を論理演算回路へ伝送する信号線  
１１：低電圧回路領域  
１３：高電圧回路領域  
１４：ドライバ回路配置領域  
１５：温度検出回路配置領域  
１６：電流検出回路配置領域  
２１：電流検出回路の検出部  
３１：ＩＧＢＴ（スイッチング素子）  
３１ａ，３１ｂ，３１ｃ，３１ｄ，３１ｅ，３１ｆ：ＩＧＢＴ（スイッチング素子）  
５２：交流電力線  
Ｆ，Ｆ１，Ｆ２：ノイズ抑制フィルタ  
Ｎ：負極

P : 正極

## 請求の範囲

### [請求項1]

直流と交流との間で電力を変換するインバータ装置であって、

正極側に接続される上段アームを構成する少なくとも1つのスイッチング素子と負極側に接続される下段アームを構成する少なくとも1つのスイッチング素子とを有する少なくとも1つのレッグを有するインバータ回路が平面的に配置されて形成されるインバータ回路ユニットと、前記インバータ回路ユニットに平行に設置される制御回路基板とを備え、

前記制御回路基板は、各スイッチング素子に対する制御信号を供給するドライバ回路と、前記レッグの前記上段アーム及び前記下段アームの何れか一方側の前記スイッチング素子の温度を検出する温度検出回路と、前記レッグに接続される交流電力線に流れる交流電流を非接触で検出する電流検出回路とを備え、

前記ドライバ回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各スイッチング素子の実装領域に重なるように配置され、

前記温度検出回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各レッグの前記上段アーム及び前記下段アームの何れか一方の実装領域に重なるように配置され、

前記電流検出回路は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける各レッグの前記上段アーム及び前記下段アームの何れか他方の実装領域に重なるように配置されるインバータ装置。

### [請求項2]

前記制御回路基板は、前記インバータ回路をスイッチング制御する制御回路を更に備えると共に、前記スイッチング素子の制御端子駆動電圧に対応する電源電圧が供給され、前記ドライバ回路及び前記温度検出回路が配置される高電圧回路領域と、前記制御端子駆動電圧より

も低い電圧である前記制御回路の電源電圧が供給され、前記制御回路及び前記電流検出回路が配置される低電圧回路領域とを有して構成され、

前記高電圧回路領域は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける前記上段アーム及び前記下段アームの実装領域に重なるように形成され、

前記低電圧回路領域は、前記制御回路基板の基板面に対する垂直方向視において、前記インバータ回路ユニットにおける前記上段アームの実装領域と前記下段アームの実装領域との間の中間領域に重なるように形成され、

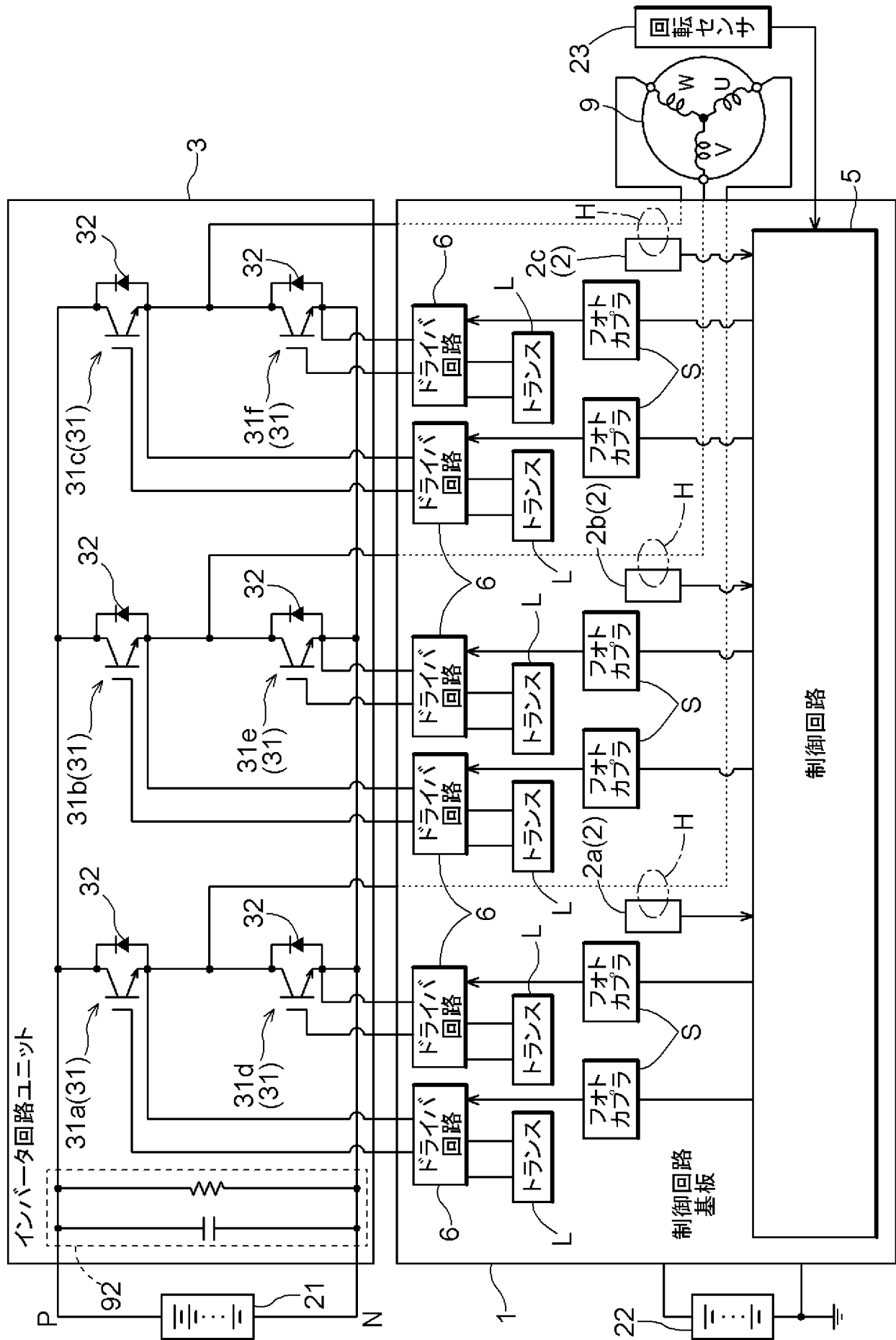
前記電流検出回路は、前記中間領域に重なる領域から前記上段アーム又は前記下段アームの実装領域に重なる領域に対して突出するように形成される前記低電圧回路領域に配置される請求項 1 に記載のインバータ装置。

[請求項3] 前記温度検出回路は、前記下段アームの実装領域に重なるように配置され、前記電流検出回路は、前記上段アームの実装領域に重なるように配置される請求項 1 又は 2 に記載のインバータ装置。

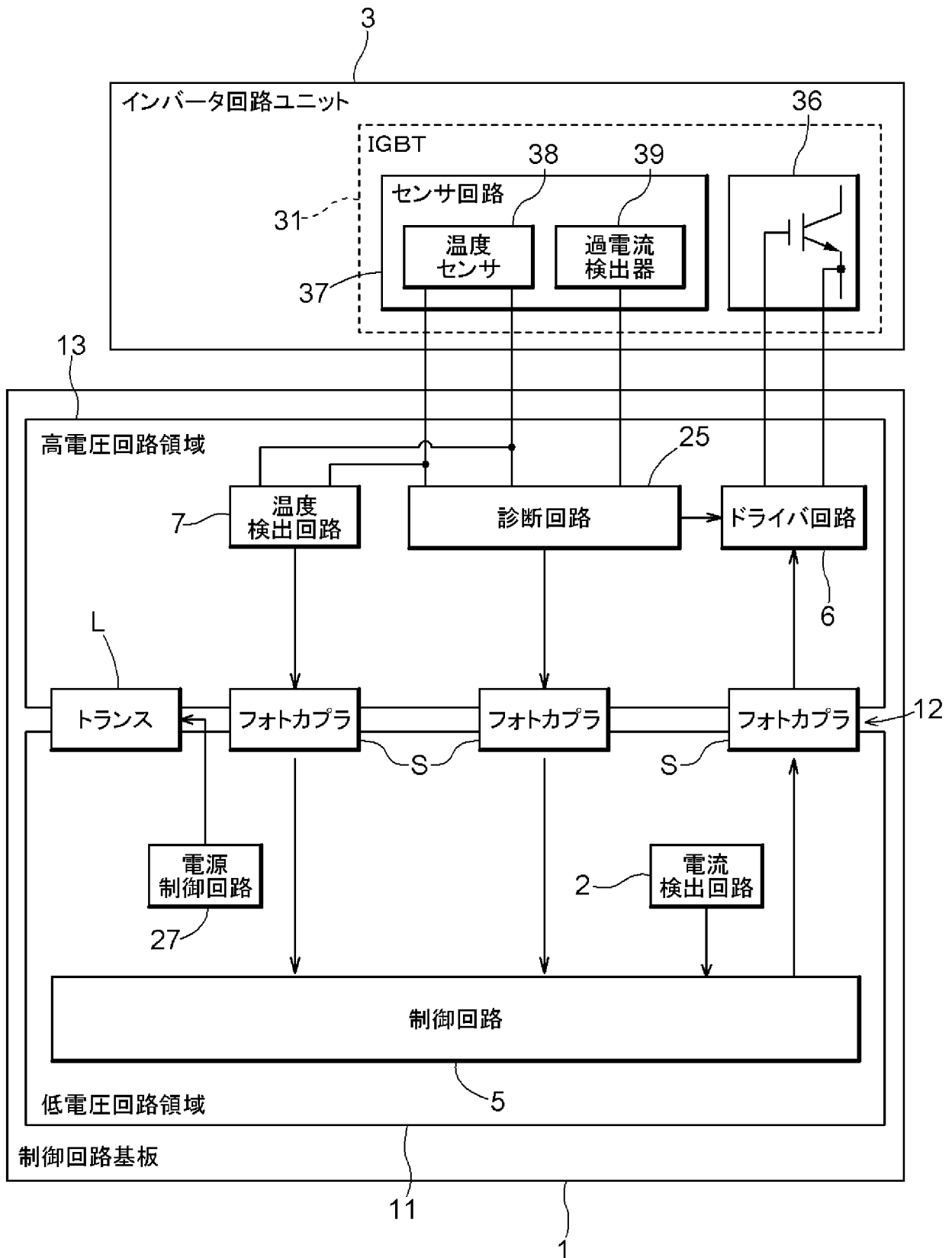
[請求項4] 前記インバータ回路は、直流と 3 相交流との間で電力変換を行うものであり、前記上段アームが隣接すると共に前記下段アームが隣接した 3 レッグで構成され、各レッグの前記上段アームと前記下段アームとを結ぶ方向に沿って前記交流電力線が配置され、前記制御回路基板の基板面に対する垂直方向視において、前記電流検出回路の検出部が前記交流電力線に重なるように配置される請求項 1 から 3 の何れか一項に記載のインバータ装置。

[請求項5] 前記制御回路基板は、前記インバータ回路を制御する論理演算回路を備え、前記電流検出回路の検出結果を前記論理演算回路へ伝送する信号線の少なくとも前記論理演算回路の直前にノイズ抑制フィルタが備えられる請求項 1 から 4 の何れか一項に記載のインバータ装置。

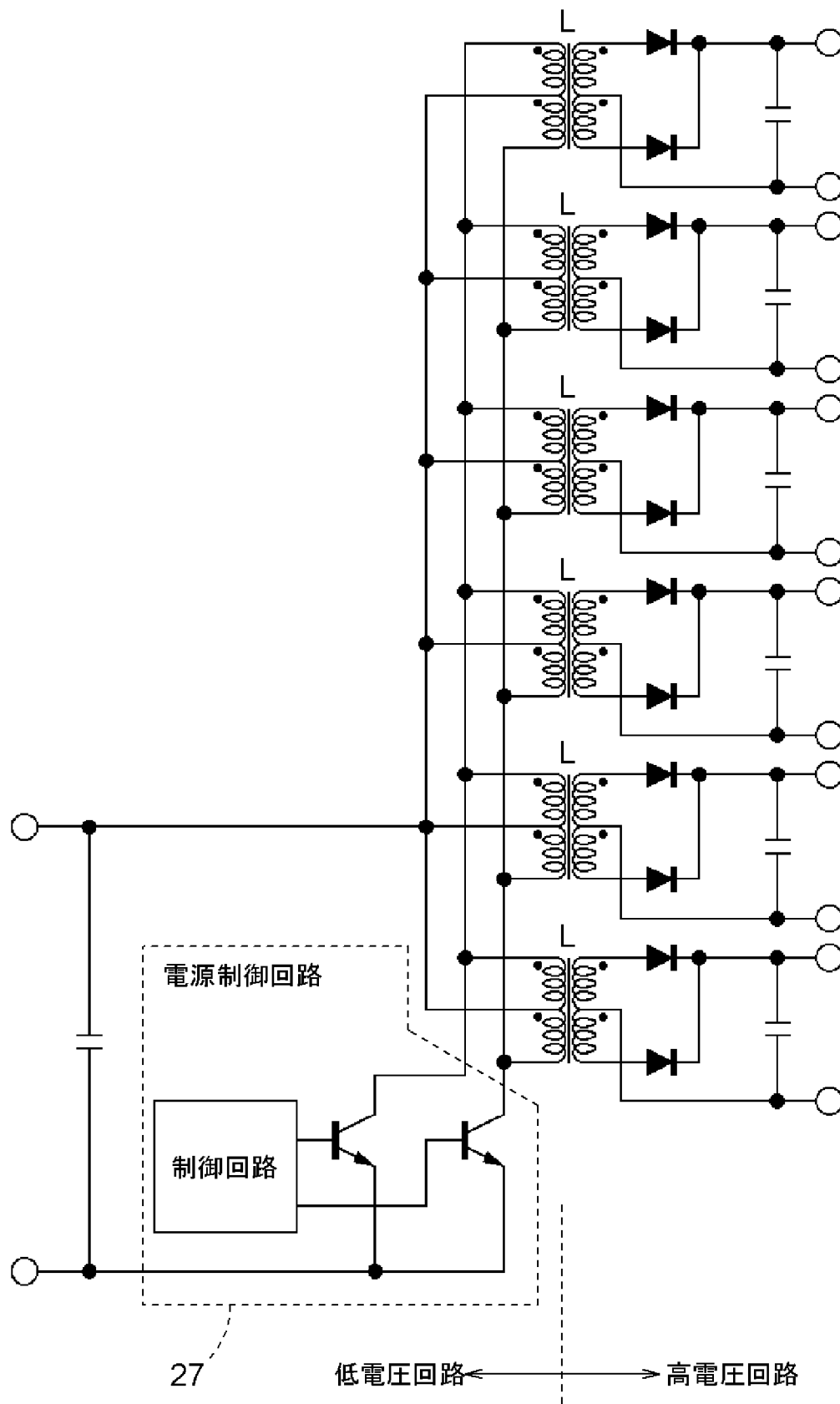
[図1]



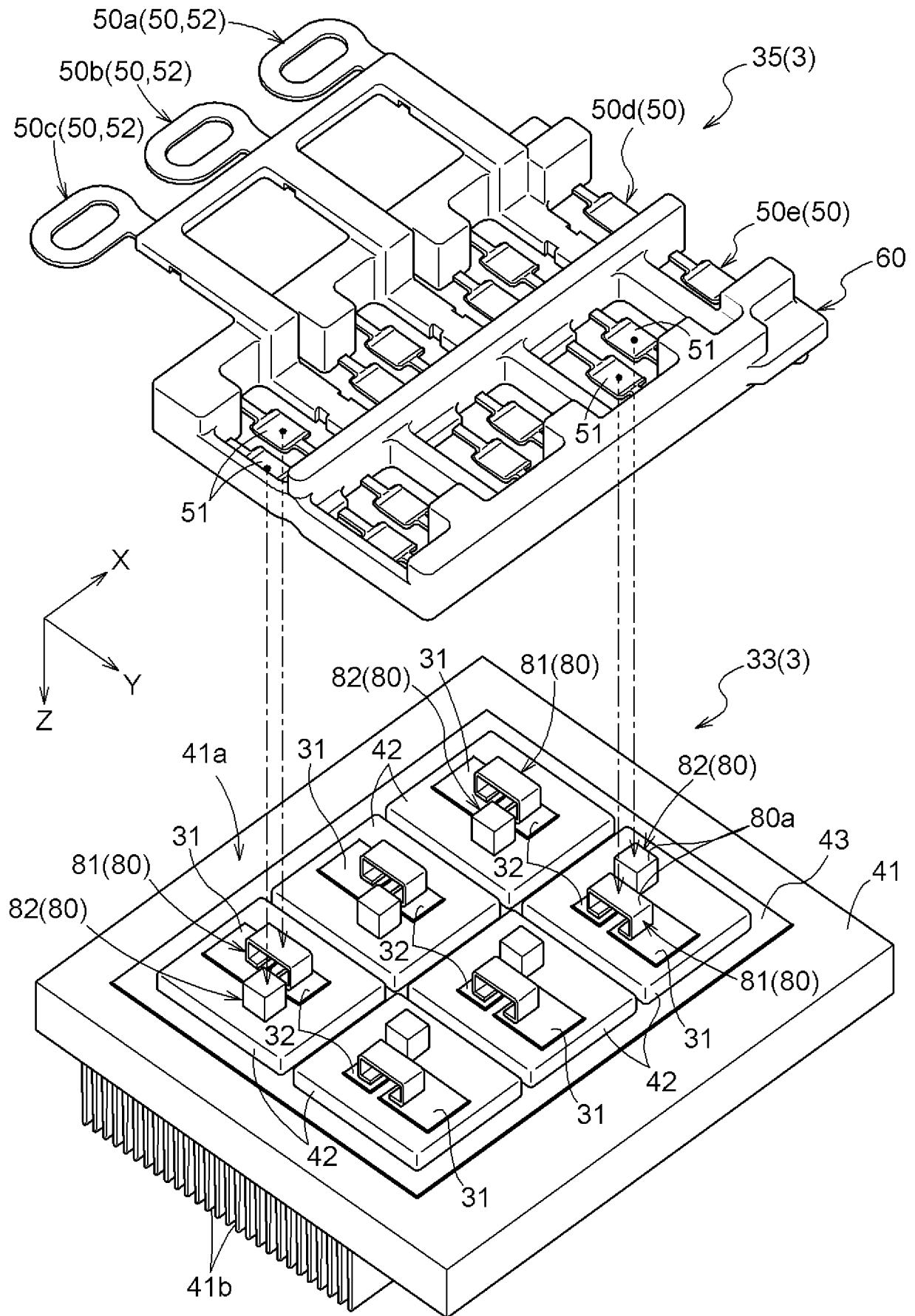
[図2]



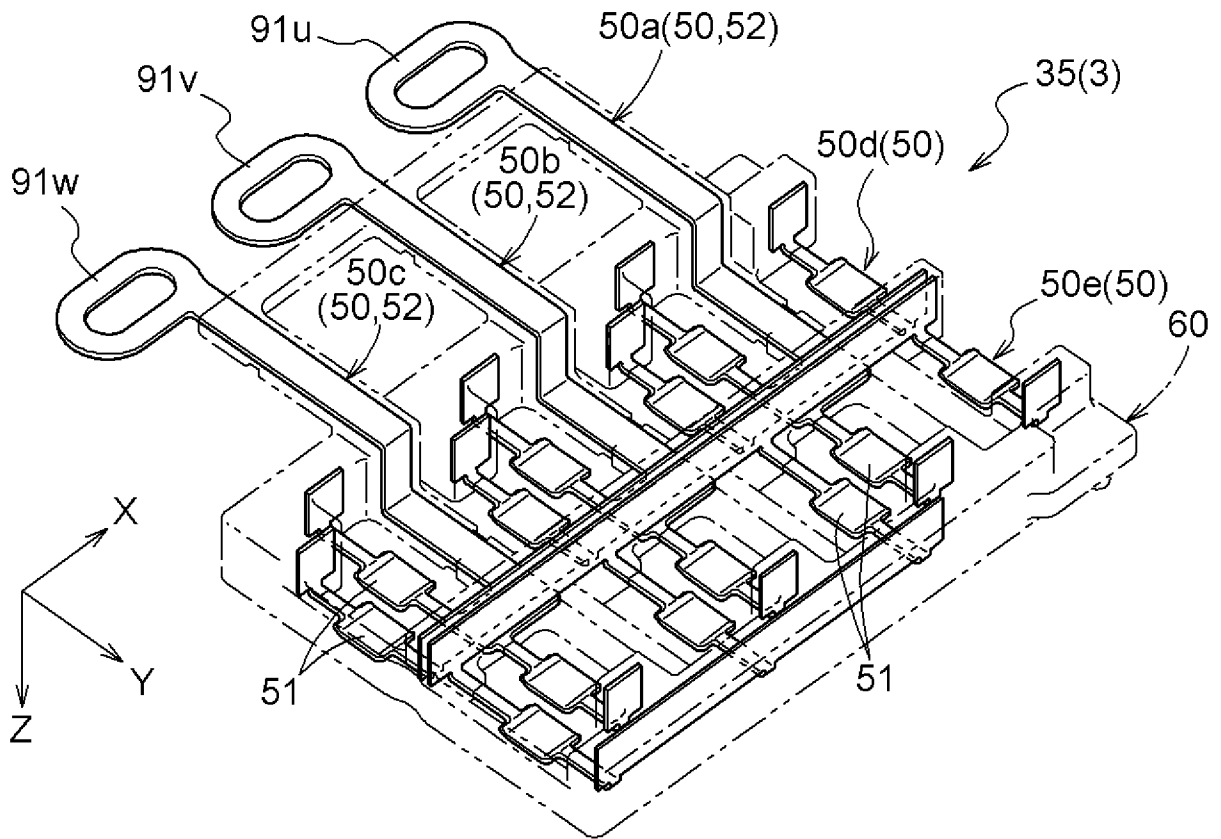
[図3]



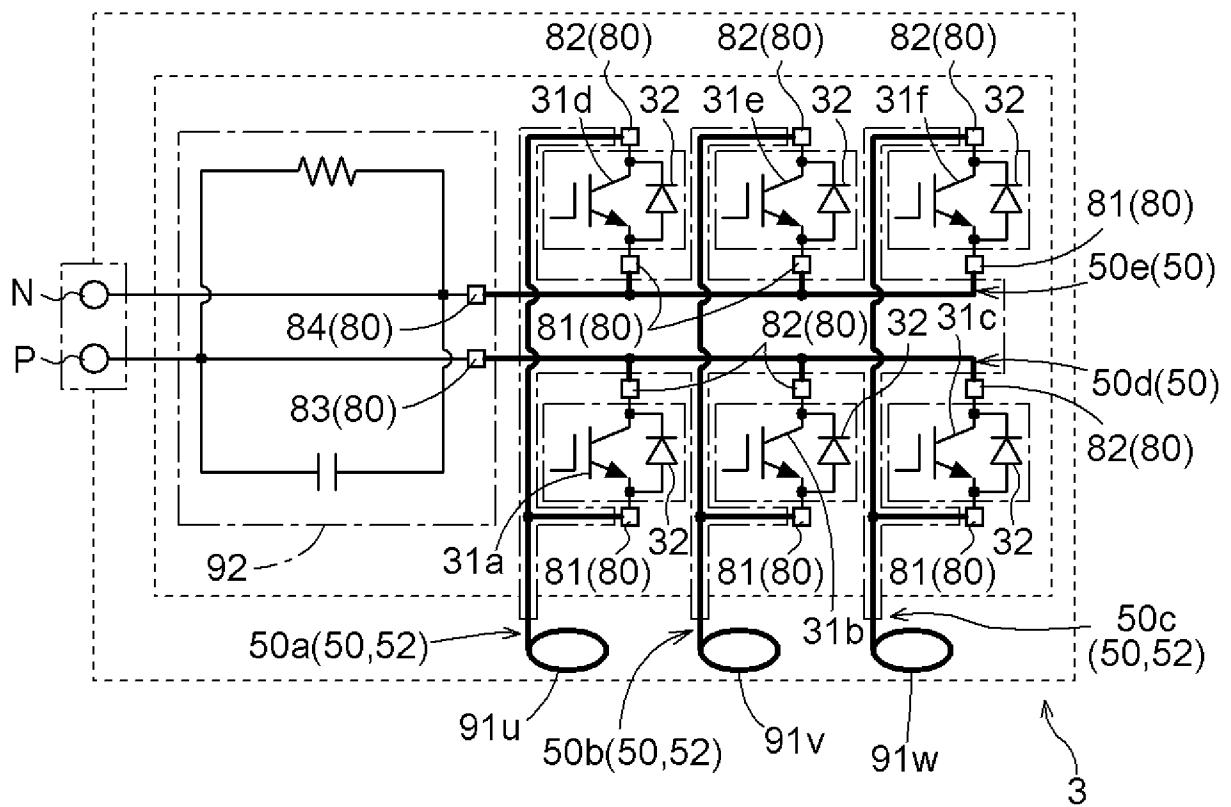
[図4]



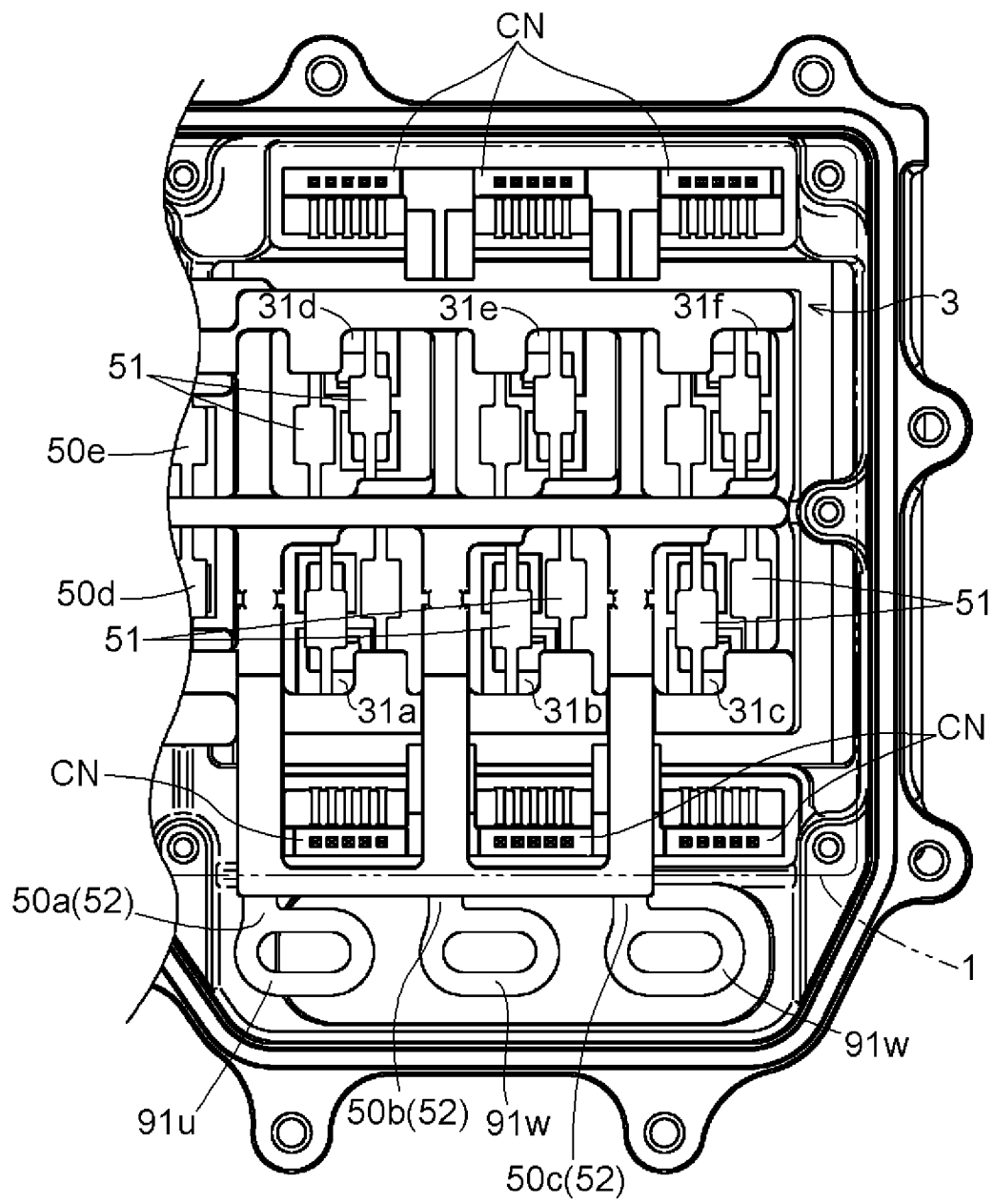
[図5]



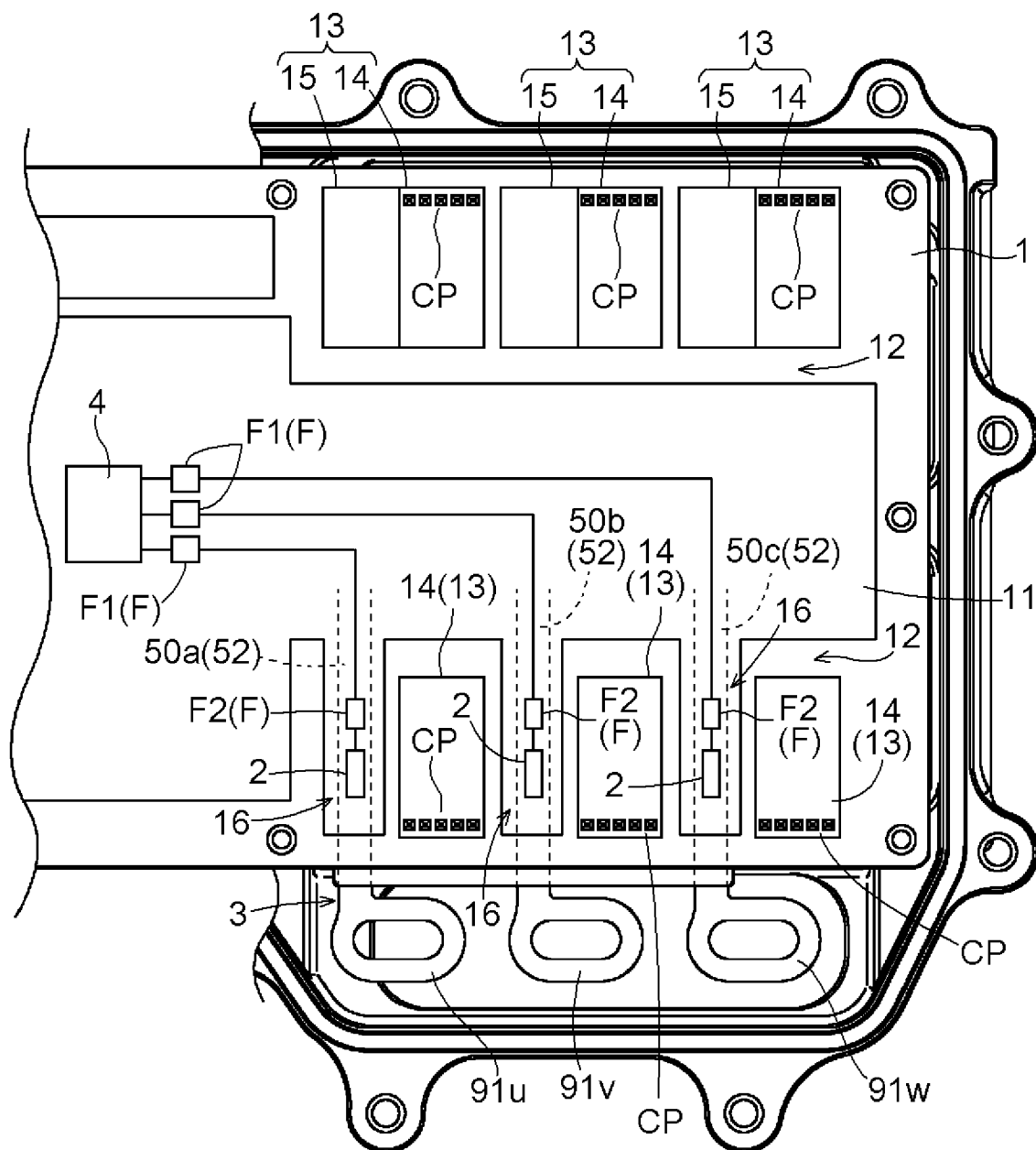
[図6]



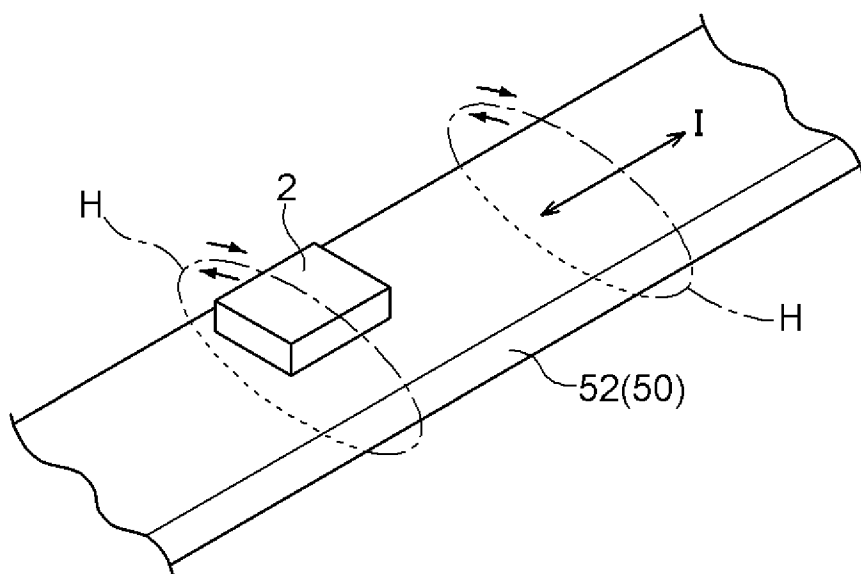
[図7]



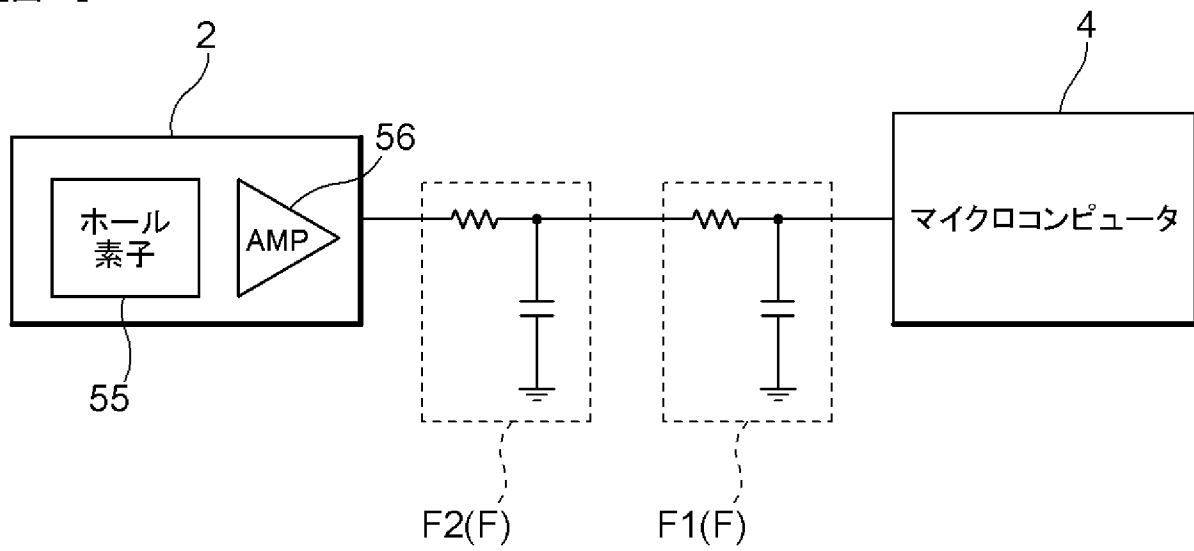
[図8]



[図9]



[図10]



# INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/068857

## A. CLASSIFICATION OF SUBJECT MATTER

H02M7/48 (2007.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/48

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

|                           |           |                            |           |
|---------------------------|-----------|----------------------------|-----------|
| Jitsuyo Shinan Koho       | 1922-1996 | Jitsuyo Shinan Toroku Koho | 1996-2011 |
| Kokai Jitsuyo Shinan Koho | 1971-2011 | Toroku Jitsuyo Shinan Koho | 1994-2011 |

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                                                                         | Relevant to claim No. |
|-----------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y<br>A    | JP 2009-130967 A (Aisin AW Co., Ltd.),<br>11 June 2009 (11.06.2009),<br>paragraphs [0030] to [0076]; fig. 1 to 5<br>& US 2009/0174353 A1 & EP 2157689 A1<br>& WO 2009/066546 A1 & KR 10-2009-0130420 A<br>& CN 101682291 A | 1, 3-5<br>2           |
| Y<br>A    | JP 2005-94887 A (Toyota Motor Corp.),<br>07 April 2005 (07.04.2005),<br>paragraphs [0028], [0034] to [0052]; fig. 2 to 3<br>(Family: none)                                                                                 | 1, 3-5<br>2           |

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

\* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search  
08 November, 2011 (08.11.11)

Date of mailing of the international search report  
15 November, 2011 (15.11.11)

Name and mailing address of the ISA/  
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/068857

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages                                                                                           | Relevant to claim No. |
|-----------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------------|-----------------------|
| Y<br>A    | JP 2003-9546 A (Hitachi, Ltd.),<br>10 January 2003 (10.01.2003),<br>paragraphs [0021] to [0026], [0029] to [0041];<br>fig. 1 to 3, 6<br>& US 2002/0195286 A1 & EP 1278296 A1 | 1, 3-5<br>2           |
| Y         | JP 6-292365 A (Fuji Electric Co., Ltd.),<br>18 October 1994 (18.10.1994),<br>paragraphs [0024] to [0026]; fig. 1<br>& US 5381328 A & EP 595319 A2                            | 5                     |

## A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H02M7/48(2007.01) i

## B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H02M7/48

最小限資料以外の資料で調査を行った分野に含まれるもの

|             |                     |
|-------------|---------------------|
| 日本国実用新案公報   | 1 9 2 2 - 1 9 9 6 年 |
| 日本国公開実用新案公報 | 1 9 7 1 - 2 0 1 1 年 |
| 日本国実用新案登録公報 | 1 9 9 6 - 2 0 1 1 年 |
| 日本国登録実用新案公報 | 1 9 9 4 - 2 0 1 1 年 |

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

## C. 関連すると認められる文献

| 引用文献の<br>カテゴリー* | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                                                                      | 関連する<br>請求項の番号 |
|-----------------|------------------------------------------------------------------------------------------------------------------------------------------------------------------------|----------------|
| Y<br>A          | JP 2009-130967 A (アイシン・エイ・ダブリュ株式会社) 2009.06.11, 段落【0030】－【0076】, 図1－5 & US 2009/0174353 A1 & EP 2157689 A1 & WO 2009/066546 A1 & KR 10-2009-0130420 A & CN 101682291 A | 1, 3-5<br>2    |
| Y<br>A          | JP 2005-94887 A (トヨタ自動車株式会社) 2005.04.07, 段落【0028】, 【0034】－【0052】, 図2－3 (ファミリーなし)                                                                                       | 1, 3-5<br>2    |

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

## \* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの  
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの  
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)  
「O」口頭による開示、使用、展示等に言及する文献  
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&amp;」同一パテントファミリー文献

国際調査を完了した日

0 8 . 1 1 . 2 0 1 1

国際調査報告の発送日

1 5 . 1 1 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

安池 一貴

3 V

9 1 5 0

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 3 5 8

| C (続き) . 関連すると認められる文献 |                                                                                                                         |                |
|-----------------------|-------------------------------------------------------------------------------------------------------------------------|----------------|
| 引用文献の<br>カテゴリー*       | 引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示                                                                                       | 関連する<br>請求項の番号 |
| Y<br>A                | JP 2003-9546 A (株式会社日立製作所) 2003.01.10, 段落【0021】<br>－【0026】，【0029】－【0041】，図1－3，6 & US 2002/0195286 A1<br>& EP 1278296 A1 | 1, 3-5<br>2    |
| Y                     | JP 6-292365 A (富士電機株式会社) 1994.10.18, 段落【0024】－<br>【0026】，図1 & US 5381328 A & EP 595319 A2                               | 5              |