

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 3 部門第 4 区分

【発行日】平成 23 年 4 月 28 日 (2011.4.28)

【公開番号】特開 2009-280890 (P2009-280890A)

【公開日】平成 21 年 12 月 3 日 (2009.12.3)

【年通号数】公開・登録公報 2009-048

【出願番号】特願 2008-137089 (P2008-137089)

【国際特許分類】

C 2 3 C 14/34 (2006.01)

H 0 1 L 21/285 (2006.01)

H 0 5 H 1/46 (2006.01)

【F I】

C 2 3 C 14/34 C

C 2 3 C 14/34 U

H 0 1 L 21/285 S

H 0 5 H 1/46 R

【手続補正書】

【提出日】平成 23 年 3 月 11 日 (2011.3.11)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】請求項 1

【補正方法】変更

【補正の内容】

【請求項 1】

スパッタ室内で処理基板と対向させかつ所定の間隔を置いて並設した複数枚のターゲットのうち対をなすターゲット毎に、直流電力供給源からの正負の直流出力端に接続したブリッジ回路の各スイッチング素子のオン、オフを切換えてバイポーラパルス状に電力供給し、各ターゲットをアノード電極、カソード電極に交互に切換え、アノード電極及びカソード電極間にグロー放電を生じさせてプラズマ雰囲気を形成し、各ターゲットをスパッタリングするスパッタリング方法において、

前記直流電力供給源からの正負の直流出力間に設けた出力短絡用スイッチング素子の短絡状態で前記ブリッジ回路の各スイッチング素子のオン、オフの切換えを行うと共に、出力短絡用スイッチング素子の切換えタイミングをずらすことを特徴とするスパッタリング方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正の内容】

【0004】

しかしながら、上記のものでは、各ターゲットへの出力切換時にスイッチングノイズが発生し、このスイッチングノイズは、並列接続したバイポーラパルス電源の台数が増加するのに従いより顕著になる。大きなスイッチングノイズが発生すると、ターゲットへの投入電力波形が乱れ、その結果、ターゲットに精度よく投入電力できない虞がある。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正の内容】

【0006】

上記課題を解決するために、本発明のスパッタリング方法は、スパッタ室内で処理基板と対向させかつ所定の間隔を置いて並設した複数枚のターゲットのうち対をなすターゲット毎に、直流電力供給源からの正負の直流出力端に接続したブリッジ回路の各スイッチング素子のオン、オフを切換えてバイポーラパルス状に電力供給し、各ターゲットをアノード電極、カソード電極に交互に切換え、アノード電極及びカソード電極間にグロー放電を生じさせてプラズマ雰囲気を形成し、各ターゲットをスパッタリングするスパッタリング方法において、前記直流電力供給源からの正負の直流出力間に設けた出力短絡用スイッチング素子の短絡状態で前記ブリッジ回路の各スイッチング素子のオン、オフの切換えを行うと共に、出力短絡用スイッチング素子の切換えタイミングをずらすことを特徴とする。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、直流電力供給部4には、直流電力ライン44a、44b間に設けたスイッチングトランジスタ45と、第1のCPU回路41に通信自在に接続され、スイッチングトランジスタ45のオン、オフを制御する出力発振用のドライバー回路46とが設けられている。直流電力ライン44a、44b間には、その電流、電圧を検出する検出回路47aが接続され、検出回路47aで検出された電流、電圧は、AD変換回路47bを介して第1のCPU回路41に入力されるようになっている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正の内容】

【0019】

本実施の形態では、直流電力供給部4からの正負の直流電力ライン44a、44b間に、出力発振用のドライバー回路53によってオン、オフの切換が制御される出力短絡用スイッチングトランジスタSW0を設け、出力短絡用スイッチトランジスタSW0の短絡状態（ターゲット31a、31bへの出力が遮断される状態）で、ブリッジ回路52の各スイッチングトランジスタSW1乃至SW4の切換えを行うようにした。それに加えて、各バイポーラパルス電源E1乃至E4の第2のCPU回路51に通信自在に接続されたCPUからなる統括制御手段6を設け、この統括制御手段6によって、出力短絡用スイッチング素子SW0の切換えのタイミングを、各バイポーラパルス電源E1乃至E4、つまり、各ブリッジ回路52毎に相互にずらすこととした。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0020

【補正方法】変更

【補正の内容】

【0020】

即ち、図3に示すように、各バイポーラパルス電源E1乃至E4の出力短絡用スイッチングトランジスタSW0の短絡状態で、各バイポーラパルス電源E1乃至E4毎に、第1及び第4のスイッチングトランジスタSW1、SW4と、第2及び第3のスイッチングトランジスタSW2、SW3とのオン、オフのタイミングが反転すると共に、相互に隣合うターゲット31a乃至31hへの極性が反転するように各スイッチングトランジスタSW1乃至SW4を作動させた後、統括制御手段6からの出力でスイッチングトランジスタS

W 0 の短絡を所定の時間解除し、対をなすターゲットのうち一方 3 1 a、3 1 c、3 1 e、3 1 g にそれぞれ出力される。

【手続補正 7】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 1

【補正方法】変更

【補正の内容】

【0 0 2 1】

次いで、統括制御手段 6 からの出力で各バイポーラパルス電源 E 1 乃至 E 4 の出力短絡用スイッチングトランジスタ S W 0 を同時または順次短絡し、各スイッチングトランジスタ S W 1 乃至 S W 4 を切替えた後に、統括制御手段 6 からの出力でスイッチングトランジスタ S W 0 の短絡を同時または順次解除し、他方のターゲット 3 1 b、3 1 d、3 1 f、3 1 h にそれ

ぞれ出力される。そして、上記制御を繰り返すことで、各ターゲット 3 1 a 乃至 3 1 h に所定の周波数でバイポーラパルス状に電力供給されて同期運転される。なお、出力短絡用スイッチング素子 S W 0 の切替えタイミングをずらす場合、各バイポーラパルス電源 E 1 乃至 E

4 の各出力短絡用スイッチングトランジスタ S W 0 のうち少なくとも 1 個の切替えタイミングがずれていればよく、この場合、他の各出力短絡用スイッチングトランジスタ S W 0 は、同時または相互にずらしてもよい。また、例えば、各バイポーラパルス電源 E 1 乃至 E 4 の各出力短絡用スイッチングトランジスタ S W 0 を複数組に分け、組となるものを同時に切り換えるようにしてもよい。

【手続補正 8】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 3

【補正方法】変更

【補正の内容】

【0 0 2 3】

尚、ノイズの影響を受けずに良好な電力供給を行うため、直流電力供給部 4 と分けた構成し

た発振部 5 を真空チャンバ 1 1 に近接させて設けると共に、ブリッジ回路 5 2 の出力端とターゲット 3 1 a 乃至 3 1 h との間を接続する出力ライン 5 4 a、5 4 b としてブスバーを用いることが望ましい。ブスバーとしては、導電率が高い材料、例えば、Cu、Au、Ag やアルミ合金製であり、発振部 5 とターゲット 3 1 a 乃至 3 1 h との間の間隔の誤差を吸収できるように伸縮自在に形成している。これにより、例えば導線を多数本撚り合わせてなる公知の交流電源ケーブルを用いる場合と比較してノイズの影響を受け難くできるため、より精度よく一対のターゲット 3 1 a 乃至 3 1 h に電力投入できる。

【手続補正 9】

【補正対象書類名】明細書

【補正対象項目名】0 0 2 4

【補正方法】変更

【補正の内容】

【0 0 2 4】

そして、基板搬送手段 2 によって処理基板 S がセットされたキャリア 2 1 を、並設したターゲット 3 1 a 乃至 3 1 h と対向した位置に搬送し、所定の圧力（例えば、 10^{-5} Pa）下で、図示しないガス導入手段を介してスパッタガス（や反応ガス）を導入し、ターゲット 3 1 a 乃至 3 1 h にバイポーラパルス電源 E 1 乃至 E 4 を介して電力投入し、各ターゲット 3 1 a 乃至 3 1 h をアノード電極、カソード電極に交互に切替え、アノード電極及びカソード電極間にグロー放電を生じさせてプラズマ雰囲気が形成され、各ターゲット 3 1 a 乃至 3 1 h がスパッタリングされて処理基板 S 表面に所定の薄膜が形成される。

【手続補正 10】

【補正対象書類名】明細書

【補正対象項目名】0028

【補正方法】変更

【補正の内容】

【0028】

この一連のマイクロアーク処理を複数回繰り返しても出力電流が定常出力電流値を超えた状態のままであるか、または、出力電流が予め設定された所定値を超えると、スプラッシュやパーティクルの発生を誘発するアーク放電が発生すると判断し、第1のCPU回路41からの制御によってスイッチングトランジスタ45をオンし、直流電力供給部4からの出力を停止する（ハードアーク処理）。この処理の間、ブリッジ回路52の各スイッチングトランジスタSW1乃至SW4にはスイッチング損失が殆ど発生しないため、その耐久性を一層向上できる。

【手続補正 11】

【補正対象書類名】明細書

【補正対象項目名】0030

【補正方法】変更

【補正の内容】

【0030】

- 1 スパッタリング装置
- 2 基板搬送手段
- 3 1 a 乃至 3 1 h ターゲット
- 4 直流電力供給部
- 5 発振部
- 5 2 ブリッジ回路
- 5 4 a、5 4 b ブスバー
- 6 統括制御手段
- E 1 乃至 E 4 バイポーラパルス電源
- S 処理基板
- S W 0 乃至 S W 4 スwitching素子