

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5127178号
(P5127178)

(45) 発行日 平成25年1月23日 (2013. 1. 23)

(24) 登録日 平成24年11月9日 (2012. 11. 9)

(51) Int. Cl.

F I

H O 1 L 21/336 (2006. 01)

H O 1 L 29/78 6 2 6 C

H O 1 L 29/786 (2006. 01)

H O 1 L 29/78 6 2 7 D

H O 1 L 21/02 (2006. 01)

H O 1 L 29/78 6 1 3 Z

H O 1 L 27/12 (2006. 01)

H O 1 L 27/12 B

H O 1 L 21/3205 (2006. 01)

H O 1 L 21/88 J

請求項の数 12 (全 39 頁) 最終頁に続く

(21) 出願番号 特願2006-200298 (P2006-200298)
 (22) 出願日 平成18年7月24日 (2006. 7. 24)
 (65) 公開番号 特開2007-59890 (P2007-59890A)
 (43) 公開日 平成19年3月8日 (2007. 3. 8)
 審査請求日 平成21年7月1日 (2009. 7. 1)
 (31) 優先権主張番号 特願2005-222199 (P2005-222199)
 (32) 優先日 平成17年7月29日 (2005. 7. 29)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷 3 9 8 番地
 (72) 発明者 鶴目 卓也
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 道前 芳隆
 神奈川県厚木市長谷 3 9 8 番地 株式会社
 半導体エネルギー研究所内

審査官 大橋 達也

最終頁に続く

(54) 【発明の名称】 半導体装置の作製方法

(57) 【特許請求の範囲】

【請求項 1】

一方の面から他方の面に貫通する第 1 の開口部が設けられた基板上に、前記基板の一方の面および前記第 1 の開口部を覆うように絶縁膜を形成し、

前記絶縁膜上にソースおよびドレインを有する薄膜トランジスタを形成し、

前記基板と前記薄膜トランジスタを覆うように層間絶縁膜を形成し、

前記薄膜トランジスタのソースおよびドレインの一方に達するように、前記層間絶縁膜に第 2 の開口部を形成し、

前記第 1 の開口部上に設けられるように、前記層間絶縁膜に第 3 の開口部を形成し、

前記第 2 の開口部を介して前記ソースおよびドレインの一方と接続し、前記第 3 の開口部に形成されるように、前記層間絶縁膜上、前記第 2 の開口部および前記第 3 の開口部に導電膜を形成し、

前記基板を他方の面から薄膜化することによって、前記第 3 の開口部に設けられた前記導電膜の一部を露出させることを特徴とする半導体装置の作製方法。

【請求項 2】

一方の面から他方の面に貫通する第 1 の開口部が設けられた基板上に、前記基板の一方の面および前記第 1 の開口部を覆うように絶縁膜を形成し、

前記絶縁膜上にソースおよびドレインを有する薄膜トランジスタを形成し、

前記基板と前記薄膜トランジスタを覆うように層間絶縁膜を形成し、

前記薄膜トランジスタのソースおよびドレインの一方に達するように、前記層間絶縁膜

10

20

に第 2 の開口部を形成し、

前記層間絶縁膜上および前記第 2 の開口部に第 1 の導電膜を形成し、

前記第 1 の開口部上に設けられるように、前記層間絶縁膜に第 3 の開口部を形成し、

前記第 1 の導電膜と接続し、前記第 3 の開口部に形成されるように、前記層間絶縁膜上に第 2 の導電膜を形成し、

前記基板を他方の面から薄膜化することによって、前記第 3 の開口部に設けられた前記第 2 の導電膜の一部を露出させることを特徴とする半導体装置の作製方法。

【請求項 3】

請求項 2 において、

前記第 2 の導電膜は、スクリーン印刷法、液滴吐出法またはディスペンサ法で形成されることを特徴とする半導体装置の作製方法。 10

【請求項 4】

請求項 1 乃至請求項 3 のいずれか一項 において、

前記第 2 の開口部より前記第 3 の開口部を大きく形成することを特徴とする半導体装置の作製方法。

【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項 において、

前記第 1 の開口部は、前記基板にレーザ光を照射して形成することを特徴とする半導体装置の作製方法。

【請求項 6】

請求項 1 乃至請求項 5 のいずれか一項 において、

前記第 3 の開口部は、レーザ光を照射して形成することを特徴とする半導体装置の作製方法。 20

【請求項 7】

基板の一方の面に絶縁膜を形成し、

前記絶縁膜上にソースおよびドレインを有する薄膜トランジスタを形成し、

前記基板と前記薄膜トランジスタを覆うように層間絶縁膜を形成し、

前記薄膜トランジスタのソースおよびドレインの一方に達するように、前記層間絶縁膜に第 1 の開口部を形成し、

前記第 1 の開口部と異なる位置に、前記基板の一方の面から他方の面に貫通するように第 2 の開口部を形成し、 30

前記ソースおよびドレインの一方と接続し、前記第 2 の開口部における基板に接するように、前記層間絶縁膜上、前記第 1 の開口部および前記第 2 の開口部に導電膜を形成し、

前記基板を他方の面から薄膜化することによって、前記第 2 の開口部に設けられた導電膜の一部を露出させることを特徴とする半導体装置の作製方法。

【請求項 8】

基板の一方の面に絶縁膜を形成し、

前記絶縁膜上にソースおよびドレインを有する薄膜トランジスタを形成し、

前記基板と前記薄膜トランジスタを覆うように層間絶縁膜を形成し、

前記薄膜トランジスタのソースおよびドレインの一方に達するように、前記層間絶縁膜に第 1 の開口部を形成し、 40

前記層間絶縁膜上および前記第 1 の開口部に第 1 の導電膜を形成し、

前記第 1 の開口部と異なる位置に、前記基板の一方の面から他方の面に貫通するように第 2 の開口部を形成し、

前記第 1 の導電膜と接続し、前記第 2 の開口部における基板と接するように、前記層間絶縁膜上および前記第 2 の開口部に第 2 の導電膜を形成し、

前記基板を他方の面から薄膜化することによって、前記第 2 の開口部に設けられた前記第 2 の導電膜の一部を露出させることを特徴とする半導体装置の作製方法。

【請求項 9】

請求項 8 において、

前記第2の導電膜は、スクリーン印刷法、液滴吐出法またはディスペンサ法で形成されることを特徴とする半導体装置の作製方法。

【請求項10】

請求項7乃至請求項9のいずれか一項において、

前記第1の開口部より前記第2の開口部を大きく形成することを特徴とする半導体装置の作製方法。

【請求項11】

請求項7乃至請求項10のいずれか一項において、

前記第2の開口部は、前記基板にレーザ光を照射して形成することを特徴とする半導体装置の作製方法。

【請求項12】

請求項1乃至請求項11のいずれか一項において、

前記基板の薄膜化は、研削処理、研磨処理または化学処理によるエッチングにより行うことを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体装置およびその作製方法に関し、特に基板の一方の面上に設けられた半導体素子が当該基板を介して基板の他方の面において電氣的に接続可能な半導体装置およびその好適な作製方法に関する。

【背景技術】

【0002】

近年、ガラス等の剛性を有する基板に半導体素子を形成することによって、LCD、有機ELなどのディスプレイおよびフォトセンサー、太陽電池などの光電変換素子等の用途としての半導体装置の開発が盛んに行われている。また、Siウエハを用いて半導体素子を形成することによって、携帯電話等の用途としての半導体装置の開発が行われている。この他にも非接触でデータを送受信する半導体装置(RFID(Radio Frequency Identification)タグ、IDタグ、ICタグ、ICチップ、RF(Radio Frequency)タグ、無線タグ、電子タグ、無線チップともよばれる)の開発が盛んに進められている。このような半導体装置の作製にガラス等の剛性を有する基板またはSi等の半導体基板等のいずれを用いるにしろ、半導体装置の薄膜化や小型化等が求められている。

【0003】

半導体装置を薄膜化する方法としては、例えば、基板を研削、研磨する方法または化学反応を利用して基板をエッチングする方法等(例えば、特許文献1参照)が行われている。

【特許文献1】特開2002-87844号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、一般的に、上述した方法を用いて基板の薄膜化を行った場合には、基板の一方の面に半導体素子が設けられており、基板を通して、基板の一方の面に設けられた半導体素子と基板の他方の面との間を導通させる方法は確立されていなかった。そのため、薄膜化した半導体素子を積層させることは可能であっても、積層させた半導体素子を電氣的に接続する場合には配線の引き回し等が必要となり、それ以上に付加価値を高めることが難しい状況にあった。

【0005】

本発明は上記問題を鑑み、基板上に設けられた半導体素子を複数積層させた場合であっても、積層した半導体素子が基板を通して電氣的に接続可能となる半導体装置およびその作製方法を提供することを目的とする。

10

20

30

40

50

【課題を解決するための手段】

【0006】

本発明の半導体装置の作製方法は、基板の一方の面に選択的に凹部または基板の一方の面から他方の面に貫通する開口部を形成し、基板の一方の面および凹部または開口部を覆うようにトランジスタを有する素子群を形成し、基板を他方の面から薄膜化することによって、凹部または開口部に形成された素子群を露出させることを特徴としている。基板を薄膜化する手段としては、基板の他方の面から研削処理、研磨処理、化学処理によるエッチング等を行うことによって基板を部分的に除去することによって行うことができる。なお、これらの薄膜化する手段は、組み合わせて行うこともできる。例えば、基板の他方の面から研削処理を行った後に、続けて基板の他方の面から研磨処理を行うことができる。

10

【0007】

また、本発明の半導体装置の他の作製方法として、一方の面に選択的に凹部が設けられた基板上に、一方の面および凹部を覆うように下地膜として機能する絶縁膜を形成し、絶縁膜上に半導体膜を形成し、半導体膜の上方にゲート絶縁膜を介してゲート電極を形成し、半導体膜にソースまたはドレイン領域として機能する不純物領域を形成し、半導体膜およびゲート電極を覆うように第1の層間絶縁膜を形成し、第1の層間絶縁膜を選択的にエッチングすることによって、半導体膜の不純物領域に達する第1の開口部を形成し、凹部の上方に設けられた第1の層間絶縁膜を除去することによって、第2の開口部を形成し、第1の開口部および第2の開口部に選択的に導電膜を形成し、第1の層間絶縁膜および導電膜を覆うように第2の層間絶縁膜を形成し、基板を他方の面から薄膜化することによって、第2の開口部に設けられた導電膜を露出させることを特徴としている。他にも、上記構成において、基板の一方の面に凹部が設けられた基板でなく一方の面から他方の面に貫通する開口部を有する基板を用いてもよい。

20

【0008】

また、本発明の半導体装置の他の作製方法として、上記構成において、第1の開口部より第2の開口部を大きく形成することを特徴としている。なお、開口部が大きいとは、開口部の深さや、深さ方向に対して垂直な方向における開口部の幅（面積）が大きいことをいう。また、上記構成において、第1の開口部に形成する導電膜と第2の開口部に形成する導電膜を異なる方法、材料で形成しても良い。例えば、第1の開口部にCVD法やスパッタ法等を用いて選択的に導電膜を形成した後に、第2の開口部にスクリーン印刷法、液滴吐出法またはディスペンサ法等を用いて選択的に導電膜を形成してもよい。

30

【0009】

また、本発明の半導体装置の他の作製方法として、一方の面から他方の面に貫通する第1の開口部が設けられた基板上に、一方の面および第1の開口部を覆うように下地膜として機能する絶縁膜を形成し、絶縁膜上に半導体膜を形成し、半導体膜の上方にゲート絶縁膜を介してゲート電極を形成し、半導体膜にソースまたはドレイン領域として機能する不純物領域を形成し、半導体膜およびゲート電極を覆うように第1の層間絶縁膜を形成し、第1の層間絶縁膜を選択的にエッチングすることによって、半導体膜の不純物領域に達する第2の開口部を形成し、第1の開口部の上方に設けられた第1の層間絶縁膜を除去することによって、第3の開口部を形成し、第2の開口部および第3の開口部に選択的に導電膜を形成し、第1の層間絶縁膜および導電膜を覆うように第2の層間絶縁膜を形成し、基板を他方の面から薄膜化することによって、第3の開口部に設けられた導電膜を露出させることを特徴としている。

40

【0010】

また、本発明の半導体装置の他の作製方法として、一方の面から他方の面に貫通する第1の開口部が設けられた基板上に、一方の面および第1の開口部を覆うように下地膜として機能する絶縁膜を形成し、絶縁膜上に半導体膜を形成し、半導体膜の上方にゲート絶縁膜を介してゲート電極を形成し、半導体膜にソースまたはドレイン領域として機能する不純物領域を形成し、半導体膜およびゲート電極を覆うように第1の層間絶縁膜を形成し、第1の層間絶縁膜を選択的にエッチングすることによって、半導体膜の不純物領域に達す

50

る第2の開口部を形成し、第2の開口部に選択的に第1の導電膜を形成し、第1の開口部の上方に設けられた第1の層間絶縁膜を除去することによって、第3の開口部を形成し、第3の開口部に選択的に第2の導電膜を形成し、第1の層間絶縁膜、第1の導電膜および第2の導電膜を覆うように第2の層間絶縁膜を形成し、基板を他方の面から薄膜化することによって、第3の開口部に設けられた第2の導電膜を露出させることを特徴としている。

【0011】

本発明の半導体装置は、一方の面から他方の面に貫通して設けられた開口部を有する基板と、基板の一方の面上および開口部に設けられた素子群とを有し、基板の他方の面において、開口部に設けられた素子群の少なくとも一部が露出し、基板が1 μm 以上100 μm 以下であることを特徴としている。

10

【0012】

また、本発明の半導体装置の他の構成は、一方の面から他方の面に貫通して設けられた開口部を有する基板と、基板の一方の面上に設けられたトランジスタと、開口部に設けられた導電膜とを有し、トランジスタと導電膜は電氣的に接続され、基板の他方の面において、開口部に設けられた導電膜の少なくとも一部が露出し、基板の厚さが1 μm 以上100 μm 以下であることを特徴としている。

【発明の効果】

【0013】

本発明により、半導体素子が設けられた基板の反対側の面において、当該基板を介して半導体素子と電氣的に接続することができるため、半導体素子のレイアウトの自由度が向上する。また、半導体素子を多層に接続させて積層することにより、半導体装置の小型化、高性能化を達成することが可能となる。

20

【発明を実施するための最良の形態】

【0014】

本発明の実施の形態について、図面を用いて以下に説明する。但し、本発明は以下の説明に限定されず、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本発明は以下に示す実施の形態の記載内容に限定して解釈されるものではない。なお、以下に説明する本発明の構成において、同じものを指す符号は異なる図面間で共通して用い説明を省略する場合がある。

30

【0015】

本発明の半導体装置の一例として、基板の一方（第1）の面（以下、「表面」とも記す）上に設けられた半導体素子を有し、当該半導体素子が基板を介して基板の他方（第2）の面（以下、「裏面」と記す）において電氣的に接続可能な構造が挙げられる。具体的には、表面から裏面に貫通して設けられた開口部を有する基板の表面上にトランジスタ等の半導体素子を設け、当該開口部を介して半導体素子と基板の裏面側とで電氣的に接続が可能となっている。

【0016】

以下に、本発明の半導体装置の作製方法の一例に関して図面（図1、図2）を参照して説明する。なお、図2は、図1の斜視図に相当する。

40

【0017】

まず、基板101を用意し、表面をフッ酸（HF）、アルカリまたは純水を用いて洗浄する（図1（A））。

【0018】

基板101としては、ガラス基板、石英基板、セラミック基板またはステンレスを含む金属基板等を用いる事ができる。また、Si等の半導体基板を用いてもよい。他にもポリエチレンテレフタレート（PET）、ポリエチレンナフタレート（PEN）、ポリエーテルスルホン（PES）に代表されるプラスチックやアクリル等の可撓性を有する合成樹脂からなる基板を用いることも可能である。また、このような基板であれば、その面積や形

50

状、大きな制限が無いため、例えば、1辺が1メートル以上であって、矩形状のものをを用いれば、生産性を格段に向上させることが可能となる。このような利点は円形のシリコン基板を用いる場合と比較すると、大きな優位点である。なお、基板の表面を、あらかじめ研磨処理を施して平坦化しておいても良い。

【0019】

次に、基板101の一方の面に凹部102を形成する。凹部102は、基板101にエッチングやレーザ光の照射等を行うことによって、選択的に形成することができる(図1(B)、図2(A))。なお、基板101の表面に凹部ではなく、基板101の一方の面(表面)から他方の面(裏面)に貫通する開口部を形成してもよい。

【0020】

凹部102の形状(開口部を形成する場合は開口部の形状)はどのように設けてもよく、例えば、線状、円状または矩形状等に形成することができる。例えば、凹部102の寸法(開口部を形成する場合は開口部の寸法)として、深さを1 μ m以上~100 μ m以下、好ましくは2 μ m以上~50 μ m以下とし、幅を10 μ m以上~10mm以下、好ましくは100 μ m以上~1mm以下に形成すると好ましい。なお、基板に形成する凹部または開口部において、深さ方向にテーパ状となるように形成してもよい。

【0021】

次に、基板101の表面上に素子群103を形成する(図1(C)、図2(B))。なお、素子群103は、基板101に形成された凹部102にも少なくとも一部が充填されるように設ける。

【0022】

素子群103としては、例えば、トランジスタやダイオード等の半導体素子から構成されている。トランジスタとしては、ガラス等の剛性を有する基板上に形成された半導体膜をチャンネルとして利用する薄膜トランジスタ(TFT)、Si等の半導体基板上に当該基板をチャンネルとして利用する電界効果型トランジスタ(FET)または有機材料をチャンネルとして利用する有機TFT等で設けることができる。また、ダイオードとしては、可変容量ダイオード、ショットキーダイオードまたはトンネルダイオード等の各種ダイオードを適用することができる。本発明では、これらのトランジスタやダイオード等を用いることによって、CPU、メモリ、マイクロプロセッサまたは温度センサー、湿度センサーまたはバイオセンサー等の各種センサー等のありとあらゆる集積回路を設けることができる。また、素子群103は、トランジスタ等の半導体素子に加えてアンテナを有する形態もとりうる。素子群103にアンテナを設けた半導体装置は、アンテナで発生した交流の電圧を用いて動作を行い、またアンテナに印加する交流の電圧を変調することによって、非接触で外部機器(リーダ/ライタ)とデータの送受信を行うことが可能となる。なお、アンテナは、トランジスタを有する集積回路とともに形成してもよいし、集積回路とは別個に形成した後に電氣的に接続するように設けてもよい。

【0023】

素子群103として、トランジスタを設ける場合、好適には、基板101の表面上(凹部102を除いた部分)にトランジスタを形成し、凹部102に当該トランジスタと電氣的に接続した導電膜を形成する。

【0024】

次に、基板101を薄膜手段104により薄膜化する(図1(D)、図2(C))。ここでは、基板101の薄膜化は、基板101の裏面から薄膜手段104により当該基板101の薄膜化を行い、凹部102に設けられた素子群103が露出するまで行う。

【0025】

薄膜手段104としては、研削処理、研磨処理または化学処理によるエッチング等を用いることができる。研削処理は、砥石の粒子を用いて被処理物の表面(ここでは、基板101の他方の面)を削り取り平滑にする。研磨処理は、研磨布紙や研磨砥粒等の研磨材を用いて被処理物の表面を塑性的平滑作用または摩擦のみがき作用によって平滑にする。また、化学処理は、薬剤を用いて被処理物に化学エッチングを行う。なお、研磨処理として

10

20

30

40

50

は、CMP (Chemical Mechanical Polishing) を用いてもよい。

【0026】

例えば、基板101の他方の面に研削処理を行い、その後さらに基板101の他方の面に研磨処理を行うことによって基板101の薄膜化を行うことができる。また、研削処理、研磨処理の一方または両方を行った後に、化学処理を用いてさらにエッチングを行うことによって基板の薄膜化または除去を行ってもよい。基板101としてガラス基板を用いる場合には、化学処理として弗化水素酸を含む薬液を用いた化学エッチングを行うことができる。なお、基板101の薄膜化を行う場合には、得られる半導体装置が可撓性を有するように、薄膜化により残存する基板の厚さを100 μm 以下、好ましくは50 μm 以下、より好ましくは30 μm 以下にするとよい。また、薄膜化により残存する基板は、半導体装置の耐性を保ち且つ外部からの不純物元素や水分等が半導体素子に侵入することを防ぐ保護膜として機能するため、基板の厚さを1 μm 以上、好ましくは2 μm 以上、より好ましくは4 μm 以上にするとよい。

10

【0027】

また、研削処理、研磨処理または化学処理を用いたエッチングを行って基板101の薄膜化を行う場合、基板101と開口部に設けられた素子群103とにエッチングの選択比がある場合には、素子群103をストッパーとして用いることができる。例えば、基板101に形成された凹部102に素子群103の一部である導電膜を設ける場合、当該導電膜の材料を基板101に比べて物理的強度、化学的強度が高い物質で設けることにより、基板101の薄膜化において当該導電膜をストッパーとして利用することができる。

20

【0028】

以上の工程を経て、本発明の半導体装置を作製することができる(図1(E)、図2(D))。なお、図1(E)で示す半導体装置は、基板101の薄膜化により得られた基板106と、当該基板106の一方の面上に形成された素子群103が設けられている。また、基板106には当該基板106を貫通して開口部105が設けられており、当該開口部105に素子群103の一部が充填されているため、素子群103の一部は、基板106の他方の面(裏面)において露出した状態となっている。そのため、本発明で示す半導体装置は、基板106の裏面側において基板を介して素子群103と電氣的に接続することが可能となる。

30

【0029】

(実施の形態1)

本実施の形態では、本発明の半導体装置の作製方法の一例に関して図面を参照してより具体的に説明する。

【0030】

まず、基板201の一方の表面からエッチングやレーザ光の照射等により、選択的に凹部202を形成する(図3(A))。なお、基板201の表面に凹部ではなく、基板201の一方の面(表面)から他方の面(裏面)に貫通する開口部を形成してもよい。また、凹部202の形状(開口部を形成する場合は開口部の形状)はどのように設けてもよく、例えば、線状、円状または矩形状等に形成することができる。凹部202の寸法(開口部を形成する場合は開口部の寸法)として、深さを1 μm 以上100 μm 以下、好ましくは2 μm 以上50 μm 以下とし、幅を10 μm 以上10 mm以下、好ましくは100 μm 以上1 mm以下に形成すると好ましい。なお、基板に形成する凹部または開口部において、深さ方向にテーパ状となるように形成してもよい。

40

【0031】

次に、基板201上に下地膜として機能する絶縁膜203を形成し、当該絶縁膜203上に半導体膜204を形成する(図3(B))。なお、絶縁膜203および半導体膜204は、凹部202にも形成される。

【0032】

絶縁膜203としては、CVD法やスパッタ法等を用いて、酸化珪素(SiO_x)膜、

50

窒化珪素 (SiN_x) 膜、酸化窒化珪素 (SiO_xN_y) ($x > y$) 膜、窒化酸化珪素 (SiN_xO_y) ($x > y$) 膜等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造で設けることができる。例えば、絶縁膜 203 を 2 層構造で設ける場合、1 層目の絶縁膜として窒化酸化珪素膜で設け、2 層目の絶縁膜として酸化窒化珪素膜を設けるとよい。また、絶縁膜 203 を 3 層構造で設ける場合、1 層目の絶縁膜として酸化窒化珪素膜を設け、2 層目の絶縁膜として窒化酸化珪素膜を設け、3 層目の絶縁膜として酸化窒化珪素膜を設けるとよい。このように、下地膜として機能する絶縁膜 203 を形成することによって、基板 201 から Na などのアルカリ金属やアルカリ土類金属が、半導体膜 204 中に拡散し、半導体素子の特性に悪影響を及ぼすのを抑制することができる。

【0033】

半導体膜 204 としては、非晶質 (アモルファス) 半導体またはセミアモルファス半導体 (SAS) で形成することができる。また多結晶半導体膜を用いても良い。SAS は、非晶質と結晶構造 (単結晶、多結晶を含む) の中間的な構造を有し、自由エネルギー的に安定な第 3 の状態を有する半導体であって、短距離秩序を持ち格子歪みを有する結晶質な領域を含んでいる。少なくとも膜中の一部の領域には、 $0.5 \sim 20 \text{ nm}$ の結晶領域を観測することができ、珪素を主成分とする場合にはラマンスペクトルが 520 cm^{-1} よりも低波数側にシフトしている。X 線回折では珪素結晶格子に由来するとされる (111)、(220) の回折ピークが観測される。未結合手 (ダングリングボンド) を終端するために水素またはハロゲンを少なくとも 1 原子% またはそれ以上含ませている。SAS は、珪素を含む気体をグロー放電分解 (プラズマ CVD) して形成する。珪素を含む気体としては、 SiH_4 、その他にも Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 などを用いることが可能である。また GeF_4 を混合させても良い。この珪素を含む気体を H_2 、または、 H_2 と He 、 Ar 、 Kr 、 Ne から選ばれた一種または複数種の希ガス元素で希釈してもよい。希釈率は $2 \sim 1000$ 倍の範囲。圧力は概略 $0.1 \text{ Pa} \sim 133 \text{ Pa}$ の範囲、電源周波数は $1 \text{ MHz} \sim 120 \text{ MHz}$ 、好ましくは $13 \text{ MHz} \sim 60 \text{ MHz}$ である。基板加熱温度は 300°C 以下でよい。膜中の不純物元素として、酸素、窒素、炭素などの大気成分の不純物は $1 \times 10^{20} \text{ atoms/cm}^3$ 以下とすることが望ましく、特に、酸素濃度は $5 \times 10^{19} \text{ atoms/cm}^3$ 以下、好ましくは $1 \times 10^{19} \text{ atoms/cm}^3$ 以下とする。ここでは、スパッタ法、CVD 法等を用いてシリコン (Si) を主成分とする材料 (例えば $\text{Si}_x\text{Ge}_{1-x}$ 等) で非晶質半導体膜を形成し、当該非晶質半導体膜をレーザ結晶化法、RTA 又はファーネスアニール炉を用いる熱結晶化法、結晶化を助長する金属元素を用いる熱結晶化法などの結晶化法により結晶化させる。また、他にも、DC バイアスを印加して熱プラズマを発生することにより、当該熱プラズマを半導体膜に作用させることによって半導体膜の結晶化を行うことも可能である。

【0034】

次に、半導体膜 204 を選択的にエッチングすることによって、島状の半導体膜 206a $\sim$ 206c を形成し、当該島状の半導体膜 206a $\sim$ 206c を覆うようにゲート絶縁膜 207 を形成する (図 3 (C))。

【0035】

ゲート絶縁膜 207 としては、CVD 法やスパッタ法等により、酸化珪素 (SiO_x) 膜、窒化珪素 (SiN_x) 膜、酸化窒化珪素 (SiO_xN_y) ($x > y$) 膜、窒化酸化珪素 (SiN_xO_y) ($x > y$) 膜等の酸素または窒素を有する絶縁膜の単層構造、またはこれらの積層構造で設けることができる。また、他にも島状の半導体膜 206a $\sim$ 206d に酸素雰囲気下 (例えば、酸素 (O_2) と希ガス (He 、 Ne 、 Ar 、 Kr 、 Xe の少なくとも一つを含む) 雰囲気下または酸素と水素 (H_2) と希ガス雰囲気下) または窒素雰囲気下 (例えば、窒素 (N_2) と希ガス (He 、 Ne 、 Ar 、 Kr 、 Xe の少なくとも一つを含む) 雰囲気下または窒素と水素と希ガス雰囲気下または NH_3 と希ガス雰囲気下) で高密度プラズマ処理で島状の半導体膜 206a $\sim$ 206c の表面を酸化処理または窒化処理することによって、ゲート絶縁膜を形成することもできる。高密度プラズマ処理に

より島状の半導体膜 206a～206c に酸化処理または窒化処理を行うことによって形成される酸化処理層または窒化処理層から形成されるゲート絶縁膜は、CVD 法やスパッタ法等により形成された絶縁膜と比較して膜厚等が均一性に優れ、且つ緻密な膜を有している。

【0036】

次に、ゲート絶縁膜 207 上にゲート電極 208a～208c を選択的に形成した後、当該ゲート電極 208a～208c を覆うように絶縁膜 210、絶縁膜 211 を形成することによって、薄膜トランジスタ 205a～205c を設ける（図 3（D））。なお、ここでは、薄膜トランジスタ 205a～205c は、それぞれ半導体膜 206a～206c の一部をチャンネル領域として利用し、ゲート電極 208a～208c の側面に接するようにそれぞれサイドウォール 209a～209c（以下、「絶縁膜 209a～209c」とも記す）が設けられている。また、n チャンネル型の薄膜トランジスタ 205a、205c では、絶縁膜 209a、209c の下方に位置する半導体膜 206a、206c に LDD 領域が設けられている。具体的には、ソースまたはドレイン領域とチャンネル領域との間に LDD 領域が形成されている。

10

【0037】

ゲート電極 208a～208c としては、CVD 法やスパッタ法等により、タンタル（Ta）、タングステン（W）、チタン（Ti）、モリブデン（Mo）、アルミニウム（Al）、銅（Cu）、クロム（Cr）、ニオブ（Nb）等から選択された元素またはこれらの元素を主成分とする合金材料若しくは化合物材料の単層構造または積層構造で設けることができる。また、リン等の不純物元素をドーピングした多結晶珪素に代表される半導体材料により形成することもできる。例えば、窒化タンタルとタングステンとの積層構造で設けることができる。

20

【0038】

絶縁膜 209a～209c としては、CVD 法やスパッタ法等により、酸化珪素（ SiO_x ）膜、窒化珪素（ SiN_x ）膜、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）膜、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）膜等の酸素または窒素を有する絶縁膜や DLC（ダイヤモンドライクカーボン）等の炭素を含む膜の単層構造、またはこれらの積層構造で設けることができる。

【0039】

絶縁膜 210 としては、CVD 法やスパッタ法等により、酸化珪素（ SiO_x ）膜、窒化珪素（ SiN_x ）膜、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）膜、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）膜等の酸素または窒素を有する絶縁膜や DLC（ダイヤモンドライクカーボン）等の炭素を含む膜の単層構造、またはこれらの積層構造で設けることができる。

30

【0040】

絶縁膜 211 としては、CVD 法やスパッタ法等により、酸化珪素（ SiO_x ）膜、窒化珪素（ SiN_x ）膜、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）膜、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）膜等の酸素または窒素を有する絶縁膜や DLC（ダイヤモンドライクカーボン）等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料またはシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。なお、シロキサン材料とは、 $\text{Si}-\text{O}-\text{Si}$ 結合を含む材料に相当する。シロキサンは、シリコン（Si）と酸素（O）との結合で骨格構造が構成される。置換基として、少なくとも水素を含む有機基（例えばアルキル基、芳香族炭化水素）が用いられる。置換基として、フルオロ基を用いることもできる。または置換基として、少なくとも水素を含む有機基と、フルオロ基とを用いてもよい。なお、図 3 における半導体装置において、絶縁膜 210 を設けずにゲート電極 208a～208c を覆うように絶縁膜 211 を直接設けることも可能である。

40

【0041】

次に、絶縁膜 211、絶縁膜 210 等を選択的に除去することにより、薄膜トランジスタ

50

タ 2 0 5 a ~ 2 0 5 c のソースまたはドレイン領域となる半導体膜 2 0 6 a ~ 2 0 6 c の一部に達する開口部 2 1 2 a ~ 2 1 2 f を形成する（図 3（E））。

【0042】

次に、凹部 2 0 2 の上方に形成された絶縁膜 2 1 1 等を選択的に除去することにより、基板 2 0 1 の表面に凹部が形成されるように開口部 2 1 3 を形成する（図 4（A））。なお、開口部 2 1 3 は基板 2 0 1 の表面に少なくとも凹部が形成されるように形成すればよく、絶縁膜 2 1 1 の一部を選択的に除去してもよいし、絶縁膜 2 1 1、絶縁膜 2 1 0 および絶縁膜 2 0 3 を選択的に除去してもよい。また、ここでは、開口部 2 1 2 a ~ 2 1 2 f を形成した後に開口部 2 1 3 を形成する例を示したが、開口部 2 1 2 a ~ 2 1 2 f と同時に開口部 2 1 3 を形成してもよいし、開口部 2 1 3 を形成した後に開口部 2 1 2 a ~ 2 1 2 f を形成することもできる。また、開口部 2 1 2 a ~ 2 1 2 f を形成し、当該開口部 2 1 2 a ~ 2 1 2 f に選択的に導電膜を形成した後に開口部 2 1 3 を形成することもできる。開口部 2 1 2 a ~ 2 1 2 f または開口部 2 1 3 の形成方法としては、フォトリソグラフ工程を用いたエッチングにより形成してもよいし、レーザ光を照射して形成してもよい。

10

【0043】

次に、開口部 2 1 2 a ~ 2 1 2 f、開口部 2 1 3 中に選択的に導電膜 2 1 4 を形成し、当該導電膜 2 1 4 を覆うように保護膜として機能する絶縁膜 2 1 5 を形成する（図 4（B））。

【0044】

導電膜 2 1 4 としては、CVD 法、スパッタ法、スクリーン印刷法、液滴吐出法またはディスペンサ法等により、アルミニウム（Al）、タングステン（W）、チタン（Ti）、タンタル（Ta）、モリブデン（Mo）、ニッケル（Ni）、白金（Pt）、銅（Cu）、金（Au）、銀（Ag）、マンガン（Mn）、ネオジウム（Nd）、炭素（C）から選ばれた一種の元素または当該元素を複数含む合金からなる単層構造または積層構造を用いることができる。例えば、当該元素を複数含む合金からなる導電膜として、例えば C と Ti を含有した Al 合金、Ni を含有した Al 合金、C と Ni を含有した Al 合金、C と Mn を含有した Al 合金等を用いることができる。また、積層構造で設ける場合、例えば、Al を Ti で挟んで積層（Ti、Al、Ti の積層）させることによって設けることができる。

20

【0045】

また、開口部 2 1 3 が大きい場合や開口部 2 1 3 に設けられた導電膜 2 1 4 の段切れ等の接続不良が懸念される場合には、開口部 2 1 3 に導電膜 2 1 4 を設けた後に、再度開口部 2 1 3 に選択的に導電材料を設けることが好ましい。例えば、CVD 法やスパッタ法等を用いて開口部 2 1 2 a ~ 2 1 2 f および開口部 2 1 3 に選択的に導電膜 2 1 4 を形成した後に、スクリーン印刷法、液滴吐出法またはディスペンサ法等を用いて開口部 2 1 3 に設けられた導電膜 2 1 4 上に導電材料 1 8 6 を設ける。ここでは、図 5（A）に示すように、スクリーン印刷法を用いて、メッシュ 1 8 1 上のペースト 1 8 4 をスクージ 1 8 3 により押して移動させながら、乳剤 1 8 2 に設けられた開口部 1 8 5 からペースト 1 8 4 を押し出すことによって、開口部 2 1 3 に導電材料 1 8 6 を形成する。他にも、開口部 2 1 2 a ~ 2 1 2 f に CVD 法やスパッタ法を用いて導電膜 2 1 4 を設けた後に、開口部 2 1 3 にスクリーン印刷法、液滴吐出法またはディスペンサ法等を用いて選択的に導電材料 1 8 6 を設けてもよい（図 5（B））。このように、開口部 2 1 3 にスクリーン印刷法、液滴吐出法またはディスペンサ法等を用いて選択的に導電材料を形成することにより、開口部 2 1 3 の導電膜の段切れ等の防止や開口部 2 1 3 の底部まで導電材料を充填することが可能となる。

30

40

【0046】

絶縁膜 2 1 5 としては、CVD 法やスパッタ法等により、酸化珪素（ SiO_x ）膜、窒化珪素（ SiN_x ）膜、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）膜、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）膜等の酸素または窒素を有する絶縁膜や DLC（ダイヤモンドライクカーボン）等の炭素を含む膜、エポキシ、ポリイミド、ポリアミド、ポリビニルフェ

50

ノール、ベンゾシクロブテン、アクリル等の有機材料やシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。

【0047】

次に、基板201の他方の面（絶縁膜203が設けられた面と反対側の面）に研削処理、研磨処理または化学処理によるエッチング等を行うことにより基板201の薄膜化を行う（図4（C））。ここでは、研削手段216を用いて基板201の他方の面を研削する例を示している。また、研削処理後にさらに基板201の表面に研磨処理を行うことによって、基板201の他方の面の形状を均一化することができる。また、研削処理、研磨処理を行った後に、化学処理を用いてさらにエッチングを行うことによって基板の薄膜化を行ってもよい。

10

【0048】

基板201の薄膜化は、開口部213に設けられた導電膜214、導電材料186の一方または両方が露出するまで行う（図4（D））。そのため、開口部213において、導電膜214の下方に絶縁膜210、絶縁膜203等がある場合には、基板201の薄膜化と同時に、絶縁膜210、絶縁膜203を研削処理、研磨処理または化学処理によるエッチング等により除去する。また、基板201としてガラス基板を用いる場合には、化学処理として弗化水素酸を含む薬液を用いた化学エッチングを行うことができる。なお、基板201の薄膜化を行う場合には、得られる半導体装置が可撓性を有するように、基板の厚さを100 μm 以下、好ましくは50 μm 以下、より好ましくは30 μm 以下にするとよい。また、基板201は、半導体装置の耐性を保ち且つ外部からの不純物元素や水分等が半導体素子に侵入することを防ぐ保護膜として機能するため、基板の厚さを1 μm 以上、好ましくは2 μm 以上、より好ましくは4 μm 以上にするとよい。

20

【0049】

以上の工程を経て、薄膜トランジスタが形成された基板の面とは反対側の面で、基板を介して当該薄膜トランジスタと電氣的に接続可能な半導体装置を得ることができる。

【0050】

なお、上記図3、図4では、基板上に薄膜トランジスタを形成した例を示したが、薄膜トランジスタの他にも、Si等の半導体基板上に当該基板をチャンネルとして利用する電界効果型トランジスタ（FET）または有機材料をチャンネルとして利用する有機TFT等で設けることができる。

30

【0051】

また、本発明の半導体装置に含まれる薄膜トランジスタの構造は上述した構造に限られない。例えば、上記図3（D）では、nチャンネル型の薄膜トランジスタ205a、205cの側面にそれぞれ形成された絶縁膜209a、209cの下方に位置する半導体膜206a、206cにLDD領域を設け、pチャンネル型の薄膜トランジスタ205bにはLDD領域を設けていないが、両方にLDD領域を設けた構成としてもよいし、両方にLDD領域およびサイドウォールを設けない構造（図6（A））とすることもできる。また、薄膜トランジスタの構造として上述した構造に限られず、チャンネル形成領域が1つ形成されるシングルゲート構造でもよいし、2つ形成されるダブルゲート構造または3つ形成されるトリプルゲート構造等のマルチゲート構造を用いることができる。また、ボトムゲート構造としてもよいし、チャンネル形成領域の上下にゲート絶縁膜を介して配置された2つのゲート電極を有するデュアルゲート型としてもよい。また、ゲート電極を第1の導電膜217a～217cと当該第1の導電膜217a～217c上に設けられる第2の導電膜218a～218cとの積層構造で形成する場合、当該第1の導電膜217a～217cをテーパ状で形成し、第1の導電膜217a～217cに重なり第2の導電膜218a～218cには重ならないようにLDD領域を形成する構造（図6（B））とすることもできる。また、ゲート電極を第1の導電膜217a～217cと当該第1の導電膜217a～217c上に設けられる第2の導電膜218a～218cとの積層構造で形成する場合、第2の導電膜218a～218cの側面に接し且つ第1の導電膜217a～217cの上方にサイドウォールを形成する構造（図6（C））とすることも可能である。また、上

40

50

記構成において、半導体膜のソースまたはドレイン領域として機能する不純物領域をN i、C o、W、M o等のシリサイドで設けることも可能である。

【0052】

なお、本実施の形態において示した構成は、組み合わせて利用することができる。つまり、図3～図6で示した材料や作製方法等は自由に組み合わせて行うことができる。

【0053】

(実施の形態2)

本実施の形態では、上記実施の形態で示した半導体装置の作製方法と異なる作製方法に関して図面を参照して説明する。

【0054】

まず、基板201の一方の表面上に下地膜として機能する絶縁膜203を介して半導体膜204を形成する(図7(A))。

【0055】

次に、半導体膜204をチャンネル領域として利用する薄膜トランジスタ205a～205cを形成し、当該薄膜トランジスタ205a～205cを覆うように絶縁膜210、絶縁膜211を形成する(図7(B))。

【0056】

次に、絶縁膜211、絶縁膜210等を選択的に除去することにより、薄膜トランジスタ205a～205cのソースまたはドレイン領域となる半導体膜206a～206cの一部に達する開口部212a～212fを形成する(図7(C))。

【0057】

次に、絶縁膜203、絶縁膜210、絶縁膜211および基板201等を選択的に除去することにより、基板201の表面に凹部が形成されるように開口部213を形成する(図7(D))。なお、開口部213は、開口部212a～開口部212fの形成前に設けてもよい。

【0058】

その後、上記実施の形態で示した方法を用いて、導電膜214および絶縁膜215を形成した後に基板201を薄膜化することによって、薄膜トランジスタが形成された基板の面とは反対側の面で当該薄膜トランジスタと電氣的に接続可能な半導体装置を得ることができる(図7(E))。なお、導電膜214は、図7(D)で形成された基板の凹部の表面に接するように形成する。

【0059】

つまり、図7に示した半導体装置の作製方法では、開口部212a～212fの形成前または形成後に基板201の表面に凹部が形成されるように開口部を形成する。そのため、上記実施の形態1に示した方法と比較して工程を簡略化できるといった利点を有している。

【0060】

また、本実施の形態の他の構成として、基板201を貫通させるように開口部を形成してもよい。この場合の作製方法の一例に関して図8を用いて以下に説明する。

【0061】

まず、図7(C)と同様に基板201上に薄膜トランジスタ205a～205cおよび開口部212a～212fを形成し、CVD法またはスパッタ法等を用いて導電膜214を形成する(図8(A))。

【0062】

次に、絶縁膜203、絶縁膜210、絶縁膜211および基板201等を選択的に除去することにより、基板201が貫通するように開口部213を形成する(図8(B))。開口部213は、開口部212a～212fを形成する前に設けてもよいし、開口部212a～212fに導電膜214を形成する前に設けてもよい。

【0063】

次に、開口部213に導電材料186を形成する(図8(C))。ここでは、スクリー

10

20

30

40

50

ン印刷法を用いて開口部 2 1 3 に導電材料 1 8 6 を選択的に設けた例を示しているが、上述したように導電膜 2 1 4 と同時に設けてもよいし、導電膜 2 1 4 を設けた後に導電材料 1 8 6 を積層させて設けることも可能である。また、開口部 2 1 3 に設ける導電膜は、絶縁膜 2 0 3 より下方に設ければよく、開口部 2 1 3 を全て充填させてもよいし、一部を充填させるように設けてもよい。つまり、開口部 2 1 3 における基板 2 0 1 の表面と接するように導電膜を設ければよい。

【0064】

その後、上記実施の形態で示したように、基板 2 0 1 の他方の面（裏面）から研削処理、研磨処理、化学処理によるエッチング等を行うことによって、基板 2 0 1 を薄膜化し、開口部に設けられた導電膜（ここでは導電材料 1 8 6）を露出させる。以上の工程を経て、基板の裏面側において基板を介して基板の表面に形成された薄膜トランジスタ等の半導体素子と電氣的に接続可能な半導体装置を得ることができる（図 8（D））。

10

【0065】

なお、本実施の形態は上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や作製方法は、本実施の形態でも組み合わせて利用することができるし、本実施の形態で示した材料や形成方法も上記実施の形態でも組み合わせて利用することができる。

【0066】

（実施の形態 3）

本発明の半導体装置は、上記実施の形態で示した作製方法を用いることにより、基板の一方の面に半導体素子が設けられ、当該半導体素子と基板の裏面側とで電氣的に接続が可能となっている。以下に、本発明の半導体装置の使用形態に関して説明する。

20

【0067】

まず、複数の機能が集積された半導体装置の使用形態に関して図 1 0 を参照して説明する。

【0068】

図 1 0（A）に示す半導体装置は、導電膜 3 0 2 が設けられた基板 3 0 1 上に上記実施の形態で示したいずれかの構造を有する半導体装置 3 0 3 が接着されることにより設けられている。ここでは、複数の半導体装置 3 0 3 a～3 0 3 d が導電膜 3 0 2 と電氣的に接続するように基板 3 0 1 上に設けられている。基板 3 0 1 と半導体装置 3 0 3 a～3 0 3 d との接着は、接着性を有する樹脂 3 1 2 により行い、半導体装置 3 0 3 a～3 0 3 d と導電膜 3 0 2 との電氣的な接続は、接着性を有する樹脂 3 1 2 に含まれた導電性粒子 3 1 1 を介して行うことができる。また、他にも、半導体装置 3 0 3 a～3 0 3 d と導電膜 3 0 2 との電氣的な接続を、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤、ACP（Anisotropic Conductive Paste）等の異方性導電性接着剤、ACF（Anisotropic Conductive Film）等の導電性フィルムや半田接合等を用いて行うこともできる。

30

【0069】

半導体装置 3 0 3 a～3 0 3 d と導電膜 3 0 2 との電氣的な接続は、図 1 0（B）に示すように、基板 3 0 1 に設けられた開口部を介して、基板 3 0 1 の裏面（薄膜トランジスタ等の半導体素子が設けられた面の反対側の面）に露出した導電膜 2 1 4 と導電膜 3 0 2 とが導電性粒子 3 1 1 を介して行われている。半導体装置 3 0 3 a～3 0 3 d の各々は、中央処理ユニット（CPU、Central Processing Unit）、メモリ、ネットワーク処理回路、ディスク処理回路、画像処理回路、音声処理回路、電源回路、温度センサー、湿度センサー、赤外線センサー等から選択された 1 つまたは複数として機能する。

40

【0070】

また、本実施の形態では、複数の半導体装置 3 0 3 を多層に設けることも可能である。この場合も、半導体装置の基板 3 0 1 の裏面に設けられた導電膜 2 1 4 と薄膜トランジスタ等の半導体素子とを電氣的に接続することにより多層に設けることができる（図 1 0（

50

C))。このように、複数の半導体装置を多層に設けることによって、複数の半導体装置を電氣的に接続して設ける場合であっても、高集積化、小型化が可能となる。

【0071】

また、本発明の半導体装置は、非接触でデータの送受信が可能な半導体装置（RFID（Radio Frequency Identification）タグ、IDタグ、ICタグ、ICチップ、RF（Radio Frequency）タグ、無線タグ、電子タグ、無線チップともよばれる）への適用が可能である。

【0072】

上記図4で示した作製方法において、基板201を薄膜化する前（図4（B））に、絶縁膜215上にトランジスタ205a～205cの少なくとも一つと電氣的に接続するようにアンテナとして機能する導電膜219を形成する。そして、当該導電膜219を覆うように保護膜として機能する絶縁膜223を形成し、続けて基板201を薄膜化または除去することによって、可撓性を有し非接触でデータの送受信が可能な半導体装置を作製することができる（図11（A））。

10

【0073】

導電膜219としては、CVD法、スパッタ法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム（Al）、チタン（Ti）、銀（Ag）、銅（Cu）、金（Au）、ニッケル（Ni）から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

20

【0074】

絶縁膜223としては、CVD法やスパッタ法等により、酸化珪素（ SiO_x ）膜、窒化珪素（ SiN_x ）膜、酸化窒化珪素（ SiO_xN_y ）（ $x > y$ ）膜、窒化酸化珪素（ SiN_xO_y ）（ $x > y$ ）膜等の酸素または窒素を有する絶縁膜やDLCL（ダイヤモンドライクカーボン）等の炭素を含む膜の単層または積層構造で形成することができる。また、スピコート法、スクリーン印刷法、液滴吐出法等により、エポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン、アクリル等の有機材料やシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。

【0075】

なお、アンテナとして機能する導電膜219は、他にも、半導体素子とは別個に形成した後に電氣的に接続するように設けることもできる。例えば、上記図4で示した作製方法において、基板201を薄膜化する前（図4（B））に、基板221に設けられたアンテナとして機能する導電膜219と基板201上に設けられたトランジスタ等の半導体素子とを電氣的に接続するように貼り合わせ、続けて基板201を薄膜化または除去することによって、可撓性を有し、非接触でデータの送受信が可能な半導体装置を作製することができる（図11（B））。

30

【0076】

基板221としては、あらかじめプラスチック等の可撓性を有する材料を用いてもよいし、基板201と基板221を貼り合わせた後に両方の基板の薄膜化または除去を行うことも可能であり、この場合基板201と同様の材料を用いることができる。また、アンテナとして機能する導電膜219が設けられた基板221からなる層235aと基板201上に設けられたトランジスタ等の半導体素子からなる層235bとの接着は、接着性を有する樹脂312により行い、導電膜214とアンテナとして機能する導電膜219との電氣的な接続は、接着性を有する樹脂312に含まれた導電性粒子311を介して行うことができる。また、他にも、導電膜214とアンテナとして機能する導電膜219との電氣的な接続を、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤、ACP等の導電性を有する接着剤、ACF等の導電性を有するフィルムや半田接合等を用いて行うこともできる。

40

【0077】

また、アンテナとして機能する導電膜219を半導体素子とは別個に形成した後に電氣

50

的に接続する場合、基板 201 の裏面に設けられた導電膜 214 と電氣的に接続することも可能である（図 11（C））。このように基板 201 の裏面側を用いてアンテナとして機能する導電膜 219 とトランジスタ等の半導体素子を電氣的に接続することにより、半導体素子の上方に記憶素子やセンサー素子を設けることができる。ここでは、第 1 の導電膜 231、素子 232 および第 2 の導電膜 233 の積層構造で形成される記憶素子部 230 を設けた例を示している。素子 232 としては、電氣的作用、光学的作用または熱的作用等により、その性質や状態が変化する材料を用いることができる。例えば、ジュール熱による溶融、絶縁破壊等によりその性質や状態が変化し、下部電極と上部電極とが短絡（ショート）することができる材料を用いればよい。そのため素子 232 に用いる層の厚さは、5 nm～100 nm、好ましくは 10 nm～60 nm とするとよい。

10

【0078】

素子 232 として、例えば、有機化合物層を用いることができる。有機化合物層は、液滴吐出法、スピンコート法または蒸着法等により形成する。有機化合物層に用いる有機材料としては、例えば、4, 4'-ビス[N-(1-ナフチル)-N-フェニル-アミノ]-ビフェニル（略称：α-NPD）や 4, 4'-ビス[N-(3-メチルフェニル)-N-フェニル-アミノ]-ビフェニル（略称：TPD）や 4, 4', 4'-トリリス（N, N-ジフェニル-アミノ）-トリフェニルアミン（略称：TDATA）、4, 4', 4'-トリリス[N-(3-メチルフェニル)-N-フェニル-アミノ]-トリフェニルアミン（略称：MTDATA）や 4, 4'-ビス（N-(4-(N, N-ジメチル-トリル-アミノ)フェニル)-N-フェニル-アミノ）-ビフェニル（略称：DNTPD）などの芳香族アミン系（即ち、ベンゼン環-窒素の結合を有する）の化合物、ポリビニルカルバゾール（略称：PVK）やフタロシアニン（略称：H₂Pc）、銅フタロシアニン（略称：CuPc）、バナジルフタロシアニン（略称：VOPc）等のフタロシアニン化合物等を用いることができる。これら材料は、正孔輸送性の高い物質である。

20

【0079】

また、他にも有機材料として、例えばトリリス（8-キノリノラト）アルミニウム（略称：Alq₃）、トリリス（4-メチル-8-キノリノラト）アルミニウム（略称：Almq₃）、ビス（10-ヒドロキシベンゾ[h]-キノリナト）ベリリウム（略称：BeBq₂）、ビス（2-メチル-8-キノリノラト）-4-フェニルフェノラト-アルミニウム（略称：BALq）等キノリン骨格またはベンゾキノリン骨格を有する金属錯体等からなる材料や、ビス[2-(2'-ヒドロキシフェニル)ベンゾオキサゾラト]亜鉛（略称：Zn(BOX)₂）、ビス[2-(2'-ヒドロキシフェニル)ベンゾチアゾラト]亜鉛（略称：Zn(BTZ)₂）などのオキサゾール系、チアゾール系配位子を有する金属錯体などの材料も用いることができる。これら材料は、電子輸送性の高い物質である。

30

【0080】

さらに、金属錯体以外にも、2-(4-ビフェニル)-5-(4-tert-ブチルフェニル)-1, 3, 4-オキサジアゾール（略称：PBD）、1, 3-ビス[5-(4-tert-ブチルフェニル)-1, 3, 4-オキサジアゾール-2-イル]ベンゼン（略称：OXD-7）、3-(4-tert-ブチルフェニル)-4-フェニル-5-(4-ビフェニル)-1, 2, 4-トリアゾール（略称：TAZ）、3-(4-tert-ブチルフェニル)-4-(4-エチルフェニル)-5-(4-ビフェニル)-1, 2, 4-トリアゾール（略称：p-EtTAZ）、バソフェナントロリン（略称：BPhen）、バソキュプロイン（略称：BCP）等の化合物等を用いることができる。

40

【0081】

また、有機化合物層は、単層構造であっても、積層構造であってもよい。積層構造の場合、上記材料から選んで積層構造とすることができる。また上記有機材料と、発光材料とを積層してもよい。発光材料として、4-(ジシアノメチレン)-2-メチル-6-[2-(1, 1, 7, 7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン（略称：DCJT）、4-(ジシアノメチレン)-2-tert-ブチル-6-[2-(1, 1, 7, 7-テトラメチルジュロリジン-9-イル)エテニル]-4H-ピラン、ペリフラ

50

ンテン、1, 4-ビス[2-(10-メトキシ)-(1, 1, 7, 7-テトラメチルジユロリジン-9-イル)エチニル]-2, 5-ジシアノベンゼン、N, N'-ジメチルキナクリドン(略称: DMQd)、クマリン6、クマリン545T、トリス(8-キノリノラト)アルミニウム(略称: Alq₃)、9, 9'-ビアントリル、9, 10-ジフェニルアントラセン(略称: DPA)や9, 10-ジ(2-ナフチル)アントラセン(略称: DNA)、2, 5, 8, 11-テトラ-*t*-ブチルペリレン(略称: TBP)等がある。

【0082】

また、上記発光材料を分散してなる層を用いてもよい。発光材料を分散してなる層において、母体となる材料としては、9, 10-ジ(2-ナフチル)-2-*t*-*tert*-ブチルアントラセン(略称: *t*-BuDNA)等のアントラセン誘導体、4, 4'-ビス(N-カルバゾリル)ビフェニル(略称: CBP)等のカルバゾール誘導体、ビス[2-(2'-ヒドロキシフェニル)ピリジナト]亜鉛(略称: Znpp₂)、ビス[2-(2'-ヒドロキシフェニル)ベンゾオキサゾラト]亜鉛(略称: ZnBOX)などの金属錯体等を用いることができる。また、トリス(8-キノリノラト)アルミニウム(略称: Alq₃)、9, 10-ジ(2-ナフチル)アントラセン(略称: DNA)、ビス(2-メチル-8-キノリノラト)-4-フェニルフェノラト-アルミニウム(略称: BAlq)等を用いることができる。

10

【0083】

このような有機材料は、熱的作用等によりその性質を変化させるため、ガラス転移温度(T_g)が50℃から300℃、好ましくは80℃から120℃であるとよい。

20

【0084】

また、有機材料や発光材料に金属酸化物を混在させた材料を用いてもよい。なお金属酸化物を混在させた材料とは、上記有機材料または発光材料と、金属酸化物とが混合した状態、または積層された状態を含む。具体的には複数の蒸着源を用いた共蒸着法により形成された状態を指す。このような材料を有機無機複合材料と呼ぶことができる。

【0085】

例えば、正孔輸送性の高い物質と、金属酸化物を混在させる場合、当該金属酸化物にはバナジウム酸化物、モリブデン酸化物、ニオブ酸化物、レニウム酸化物、タングステン酸化物、ルテニウム酸化物、チタン酸化物、クロム酸化物、ジルコニウム酸化物、ハフニウム酸化物、タンタル酸化物を用いると好ましい。

30

【0086】

また、電子輸送性の高い物質と、金属酸化物を混在させる場合、当該金属酸化物にはリチウム酸化物、カルシウム酸化物、ナトリウム酸化物、カリウム酸化物、マグネシウム酸化物を用いると好ましい。

【0087】

有機化合物層には、電気的作用、光学的作用又は熱的作用により、その性質が変化する材料を用いればよい。例えば光を吸収することによって酸を発生する化合物(光酸発生剤)をドーピングした共役高分子を用いることもできる。共役高分子として、ポリアセチレン類、ポリフェニレンビニレン類、ポリチオフエン類、ポリアニリン類、ポリフェニレンエチニレン類等を用いることができる。また、光酸発生剤としては、アリールスルホニウム塩、アリールヨードニウム塩、*o*-ニトロベンジルトシレート、アリールスルホン酸*p*-ニトロベンジルエステル、スルホニルアセトフェノン類、Fe-アレン錯体PF₆塩等を用いることができる。

40

【0088】

なお、ここでは、素子232として、有機化合物材料を用いた例を示したが、これに限られない。例えば、結晶状態と非晶質状態の間で可逆的に変化する材料や第1の結晶状態と第2の結晶状態の間で可逆的に変化する材料等の相変化材料を用いることができる。また、非晶質状態から結晶状態にのみ変化する材料を用いることも可能である。

【0089】

結晶状態と非晶質状態の間で可逆的に変化する材料とは、ゲルマニウム(Ge)、テル

50

ル (Te)、アンチモン (Sb)、硫黄 (S)、酸化テルル (TeO_x)、Sn (スズ)、金 (Au)、ガリウム (Ga)、セレン (Se)、インジウム (In)、タリウム (Tl)、Co (コバルト) 及び銀 (Ag) から選択された複数を有する材料であり、例えば、 Ge-Te-Sb-S 、 $\text{Te-TeO}_2\text{-Ge-Sn}$ 、 Te-Ge-Sn-Au 、 Ge-Te-Sn 、 Sn-Se-Te 、 Sb-Se-Te 、 Sb-Se 、 Ga-Se-Te 、 Ga-Se-Te-Ge 、 In-Se 、 In-Se-Tl-Co 、 Ge-Sb-Te 、 In-Se-Te 、 Ag-In-Sb-Te 系材料が挙げられる。また、第1の結晶状態と第2の結晶状態の間で可逆的に変化する材料とは、銀 (Ag)、亜鉛 (Zn)、銅 (Cu)、アルミニウム (Al)、ニッケル (Ni)、インジウム (In)、アンチモン (Sb)、セレン (Se) 及びテルル (Te) から選択された複数を有する材料であり、例えば、 Ag-Zn 、 Cu-Al-Ni 、 In-Sb 、 In-Sb-Se 、 In-Sb-Te が挙げられる。この材料の場合、相変化は2つの異なる結晶状態の間で行われる。また、非晶質状態から結晶状態にのみ変化する材料とは、テルル (Te)、酸化テルル (TeO_x)、アンチモン (Sb)、セレン (Se) 及びビスマス (Bi) から選択された複数を有する材料であり、例えば、 Te-TeO_2 、 $\text{Te-TeO}_2\text{-Pd}$ 、 $\text{Sb}_2\text{Se}_3/\text{Bi}_2\text{Te}_3$ が挙げられる。

10

【0090】

第1の導電膜231、第2の導電膜233としては、CVD法、スパッタ法、スクリーン印刷法、液滴吐出法またはディスペンサ法等により、アルミニウム (Al)、タングステン (W)、チタン (Ti)、タンタル (Ta)、モリブデン (Mo)、ニッケル (Ni)、白金 (Pt)、銅 (Cu)、金 (Au)、銀 (Ag)、マンガン (Mn)、ネオジウム (Nd)、炭素 (C) から選ばれた一種の元素または当該元素を複数含む合金からなる単層構造または積層構造を用いることができる。他にも、インジウム錫酸化物膜 (ITO膜)、珪素を含有したインジウム錫酸化物膜、酸化亜鉛 (ZnO) 膜、窒化チタン膜、クロム膜、タングステン膜、Zn膜、Pt膜などの単層膜の他、窒化チタンとアルミニウムを主成分とする膜との積層、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との3層構造等を用いることができる。なお、積層構造とすると、配線としての抵抗も低くすることができる。

20

【0091】

次に、ICカードとして機能する半導体装置の使用形態に関して説明する (図12)。

30

【0092】

基板321上には、半導体装置323が接着されて設けられている。具体的には、半導体装置323に含まれる半導体素子と基板321上に設けられたアンテナとして機能する導電膜322が、電氣的に接続されることによって設けられている (図12(A))。

【0093】

半導体素子とアンテナとして機能する導電膜322との電氣的な接続は、半導体素子が設けられた基板の裏面 (半導体素子が設けられた面と反対側の面) に位置する導電材料186と電氣的に接続することにより行われる (図12(C)、(D))。ここでは、基板201上に設けられた薄膜トランジスタ335に電氣的に接続された導電材料186とアンテナとして機能する導電膜322とを基板201の裏面側において、導電性粒子311を介して電氣的に接続することができる (図12(C))。半導体素子に設けるトランジスタは、薄膜トランジスタに限られず、他にも、Si等の半導体基板331上に当該半導体基板331をチャンネル領域として利用するトランジスタ336に電氣的に接続された導電材料186とアンテナとして機能する導電膜322とを半導体基板331の裏面側において、導電性粒子311を介して電氣的に接続することができる (図12(D))。

40

【0094】

また、基板321としてプラスチック等の可撓性を有する基板を用いることにより、ICカードとして機能する半導体装置も湾曲させることができるため、付加価値を付けたICカードを提供することができる (図12(B))。

【0095】

50

次に、非接触でデータのやりとりが可能である半導体装置の動作に関して図面を参照して以下に説明する。

【0096】

半導体装置80は、非接触でデータを交信する機能を有し、高周波回路81、電源回路82、リセット回路83、クロック発生回路84、データ復調回路85、データ変調回路86、他の回路の制御を行う制御回路87、記憶回路88およびアンテナ89を有している（図13（A））。高周波回路81はアンテナ89より信号を受信して、データ変調回路86より受信した信号をアンテナ89から出力する回路であり、電源回路82は受信信号から電源電位を生成する回路であり、リセット回路83はリセット信号を生成する回路であり、クロック発生回路84はアンテナ89から入力された受信信号を基に各種クロック信号を生成する回路であり、データ復調回路85は受信信号を復調して制御回路87に出力する回路であり、データ変調回路86は制御回路87から受信した信号を変調する回路である。また、制御回路87としては、例えばコード抽出回路91、コード判定回路92、CRC判定回路93および出力ユニット回路94が設けられている。なお、コード抽出回路91は制御回路87に送られてきた命令に含まれる複数のコードをそれぞれ抽出する回路であり、コード判定回路92は抽出されたコードとリファレンスに相当するコードとを比較して命令の内容を判定する回路であり、CRC回路は判定されたコードに基づいて送信エラー等の有無を検出する回路である。

10

【0097】

また、記憶回路としては1つに限定されず、複数設けてもよく、SRAM、フラッシュメモリ、ROMまたはFeRAM等や有機化合物層を記憶素子部に用いたものを用いることができる。

20

【0098】

次に、本発明の非接触でデータの交信が可能な半導体装置の動作の一例について説明する。まず、アンテナ89により無線信号が受信される。無線信号は高周波回路81を介して電源回路82に送られ、高電源電位（以下、VDDと記す）が生成される。VDDは半導体装置80が有する各回路に供給される。また、高周波回路81を介してデータ復調回路85に送られた信号は復調される（以下、復調信号）。さらに、高周波回路81を介してリセット回路83およびクロック発生回路84を通った信号及び復調信号は制御回路87に送られる。制御回路87に送られた信号は、コード抽出回路91、コード判定回路92およびCRC判定回路93等によって解析される。そして、解析された信号にしたがって、記憶回路88内に記憶されている半導体装置の情報が出力される。出力された半導体装置の情報は出力ユニット回路94を通して符号化される。さらに、符号化された半導体装置80の情報はデータ変調回路86を通して、アンテナ89により無線信号に載せて送信される。なお、半導体装置80を構成する複数の回路においては、低電源電位（以下、VSS）は共通であり、VSSはGNDとすることができる。

30

【0099】

このように、リーダ／ライタから半導体装置80に信号を送り、当該半導体装置80から送られてきた信号をリーダ／ライタで受信することによって、半導体装置のデータを読み取ることが可能となる。

40

【0100】

また、半導体装置80は、各回路への電源電圧の供給を電源（バッテリー）を搭載せず電磁波により行うタイプとしてもよいし、電源（バッテリー）を搭載して電磁波と電源（バッテリー）により各回路に電源電圧を供給するタイプとしてもよい。

【0101】

上記実施の形態で示した構成を用いることによって、折り曲げることが可能な半導体装置を作製することが可能となるため、曲面を有する物体に貼り付けて設けることが可能となる。

【0102】

次に、可撓性を有する非接触でデータのやりとりが可能な半導体装置の使用形態の一例

50

について説明する。表示部 3 2 1 0 を含む携帯端末の側面には、リーダ／ライタ 3 2 0 0 が設けられ、品物 3 2 2 0 の側面には半導体装置 3 2 3 0 が設けられる（図 1 3（B））。品物 3 2 2 0 が含む半導体装置 3 2 3 0 にリーダ／ライタ 3 2 0 0 をかざすと、表示部 3 2 1 0 に品物の原材料や原産地、生産工程ごとの検査結果や流通過程の履歴等、更に商品の説明等の商品に関する情報が表示される。また、商品 3 2 6 0 をベルトコンベアにより搬送する際に、リーダ／ライタ 3 2 4 0 と、商品 3 2 6 0 に設けられた半導体装置 3 2 5 0 を用いて、該商品 3 2 6 0 の検品を行うことができる（図 1 3（C））。このように、システムに半導体装置を活用することで、情報の取得を簡単に行うことができ、高機能化と高付加価値化を実現する。また、上記実施の形態で示したように、曲面を有する物体に貼り付けた場合であっても、半導体装置に含まれるトランジスタ等の損傷を防止し、信頼性の高い半導体装置を提供することが可能となる。

10

【0 1 0 3】

また、上述した非接触データのやりとりが可能である半導体装置における信号の伝送方式は、電磁結合方式、電磁誘導方式またはマイクロ波方式等を用いることができる。伝送方式は、実施者が使用用途を考慮して適宜選択すればよく、伝送方式に伴って最適なアンテナを設ければよい。

【0 1 0 4】

例えば、半導体装置における信号の伝送方式として、電磁結合方式または電磁誘導方式（例えば 1 3 . 5 6 M H z 帯）を適用する場合には、磁界密度の変化による電磁誘導を利用するため、アンテナとして機能する導電膜を輪状（例えば、ループアンテナ）、らせん状（例えば、スパイラルアンテナ）に形成する。

20

【0 1 0 5】

また、半導体装置における信号の伝送方式として、マイクロ波方式（例えば、U H F 帯（8 6 0 ~ 9 6 0 M H z 帯）、2 . 4 5 G H z 帯等）を適用する場合には、信号の伝送に用いる電磁波の波長を考慮してアンテナとして機能する導電層の長さ等の形状を適宜設定すればよく、例えば、アンテナとして機能する導電膜を線状（例えば、ダイポールアンテナ（図 2 0（A）））、平坦な形状（例えば、パッチアンテナ（図 2 0（B）））またはリボン型の形状（図 2 0（C）、（D））等に形成することができる。また、アンテナとして機能する導電膜の形状は線状に限られず、電磁波の波長を考慮して曲線状や蛇行形状またはこれらを組み合わせた形状で設けてもよい。

30

【0 1 0 6】

アンテナとして機能する導電膜は、C V D 法、スパッタ法、スクリーン印刷やグラビア印刷等の印刷法、液滴吐出法、ディスペンサ法、メッキ法等を用いて、導電性材料により形成する。導電性材料は、アルミニウム（A l）、チタン（T i）、銀（A g）、銅（C u）、金（A u）、白金（P t）ニッケル（N i）、パラジウム（P d）、タンタル（T a）、モリブデン（M o）から選択された元素、又はこれらの元素を主成分とする合金材料若しくは化合物材料で、単層構造又は積層構造で形成する。

【0 1 0 7】

例えば、スクリーン印刷法を用いてアンテナとして機能する導電膜を形成する場合には、粒径が数 n m から数十 μ m の導電体粒子を有機樹脂に溶解または分散させた導電性のペーストを選択的に印刷することによって設けることができる。導電体粒子としては、銀（A g）、金（A u）、銅（C u）、ニッケル（N i）、白金（P t）、パラジウム（P d）、タンタル（T a）、モリブデン（M o）およびチタン（T i）等のいずれか一つ以上の金属粒子やハロゲン化銀の微粒子、または分散性ナノ粒子を用いることができる。また、導電性ペーストに含まれる有機樹脂は、金属粒子のバインダー、溶媒、分散剤および被覆材として機能する有機樹脂から選ばれた一つまたは複数を用いることができる。代表的には、エポキシ樹脂、珪素樹脂等の有機樹脂が挙げられる。また、導電膜の形成にあたり、導電性のペーストを押し出した後に焼成することが好ましい。例えば、導電性のペーストの材料として、銀を主成分とする微粒子（例えば粒径 1 n m 以上 1 0 0 n m 以下）を用いる場合、1 5 0 ~ 3 0 0 $^{\circ}$ C の温度範囲で焼成することにより硬化させて導電膜を得るこ

40

50

とができる。また、はんだや鉛フリーのはんだを主成分とする微粒子を用いてもよく、この場合は粒径 $20\text{ }\mu\text{m}$ 以下の微粒子を用いることが好ましい。はんだや鉛フリーはんだは、低コストであるといった利点を有している。

【0108】

また、上述した材料以外にも、セラミックやフェライト等をアンテナに適用してもよいし、他にもマイクロ波帯において誘電率および透磁率が負となる材料（メタマテリアル）をアンテナに適用することも可能である。

【0109】

また、電磁結合方式または電磁誘導方式を適用する場合であって、アンテナを備えた半導体装置を金属に接して設ける場合には、当該半導体装置と金属との間に透磁率を備えた磁性材料を設けることが好ましい。アンテナを備えた半導体装置を金属に接して設ける場合には、磁界の変化に伴い金属に渦電流が流れ、当該渦電流により発生する反磁界によって、磁界の変化が弱められて通信距離が低下する。そのため、半導体装置と金属との間に透磁率を備えた材料を設けることにより金属の渦電流を抑制し通信距離の低下を抑制することができる。なお、磁性材料としては、高い透磁率を有し高周波損失の少ないフェライトや金属薄膜を用いることができる。

10

【0110】

また、アンテナを設ける場合には、1枚の基板上にトランジスタ等の半導体素子とアンテナとして機能する導電膜を直接作り込んで設けてもよいし、半導体素子とアンテナとして機能する導電膜を別々の基板上に設けた後に、電氣的に接続するように貼り合わせることで設けてもよい。

20

【0111】

なお、上述した以外にも可撓性を有する半導体装置の使用形態は広範にわたり、非接触で対象物の履歴等の情報を明確にし、生産・管理等に役立てる商品であればどのようなものにも適用することができる。例えば、紙幣、硬貨、有価証券類、証書類、無記名債券類、包装用容器類、書籍類、記録媒体、身の回り品、乗物類、食品類、衣類、保健用品類、生活用品類、薬品類及び電子機器等に設けて使用することができる。これらの例に関して図14を用いて説明する。

【0112】

紙幣、硬貨とは、市場に流通する金銭であり、特定の地域で貨幣と同じように通用するもの（金券）、記念コイン等を含む。有価証券類とは、小切手、証券、約束手形等を指す（図14（A））。証書類とは、運転免許証、住民票等を指す（図14（B））。無記名債券類とは、切手、おこめ券、各種ギフト券等を指す（図14（C））。包装用容器類とは、お弁当等の包装紙、ペットボトル等を指す（図14（D））。書籍類とは、書物、本等を指す（図14（E））。記録媒体とは、DVDソフト、ビデオテープ等を指す（図14（F））。乗物類とは、自転車等の車両、船舶等を指す（図14（G））。身の回り品とは、鞆、眼鏡等を指す（図14（H））。食品類とは、食料品、飲料等を指す。衣類とは、衣服、履物等を指す。保健用品類とは、医療器具、健康器具等を指す。生活用品類とは、家具、照明器具等を指す。薬品類とは、医薬品、農薬等を指す。電子機器とは、液晶表示装置、EL表示装置、テレビジョン装置（テレビ受像機、薄型テレビ受像機）、携帯電話機等を指す。

30

40

【0113】

紙幣、硬貨、有価証券類、証書類、無記名債券類等に半導体装置を設けることにより、偽造を防止することができる。また、包装用容器類、書籍類、記録媒体等、身の回り品、食品類、生活用品類、電子機器等に半導体装置を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。乗物類、保健用品類、薬品類等に半導体装置を設けることにより、偽造や盗難の防止、薬品類ならば、薬の服用の間違いを防止することができる。半導体装置の設け方としては、物品の表面に貼ったり、物品に埋め込んだりして設ける。例えば、本ならば紙に埋め込んだり、有機樹脂からなるパッケージなら当該有機樹脂に埋め込んだりするとよい。可撓性を有する半導体装置を用いることに

50

よって、紙等に設けた場合であっても、当該半導体装置に含まれる素子の破損等を防止することができる。

【0114】

このように、包装用容器類、記録媒体、身の回り品、食品類、衣類、生活用品類、電子機器等に半導体装置を設けることにより、検品システムやレンタル店のシステムなどの効率化を図ることができる。また乗物類に半導体装置を設けることにより、偽造や盗難を防止することができる。また、動物等の生き物に埋め込むことによって、個々の生き物の識別を容易に行うことができる。例えば、家畜等の生き物にセンサーを備えた半導体装置を埋め込むことによって、生まれた年や性別または種類等はもちろん現在の体温等の健康状態を容易に管理することが可能となる。

10

【0115】

また、上記以外にも、圧力を検出する素子を含む半導体装置を生き物の心臓付近に貼り付けて、心拍数を測定してもよい。また、ヒトに適用することによって、人体の健康管理、疾病の予防予測に活用することができる。また、インターネット等のネットワークを用いて、リーダ／ライタで読み取った生体情報を得ることにより、本発明の半導体装置を在宅医療監視システムなどに活用することができる。その具体例を図21に示す。

【0116】

個体551に、物理量や化学量を検出可能な半導体装置552を携帯させる。半導体装置552は、人体に貼り付けて設けてもよいし、埋め込んで設けてもよく、個体551が適宜選択して設ければよい。また、血液や脈拍等は個体差があるため個体551にあわせた半導体装置552を設ける。このように、個体551に半導体装置552を携帯させることにより、半導体装置552によって検出された個体551の生体情報をリーダ／ライタ553で読み取りコンピュータ等の装置554の表示部555に表示することができる。さらに、読み取られた生体情報は、インターネット等のネットワークを用いることによって、リアルタイムで自宅550から医療機関560に送信することができる。

20

【0117】

医療機関560は、送信されてきたデータをコンピュータ等の装置561で受信することにより、個体551の情報を監視、管理する。また、個体551の担当医・専門医は、送信されてきた情報をもとに個体551の診断を行うことができる。

【0118】

このように、個体551の健康状態に係る物理量または化学量の変化が定期的に検出され、医療機関560に送信されるため、自宅550に居ながら医療機関560が個体551の健康状態を監視することが可能となる。そのため、個体551に異常が認められた場合には、迅速に医師を派遣して精密な検査を行うことができる。

30

【0119】

また、個体551が常に半導体装置552を携帯している場合には、携帯電話等の情報機器にリーダ／ライタを搭載することによって、外出先においても常時個体551の健康状態を把握することができる。また、個体551に異常が認められた場合には、個体551の生体情報を管理している医療機関560と個体551の付近にある医療機関570が情報のやりとりを行うことによって、迅速に個体551のもとに医師を派遣し処置することができる。これは、特に個体551が、外出している場合に、自宅以外の場所で異常が認められた場合に有効となる。

40

【0120】

また、このように定期的に個体551の生体情報を管理することによって、個体551に不足しているものを改善することも可能である。例えば、個体551の生体情報をコンピュータ等の装置554によって管理、分析することにより、現在の個体551に不足しているビタミンがある場合には、そのことを表示部555に表示して注意を促すと共に摂取すべき食材等を表示させることも可能である。

【0121】

以上のように、本発明の半導体装置552を個体に常に携帯させておくことにより、個

50

人の健康状態を自分自身のみならず医療機関等も把握することが可能となり、病気等を未然に防止し、不慮の病気や事故が発生した場合であっても迅速に最善の対処を行うことができる。

【0122】

なお、上述した半導体装置に封止処理を行うことも可能である。例えば、図11(C)に示す構造に第1のシート材337(フィルム、基板ともよぶ)と第2のシート材338を用いて封止処理を行うことによって、外部から半導体素子へ混入する不純物元素や水分等を抑制することができる(図9)。

【0123】

封止に用いる第1のシート材337、第2のシート材338としては、ポリプロピレン、ポリエステル、ビニル、ポリフッ化ビニル、塩化ビニルなどからなるフィルム、繊維質な材料からなる紙、基材フィルム(ポリエステル、ポリアミド、無機蒸着フィルム、紙類等)と接着性合成樹脂フィルム(アクリル系合成樹脂、エポキシ系合成樹脂等)との積層フィルム等を利用することができる。また、フィルムは、被処理体と加熱処理と加圧処理が行われるものであり、加熱処理と加圧処理を行う際には、フィルムの最表面に設けられた接着層か、又は最外層に設けられた層(接着層ではない)を加熱処理によって溶かし、加圧により接着する。また、第1のシート材337と第2のシート材338の表面には接着層が設けられていてもよいし、接着層が設けられていなくてもよい。接着層は、熱硬化樹脂、紫外線硬化樹脂、エポキシ樹脂系接着剤、樹脂添加剤等の接着剤を含む層に相当する。また、封止後に内部への水分等の侵入を防ぐために封止するシート材にシリカコートを行うことが好ましく、例えば、接着層とポリエステル等のフィルムとシリカコートを積層させたシート材を利用することができる。

【0124】

また、第1のシート材337、第2のシート材338として、静電気等を防止する帯電防止対策を施したフィルム(以下、帯電防止フィルムと記す)を用いることもできる。帯電防止フィルムとしては、帯電防止可能な材料を樹脂中に分散させたフィルム、及び帯電防止可能な材料が貼り付けられたフィルム等が挙げられる。帯電防止可能な材料が設けられたフィルムは、片面に帯電防止可能な材料を設けたフィルムであってもよいし、両面に帯電防止可能な材料を設けたフィルムであってもよい。さらに、片面に帯電防止可能な材料が設けられたフィルムは、帯電防止可能な材料が設けられた面をフィルムの内側になるように層に貼り付けてもよいし、フィルムの外側になるように貼り付けてもよい。なお、帯電防止可能な材料はフィルムの全面、あるいは一部に設けてあればよい。ここでの帯電防止可能な材料としては、金属、インジウムと錫の酸化物(ITO)、両性界面活性剤や陽イオン性界面活性剤や非イオン性界面活性剤等の界面活性剤を用いることができる。また、他にも帯電防止材料として、側鎖にカルボキシル基および4級アンモニウム塩基をもつ架橋性共重合体高分子を含む樹脂材料等を用いることができる。これらの材料をフィルムに貼り付けたり、練り込んだり、塗布したりすることによって帯電防止フィルムとすることができる。帯電防止フィルムで封止を行うことによって、商品として取り扱う際に、外部からの静電気等によって半導体素子に悪影響が及ぶことを抑制することができる。

【0125】

また、封止処理は、第1のシート材337または第2のシート材338のいずれか一方を用いてどちらか一方の面の封止を選択的行ってもよい。他にも、第1のシート材337の代わりにガラス基板を用いて封止を行ってもよく、この場合、ガラス基板が保護膜として機能し、外部から半導体素子に侵入する水分や不純物元素を抑制することができる。

【0126】

なお、本実施の形態は、上記実施の形態と自由に組み合わせて行うことができる。つまり、上記実施の形態で示した材料や形成方法は、本実施の形態でも組み合わせて利用することができるし、本実施の形態で示した材料や形成方法も上記実施の形態でも組み合わせて利用することができる。

【0127】

(実施の形態 4)

本実施の形態では、本発明の半導体装置の使用形態について上記実施の形態とは異なる構造に関して図面を参照して説明する。具体的には、表示手段を有する半導体装置に関して説明する。

【0128】

まず、表示手段として、画素部に発光素子を設けた場合に関して図16を参照して説明する。なお、図16(A)は本発明の半導体装置の一例を示す上面図を示しており、図16(B)は図16(A)をa-b間とc-d間で切断した断面図を示している。

【0129】

図16(A)に示すように、本実施の形態で示す半導体装置は、基板501上に設けられた走査線駆動回路502、信号線駆動回路503および画素部504等を有している。また、画素部504を基板501と共に挟むように対向基板506が設けられている。走査線駆動回路502、信号線駆動回路503および画素部504には、基板501上に上記実施の形態で示したいずれかの構造を有する薄膜トランジスタが設けられている。また、基板501と対向基板506は、シール材505により貼り合わされている。

【0130】

走査線駆動回路502および信号線駆動回路503は、外部入力端子となるFPC507からビデオ信号、クロック信号、スタート信号、リセット信号等を受け取る。また、ここではFPC(flexible printed circuit)しか図示されていないが、このFPCにはプリント配線基板が取り付けられていても良い。また、ここでは信号線駆動回路503または走査線駆動回路502を構成する薄膜トランジスタとして、上記実施の形態で示したように、薄膜トランジスタを積層させた構造とすることができる。薄膜トランジスタを積層させて設けることによって、信号線駆動回路503または走査線駆動回路502が占有する面積を小さくすることができるため、画素部504の面積を広く形成することが可能となる。

【0131】

図16(B)は、図16(A)のa-b間とc-d間の断面の模式図を示しており、ここでは、基板501上に信号線駆動回路503と画素部504に含まれる薄膜トランジスタが設けられている場合を示している。信号線駆動回路503は、上記実施の形態で示したいずれかの構造を有するn型の薄膜トランジスタ510aとp型の薄膜トランジスタ510bとを組み合わせたCMOS回路が形成されている。さらに、薄膜トランジスタ510a、510bの上方には、薄膜トランジスタ510cが薄膜トランジスタ510bと導電膜214を介して電氣的に接続するように積層して設けられている。

【0132】

なお、薄膜トランジスタ510cと薄膜トランジスタ510bとの接続は、上記実施の形態で示したいずれかの方法で行うことができる。ここでは、基板201の一方の面上に設けられた薄膜トランジスタ510cが、当該基板201に形成された開口部を介して基板201の他方の面において薄膜トランジスタ510bと電氣的に接続されている。

【0133】

また、走査線駆動回路502や信号線駆動回路503等の駆動回路を形成する薄膜トランジスタは、公知のCMOS回路、PMOS回路もしくはNMOS回路で形成しても良い。また、本実施の形態では、基板501上に走査線駆動回路502や信号線駆動回路503等の駆動回路を形成したドライバー一体型を示すが、必ずしもその必要はなく、基板501上ではなく外部に形成することもできる。

【0134】

また、画素部504は、発光素子516と当該発光素子516を駆動するための薄膜トランジスタ511とを含む複数の画素により形成されている。薄膜トランジスタ511は、上記実施の形態で示したいずれかの構造を有する薄膜トランジスタを適用することができる。また、ここでは、薄膜トランジスタ511のソースまたはドレイン領域に接続されている導電膜512に接続するように第1の電極513が設けられ、当該第1の電極51

10

20

30

40

50

3の端部を覆うように絶縁膜509が形成されている。絶縁膜509は、複数の画素において隔壁として機能している。

【0135】

絶縁膜509として、ここでは、ポジ型の感光性アクリル樹脂膜を用いることにより形成する。また、カバレッジを良好なものとするため、絶縁膜509は、当該絶縁膜509の上端部または下端部に曲率を有する曲面が形成されるように設ける。例えば、絶縁膜509の材料としてポジ型の感光性アクリルを用いた場合、絶縁膜509の上端部のみに曲率半径(0.2 μ m~3 μ m)を有する曲面を持たせることが好ましい。絶縁膜509としては、感光性の光によってエッチャントに不溶解性となるネガ型、或いは光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。他にも、絶縁膜509としてエポキシ、ポリイミド、ポリアミド、ポリビニルフェノール、ベンゾシクロブテン等の有機材料やシロキサン樹脂等のシロキサン材料からなる単層または積層構造で設けることができる。また、上記実施の形態で示したように、絶縁膜509にプラズマ処理を行い、当該絶縁膜509を酸化または窒化することによって、絶縁膜509の表面を改質して緻密な膜を得ることも可能である。絶縁膜509の表面を改質することによって、当該絶縁膜509の強度が向上し開口部等の形成時におけるクラックの発生やエッチング時の膜減り等の物理的ダメージを低減することが可能となる。また、絶縁膜509の表面が改質されることによって、当該絶縁膜509上に設けられる発光層514との密着性等の界面特性が向上する。

【0136】

また、図16に示す半導体装置は、第1の電極513上に発光層514が形成され、当該発光層514上に第2の電極515が形成されている。これら第1の電極513、発光層514および第2の電極515の積層構造により発光素子516が設けられている。

【0137】

第1の電極513および第2の電極515は、一方を陽極として用い、他方を陰極として用いる。

【0138】

陽極として用いる場合には、仕事関数の大きい材料を用いることが望ましい。例えば、ITO膜、珪素を含有したインジウム錫酸化物膜、酸化インジウムに2~20wt%の酸化亜鉛(ZnO)を混合したターゲットを用いてスパッタ法により形成した透明導電膜、酸化亜鉛(ZnO)膜、窒化チタン膜、クロム膜、タングステン膜、Zn膜、Pt膜などの単層膜の他、窒化チタンとアルミニウムを主成分とする膜との積層、窒化チタン膜とアルミニウムを主成分とする膜と窒化チタン膜との3層構造等を用いることができる。なお、積層構造とすると、配線としての抵抗も低く、良好なオーミックコンタクトがとれ、さらに陽極として機能させることができる。

【0139】

陰極として用いる場合には、仕事関数の小さい材料(Al、Ag、Li、Ca、またはこれらの合金MgAg、MgIn、AlLi、CaF₂、または窒化カルシウム)を用いることが好ましい。なお、陰極として用いる電極を透光性とする場合には、電極として、膜厚を薄くした金属薄膜と、透明導電膜(ITO、珪素を含有したインジウム錫酸化物、酸化インジウムに2~20wt%の酸化亜鉛(ZnO)を混合したターゲットを用いてスパッタ法により形成した透明導電膜、酸化亜鉛(ZnO)等)との積層を用いるのが良い。

【0140】

ここでは第1の電極513を陽極として透光性を有するITOを用い、基板501側から光を取り出す構造とする。なお、第2の電極515に透光性を有する材料を用いることにより対向基板506側から光を取り出す構造としてもよいし、第1の電極513および第2の電極515を透光性を有する材料で設けることによって、基板501および対向基板506の両側に光を取り出す構造(両面射出)とすることも可能である。

【0141】

また、発光層 5 1 4 は、低分子系材料、中分子材料（オリゴマー、デンドリマーを含む）、または高分子（ポリマーともいう）材料等による単層または積層構造を、蒸着マスクを用いた蒸着法、インクジェット法、スピコート法等の公知の方法によって形成することができる。

【0142】

また、ここではシール材 5 0 5 で対向基板 5 0 6 を基板 5 0 1 と貼り合わせることで、基板 5 0 1、対向基板 5 0 6、およびシール材 5 0 5 で囲まれた空間 5 0 8 に本発明の発光素子 5 1 6 が備えられた構造になっている。なお、空間 5 0 8 には、不活性気体（窒素やアルゴン等）が充填される場合の他、シール材 5 0 5 で充填される構成も含むものとする。

10

【0143】

なお、シール材 5 0 5 にはエポキシ系樹脂を用いるのが好ましい。また、この材料はできるだけ水分や酸素を透過しない材料であることが望ましい。また、対向基板 5 0 6 に用いる材料としてガラス基板や石英基板の他、FRP（Fiber glass-Reinforced Plastics）、PVF（ポリビニルフロライド）、マイラー、ポリエステルまたはアクリル等からなるプラスチック基板を用いることができる。

【0144】

なお、画素部を有する半導体装置としては、上述したように画素部に発光素子を用いた構成に限られず、画素部に液晶を用いた半導体装置も含まれる。画素部に液晶を用いた場合の半導体装置を図 1 7 に示す。

20

【0145】

図 1 7 は、液晶を画素部に有する半導体装置の一例を示しており、導電膜 5 1 2 および第 1 の電極 5 1 3 を覆うように設けられた配向膜 5 2 1 と対向基板 5 0 6 側に設けられた配向膜 5 2 3 との間に液晶 5 2 2 が設けられている。また、第 2 の電極 5 2 4 が対向基板 5 0 6 に設けられており、第 1 の電極 5 1 3 と第 2 の電極 5 2 4 間に設けられた液晶に加える電圧を制御して光の透過率を制御することにより像の表示を行う。また、液晶 5 2 2 中に第 1 の電極 5 1 3 と第 2 の電極 5 2 4 との間の距離（セルギャップ）を制御するためにスペーサ 5 2 5 が設けられている。なお、薄膜トランジスタ 5 1 0 a、5 1 0 b、5 1 0 c または 5 1 1 としては、上記実施の形態で示したいずれかの構造を適用することができる。

30

【0146】

このように、本実施の形態で示す半導体装置の使用形態としては、画素部を発光素子で設けることもできるし、液晶で設けることもできる。

【0147】

また、上記図 1 6、図 1 7 では、基板上に走査線駆動回路や信号線駆動回路等の駆動回路を作り込んで形成するドライバー一体型を示したが、基板上に直接作り込むのではなく基板に貼り合わせて形成することもできる。この場合の表示装置の一例に関して図 1 5 を参照して説明する。なお、図 1 5（B）は図 1 5（A）における A-B 間の断面の模式図を示している。

【0148】

基板 5 0 1 上に半導体素子 5 3 1 a が接着して設けられ、接続フィルムとして機能する FPC 5 0 7 上に半導体素子 5 3 1 b が接着して設けられている。画素部 5 0 4 と半導体素子 5 3 1 a とは、基板 5 0 1 上の導電膜 5 3 2 を介して接続されている。半導体素子 5 3 1 a と半導体素子 5 3 1 b とは、基板 5 0 1 上の導電膜 5 3 3 と FPC 5 0 7 上の導電膜 5 3 4 を介して接続されている。これらの導電膜の接続には、導電性粒子 3 1 1 を含む樹脂 3 1 2 を用いることができる。他にも上述したように、銀ペースト、銅ペーストまたはカーボンペースト等の導電性接着剤、ACP 等の導電性を有する接着剤、ACF 等の導電性を有するフィルムや半田接合等を用いて行うこともできる。また、基板 5 0 1 と対向基板 5 0 6 とは、シール材 5 0 5 により接着されている。

40

【0149】

50

次に、上記画素部を有する半導体装置の利用形態について図面を参照して説明する。

【0150】

上記画素部を有する半導体装置の利用形態として、ビデオカメラ、デジタルカメラ等のカメラ、ゴーグル型ディスプレイ（ヘッドマウントディスプレイ）、ナビゲーションシステム、音響再生装置（カーオーディオ、オーディオコンポ等）、コンピュータ、ゲーム機器、携帯情報端末（モバイルコンピュータ、携帯電話機、携帯型ゲーム機または電子書籍等）、記録媒体を備えた画像再生装置（具体的にはDVD（digital versatile disc）等の記録媒体を再生し、その画像を表示しうるディスプレイを備えた装置）などの電子機器が挙げられる。それらの具体例を以下に示す。

【0151】

図18（A）はテレビ受像機であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部2003や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つであるテレビ受像機を作製することができる。

【0152】

図18（B）はデジタルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部2102や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つであるデジタルカメラを作製することができる。

【0153】

図18（C）はコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部2203や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つであるコンピュータを作製することができる。

【0154】

図18（D）はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部2302や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つであるモバイルコンピュータを作製することができる。

【0155】

図18（E）は記録媒体を備えた携帯型の画像再生装置（DVD再生装置など）であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体（DVD等）読み込み部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示する。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部A2403や表示部B2404や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つである画像再生装置を作製することができる。なお、記録媒体を備えた画像再生装置にはゲーム機器なども含まれる。

【0156】

図18（F）はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609、接眼部2610等を含む。本実施の形態または上記実施の形態に示した半導体装置の構造や作製方法を表示部2602や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つであるビデオカメラを作製することができる。

【0157】

図18(G)は携帯電話機であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。本実施の形態または上記実施の形態1～4に示した半導体装置の構造や作製方法を表示部2703や駆動回路等に適用することによって、本発明の半導体装置の使用形態の一つである携帯電話機を作製することができる。

【0158】

また、本発明の半導体装置は、基板を薄膜化することによって、可撓性を有する状態とすることができる。以下に、画素部を有し且つ可撓性を有する半導体装置の具体例に関して図面を参照して説明する。

【0159】

図19(A)はディスプレイであり、本体4101、支持台4102、表示部4103を含む。表示部4103は可撓性を有する基板を用いて形成されており、軽量で薄型のディスプレイを実現できる。また、表示部4103を湾曲させることも可能であり、支持台4102から取り外して湾曲した壁に沿ってディスプレイを取り付けることも可能である。このように、可撓性を有するディスプレイは、フラットな面はもちろん湾曲した部分にも設けることが可能となるため、様々な用途に用いることができる。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部4103や回路等に用いることによって、本発明の半導体装置の使用形態の一つである可撓性を有するディスプレイを作製することができる。

【0160】

図19(B)は巻き取り可能なディスプレイであり、本体4201、表示部4202を含む。本体4201および表示部4202は可撓性を有する基板を用いて形成されているため、ディスプレイを折り畳んだり、巻き取ったりして持ち運ぶことが可能である。そのため、ディスプレイが大型である場合でも折り畳んだり、巻き取ったりして鞆に入れて持ち運ぶことができる。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部4202や回路等に用いることによって、本発明の半導体装置の使用形態の一つである、軽量、薄型の大型のディスプレイを作製することができる。

【0161】

図19(C)は、シート型のコンピュータであり、本体4401、表示部4402、キーボード4403、タッチパッド4404、外部接続ポート4405、電源プラグ4406等を含んでいる。表示部4402は可撓性を有する基板を用いて形成されており、軽量で薄型のコンピュータを実現できる。また、本体4401の部分に収納スペースを設けることによって表示部4402を本体に巻き取って収納することが可能である。また、キーボード4403も可撓性を有するように設けることによって、表示部4402と同様に本体4401の収納スペースに巻き取って収納することができ、持ち運びが便利になる。また、使用しない場合にも折り畳むことによって場所をとらずに収納することが可能となる。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部4402や回路等に用いることによって、本発明の半導体装置の使用形態の一つである、軽量、薄型のコンピュータを作製することができる。

【0162】

図19(D)は、20～80インチの大型の表示部を有する表示装置であり、本体4300、操作部であるキーボード4301、表示部4302、スピーカー4303等を含む。また、表示部4302は可撓性を有する基板を用いて形成されており、キーボード4301を取り外して本体4300を折り畳んだり巻き取ったりして持ち運ぶことが可能である。また、キーボード4301と表示部4302との接続は無線で行うことができ、例えば、湾曲した壁に沿って本体4300を取り付けながらキーボード4301で無線によって操作することができる。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部4302や回路等に用いることによって、本発明の半導体装置の使用形態の一つである、軽量、薄型の大型表示装置を作製することができる。

【0163】

図１９（Ｅ）は電子ブックであり、本体４５０１、表示部４５０２、操作キー４５０３等を含む。またモデムが本体４５０１に内蔵されていても良い。表示部４５０２は可撓性基板を用いて形成されており、折り曲げたり巻き取ったりすることができる。そのため、電子ブックの持ち運びも場所をとらずに行うことができる。さらに、表示部４５０２は文字等の静止画像はもちろん動画も表示することが可能となっている。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部４５０２や回路等に用いることによって、本発明の半導体装置の使用形態の一つである、軽量、薄型の電子ブックを作製することができる。

【０１６４】

図１９（Ｆ）はＩＣカードであり、本体４６０１、表示部４６０２、接続端子４６０３等を含む。表示部４６０２は可撓性基板を用いて軽量、薄型のシート状になっているため、カードの表面に張り付けて形成することができる。また、ＩＣカードを非接触でデータの受信が行える場合に外部から取得した情報を表示部４６０２に表示することが可能となっている。本実施の形態または上記実施の形態で示した可撓性を有する半導体装置を表示部４６０２や回路等に用いることによって、本発明の半導体装置の使用形態の一つである、軽量、薄型のＩＣカードを作製することができる。

【０１６５】

以上の様に、本発明の適用範囲は極めて広く、あらゆる分野の電子機器や情報表示手段に用いることが可能である。なお、本実施の形態は上記実施の形態と自由に組み合わせて行うことができる。

【図面の簡単な説明】

【０１６６】

【図１】本発明の半導体装置の作製方法の一例を示す図。

【図２】本発明の半導体装置の作製方法の一例を示す図。

【図３】本発明の半導体装置の作製方法の一例を示す図。

【図４】本発明の半導体装置の作製方法の一例を示す図。

【図５】本発明の半導体装置の作製方法の一例を示す図。

【図６】本発明の半導体装置に含まれる薄膜トランジスタの一例を示す図。

【図７】本発明の半導体装置の作製方法の一例を示す図。

【図８】本発明の半導体装置の作製方法の一例を示す図。

【図９】本発明の半導体装置の使用形態の一例を示す図。

【図１０】本発明の半導体装置の使用形態の一例を示す図。

【図１１】本発明の半導体装置の使用形態の一例を示す図。

【図１２】本発明の半導体装置の使用形態の一例を示す図。

【図１３】本発明の半導体装置の使用形態の一例を示す図。

【図１４】本発明の半導体装置の使用形態の一例を示す図。

【図１５】本発明の半導体装置の使用形態の一例を示す図。

【図１６】本発明の半導体装置の使用形態の一例を示す図。

【図１７】本発明の半導体装置の使用形態の一例を示す図。

【図１８】本発明の半導体装置の使用形態の一例を示す図。

【図１９】本発明の半導体装置の使用形態の一例を示す図。

【図２０】本発明の半導体装置の使用形態の一例を示す図。

【図２１】本発明の半導体装置の使用形態の一例を示す図。

【符号の説明】

【０１６７】

１０１ 基板

１０２ 凹部

１０３ 素子群

１０４ 薄膜手段

１０５ 開口部

10

20

30

40

50

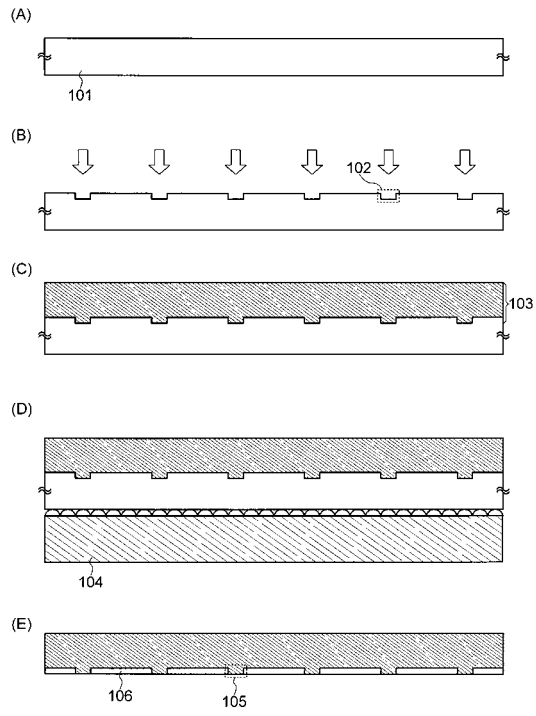
1 0 6	基板	
1 8 1	メッシュ	
1 8 2	乳剤	
1 8 3	スキージ	
1 8 4	ペースト	
1 8 5	開口部	
1 8 6	導電材料	
2 0 1	基板	
2 0 2	凹部	
2 0 3	絶縁膜	10
2 0 4	半導体膜	
2 0 5 a	薄膜トランジスタ	
2 0 5 b	薄膜トランジスタ	
2 0 5 c	薄膜トランジスタ	
2 0 6 a	半導体膜	
2 0 6 b	半導体膜	
2 0 6 c	半導体膜	
2 0 7	ゲート絶縁膜	
2 0 8 a	ゲート電極	
2 0 8 b	ゲート電極	20
2 0 8 c	ゲート電極	
2 0 9 a	絶縁膜	
2 0 9 b	絶縁膜	
2 0 9 c	絶縁膜	
2 1 0	絶縁膜	
2 1 1	絶縁膜	
2 1 2 a	開口部	
2 1 2 b	開口部	
2 1 2 c	開口部	
2 1 2 d	開口部	30
2 1 2 e	開口部	
2 1 2 f	開口部	
2 1 3	開口部	
2 1 4	導電膜	
2 1 5	絶縁膜	
2 1 6	研削手段	
2 1 7 a	第1の導電膜	
2 1 7 b	第1の導電膜	
2 1 7 c	第1の導電膜	
2 1 8 a	第2の導電膜	40
2 1 8 b	第2の導電膜	
2 1 8 c	第2の導電膜	
2 1 9	導電膜	
2 2 0	絶縁膜	
2 2 1	基板	
2 2 3	絶縁膜	
2 3 1	第1の導電膜	
2 3 2	素子	
2 3 3	第2の導電膜	
3 0 1	基板	50

3 0 2	導電膜	
3 0 3	半導体装置	
3 0 3 a	半導体装置	
3 0 3 b	半導体装置	
3 0 3 c	半導体装置	
3 0 3 d	半導体装置	
3 1 1	導電性粒子	
3 1 2	樹脂	
3 2 1	基板	
3 2 2	導電膜	10
3 2 3	半導体装置	
3 3 1	半導体基板	
3 3 5	薄膜トランジスタ	
3 3 6	トランジスタ	
3 3 7	第 1 のシート材	
3 3 8	第 2 のシート材	
8 0	半導体装置	
8 1	高周波回路	
8 2	電源回路	
8 3	リセット回路	20
8 4	クロック発生回路	
8 5	データ復調回路	
8 6	データ変調回路	
8 7	制御回路	
8 8	記憶回路	
8 9	アンテナ	
9 1	コード抽出回路	
9 2	コード判定回路	
9 3	C R C 判定回路	
9 4	出力ユニット回路	30
3 2 1 0	表示部	
3 2 0 0	リーダ／ライタ	
3 2 2 0	品物	
3 2 3 0	半導体装置	
3 2 5 0	半導体装置	
3 2 6 0	商品	
5 0 1	基板	
5 0 2	走査線駆動回路	
5 0 3	信号線駆動回路	
5 0 4	画素部	40
5 0 5	シール材	
5 0 6	対向基板	
5 0 7	F P C	
5 0 9	絶縁膜	
5 1 0 a	薄膜トランジスタ	
5 1 0 b	薄膜トランジスタ	
5 1 0 c	薄膜トランジスタ	
5 1 1	薄膜トランジスタ	
5 1 2	導電膜	
5 1 3	第 1 の電極	50

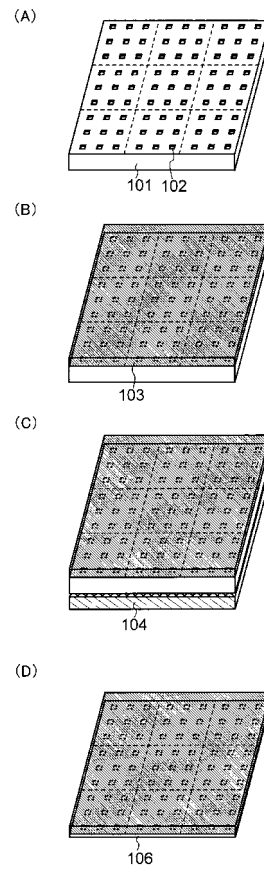
5 1 4	発光層	
5 1 5	第 2 の電極	
5 1 6	発光素子	
5 2 1	配向膜	
5 2 2	液晶	
5 2 3	配向膜	
5 2 4	第 2 の電極	
5 2 5	スペーサ	
5 3 1 a	半導体素子	
5 3 1 b	半導体素子	10
5 3 2	導電膜	
5 3 3	導電膜	
5 3 4	導電膜	
5 5 2	半導体装置	
5 5 3	リーダ／ライタ	
5 5 5	表示部	
2 0 0 1	筐体	
2 0 0 2	支持台	
2 0 0 3	表示部	
2 0 0 4	スピーカ部	20
2 0 0 5	ビデオ入力端子	
2 1 0 1	本体	
2 1 0 2	表示部	
2 1 0 3	受像部	
2 1 0 4	操作キー	
2 1 0 5	外部接続ポート	
2 1 0 6	シャッター	
2 2 0 1	本体	
2 2 0 2	筐体	
2 2 0 3	表示部	30
2 2 0 4	キーボード	
2 2 0 5	外部接続ポート	
2 2 0 6	ポインティングマウス	
2 3 0 1	本体	
2 3 0 2	表示部	
2 3 0 3	スイッチ	
2 3 0 4	操作キー	
2 3 0 5	赤外線ポート	
2 4 0 1	本体	
2 4 0 2	筐体	40
A 2 4 0 3	表示部	
B 2 4 0 4	表示部	
2 4 0 5	読み込み部	
2 4 0 6	操作キー	
2 4 0 7	スピーカ部	
2 6 0 1	本体	
2 6 0 2	表示部	
2 6 0 3	筐体	
2 6 0 4	外部接続ポート	
2 6 0 5	リモコン受信部	50

2 6 0 6	受像部	
2 6 0 7	バッテリー	
2 6 0 8	音声入力部	
2 6 0 9	操作キー	
2 6 1 0	接眼部	
2 7 0 1	本体	
2 7 0 2	筐体	
2 7 0 3	表示部	
2 7 0 4	音声入力部	
2 7 0 5	音声出力部	10
2 7 0 6	操作キー	
2 7 0 7	外部接続ポート	
2 7 0 8	アンテナ	
4 1 0 1	本体	
4 1 0 2	支持台	
4 1 0 3	表示部	
4 2 0 1	本体	
4 2 0 2	表示部	
4 4 0 1	本体	
4 4 0 2	表示部	20
4 4 0 3	キーボード	
4 4 0 4	タッチパッド	
4 4 0 5	外部接続ポート	
4 4 0 6	電源プラグ	
4 3 0 0	本体	
4 3 0 1	キーボード	
4 3 0 2	表示部	
4 3 0 3	スピーカー	
4 5 0 1	本体	
4 5 0 2	表示部	30
4 5 0 3	操作キー	
4 5 0 1	本体	
4 5 0 2	表示部	
4 5 0 3	操作キー	
4 6 0 1	本体	
4 6 0 2	表示部	
4 6 0 3	接続端子	

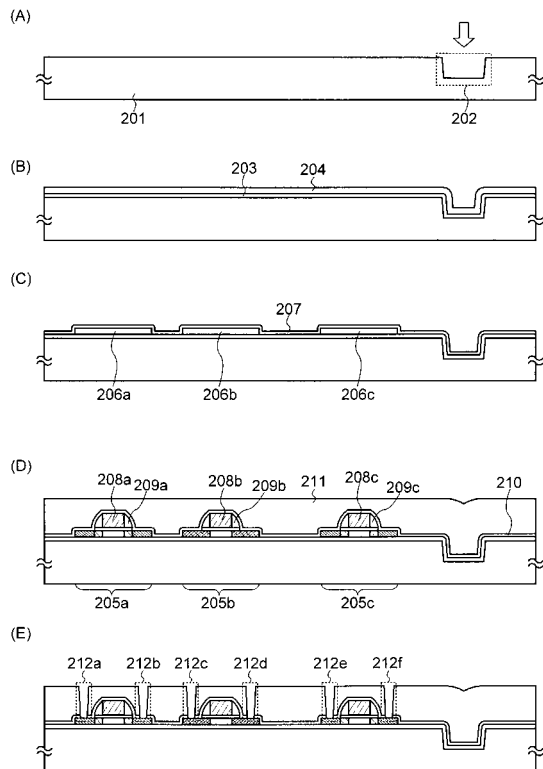
【図 1】



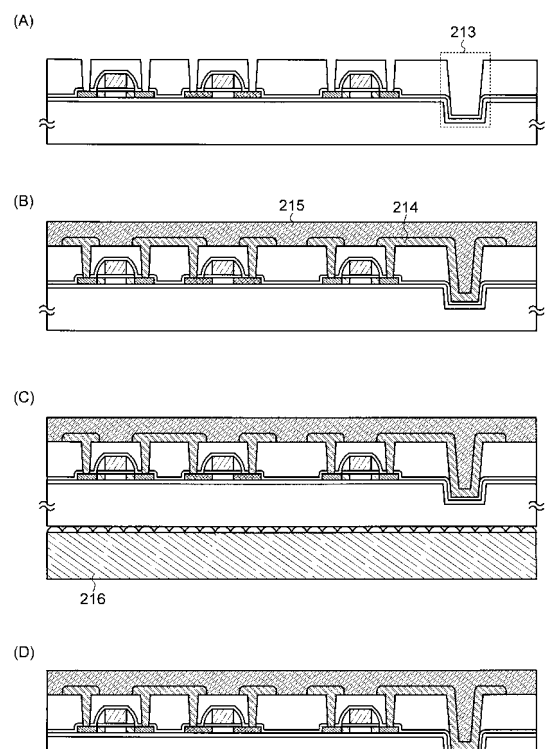
【図 2】



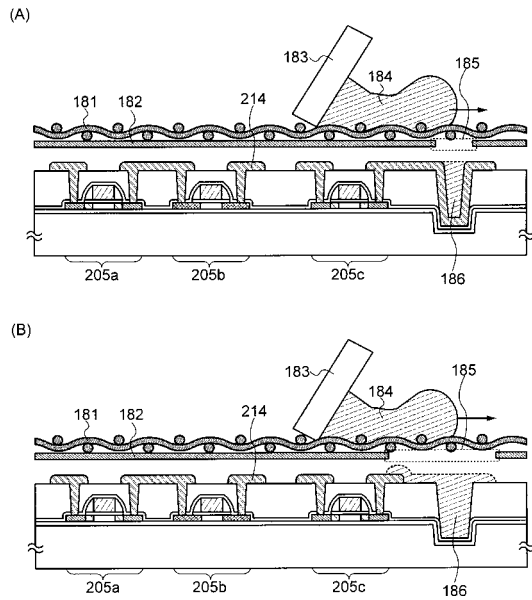
【図 3】



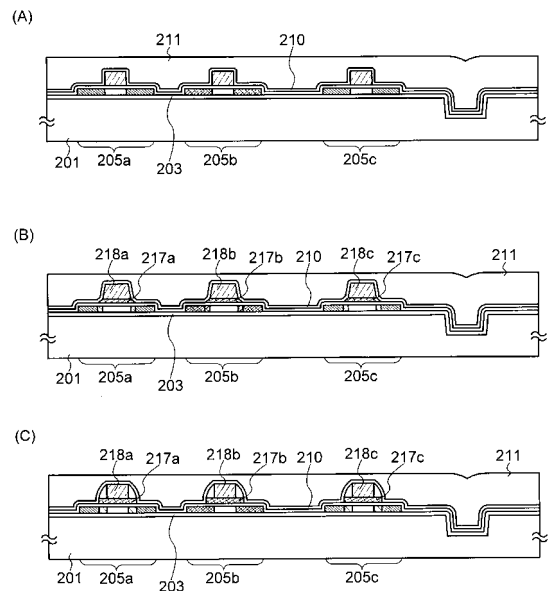
【図 4】



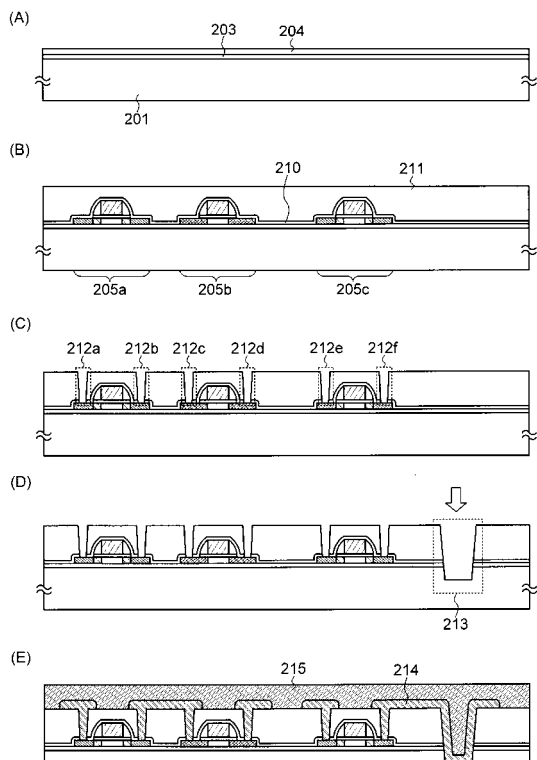
【図 5】



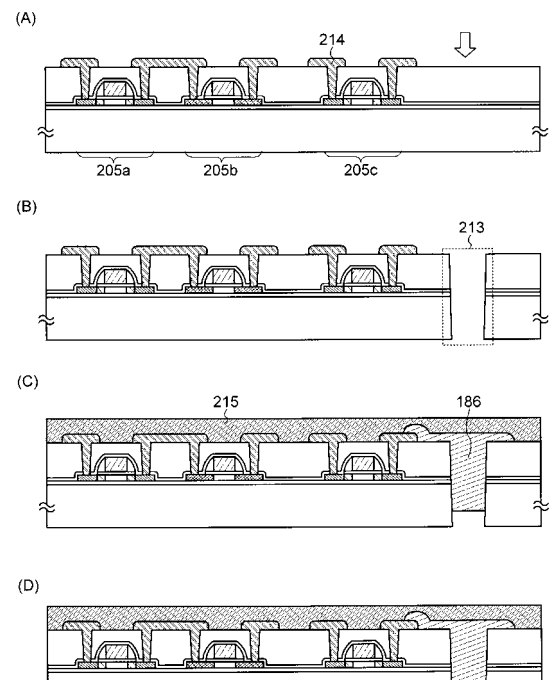
【図 6】



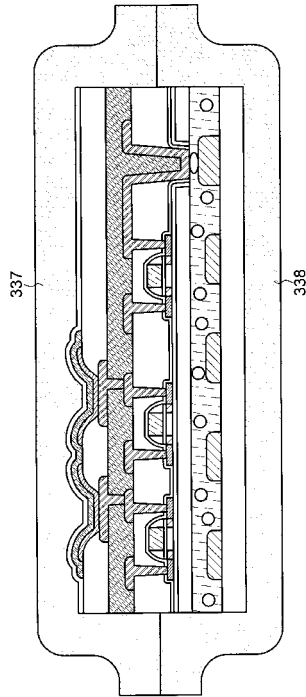
【図 7】



【図 8】

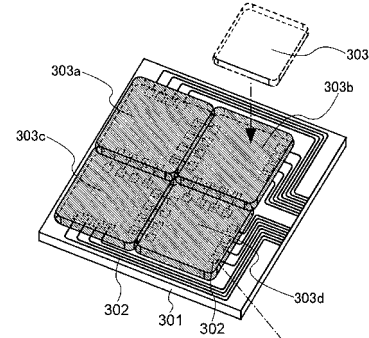


【図 9】

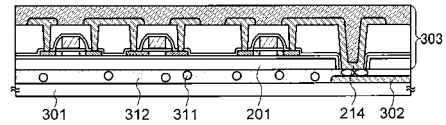


【図 10】

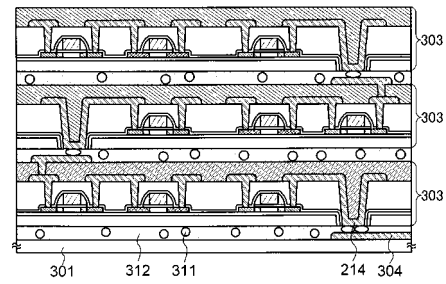
(A)



(B)

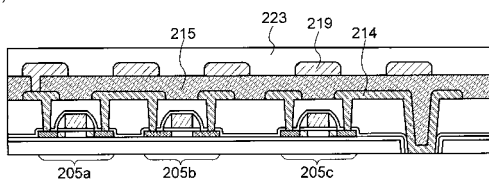


(C)

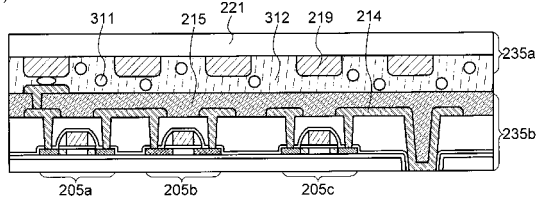


【図 11】

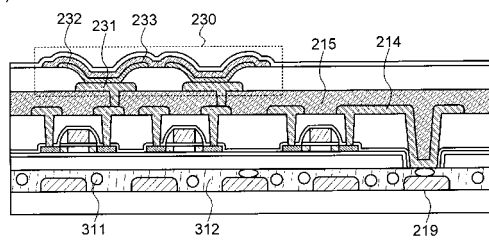
(A)



(B)

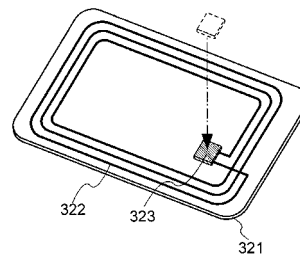


(C)

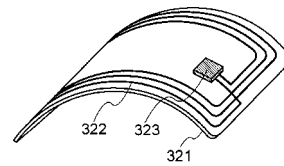


【図 12】

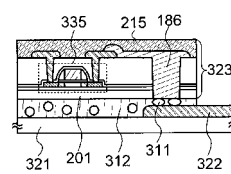
(A)



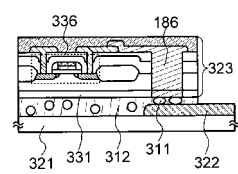
(B)



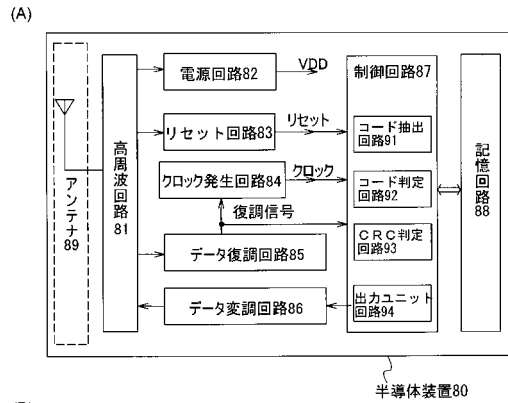
(C)



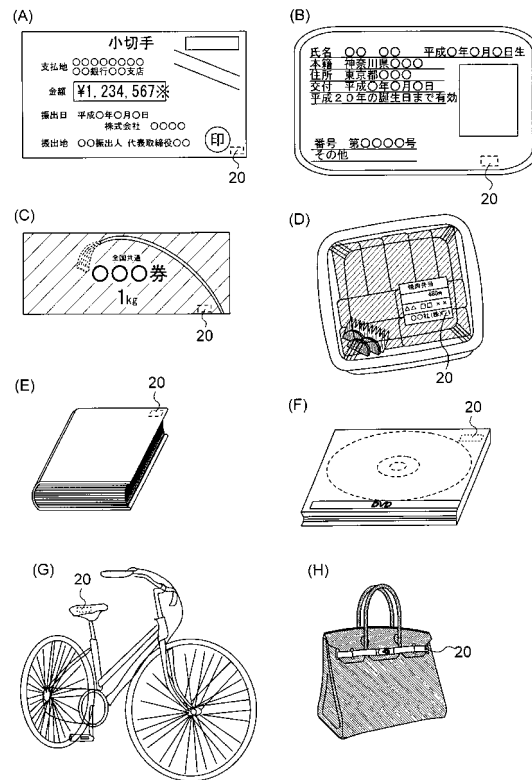
(D)



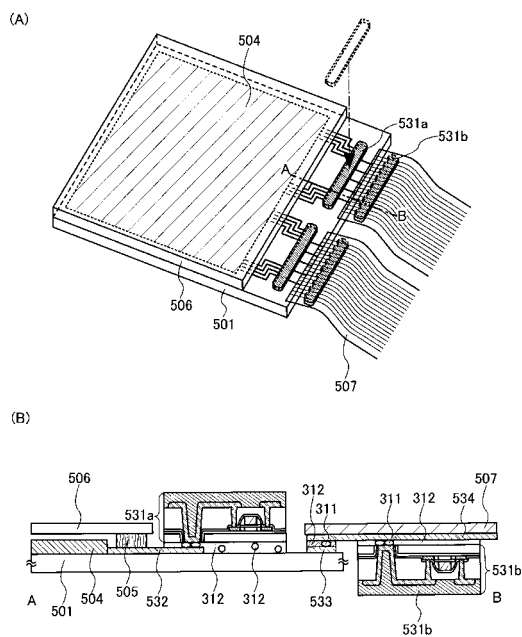
【図 1 3】



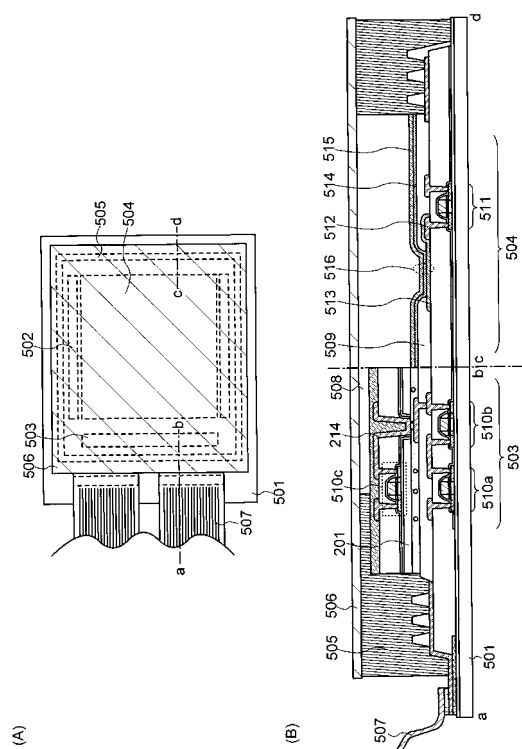
【図 14】



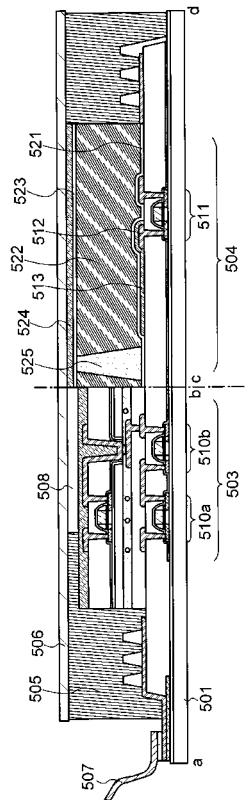
【図 15】



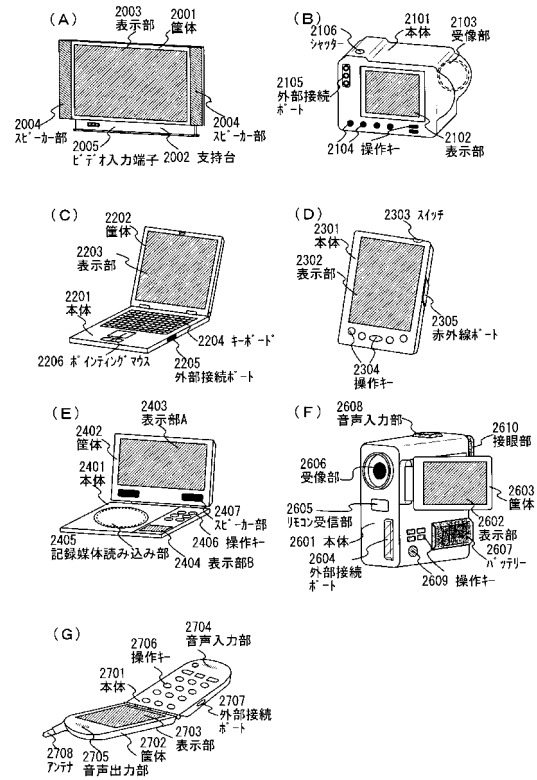
【図 16】



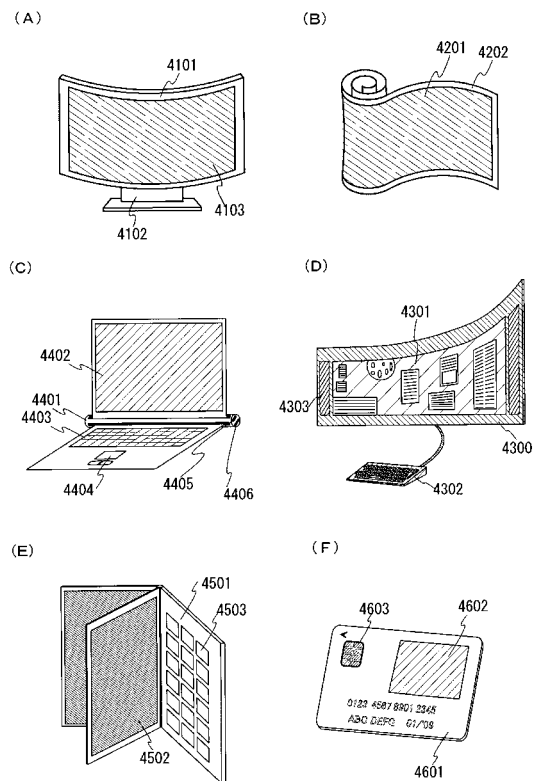
【図 17】



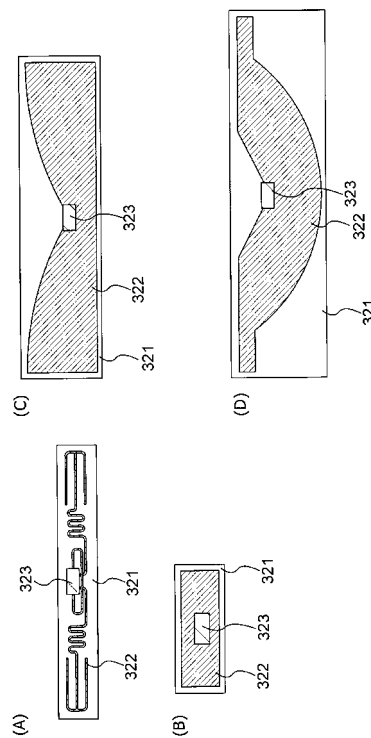
【図 18】



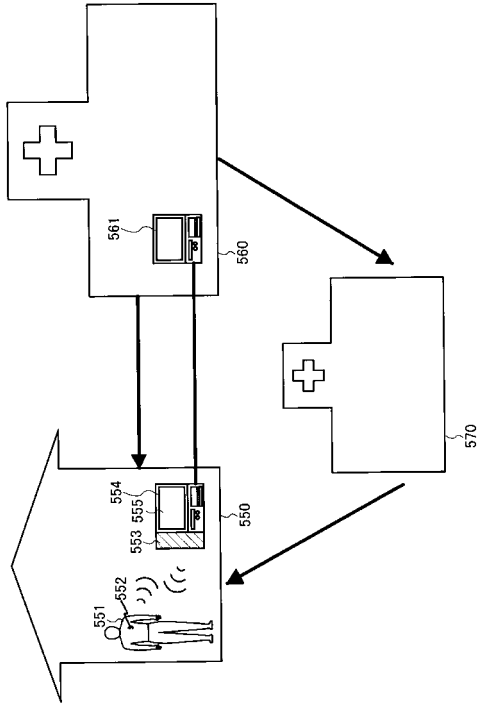
【図 19】



【図 20】



【図 21】



フロントページの続き

(51)Int.Cl. F I

H01L 21/768 (2006.01)

H01L 23/522 (2006.01)

(56)参考文献 特開2004-349513 (JP, A)
特開2003-017558 (JP, A)
特開平05-152529 (JP, A)
特開2005-093954 (JP, A)
特開2002-261192 (JP, A)
特開2001-339057 (JP, A)
特開平08-220560 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336

H01L 21/02

H01L 21/3205

H01L 21/768

H01L 23/522

H01L 27/12

H01L 29/786