



(12) 发明专利

(10) 授权公告号 CN 1983612 B

(45) 授权公告日 2010.07.21

(21) 申请号 200610166709.4

H01L 21/60(2006.01)

(22) 申请日 2006.12.08

(56) 对比文件

(30) 优先权数据

361707/05 2005.12.15 JP

JP 2004-55674 A, 2004.02.19, 说明书第 0025-0035 段、附图 3-4.

US 2004/0130640 A1, 2004.07.08, 说明书第 0035-0038 段、附图 1-2.

US 6717147 B2, 2004.04.06, 说明书第 7 栏第 18-23 行.

(73) 专利权人 三洋电机株式会社

地址 日本大阪府

审查员 赵致民

(72) 发明人 野间崇 冈田和央 石部真三

北川胜彦 森田佑一 大塚茂树

山田纮士 大久保登 篠木裕之

冲川满

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 陶凤波

(51) Int. Cl.

H01L 27/146(2006.01)

H01L 23/485(2006.01)

H01L 21/50(2006.01)

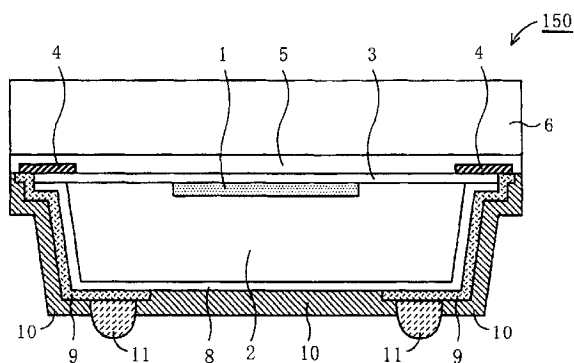
权利要求书 1 页 说明书 5 页 附图 6 页

(54) 发明名称

半导体装置及其制造方法

(57) 摘要

一种半导体装置,在半导体基板(2)的表面上形成有光接收元件(1)(例如 CCD、红外线传感器、CMOS 传感器、照度传感器等光接收元件)。半导体基板(2)的背面配置多个球状的导电端子(11)。各个导电端子(11)经由配线层(9)而与半导体基板(2)的表面的焊盘电极(4)电气连接。在此,配线层(9)和导电端子(11)在所述半导体基板(2)的背面上、在垂直方向上看时除与光接收元件(1)的形成区域重叠的区域以外的区域上,在与所述光接收元件(1)的形成区域重叠的区域上不配置配线层(9)、导电端子(11)。从而能够解决输出图像上映入形成在半导体基板的背面上的配线图案这样的问题。



1. 一种半导体装置,其特征在于,具有:

半导体基板,其表面形成有光接收元件;

透光性基板,其在所述光接收元件的上方与所述半导体基板粘合;

配线层,其形成在所述半导体基板的背面上;

保护层,其覆盖所述配线层;

反射层,其使从所述透光性基板经由所述半导体基板向半导体基板背面方向入射的红外线向所述光接收元件侧反射,

所述配线层形成在所述半导体基板的背面上、除与所述光接收元件的形成区域重叠的区域以外的区域上,所述反射层形成在所述半导体基板的背面上、与所述光接收元件的形成区域重叠的区域上,并且所述配线层与所述反射层形成在所述半导体基板背面上的同一层。

2. 如权利要求1所述的半导体装置,其特征在于,所述保护层中混合有红外线吸收材料。

3. 如权利要求1或2所述的半导体装置,其特征在于,所述反射层和所述配线层由同一材料形成。

4. 如权利要求3所述的半导体装置,其特征在于,所述材料含有金属。

5. 如权利要求1~4任一项所述的半导体装置,其特征在于,形成与所述光接收元件电气连接的焊盘电极,所述配线层与所述焊盘电极电气连接,并且从所述半导体基板的侧面向背面延伸。

6. 如权利要求1~4任一项所述的半导体装置,其特征在于,所述半导体基板的表面形成焊盘电极,所述半导体基板具有从该半导体基板的背面向所述焊盘电极贯通的通孔,所述配线层通过所述通孔与所述焊盘电极电气连接。

7. 一种半导体装置的制造方法,其特征在于,具有如下工序:

准备在表面形成有光接收元件以及焊盘电极的半导体基板;

在所述半导体基板的表面上粘合透光性基板;

形成与所述焊盘电极电气连接的配线层;

形成覆盖所述配线层的保护层;

形成使从所述透光性基板经由所述半导体基板向半导体基板背面方向入射的红外线向所述光接收元件侧反射的反射层,

所述配线层形成在所述半导体基板的背面上、除与所述光接收元件的形成区域重叠的区域以外的区域上,所述反射层形成在所述半导体基板的背面上、与所述光接收元件的形成区域重叠的区域上,并且所述配线层与所述反射层形成在所述半导体基板背面上的同一层。

8. 如权利要求7所述的半导体装置的制造方法,其特征在于,所述保护层中混合有红外线吸收材料。

9. 如权利要求7或8所述的半导体装置的制造方法,其特征在于,所述配线层和所述反射层由同一材料且同一工序形成。

半导体装置及其制造方法

技术领域

[0001] 本发明涉及半导体装置,特别是涉及具有光接收元件的芯片尺寸封装型的半导体装置。

技术背景

[0002] 近年,作为新的封装技术CSP(Chip Size Package:芯片尺寸封装)倍受瞩目。CSP是指与半导体芯片的外形尺寸具有大致相同尺寸的外形尺寸的小型封装。以往,作为CSP的一种众所周知BGA(Ball Grid Array:球栅阵列)型的半导体装置。该BGA型半导体装置在封装的一主面上排列多个由焊锡等金属部件构成球形导电端子,与搭载在封装的其他面上的半导体芯片电气连接。

[0003] 并且,该BGA型半导体装置装入电子设备中时,通过将各导电端子安装在印刷基板上的配线图案上,从而电气连接半导体芯片和印刷基板上搭载的外部电路。

[0004] 这样的BGA型电子装置与具有向侧部突出的引脚的SOP(Small Outline Package:小型封装)或QFP(Quad Flat Package:四方平面封装)等其他的CSP型半导体装置相比,能够设计多个导电端子,而且具有能够实现小型化的优点,所以被广泛应用。

[0005] 图6(a)是表示具有光接收元件的以往的BGA型半导体装置的概略结构的剖面图。硅(Si)等构成的半导体基板100的表面上设有CCD(Charge Coupled Device:电荷耦合器件)型图像传感器、CMOS型图像传感器等光接收元件101,另外,经由第一绝缘膜103形成焊盘电极102。另外,在半导体基板100的表面上经由环氧树脂等构成的树脂层105连接着例如玻璃、石英等透光性基板104。另外,在半导体基板100的侧面和背面形成由硅氧化膜或硅氮化膜等构成的第二绝缘膜106。

[0006] 另外,在第二绝缘膜106上形成从半导体基板100的表面沿侧面到背面的与焊盘电极102电气连接的配线层107。另外,覆盖第二绝缘膜106和配线层107形成抗焊剂等构成的保护层108。在配线层107上的保护层108的规定区域上形成开口部,并形成通过该开口部与配线层107电气连接的球状导电端子109。

[0007] 上述技术记载于例如以下的专利文献中。

[0008] 专利文献1:特表2002-512436号公报

[0009] 但是,在上述的以往的BGA型的半导体装置中,使用红外线的情况下,如图6(a)的箭头所示,通过透过性基板104的红外线还会通过半导体基板100,达到半导体基板100的背面形成的配线层107上。并且,该红外线由配线层107反射而朝向上方(光接收元件101侧),光接收元件101接收到该反射光,结果导致图6(b)所示那样地,导电端子109和配线层107的图案111映入输出图像110上的问题。

发明内容

[0010] 本发明是鉴于上述问题而研发的,其主要特征如下:即,本发明的半导体装置具有:半导体基板,其表面形成有光接收元件;透光性基板,其在所述光接收元件的上方与所

述半导体基板粘合；配线层，其形成在半导体基板的背面；保护层，其覆盖配线层，其中，所述配线层形成在半导体基板的背面上、除与光接收元件的形成区域重叠的区域以外的区域上。

[0011] 另外，本发明的半导体装置的所述保护层中混合有红外线吸收材料。

[0012] 本发明的半导体装置的制造方法的主要特征如下，即本发明的半导体装置的制造方法，具有如下工序：准备在表面形成有光接收元件以及焊盘电极的半导体基板；在所述半导体基板的表面上粘合透光性基板；在所述半导体基板的背面上、除与所述光接收元件的形成区域重叠的区域以外的区域上形成与所述焊盘电极电气连接的配线层；形成覆盖配线层的保护层。

[0013] 另外，本发明的半导体装置的制造方法的形成所述保护层的工序中，在所述保护层中混合红外线吸收材料。

[0014] 根据本发明，不需要进行复杂的制造工序，就能够防止形成在半导体基板的背面上的导电端子和配线层的图案映入输出图像中。

附图说明

[0015] 图 1(a)、(b) 是说明本发明的第一实施方式的半导体装置及其制造方法的平面图和断面图。

[0016] 图 2(a) ~ (c) 是说明本发明的第一实施方式的半导体装置及其制造方法的剖面图。

[0017] 图 3(a) ~ (c) 是说明本发明的第一实施方式的半导体装置及其制造方法的剖面图。

[0018] 图 4(a)、(b) 是说明本发明的第二实施方式的半导体装置及其制造方法的平面图和剖面图。

[0019] 图 5(a)、(b) 是说明本发明的半导体装置及其制造方法的平面图和剖面图。

[0020] 图 6(a)、(b) 是说明以往的半导体装置的剖面图和输出图像图。

[0021] 附图标记的说明

[0022] 1 光接收元件；2 半导体基板；3 第一绝缘膜；4 焊盘电极；5 树脂层；6 透光性基板；7 开口部；8、8a 第二绝缘膜；9 配线层；10 保护层；11 导电端子；20 反射层；21 贯通电极；22 配线层；23 势垒层；50 虚电极；100 半导体基板；101 光接收元件；102 焊盘电极；103 第一绝缘膜；104 玻璃基板；105 树脂层；106 第二绝缘膜；107 配线层；108 保护层；109 导电端子；110 输出图像；111 图案；150 半导体装置；200 半导体装置；DL 划线。

具体实施方式

[0023] 下面参照附图说明本发明的第一实施方式。图 1(a) 是本发明的第一实施方式的半导体装置 150 从背面看的概略平面图。图 1(b) 是图 1(a) 的 X-X 线剖面图。另外，图 1(a) 中，从方便上考虑将保护层 10 和焊盘电极 4 等构成上的一部分省略而进行表示。

[0024] 该半导体装置 150 的半导体基板 2 的表面上形成有能检测大约 700nm ~ 2500nm 波长的红外线的接收元件 1（例如 CCD 传感器、CMOS 传感器、照度传感器等元件）。另外，半导体基板 2 的背面上配置多个球状的导电端子 11，各个导电端子 11 经由配线层 9 而与形

成在半导体基板 2 的表面的焊盘电极 4 电气连接。

[0025] 本实施方式中,在半导体基板 2 的背面、从垂直方向(图 1(a)中相对于纸面垂直的方向)看时除与光接收元件 1 的形成区域重叠的区域外的区域上形成配线层 9 和导电端子 11,在与光接收元件 1 的形成区域重叠的区域不配置配线层 9 和导电端子 11。

[0026] 另外,这样的结构下,还要考虑到:从透光性基板 6 经由半导体基板 2 向该半导体基板 2 的背面的方向上入射的红外线、从半导体基板 2 的背面侧入射的红外线由抗焊剂等保护层 10、半导体装置 150 的底部(与其他部件的接触面)等而引起乱反射,光接收元件 1 受到该反射光,结果会产生输出图像模糊等坏影响。

[0027] 因此,从进一步提高可靠性的观点出发,优选地,在覆盖半导体基板 2 的背面的保护层 10 上添加例如黑色颜料等红外线吸收剂。根据该结构,达到保护层 10 的红外线全部被吸收,或者即使没有被全部吸收也仅反射极少的红外线,所以乱反射的影响极小。另外,同样从防止乱反射的影响的观点出发,可以与保护层 10 分体地,在与光接收元件 1 的形成区域重叠的区域设置具有同样的红外线吸收效果的红外线吸收层。另外,在保护层 10 上添加的红外线吸收剂或红外线吸收剂层优选具有吸收大约 700nm ~ 2500nm 波长的红外线的性质。

[0028] 另外,采用这样在与光接收元件 1 的形成区域重叠的区域不配置配线层 9 和导电端子 11 的结构,则由光接收元件 1 的形成区域的大小和配置等,使多个导电端子 11 集中在背面的规定区域,结果,半导体装置 150 向印刷基板等模块上安装时其平衡变差,不能最适地进行安装,因此,根据需要通过在半导体基板 2 的背面设置虚电极 50,从而能够改善安装时的力得以均等分布。

[0029] 接着,说明本发明的第一实施方式的半导体装置 150 的制造方法。图 2 ~ 图 3 分别是图 1(a) 的 X-X 线剖面图,安装制造工序顺序表示。

[0030] 首先,如图 2(a) 所示,准备在表面形成光接收元件 1 的硅(Si)等构成的半导体基板 2。然后,在半导体基板 2 的表面形成例如 2 μ m 的膜厚的第一绝缘膜 3(例如通过热氧化法或 CVD 法等形成的硅氧化膜)。

[0031] 其次,通过溅射法或镀敷法、其他成膜方法形成铝(Al)、铜(Cu)等金属层,之后未图示的光致抗蚀剂层作为掩模对该金属层进行蚀刻,在第一绝缘膜 3 上形成例如 1 μ m 膜厚的焊盘电极 4。焊盘电极 4 是与光接收元件 1 或其周边元件电气连接的外部连接用电极。然后,在上述半导体基板 2 的表面形成覆盖焊盘电极 4 的一部分的未图示的钝化膜(例如由 CVD 法形成的硅氮化膜)。

[0032] 接着,对半导体基板 2 的背面进行后部研磨(back grind),将半导体基板 2 的厚度薄化到例如 100 μ m 左右。另外,最终制品的用途、规格、准备的半导体基板 2 的当初厚度都有可能使得没有必要进行该研削加工。

[0033] 接着,如图 2(b) 所示,从半导体基板 2 的背面侧有选择地对与焊盘电极 4 对应的半导体基板 2 的位置进行蚀刻,使包括焊盘电极 4 的一部分的第一绝缘膜 3 露出。以下,以该露出部分为开口部 7。另外,本实施方式中,该开口部 7 是从半导体基板 2 的背面侧向背面侧其口径越来越窄的缩径形状。另外,未图示,但是也可以以半导体基板 2 的侧面与透光性基板 6 的主面垂直的方式将开口部 7 蚀刻成条形。

[0034] 接着,如图 2(c) 所示,在包括开口部 7 内的半导体基板 2 的侧面和背面上形成第

二绝缘膜 8。该第二绝缘膜是例如由等离子体 CVD 法等形成的硅氧化膜或硅氮化膜。

[0035] 接着,如图 3(a) 所示,以未图示的光致抗蚀剂为掩模,对第一绝缘膜 3 和第二绝缘膜 8 进行选择性的蚀刻。通过该蚀刻,除去从焊盘电极 4 的一部分上到划线 DL 的区域上形成的第一绝缘膜 3 和第二绝缘膜 8,在开口部 7 的底部露出焊盘电极 4 的一部分。

[0036] 接着,如图 3(b) 所示,通过溅射法或镀敷法、其他成膜方法来形成作为配线层 9 的铝 (Al) 或铜 (Cu) 等金属层。之后,以未图示的光致抗蚀剂层为掩模进行蚀刻,在焊盘电极 4 的一部分上以及第二绝缘膜 8 上形成例如 $1\mu\text{m}$ 膜厚的配线层 9。

[0037] 接着,如图 3(c) 所示,含有配线层 9 的半导体基板 2 的背面上形成由抗焊剂这样的保护材料构成的保护层 10。然后,如图 3(c) 所示,使保护层 10 的规定区域开口,在从该开口露出的上述配线层 9 上形成镍或金等构成的电极连接层 (未图示),在其上形成由焊锡 (ハンダ)、铝或金等构成的球状的导电端子 11。另外,上述保护层 10 是负型保护材料的情况下,被光照射了的区域作为保护层 10 保留,未被光照射的区域的保护层 10 被除去,形成上述开口。

[0038] 这样,可形成从半导体基板 2 的表面的焊盘电极 4 沿半导体基板 2 的侧壁到形成于半导体基板 2 的背面的导电端子 11 的配线。

[0039] 另外,如已经叙述的那样,根据需要也可以与导电端子 11 以同一工序形成虚电极 50。具体地,使成为虚电极 50 的保护层 10 的规定区域开口,在该开口上形成由焊锡 (ハンダ)、铝或金或镍等构成的球状的虚电极 50。

[0040] 然后,沿作为多个半导体装置的边界即划线 DL 进行划线分割,而切断分离成各个半导体装置 150。

[0041] 通过以上的工序,完成具有光接收元件 1 的芯片尺寸封装型的半导体装置。

[0042] 根据本发明的第一实施方式,由于在半导体基板 2 的背面中与光接收元件 1 的形成区域重叠的区域上未形成配线层 9 和导电端子 11,所以作为以往的问题即配线层 9 和导电端子 11 的图案映入输出图像的情况能够得以可靠防止。另外,通过配线层 9 和导电端子 11 的配置的变更能够得到相应的效果,从而与以往的制造方法相比不会增加制造工序数目。另外,通过在保护层上混合红外线吸收材料,或另外设置红外线吸收剂层,能够防止乱反射的影响。

[0043] 接着,参照附图说明本发明的第二实施方式。图 4(a) 是本发明的第二实施方式的半导体装置 200 从背面看的平面图。图 4(b) 是图 4(a) 的 Y-Y 线剖面图。另外,与第一实施方式相同的部件赋以相同的附图标记,不再赘述。另外,图 4(a) 中,保护层 10 等结构的一部分为方便而省略这一点、半导体基板 2 的背面中与光接收元件 1 的形成区域重叠的区域不形成配线层 9 和导电端子 11 这一点与第一实施方式相同。

[0044] 第二实施方式的半导体装置 200 中,如图 4(a)、(b) 所示,半导体基板 2 的背面上至少与光接收元件 1 的形成区域重叠的区域上以一样的面状形成例如铝、金、银、铜等金属材料构成的反射层 20。反射层 20 是具有经由半导体基板 2 从透光性基板 6 向半导体基板 2 的背面方向入射的红外线或从半导体基板 2 的背面侧入射的红外线不再进一步向前通过而反射的功能的层。只要具有该功能即可,其材料、膜厚不做特别限定。反射层 20 的膜厚例如是 $0.1 \sim 2\mu\text{m}$ 。

[0045] 另外,该反射层 20 使用与配线层 9 同样的材料,由同一工序形成。具体地例如,通

过图 3(b) 所示那样的溅射法或镀敷法、其他成膜方法等形成铝、铜等金属层。之后,将该金属层在配线层 9 上构图时,与反射层 20 的构图同时进行。

[0046] 根据第二实施方式的半导体装置 200,从透光性基板 6 到反射层 20 的红外线由反射层 20 反射到光接收元件 1 侧。因此,作为以往的问题即配线层 9、导电端子 11 映入输出图像中的情况得以防止,除此之外,有输入到光接收元件 1 的红外线的强度上升,输出图像的对比度也上升的优点。另外,如已经叙述的那样,反射层 20 与配线层 9 由同一工序形成,所以与第一实施方式相比,不会增加制造工序。

[0047] 另外,以上的实施方式中,说明了从半导体基板 2 的表面形成的焊盘电极 4 沿半导体基板 2 侧面延伸到背面的配线层 9 这样的半导体装置,但是只要是在半导体基板 2 的背面形成配线层、导电端子等的结构即适用于本发明。

[0048] 因此例如如图 5 所示,形成从与半导体基板 2 的焊盘电极 4 对应的位置的表面到背面贯通的通孔,并在该通孔内形成贯通电极,在半导体基板 2 的背面形成与贯通电极 21 电气连接的配线层 22 这样的贯通电极型的半导体装置也可采用本发明。另外,图 5(b) 是图 5(a) 的 Z-Z 线剖面图。与已述的半导体装置相同的结构使用同一附图标记,省略说明。另外,图 5 的 23 是例如钛 (Ti) 层、氧化钛 (TiO_2) 层、钛氮化合物 (TiN) 层、或钽氮化合物 (TaN) 层等金属构成的势垒金属层。

[0049] 该贯通电极型的半导体装置例如通过以下制造工序制造。首先,准备经由光接收元件 1 和第一绝缘膜 3 形成焊盘电极 4 的半导体基板 2。其次,在对应焊盘电极 4 的位置形成贯通半导体基板 2 的通孔。其次,形成覆盖该通孔的侧壁和半导体基板 2 的背面的第二绝缘膜 8a。其次,除去通孔底部的第二绝缘膜 8a,之后在通孔内形成上述势垒金属层 23。其次,在通孔内例如通过电解镀敷法等形成铜等金属构成的贯通电极 21。其次,在半导体基板 2 的背面中除与光接收元件 1 的形成区域重叠的区域以外的区域上构图出与贯通电极 21 电气连接的配线层 22。之后,形成球状的导电端子 11、保护层 10。另外,上述一系列的工序是贯通电极型半导体装置的制造工序的一例,其制造工序不作限定。另外,未图示,但是,在图 5 所示的贯通电极型的半导体装置中,与上述第二实施方式的半导体装置同样地,也可以至少在与光接收元件 1 的形成区域重叠的区域形成反射层。

[0050] 另外,在以上的实施方式中,说明了具有球状的导电端子的 BGA 型半导体装置,但是本发明适用于 LGA (Land Grid Array :区栅阵列) 型半导体装置也可以。

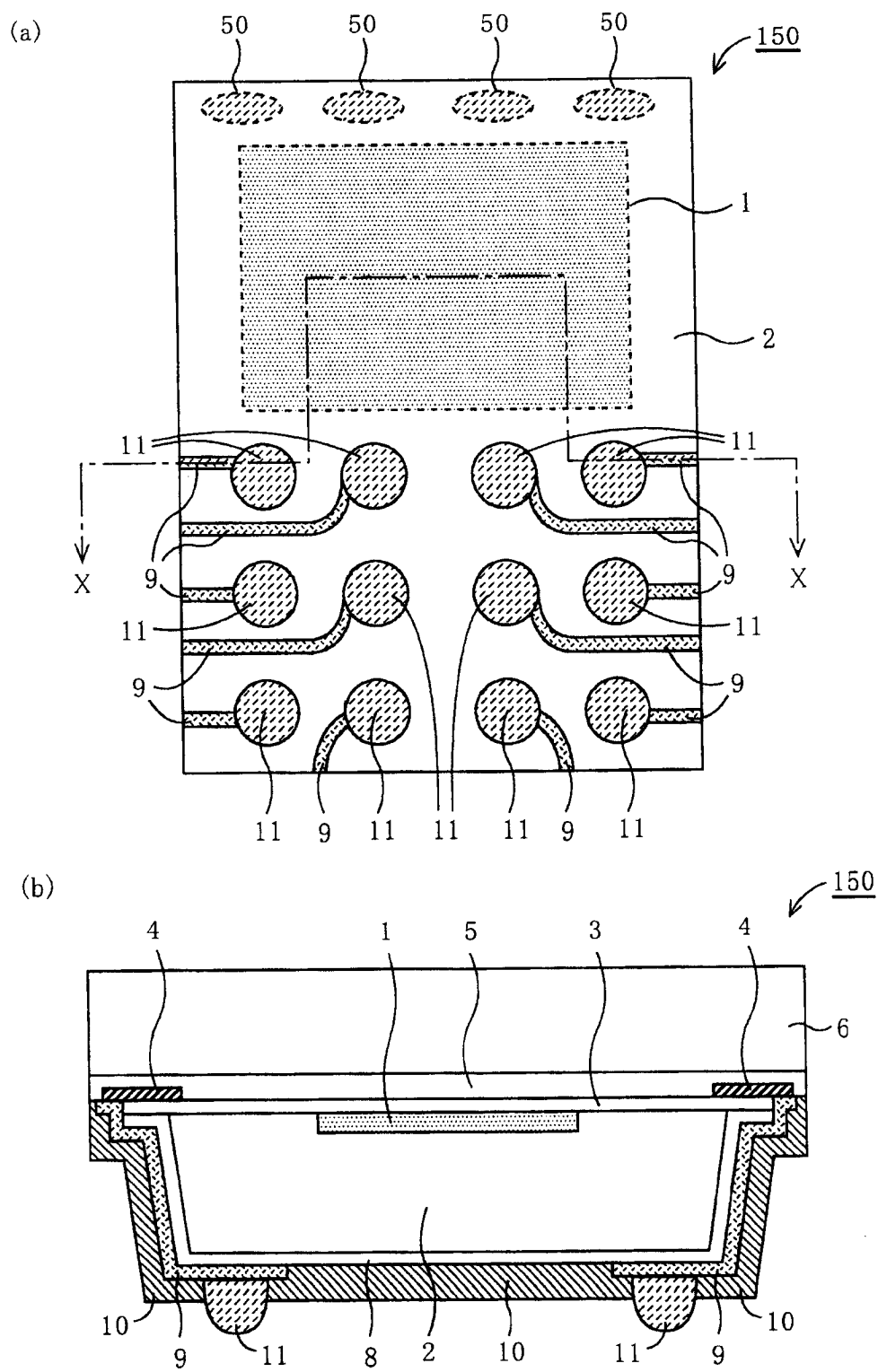


图 1

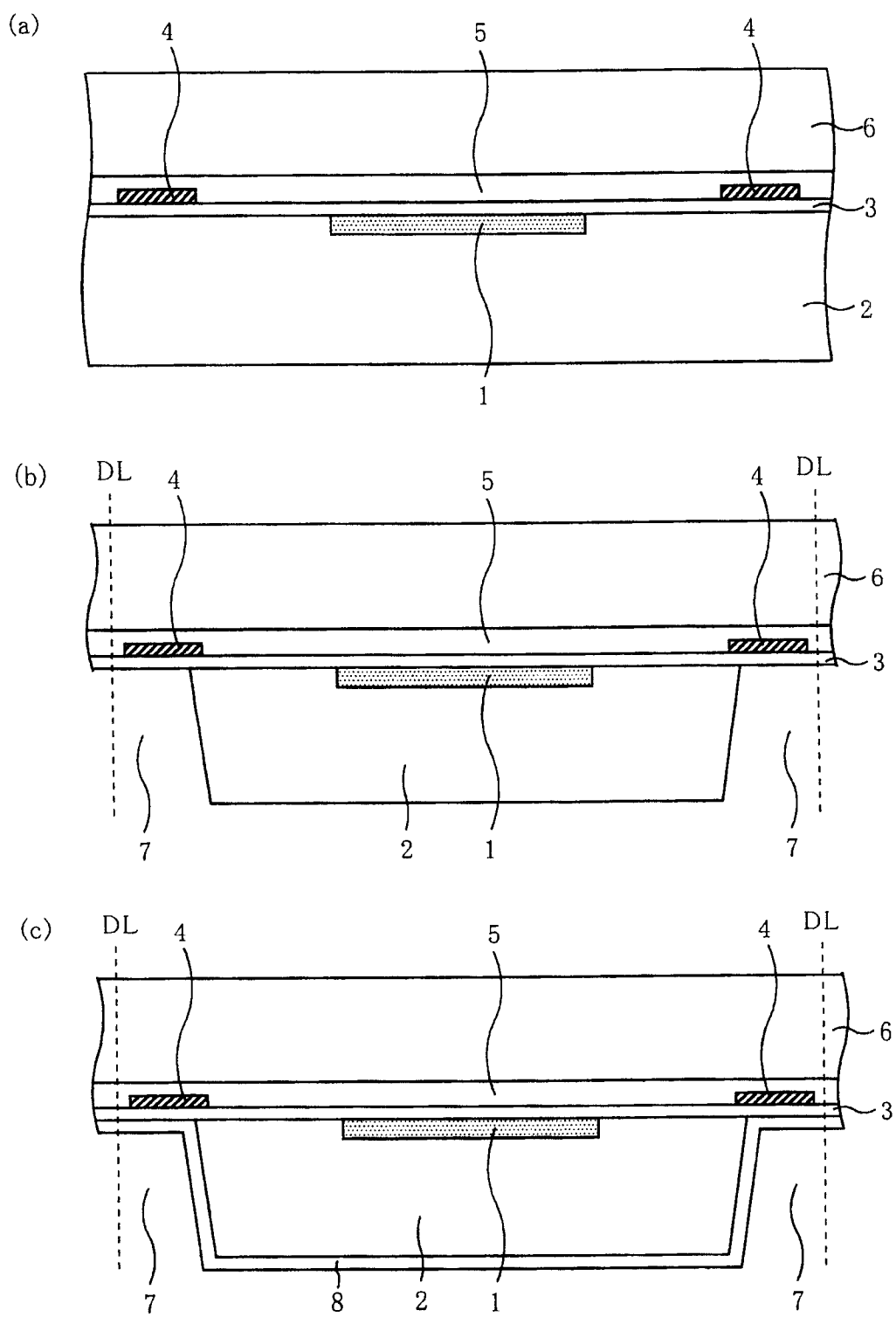


图 2

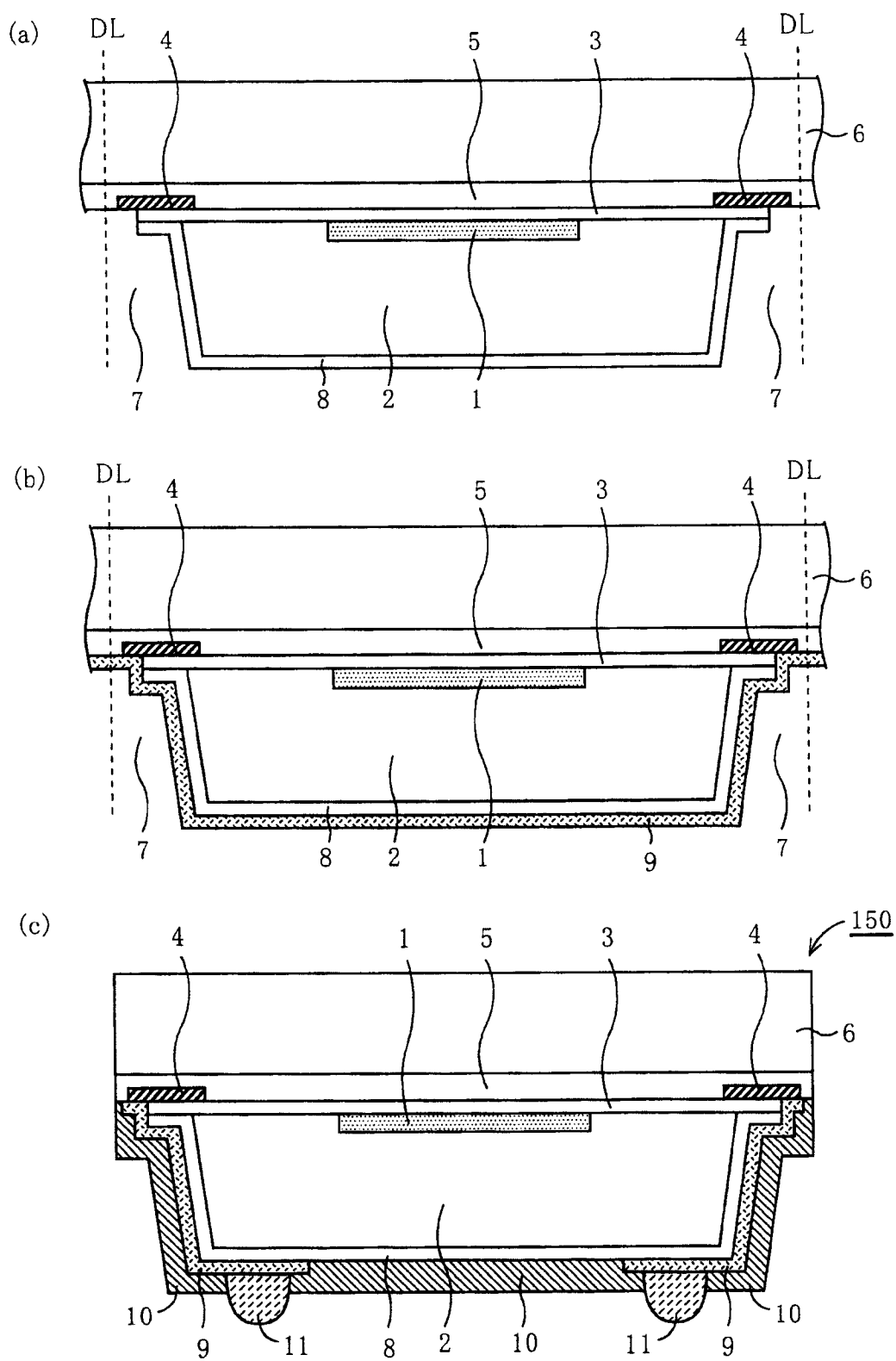


图 3

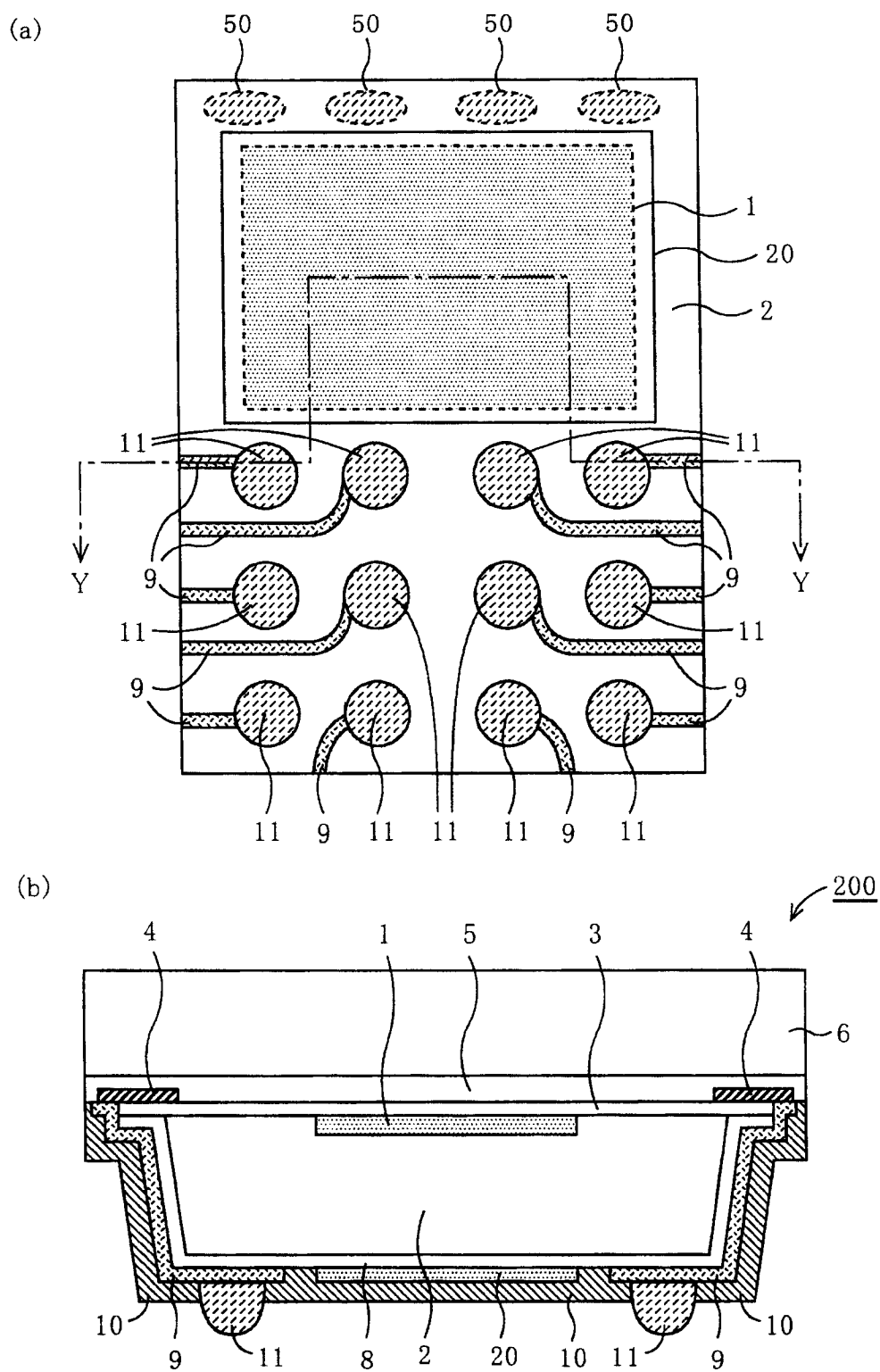


图 4

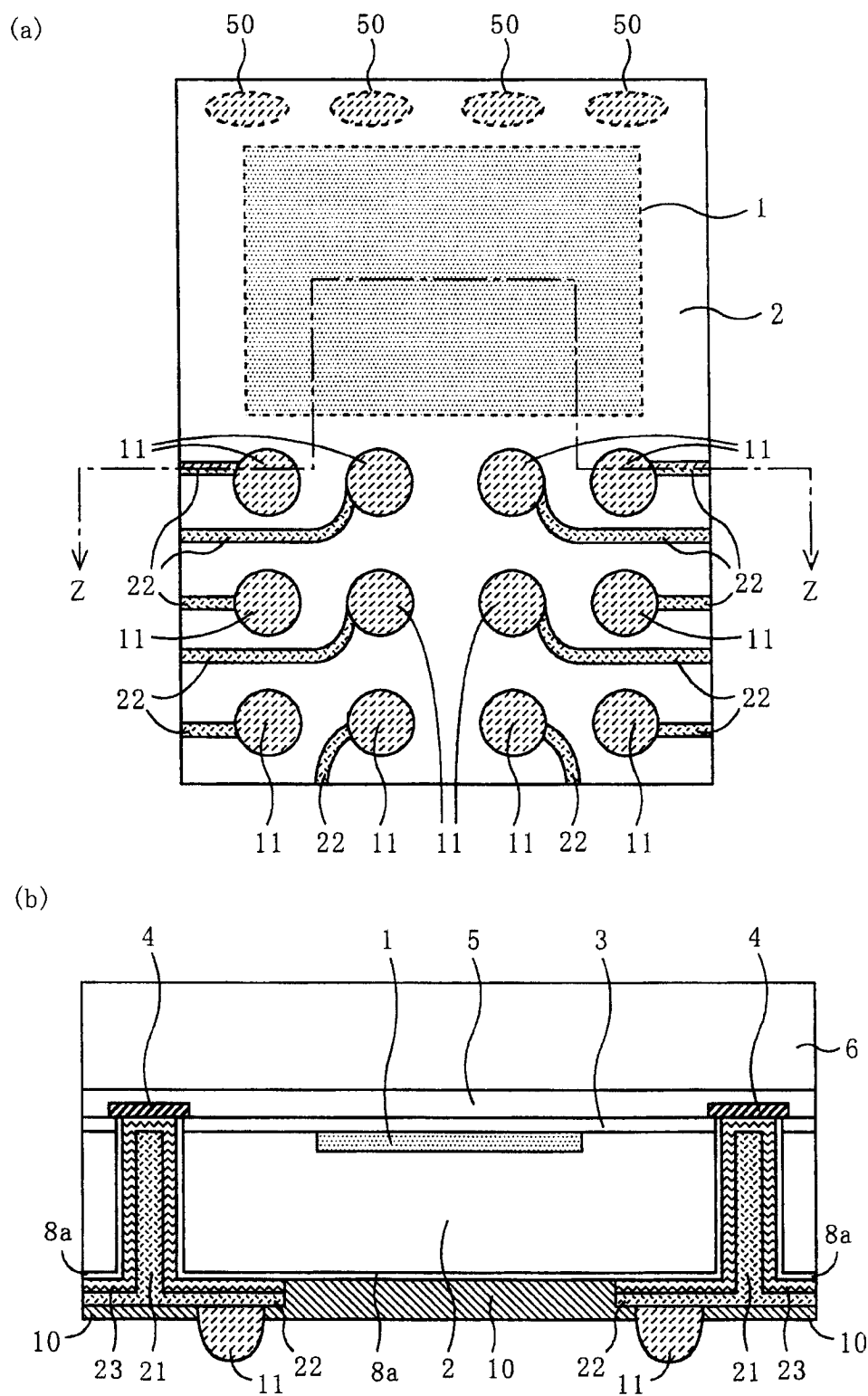


图 5

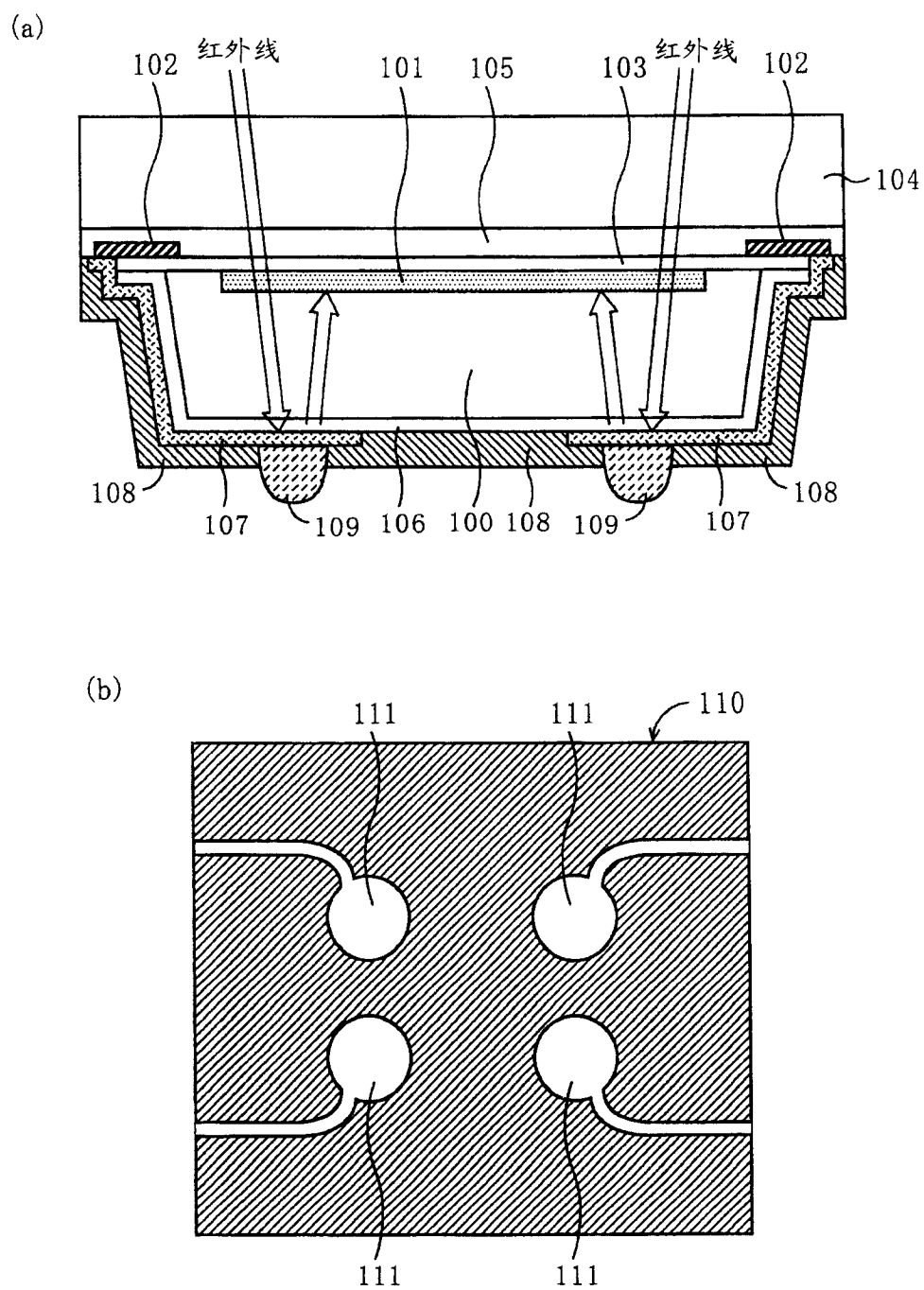


图 6