



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ,
ПАТЕНТАМ И ТОВАРНЫМ ЗНАКАМ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(21), (22) Заявка: 2003107665/09, 03.12.1999

(24) Дата начала отсчета срока действия патента:
03.12.1999

(30) Конвенционный приоритет:
04.12.1998 US 09/205,511

(43) Дата публикации заявки: 20.09.2004

(45) Опубликовано: 20.12.2007 Бюл. № 35

(56) Список документов, цитированных в отчете о
поиске: US 5103459 A, 07.04.1992. RU 2037271
C1, 09.06.1995. RU 2089045 C1, 27.08.1997. US
5537420 A, 16.07.1996. US 5446747 A,
29.08.1995. US 5448578 A, 05.09.1995. GB
2211699 A, 01.10.1997. US 5517512 A, 14.05.1996.

(62) Номер и дата подачи первоначальной заявки, из
которой данная заявка выделена: 2001118276
03.12.1999

Адрес для переписки:

129010, Москва, ул. Б. Спасская, 25, стр.3,
ООО "Юридическая фирма Городисский и
Партнеры", пат.пов. Ю.Д.Кузнецову, рег.№ 595

(72) Автор(ы):

РОВИТЧ Дуглас Н. (US),
ЛИНГ Фуниун (US)

(73) Патентообладатель(и):

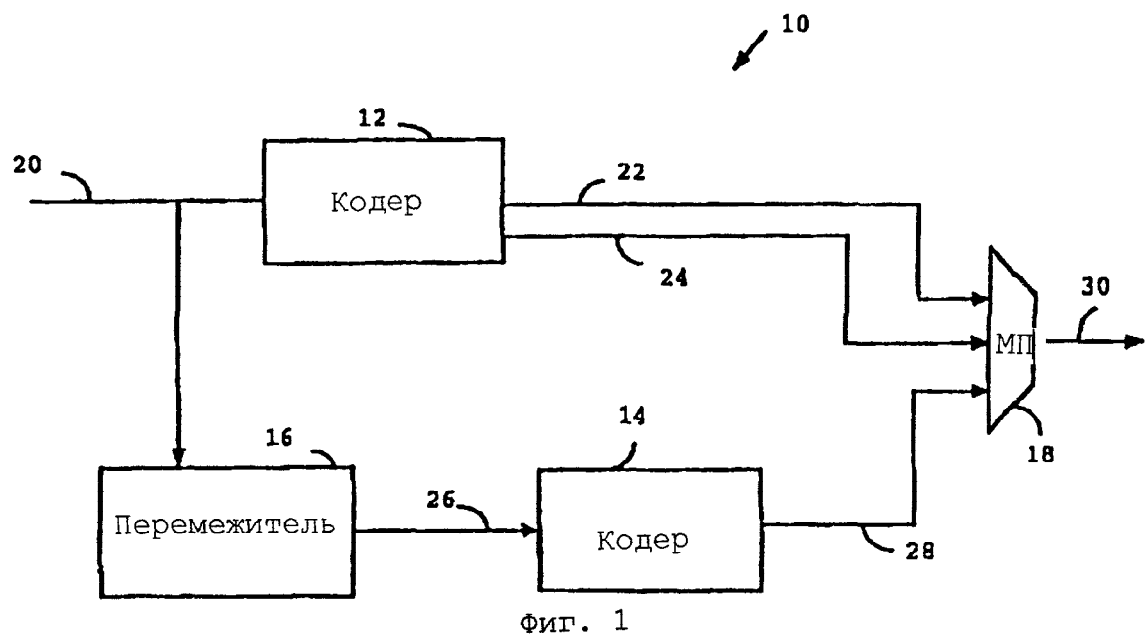
КВЭЛКОММ ИНКОРПОРЕЙТЕД (US)

(54) ТУРБОДЕКОДЕР, ИСПОЛЬЗУЮЩИЙ ЛИНЕЙНЫЕ КОНГРУЭНТНЫЕ ПОСЛЕДОВАТЕЛЬНОСТИ

(57) Реферат:

Изобретение относится к области кодирования для коммуникационных систем, в частности к турбодекодерам. Технический результат - повышение вероятности исправления ошибок. Для этого перемежитель (100) турбокода, использующий линейные конгруэнтные последовательности, может быть использован как двумерный перемежитель (16) в турбокодере (10), который также содержит первый и второй составные кодеры (12, 14). Перемежитель (16) и первый кодер (12) выполнены с возможностью приема входных битов. Первый кодер (12) создает из них выходные символы (22, 24). Перемежитель (16) принимает входные биты (20) последовательно по строкам. Алгоритм рекурсии линейной конгруэнтной последовательности в перемежителе

(16) служит для псевдослучайного переупорядочения, или тасования, битов в каждой строке перемежителя (16). Биты (26) затем выводятся из перемежителя последовательно по столбцам. Второй кодер (14) выполнен с возможностью приема перемежающихся битов из перемежителя. Второй кодер (14) создает из них выходные символы (28). Два потока выходных символов (22, 24) мультиплексируются вместе с соответствующим прокалыванием. Если требуется, линейная конгруэнтная рекурсивная последовательность может быть сгенерирована с секверсией. Также, если требуется, в перемежителе (16) может быть использован, способ инвертирования бит для переупорядочения, или тасования, строк перемежителя (16). 6 н. и 6 з.п. ф-лы, 3 ил., 4 табл.





FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY,
PATENTS AND TRADEMARKS

(12) ABSTRACT OF INVENTION

(21), (22) Application: **2003107665/09, 03.12.1999**

(24) Effective date for property rights: **03.12.1999**

(30) Priority:
04.12.1998 US 09/205,511

(43) Application published: **20.09.2004**

(45) Date of publication: **20.12.2007 Bull. 35**

(62) Number and date of filing of the initial application, from which the given application is allocated: **2001118276 03.12.1999**

Mail address:
**129010, Moskva, ul. B. Spasskaja, 25, str.3,
OOO "Juridicheskaja firma Gorodisskij i
Partnery", pat.pov. Ju.D.Kuznetsovu, reg.№ 595**

(72) Inventor(s):
**ROVITCH Douglas N. (US),
LING Funiun (US)**

(73) Proprietor(s):
KVEHLKOMM INKORPOREJTED (US)

(54) TURBO-DECODER USING LINEAR CONGRUENT SERIES

(57) Abstract:

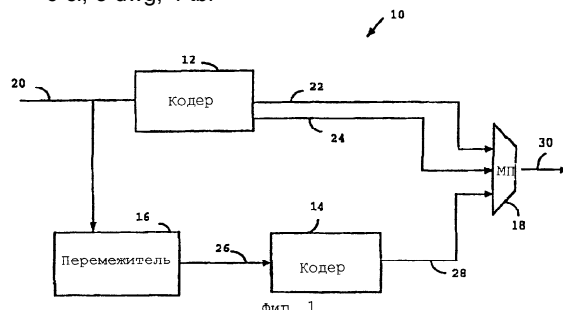
FIELD: encoding technology for communication systems, in particular, turbo-decoders.

SUBSTANCE: in accordance to the invention, turbo-code interleaving device (100), which uses linear congruent series, may be used as two-dimensional interleaving device (16) in turbo-coder (10), which also contains first and second composite coders (12, 14). Interleaving device (16) and first coder (12) are made with possible receipt of input bits. First coder (12) creates output symbols (22, 24) using aforementioned bits. Interleaving device (16) receives input bits (20) serially and row-wise. Algorithm for recursion of linear congruent series in interleaving device (16) is used for pseudo-random ordering, or shuffling, bits in each row of interleaving device (16). Bits (26) are then outputted from interleaving device serially and column-wise. Second coder (14) is made with possible receipt of interleaving bits from

interleaving device. Second coder (14) creates output symbols (28) using these bits. Two streams of output symbols (22, 24) are multiplexed together with appropriate puncturing. If required, linear congruent recursive series may be generated in special form. Also, if needed, method for inversion of bits may be used in interleaving device (16) for ordering, or shuffling, rows of interleaving device (16).

EFFECT: increased probability of error correction.

6 cl, 3 dwg, 4 tbl



Область техники, к которой относится изобретение

Настоящее изобретение имеет отношение вообще к области кодирования для коммуникационных систем и более конкретно - к турбодекодерам.

Уровень техники

5 Передача цифровых данных неотъемлемо склонна к помехам, которые могут вносить ошибки в передаваемые данные. Предложены схемы обнаружения ошибок для как можно более надежного определения, внесены ли ошибки в передаваемые данные. Например, является обычным передача данных в пакетах и добавление к каждому пакету поля контроля избыточным циклическим кодом (КИЦК), например, длиной шестнадцать битов, 10 которая несет контрольную сумму данных пакета. Когда приемник принимает данные, приемник вычисляет ту же самую контрольную сумму на принимаемых данных и проверяет, является ли результат вычисления идентичным контрольной сумме в поле КИЦК.

Когда передаваемые данные не используются в интерактивном режиме, возможен запрос повторной передачи ошибочных данных, когда обнаруживаются ошибки. Однако, 15 когда передача выполняется в интерактивном режиме, таком как, например, в телефонных линиях, сотовых телефонах, дистанционных видеосистемах и т.д., невозможен запрос повторной передачи.

Были введены сверточные коды для того, чтобы позволить приемникам цифровых данных правильно определять передаваемые данные, даже когда ошибки могут появиться 20 во время передачи. Сверточные коды вносят избыточность в передаваемые данные и упаковывают передаваемые данные в пакеты, в которых значение каждого бита зависит от предшествующих битов в последовательности. Таким образом, когда случаются ошибки, приемник может по-прежнему проследивать исходные данные обратным прослеживанием возможных последовательностей в принимаемых данных.

25 Для того чтобы дополнительно улучшить производительность канала передачи, некоторые схемы кодирования содержат перемежители, которые перемешивают порядок битов в пакете во время кодирования. Таким образом, когда помехи разрушают некоторые смежные биты во время передачи, действие помех расширяется через весь исходный пакет и может быть легко преодолено процессом декодирования. Другие улучшения могут 30 включать многокомпонентные коды, которые кодируют пакет более одного раза, параллельно или последовательно. Например, в данной области техники известно использование способа исправления ошибок, который использует, по меньшей мере, два сверточных кодера параллельно. Такое параллельное кодирование обычно называется турбокодированием.

35 Для многокомпонентных кодов оптимальное декодирование часто является очень сложной задачей и может требовать больших периодов времени, обычно отсутствующих для интерактивного декодирования. Разработаны способы итеративного декодирования для преодоления этой проблемы. Вместо того чтобы определять немедленно, являются ли принимаемые биты нулем или единицей, приемник присваивает каждому биту значение на 40 многоуровневой шкале, представляющей вероятность того, что бит равен единице. Обычная шкала, называемая вероятностями регистрируемых отношений правдоподобия (РОП), представляет каждый бит целым в некотором диапазоне, например {-32, 31}. Значение 31 означает, что передаваемый бит был нулем с очень высокой вероятностью, а значение -32 означает, что передаваемый бит был единицей с очень высокой 45 вероятностью. Значение ноль указывает, что логическое значение бита является неопределенным.

Данные, представленные в многоуровневой шкале, называются "гибкими данными", и итеративное декодирование является обычно гибким входом/гибким выходом, т.е. процесс декодирования принимает последовательность входных сигналов, соответствующих 50 вероятностям для значений бит, и предоставляет в качестве выходного сигнала скорректированные вероятности, принимая во внимание ограничения кода. Обычно декодер, который выполняет итеративное декодирование, использует гибкие данные из предыдущих итераций для декодирования гибких данных, считанных приемником. Во время

итеративного декодирования многокомпонентных кодов декодер использует результаты декодирования одного кода для улучшения декодирования второго кода. Когда используются параллельные кодеры, как в турбокодировании, два соответствующих декодера могут удобно использоваться параллельно для этой цели. Такое итеративное

- 5 декодирование выполняется в течение множества итераций до тех пор, пока полагают, что гибкие данные близко представляют передаваемые данные. Тем битам, которые имеют вероятность, указывающую, что они находятся ближе к единице (например, между 0 и 31 на шкале, описанной выше), присваивается двоичный ноль, а остальным битам присваивается двоичная единица.
- 10 "Турбокодирование" представляет важное усовершенствование в области кодирования с упреждающим исправлением ошибок (УИО). Имеется много вариантов турбокодирования, но большинство типов турбокодирования использует многочисленные операции кодирования, разделенные операциями перемежения, объединенные с использованием итеративного декодирования. Это объединение обеспечивает ранее недоступную
- 15 эффективность относительно допуска шума в коммуникационных системах. А именно турбокодирование дает возможность коммуникаций на уровнях спектральной плотности, отношения энергии на бит к мощности шума (E_b/N_0), которые были неприемлемы при использовании существующих способов упреждающего исправления ошибок.

Многие коммуникационные системы используют способы упреждающего исправления

20 ошибок и, следовательно, извлекли бы выгоду из использования турбокодирования. Например, турбокоды могли бы улучшить производительность беспроводных спутниковых линий связи, в которых ограниченная передаваемая мощность по нисходящей линии связи (линии связи спутник - наземная станция) неизбежно влечет за собой наличие систем приемника, которые могут работать на низких уровнях (E_b/N_0).

- 25 Цифровые беспроводные телекоммуникационные системы, такие как, например, цифровые сотовые и телефонные системы ПСС (персональные системы связи) также используют упреждающее исправление ошибок. Например, Ассоциация промышленности средств связи опубликовала стандарт воздушного интерфейса, временный стандарт TIA/EIA 95 и его производные, такие как, например, IS-95B (далее совместно называемые
- 30 IS-95), которые определяют цифровую беспроводную коммуникационную систему, которая использует сверточное кодирование для обеспечения выигрыша при кодировании для увеличения пропускной способности системы. Система и способ для обработки радиочастотных (РЧ) сигналов, по существу, в соответствии с использованием стандарта IS-95, описаны в патенте США №5103459.

- 35 Имеется непрерывная тенденция в промышленности средств связи постоянного улучшения выигрышей при кодировании. В традиционных цифровых беспроводных коммуникационных системах было обнаружено, что последовательный перемежитель для турбокодирования может быть выгодно реализован с помощью конгруэнтной случайной последовательности. В данной области техники известно, что однородная случайная
- 40 последовательность может быть сгенерирована при использовании алгоритма линейной конгруэнтной рекурсии. См., например, 2 D. Knuth, The Art of Computer Programming (1969) (описывающую генерирование псевдослучайных чисел с помощью линейной конгруэнтной рекурсии). Также было обнаружено, что параллельный турбокодер, использующий двумерный перемежитель (т.е. перемежитель, организованный как
- 45 прямоугольный массив данных, содержащий строки и столбцы), обычно превосходит параллельный турбокодер, имеющий одномерный перемежитель (т.е. перемежитель, в котором данные организованы как один линейный массив), с точки зрения выигрыша при кодировании.

- Было бы выгодно дополнительно увеличить эффективность турбокодера. Кроме того,
- 50 так как турбокодеры являются значительно более сложными для реализации, чем сверточные кодеры, было бы желательно обеспечить реализацию турбокодера с уменьшенной сложностью. Таким образом, существует потребность в двумерном перемежителе уменьшенной сложности, который использует многочисленные линейные

конгруэнтные последовательности.

Сущность изобретения

Настоящее изобретение направлено на турбодекодер, содержащий двумерный перемежитель уменьшенной сложности, который использует многочисленные линейные конгруэнтные последовательности. Таким образом, в одном аспекте изобретения турбодекодер преимущественно содержит первый кодер, выполненный с возможностью приема множества входных битов последовательно и генерирования из него первого множества выходных символов; перемежитель, выполненный с возможностью приема множества входных битов последовательно, причем перемежитель содержит множество ячеек хранения битов, расположенных в матрице строк и столбцов, и генератор линейной конгруэнтной последовательности, выполненной с возможностью псевдослучайного генерирования последовательности для тасования битов в каждой строке перемежителя; и второй кодер, выполненный с возможностью приема множества перемежающихся битов последовательно из перемежителя и генерирования из множества перемежающихся битов второго множества выходных символов, причем первый и второй кодеры выполнены с возможностью итеративного декодирования множества входных битов.

В другом аспекте изобретения предложен генератор адреса в турбодекодере, в котором каждый входной бит из последовательных входных битов назначен идентификатору строк и столбцов, содержащий генератор линейной конгруэнтной последовательности, выполненный с возможностью перестановки последовательных входных битов в каждой строке; и блок инвертирования бит, соединенный с генератором линейной конгруэнтной последовательности и выполненный с возможностью перестановки назначенных строк.

В другом аспекте изобретения предложено беспроводное устройство, выполненное с возможностью турбокодирования, содержащее первый кодер, выполненный с возможностью приема множества входных битов последовательно и генерирования из него первого множества выходных символов; перемежитель, выполненный с возможностью приема множества входных битов последовательно, причем перемежитель содержит множество ячеек хранения битов, расположенных в матрице строк и столбцов, и генератор линейной конгруэнтной последовательности, выполненный с возможностью псевдослучайного генерирования последовательности для тасования битов в каждой строке перемежителя; и второй кодер, выполненный с возможностью приема множества перемежающихся битов последовательно из перемежителя и генерирования из него второго множества выходных символов, причем первый и второй кодеры выполнены с возможностью итеративного декодирования множества входных битов.

В еще одном аспекте изобретения предложен способ турбодекодирования, заключающийся в том, что декодируют множество входных битов последовательно для генерирования из него первого множества выходных символов; перемежают первое множество выходных символов последовательно, причем при перемежении генерируют значение линейной конгруэнтной последовательности для по меньшей мере части множества входных битов, причем каждое значение из множества значений линейной конгруэнтной последовательности идентифицирует первый параметр для множества входных битов и генерируют второе множество выходных символов в виде функции значений линейной конгруэнтной последовательности; и декодируют второе множество выходных символов.

В еще одном аспекте изобретения предложено устройство для турбодекодирования, содержащее средство для декодирования множества входных битов последовательно для генерирования из него первого множества выходных символов; средство для перемежения первого множества выходных символов последовательно, содержащее средство для генерирования значения линейной конгруэнтной последовательности для по меньшей мере части множества входных битов, причем каждое значение из множества значений линейной конгруэнтной последовательности идентифицирует первый параметр для множества входных битов, и средство для генерирования второго множества выходных символов в виде функции значений линейной конгруэнтной последовательности; и средство для

декодирования второго множества выходных символов.

В другом аспекте изобретения предложено беспроводное устройство, выполненное с возможностью турбодекодирования, содержащее запоминающее устройство, содержащее множество ячеек хранения битов, расположенных в матрице строк и столбцов; и

5 процессор, выполненный с возможностью приема множества входных битов последовательно и генерирования из него первого множества выходных символов, хранимых в матрице; псевдослучайного генерирования последовательности для тасования битов в каждой строке матрицы; и приема перетасованных битов и генерирования из него второго множества выходных символов.

10 Краткое описание чертежей

Фиг.1 - блок-схема параллельного составного турбокодера.

Фиг.2 - блок-схема перемежителя, который может быть использован в параллельном составном турбокодере фиг.1.

Фиг.3 - блок-схема составного кодера, который может быть использован вместе с перемежителем фиг.2.

15 Подробное описание предпочтительных вариантов осуществления изобретения

В соответствии с одним вариантом осуществления изобретения, как проиллюстрировано на фиг.1, параллельный составной турбокодер 10, или турбокодер 10, содержит первый и второй кодеры 12, 14, перемежитель 16 и мультиплексор 18. Первый кодер 12 и

20 перемежитель 16 выполнены с возможностью приема входных данных 20 кодера, которые обычно являются пользовательской информацией или данными управления. Первый кодер 12 выводит систематические символы 22, которые являются обычно копией исходных входных битов 20, и символы 24 контроля по четности. Второй кодер 14 выполнен с возможностью приема перемежающегося выходного сигнала 26 перемежителя 16 и для

25 вывода второго множества символов 28 контроля по четности. Систематические символы (не изображены), генерируемые вторым кодером 14, сжимаются, а остальные соответствующие выходные сигналы 22, 24, 28 первого и второго кодеров 12, 14 мультиплексируются мультиплексором 18 в поток 30 выходных данных.

Дополнительные пары кодера и перемежителя могут быть добавлены параллельно для

30 уменьшения скорости кодирования, таким образом, обеспечивая улучшенное упреждающее исправление ошибок. Альтернативно некоторые из систематических символов 22 и/или символов 24 контроля по четности могут быть проколоты для увеличения скорости кодирования и обеспечения улучшенной спектральной эффективности.

35 Первый и второй кодеры 12, 14 могут быть кодерами различных типов, известными в данной области техники, включая блочные кодеры и сверточные кодеры. Примерные блочные кодеры и сверточные кодеры описаны в статье Бернарда Склара в журнале Digital Communication, 245-380 (1988). Первый и второй кодеры 12, 14 являются преимущественно сверточными кодерами с относительно малыми ограниченными длинами K, такими как,

40 например, K=4, таким образом, обеспечивая уменьшенную сложность, поскольку малые ограниченные длины уменьшают сложность соответствующих декодеров (не изображены). Первый и второй кодеры 12, 14 также преимущественно являются рекурсивными систематическими сверточными (РСС) кодерами, которые известны в данной области техники. Перемежитель 16 преимущественно является двумерным перемежителем, как

45 описано ниже.

Обычно первый и второй кодеры 12, 14 выводят два символа 24, 28 контроля по четности для каждого принимаемого бита 20, давая скорость кодирования $R=1/2$ для каждого кодера 12, 14. Тем не менее, общая скорость кодирования для турбокодера 10 равна $1/3$, поскольку систематический бит из второго кодера прокалывается.

50 Как изображено на фиг.2, двумерный (2-D) перемежитель 100 линейной конгруэнтной последовательности (ЛКП) в соответствии с одним вариантом осуществления изобретения содержит четыре справочных таблицы (СТ) 102, 104, 106, 108, семь двухвходовых мультиплексоров (МП) 110, 112, 114, 116, 118, 120, 122 и R-входовой мультиплексор

124, счетчик 126 строки, первый и второй логические блоки 128, 130 инвертирования бит, модуль 132 проверки правильности адреса, множество R регистров 134, 136, 138, 140 индекса столбца или строки (изображенных для простоты как четыре регистра), регистр 142 для маркировки сброса индекса столбца, первый и второй k-битовые мультиплексоры 144, 146 и четыре k-битовых сумматора 148, 150, 152, 154. Генератор 156 рекурсии ЛКП изображен пунктирной линией. Перемежитель 100 может использоваться параллельно составному турбокодеру фиг.1 или альтернативно перемежитель 100 может использоваться последовательно составному турбокодеру, в котором перемежитель 100 расположен снаружи или внутри составных кодеров, что очевидно специалистам в данной области техники.

Размер переमेжителя 100 равен N, которое меньше или равно 2^m и больше 2^{m-1} . Число строк R, умноженное на число столбцов C, равно 2^m . Число столбцов C равно 2^k , т.е. $k = \log_2 C$. Число строк R равно 2^r , т.е. $r = \log_2 R$.

Модуль 132 проверки правильности адреса может быть преимущественно реализован в виде логической схемы на дискретных вентильных элементах, сконфигурированной как сдвиговой регистр и сумматор. Модуль 132 проверки правильности адреса служит для проверки, меньше ли вход X, чем произведение номера C столбца и входа Y (индекса строки), сложенных с входом Z (индексом столбца), выполняя, например, функцию сдвига и суммирования. Модуль 132 проверки правильности адреса служит для генерирования маркера, который указывает, является ли адрес неправильным, т.е. содержит ли адрес избыточные биты степени 2 (т.е. находится ли размер переमेжителя между последовательными степенями 2), которые должны быть отброшены.

Генератор 156 рекурсии ЛКП служит для псевдослучайного переупорядочения, или тасования, значений бит, содержащихся в каждой строке переमेжителя 100, как описано ниже, с помощью приема значения номера строки на входах в четыре СТ 102, 104, 106, 108 и генерирования индекса столбца (входа Z в модуль 132 проверки правильности адреса). Специалистам в данной области техники будет понятно, что в параллельном составном турбокодере, таком как проиллюстрирован на фиг.1, физическое переупорядочение элементов данных можно преимущественно обойти в пользу использования псевдослучайно генерируемой ЛКП на считывании, адресуемом вторым кодером. Первый и второй логические блоки 128, 130 инвертирования бит служат для переупорядочения, или тасования, строк в перемежителе 100 в соответствии с заданным правилом инвертирования бит, как описано ниже и известно в данной области техники.

СТ 102, 104, 106, 108 могут быть реализованы в виде некоторого запоминающего средства, известного в данной области техники. Первая СТ 102 используется для хранения значений коэффициента c. Вторая СТ 104 используется для хранения значений коэффициента a. Третья СТ 106 используется для хранения значений коэффициента a, взятого в степени коэффициента b. Четвертая СТ 108 используется для хранения значений $x(-1)$. Размер каждой СТ 102, 104, 106, 108 равен $g \times k$ битов. Общими требованиями к памяти для перемежителя 100 являются $4g \times k$ битов плюс $g \times k$ битов регистров для регистров 134, 136, 138, 140.

Регистр 142 принимает значение бит, определяющее номер строки, который первоначально устанавливается равным R-1. С каждым циклом обработки регистр 142 выводит значение бит, означающее номер столбца, который первоначально устанавливается не равным нулю. Регистр 142, таким образом, служит для сброса индекса столбца каждый раз, когда номер строки циклически проходит через все строки.

С каждым циклом обработки входной МП 110 генерирует значение либо 1, либо -1, в зависимости от того, установлен ли маркер выполнения в обратном направлении. Это значение подается в сумматор 148, который суммирует это значение со значением бита, обозначенного NextRow (следующая строка). Результирующая сумма подается на вход данных счетчика 126 строки. Значение 1 подается на второй вход счетчика 126 строки. Счетчик 126 строки создает значение строки (храняемое первоначально как R-1 в регистре 142), которое подается во второй логический блок 130 инвертирования бит. Значение

строки также подается в каждую из СТ 102, 104, 106, 108. Значение строки также подается в сумматор 150, который суммирует значение строки со значением 1 и подает результирующую сумму в первый логический блок 128 инвертирования бит. Эта результирующая сумма также подается на первый вход МП 112.

5 С каждым циклом обработки первый логический блок 128 инвертирования бит подает некоторое значение на первый вход МП 114. Второй логический блок 130 инвертирования бит подает значение индекса строки на второй вход МП 114, а также на вход Y модуля 132 проверки правильности адреса. Модуль 132 проверки правильности адреса принимает значение N на входе X. Модуль 132 проверки правильности адреса принимает значение a, основанное на хранимых коэффициентах, на входе Z. Модуль 132 проверки правильности
10 адреса ЛКП вычисляет произведение C и значения входа Y, суммирует произведение со значением входа Z и проверяет, является ли результат больше или равным значению N на входе X. Если вычисленное значение больше или равно N, модуль 132 проверки правильности адреса выводит значение 1. Иначе значение выхода равно 0. Выходное значение является маркером, обозначенным Addr_GT_N, который, когда установлен в 1,
15 означает, что размер перемежителя находится между последовательными степенями 2, так что избыточные биты после более низкой степени 2 должны быть отброшены.

Значение Addr_GT_N подается в виде селекторного входного сигнала в МП 112, 114, 120 и 122. МП 112 выбирает свой первый вход, если значение Addr_GT_N установлено в 1.
20 Выбранный входной сигнал, который выводится из МП 112, является перемежающимся значением NextRow. МП 114 выбирает свой первый вход, если значение Addr_GT_N установлено в 1. Выбранный входной сигнал, который выводится из МП 114, представляет значение индекса конечной строки.

Генерация рекурсии ЛКП выполняется следующим образом. С каждым циклом
25 обработки k-битовое значение, представляющее коэффициент c, посылается из первой СТ 102 в k-битовый сумматор пути данных. Значение a посылается из второй СТ 104 на первый вход МП 116. Значение, представляющее a, взятое в степени b, посылается из третьей СТ 106 на второй вход МП 116. МП 116 принимает маркер RunBackwards (выполнения в обратном порядке) на селекторном входе. Если значение RunBackwards
30 равно 1, МП 116 выбирает свой второй вход и подает выбранное значение, k-битовое значение, в умножитель 144. Иначе МП 116 подает свой первый входной сигнал, k-битовое значение, в умножитель 144. Значение $x(-1)$ посылается из четвертой СТ 108 на первый вход МП 118. МП 118 принимает на втором входе k-битовое значение, выведенное из МП 124. МП 118 принимает значение индекса столбца в качестве селекторного индекса.
35 Значение индекса столбца первоначально устанавливается не равным нулю. Если значение индекса столбца равно 1, МП 118 выбирает свой второй вход. Иначе МП 118 выбирает свой первый вход. Выбранное входное значение, k-битовое значение, подается в умножитель 144. Результирующее произведение из умножителя 144 подается в k-битовый сумматор 152. Преимущественно k-битовый сумматор 152 пути данных является
40 программируемым сумматором/вычитающим устройством, который известен в данной области техники. Когда перемежитель 100 производит выполнение в обратном направлении, сумматор 152 вычитает значение c.

k-Битовый сумматор 152 подает выходное значение с каждым циклом обработки на вход Z модуля 132 проверки правильности адреса. Выходной сигнал сумматора 152 также
45 подается на первый вход МП 120 и в каждый из регистров 136, 138, 140 первой по (R-1)-й строки. Выходной сигнал сумматора 152 также подается как k-битовое входное значение на первый вход МП 122.

МП 120 принимает второе входное значение из k-битового сумматора 154. Если селекторный вход МП 120 установлен в 1, МП 120 выбирает свой первый вход. Иначе МП
50 120 выбирает свой второй вход. Выбранный входной сигнал подается в регистр 134 нулевой строки. Каждый регистр 134, 136, 138, 140 строки подает выходное значение на соответствующие входы МП 124. Дополнительно выходное значение из регистра 134 нулевой строки подается в умножитель 146. МП 124 принимает значение строки (выходной

сигнал счетчика 126 строки) на селекторном входе. Входной сигнал регистра строки, выбранный МП 124, зависит от значения строки на селекторном входе. Таким образом, каждый регистр 134, 136, 138, 140 строки обновляется, когда значение строки равно соответствующему номеру регистра строки, а регистр 134 нулевой строки также

5 включается, когда маркер Addr_GT_N равен нулю.

k-Битовое начальное входное значение b для R=0 подается в умножитель 146.

Умножитель 146 также принимает значение, выведенное из регистра 134 нулевой строки.

Умножитель 146 умножает два принимаемых значения вместе и подает результирующее произведение в k-битовый сумматор 154. k-Битовый сумматор 154 пути данных также

10 принимает начальное входное значение с для R=0. Преимущественно k-битовый сумматор 154 пути данных является программируемым сумматором/устройством вычитания, который известен в данной области техники. Когда переमेжатель 100 работает в обратном направлении, сумматор 154 вычитает начальное значение с. Сумматор 154 суммирует (или, как запрограммирован, вычитает) два принятых значения. Результирующая сумма, k-
15 битовое значение, подается на второй вход МП 122.

МП 122 выбирает свой первый вход, если его селекторный вход установлен в 1. Иначе

МП 122 выбирает свой второй вход. МП 122 выводит выбранный входной сигнал как значение индекса конечного столбца. Адрес для следующего значения бита является произведением R и значения индекса конечного столбца, выведенного из МП 122,

20 просуммированного со значением индекса конечного столбца, выведенным из МП 114.

В одном варианте осуществления ЛКП с периодом M рекурсивно генерируется в соответствии со следующим тождеством:

$$x(n+1)=(ax(n)+c)_{\text{mod}M}$$

с целыми a, c и M, удовлетворяющими следующим трем условиям: (1) с должно быть

25 взаимно простым для M. (2) a-1 должно быть кратным p, где p - любое простое число, которое делит M. Когда M является кратным 4, a-1 должно быть кратно 4. (3) $x(0)$ является значением начального числа, которое может быть любым целым. Для упрощения реализации M может быть преимущественно выбрано равным степени 2. Таким образом, a должно быть в виде $4r+1$, в то время как c может быть взято как любое нечетное число.

30 Следует заметить, что в то время как $x(0)$ используется выше для обозначения начального условия, $x(-1)$ используется для обозначения начального условия в варианте осуществления изобретения, описанном в связи с фиг.2. Никакое значение не должно придаваться различным используемым числам.

2-D переमेжатель ЛКП в соответствии с одним вариантом осуществления изобретения

35 определяется следующим образом: допуская размер переमेжения равным $K=2^N$, переमेжатель определяется как прямоугольная матрица с R строками и C столбцами, где R и C даются степенями 2. Переमेжаемые данные записываются в матрицу по строкам.

Строки данных сначала переставляются (т.е. переमेжаются) в соответствии с любым традиционным правилом переमेжения. Преимущественно строки данных

40 переставляются в соответствии с правилом инвертирования бит, применяемым к индексу строки. Внутри каждой строки столбцы (т.е. элементы данных, так как каждый столбец имеет один элемент данных на строку) переставляются в соответствии с правилом, определяемым связанной ЛКП. ЛКП, связанные с двумя различными строками, являются преимущественно различными, но могут быть в альтернативе одинаковыми.

45 После перестановки всех строк данные считываются по столбцам для выдачи переमेжающейся последовательности. Специалистам в данной области техники будет понятно, что переमेжатель с длиной, меньшей 2^N и большей 2^{N-1} , может быть сгенерирован удалением неправильных адресов из переमेжателя длины 2^N .

50 В одном варианте осуществления изобретения 2-D переमेжатель ЛКП включает следующие технические условия: размер переमेжателя равен 32 (т.е. N=5), а массив данных определяется как $\{d(0), d(1), d(2), \dots, d(31)\}$. Переमेжатель организован как массив с четырьмя строками и восьмью элементами в строке. Элементы данных заполняются по строкам следующим образом:

$$5 \quad \begin{pmatrix} d(0) & d(1) & d(2) & d(3) & d(4) & d(5) & d(6) & d(7) \\ d(8) & d(9) & d(10) & d(11) & d(12) & d(13) & d(14) & d(15) \\ d(16) & d(17) & d(18) & d(19) & d(20) & d(21) & d(22) & d(23) \\ d(24) & d(25) & d(26) & d(27) & d(28) & d(29) & d(30) & d(31) \end{pmatrix}.$$

Индексы строки в двоичном виде (00, 01, 10, 11) могут быть преимущественно инвертированы по битам (т.е. 00, 10, 01, 11), а строки переставлены таким образом, чтобы получить

$$10 \quad \begin{pmatrix} d(0) & d(1) & d(2) & d(3) & d(4) & d(5) & d(6) & d(7) \\ d(16) & d(17) & d(18) & d(19) & d(20) & d(21) & d(22) & d(23) \\ d(8) & d(9) & d(10) & d(11) & d(12) & d(13) & d(14) & d(15) \\ d(24) & d(25) & d(26) & d(27) & d(28) & d(29) & d(30) & d(31) \end{pmatrix}.$$

15 Инвертирование бит служит для тасования строк перемежителя в соответствии с заданным алгоритмом инвертирования бит. Применение алгоритма инвертирования бит обеспечивает желаемое временное разделение между строками перемежителя. Тем не менее, инвертирование бит не обязательно для реализации перемежителя.

В конкретном варианте осуществления изобретения перестановка ЛКП генерируется в соответствии со следующими уравнениями:

$$20 \quad \begin{aligned} x_1(n+1) &= (5x_1(n)+7)_{\text{mod}8}, \text{ с } x_1(0)=3, \\ x_2(n+1) &= (x_2(n)+5)_{\text{mod}8}, \text{ с } x_2(0)=0, \\ x_3(n+1) &= (5x_3(n)+3)_{\text{mod}8}, \text{ с } x_3(0)=4, \\ &\text{и} \end{aligned}$$

$$25 \quad x_4(n+1) = (x_4(n)+3)_{\text{mod}8}, \text{ с } x_4(0)=3.$$

Конфигурации перестановки задаются {3, 6, 5, 0, 7, 2, 1, 4}, {0, 5, 2, 7, 4, 1, 6, 3}, {4, 7, 6, 1, 0, 3, 2, 5} и {7, 2, 5, 0, 3, 6, 1, 4} для четырех строк

соответственно. Таким образом, после применения перестановки столбцов первая строка становится

$$30 \quad (d(3) \ d(6) \ d(5) \ d(0) \ d(7) \ d(2) \ d(1) \ d(4)),$$

вторая строка становится

$$(d(16) \ d(21) \ d(18) \ d(23) \ d(20) \ d(17) \ d(22) \ d(19)),$$

третья строка становится

$$\{d(12) \ d(15) \ d(14) \ d(9) \ d(8) \ d(11) \ d(10) \ d(13)\},$$

и четвертая строка становится

$$35 \quad \{d(31) \ d(26) \ d(29) \ d(24) \ d(27) \ d(30) \ d(25) \ d(28)\}$$

После того как все столбцы переставлены внутри соответствующих им строк, матрица перемежающихся данных имеет следующий вид:

$$40 \quad \begin{pmatrix} d(3) & d(6) & d(5) & d(0) & d(7) & d(2) & d(1) & d(4) \\ d(16) & d(21) & d(18) & d(23) & d(20) & d(17) & d(22) & d(19) \\ d(12) & d(15) & d(14) & d(9) & d(8) & d(11) & d(10) & d(13) \\ d(31) & d(26) & d(29) & d(24) & d(27) & d(30) & d(25) & d(28) \end{pmatrix}.$$

45 Данные в перемежающейся матрице считываются по столбцам, выдавая следующую перемежающуюся последовательность: {d(3), d(16), d(12), d(31), d(6), d(21), d(15), d(26), d(5), d(18), d(14), ..., d(11), d(30), d(1), d(22), d(10), d(25), d(4), d(19), d(13), d(28)}. Если требуется перемежитель длины 30, перемежитель, генерируемый, как описано выше, может быть укорочен удалением элементов данных d(30) и d(31), создавая следующую перемежающуюся последовательность: {d(3), d(16), d(12), ~~d(31)~~, d(6), d(21), d(15), d(26), d(5), d(18), d(14), ..., d(11), ~~d(30)~~, d(1), d(22), d(10), d(25), d(4), d(19), d(13), d(28)}.

ЛКП, используемые в конструкции перемежителя, могут быть сгенерированы либо в прямом, либо в обратном направлении, как требуется, для оптимального использования с

декодерами протокола MAP в турбодекодировании. В одном варианте осуществления изобретения генерирование обратной последовательности задается следующим уравнением:

$$x(n) = (a^\beta x(n+1) - c)_{\text{mod } M},$$

где

$$\beta = (M^{1/2}) - 1.$$

Следует заметить, что элемент β , который используется в вышеприведенных уравнениях, представляет коэффициент b , описанный в связи с вариантом осуществления изобретения по фиг.2.

Таким образом, генерирование последовательностей ЛКП требует, чтобы каждый перемежитель был однозначно определен параметрами $3R$, где R - число строк. Требуется относительно короткий умножитель $\log_2(C) \times \log_2(C)$. Благодаря операции по модулю не требуется генерирование битов выше ячейки бит $\log_2(C)$. Для хранения промежуточных результатов R конгруэнтных последовательностей требуется одно множество R регистров.

Для каждой строки с различными параметрами $x(0)$, a и b имеются многие различные возможности для перестановки последовательностей. Желательно выполнить исследование для оптимизации параметров перемежителя для использования с конкретными турбокодами.

На фиг.3 составной кодер 200 в соответствии с одним вариантом осуществления изобретения оптимизирован для конкретного турбокода, используемого в цифровых беспроводных коммуникационных системах МДКР (множественного доступа с кодовым разделением каналов). Кодер 200 содержит семь сумматоров 202, 204, 206, 208, 210, 212, 214 по модулю 2 и три ячейки 216, 218, 220 бит. Ячейки 216, 218, 220 бит могут быть реализованы как трехбитовый регистр или альтернативно три однобитовых регистра. Сумматоры 202, 204, 206, 208, 210, 212, 214 по модулю 2 соединяются с ячейками 216, 218, 220 бит точным способом так, чтобы создавать требуемое множество отводов обратной связи. Таким образом, сумматор 202 выполнен с возможностью приема входного бита. Сумматор 202 также соединяется с ячейкой 216 бит и с сумматорами 204 и 206. Ячейка 216 бит соединяется с ячейкой 218 бит и с сумматорами 204 и 206. Ячейка 218 бит соединяется с ячейкой 220 бит и с сумматорами 208 и 210. Сумматор 210 соединяется с сумматором 202. Сумматор 204 соединяется с сумматором 212. Сумматор 206 соединяется с сумматором 208. Сумматор 208 соединяется с сумматором 214. Ячейка 220 бит соединяется с сумматорами 210, 214 и 212. Сумматоры 212, 214 выполнены с возможностью вывода соответственно первого и второго символов.

В данной области техники известно, что эффективность ошибки может быть определена входным и выходным весовым коэффициентом событий ошибки в составных декодерах (не изображены). Смотри, например, S. Benedetto & G. Montorsi, Unveiling Turbo Codes: Some Results on Parallel Concatenated Coding Schemes, 42 IEEE Trans. Info. Theory 409-28 (март 1996). Входной весовой коэффициент события ошибки равен числу ошибок в битах, тогда как выходной весовой коэффициент события ошибки равен числу ошибок кодового символа. Событие ошибки входного весового коэффициента 1 очевидно будет отклоняться от состояния всех нулей и никогда повторно не объединится (1 будет циклически повторяться бесконечно в сдвиговом регистре, накапливая все больший выходной весовой коэффициент вдоль пути). Это происходит из-за рекурсивной, или обратной, связи части кодера. Благодаря этой структуре было показано, что эффективность турбокодов при высоком отношении сигнала к шуму (ОСШ) подавляется событиями выходной ошибки с входным весовым коэффициентом 2. Минимальный уровень ошибки турбокода может быть точно предсказан, используя так называемую асимптоту эффективного произвольного отклонения. Эффективное произвольное отклонение равно минимальному выходному весовому коэффициенту всех событий ошибки входного весового коэффициента 2. События ошибки входного весового коэффициента 2, которые являются короткими по длительности, будут обычно вызывать события ошибки минимального отклонения. Для кодера 200 фиг.3 полином обратной связи равен $1 + D^2 + D^3$,

а все возможные события ошибки входного весового коэффициента 2 представляются в виде $D^k (1+D^{7j})$, где $j=1, 2, \dots$, а k - произвольный сдвиг в диапазоне $0, \dots, K-7j$ (предполагается, что K является размером перемежителя). Это может быть легко проверено исследованием решеток составного кодера 200, что очевидно для специалистов в данной области техники.

Следует заметить, что размер перемежителя для варианта осуществления изобретения по фиг.3 обозначен K , в то время как размер перемежителя для варианта осуществления изобретения по фиг.2 обозначен N . Специалистам в данной области техники будет понятно, что использование различных букв не имеет никакого специального значения.

Предположим, например, что конфигурация ошибки $D^k (1+D^7)$ вызывает событие ошибки минимального отклонения из первого декодера. Турбоперемежитель будет отображать две ошибки (D^k, D^{k+7}) в две позиции (D^n, D^m). Если $|m-n|=7$ или равно некоторому числу, кратному 7, вероятным является событие ошибки малого отклонения из второго декодера. Основным назначением турбоперемежителя является не допускать появления таких отображений. А именно перемежитель должен преимущественно отображать совокупности битов, которые склонны к событиям ошибки низкого весового коэффициента, в первом измерении, в совокупности битов, которые генерируют большую величину выходного весового коэффициента, во втором измерении. Таким образом, желаемым подходом к проектированию перемежителя является попытка не допустить отображения пар бит, расположенных в индексах $(k, k+7j)$, в пары бит, расположенных в индексах $(s, s+7t)$, с особым акцентом на меньшие значения j и t . Такие события входной ошибки перечислены в таблице 1 ниже. Для каждого события перечислен выходной весовой коэффициент контроля по четности первого составного кода при использовании соответствующих конфигураций прокола для турбокодов прямой линии связи скорости $1/2, 1/3$ и $1/4$, как определено в IS-95.

Таблица 1 События входной ошибки весового коэффициента 2				
Событие выходной ошибки	Выходная длина	1-й составной входной весовой коэффициент		
		Скорость 1/2	Скорость 1/3	Скорость 1/4
$D^k (1+D^7)$	8	3	6	8
$D^k (1+D^{14})$	15	6	10	16
$D^k (1+D^{21})$	22	7	14	20
$D^k (1+D^{28})$	29	10	18	28

Если данный перемежитель содержит отображение входного весового коэффициента $2 \rightarrow 2$ в виде $D^{k1}(1+D^7) \rightarrow D^{k2}(1+D^7)$, тогда составной выходной весовой коэффициент события результирующей ошибки будет равен $2+3+3=8$ для турбокода скорости $1/2$. В предыдущем вычислении весовой коэффициент систематических битов (2) суммируется с соответствующим весовым коэффициентом проверки по четности из двух составных кодеров (3 и 3). Аналогично, если перемежитель содержит отображение входного весового коэффициента $2 \rightarrow 2$ в виде $D^{k1}(1+D^7) \rightarrow D^{k2}(1+D^{14})$, тогда составной выходной весовой коэффициент события результирующей ошибки будет равен $2+3+6=11$ для турбокода скорости $1/2$ или $2+6+10=18$ для турбокода скорости $1/3$.

Кроме того, возможно, что события входной ошибки весового коэффициента 4 низкого составного выходного весового коэффициента могут отображаться в два события входной ошибки весового коэффициента 2 низкого выходного весового коэффициента во втором измерении. Такие отображения обозначаются $4 \rightarrow \{2, 2\}$. Несмотря на то что не имеется решения законченного вида для событий составной ошибки входного весового коэффициента 4, следующая таблица содержит некоторые из событий ошибки низкого выходного весового коэффициента для составного кодера 200, где составной кодер 200 используется как первый составной кодер для турбокодов прямой линии связи в цифровой беспроводной коммуникационной системе МДКР, использующей воздушный интерфейс, извлеченный из IS-95.

Таблица 2 События входной ошибки весового коэффициента 4				
Событие входной ошибки	Входная длина	1-й составной выходной весовой коэффициент		
		Скорость 1/2	Скорость 1/3	Скорость 1/4
$D^k(1+D^3+D^4+D^5)$	5	2	4	6
$D^k(1+D^1+D^3+D^6)$	6	2	4	8
$D^k(1+D^2+D^4+D^8)$	8	2	4	8
$D^k(1+D^1+D^4+D^9)$	9	2	4	8
$D^k(1+D^5+D^{10}+D^{11})$	11	2	8	12
$D^k(1+D^1+D^2+D^4)$	4	3	4	6
$D^k(1+D^2+D^5+D^6)$	6	3	4	8
$D^k(1+D^1+D^6+D^{10})$	10	3	4	8
$D^k(1+D^4+D^8+D^9)$	9	3	8	10
$D^k(1+D^1+D^3+D^{13})$	13	3	8	12
$D^k(1+D^5+D^9+D^{13})$	13	3	8	12
$D^k(1+D^2+D^4+D^{15})$	15	3	8	12
$D^k(1+D^8+D^{14}+D^{15})$	15	3	8	12
$D^k(1+D^6+D^9+D^{12})$	12	3	8	14
$D^k(1+D^2+D^{12}+D^{13})$	13	3	8	14
$D^k(1+D^6+D^{10}+D^{15})$	15	3	8	14
$D^k(1+D^1+D^7+D^8)$	8	4	4	8
$D^k(1+D^5+D^6+D^9)$	9	4	8	10
$D^k(1+D^1+D^2+D^{11})$	11	4	8	10
$D^k(1+D^4+D^7+D^{11})$	11	4	8	10
$D^k(1+D^8+D^9+D^{11})$	1	4	8	10
$D^k(1+D^2+D^7+D^9)$	9	4	8	12
$D^k(1+D^3+D^7+D^{10})$	10	4	8	12
$D^k(1+D^6+D^8+D^{10})$	10	4	8	12
$D^k(1+D^2+D^5+D^{13})$	13	4	8	12
$D^k(1+D^3+D^8+D^{13})$	13	4	8	12
$D^k(1+D^6+D^7+D^{13})$	13	4	8	12
$D^k(1+D^9+D^{12}+D^{13})$	13	4	8	12
$D^k(1+D^1+D^6+D^{17})$	17	4	8	12
$D^k(1+D^8+D^{13}+D^{17})$	17	4	8	12
$D^k(1+D^2+D^6+D^{12})$	12	4	8	14
$D^k(1+D^5+D^7+D^{12})$	12	4	8	14
$D^k(1+D^1+D^{14}+D^{15})$	15	4	8	14
$D^k(1+D^2+D^{11}+D^{15})$	15	4	8	14
$D^k(1+D^6+D^{12}+D^{16})$	16	4	8	14
$D^k(1+D^5+D^{13}+D^{16})$	16	4	12	18
$D^k(1+D^5+D^{14}+D^{19})$	19	4	12	18
$D^k(1+D^6+D^9+D^{19})$	19	4	12	18

Если, например, перемежитель содержит отображение входного весового коэффициента $4 \rightarrow \{2, 2\}$ в виде $D^{k1}(1+D^3+D^4+D^5) \rightarrow \{D^{k2}(1+D^7)D^{k3}(1+D^7)\}$, тогда составной выходной весовой коэффициент события результирующей ошибки будет равен $4+2+3+3=12$ для турбокода скорости 1/2. Это событие составной ошибки незначительно хуже, чем событие ошибки из-за отображения $D^{k1}(1+D^7) \rightarrow D^{k2}(1+D^{14})$, которое имеет составной выходной весовой коэффициент 11. Первостепенной задачей проектирования, таким образом, является оптимизация параметров перемежителя так, что вышеописанные типы плохого отображения исключаются или, по меньшей мере, минимизируются. Идеально плохие отображения, имеющие самый низкий составной весовой коэффициент, являются отображениями, наиболее важными для исключения и/или минимизации. При проектировании перемежителя для конкретного размера (например, 1530) возможно оптимизировать параметры перемежителя так, чтобы минимизировать оба типа отображений (т.е. весового коэффициента $2 \rightarrow 2$ и весового коэффициента $4 \rightarrow \{2, 2\}$. Этот

подход выдает оптимальный перемежитель для этого конкретного размера. Следует заметить, что при проектировании перемежителя размера 2^N , который может быть надежно проколот до размера, большего 2^{N-1} (который называется перемежителем "дружелюбного прокола"), оптимизация для отображений $4 \rightarrow \{2, 2\}$ весового коэффициента может быть более трудной для достижения.

Было проведено исследование для получения перемежителей дружелюбного прокола размера 2^N из 2-D перемежителя ЛКП в соответствии с вариантом осуществления изобретения по фиг.3. Таблица 3 ниже содержит начальные результаты исследования. Для каждого размера перемежителя число используемых строк и число используемых столбцов определяются вместе с коэффициентами $\times(0)$, a и c . Для простоты и эффективности в реализации тридцать две строки использовались для всех перемежителей.

Таблица 3 Коэффициенты 2-D перемежителя ЛКП											
K=512, 32×16			K=1024, 32×32			K=2048, 32×64			K=4096, 32×128		
$\times(0)$	A	c	$\times(0)$	a	c	$\times(0)$	a	c	$\times(0)$	a	C
14	9	11	30	29	9	24	45	63	95	61	63
6	1	13	17	29	5	11	53	53	7	121	119
6	1	11	19	9	1	46	53	41	29	113	105
10	13	15	31	1	17	46	5	43	28	29	53
6	5	13	19	17	31	9	29	13	16	25	97
7	9	11	11	13	19	15	37	39	69	33	33
1	9	5	18	13	21	13	53	19	41	93	81
4	9	5	20	9	27	28	1	57	34	1	117
14	5	9	31	21	11	20	29	5	100	69	75
11	13	9	29	21	17	1	49	39	69	113	39
12	9	5	26	25	21	15	33	31	40	13	15
10	9	1	19	29	15	9	33	19	13	33	19
10	13	13	11	13	7	30	21	5	23	77	123
1	5	5	1	1	27	61	37	45	84	9	127
11	1	1	24	13	31	12	45	7	87	65	113
2	5	11	10	5	29	9	37	19	16	17	81
4	9	11	23	29	29	12	37	53	85	117	69
15	9	5	26	1	15	59	13	25	103	41	73
14	1	3	28	21	23	18	25	37	50	73	5
9	1	9	11	21	11	9	49	31	91	73	35
7	1	7	16	21	3	17	45	29	59	73	59
13	13	13	17	13	11	50	25	23	87	97	39
6	13	9	10	21	13	26	21	41	47	125	3
1	13	15	13	17	7	14	61	45	34	21	33
7	1	7	24	9	5	12	25	37	120	57	103
2	5	15	17	25	1	34	33	55	76	77	103
5	5	9	10	21	25	10	29	59	19	13	73
0	9	1	28	21	27	16	13	15	49	121	111
10	5	1	13	25	9	29	37	41	4	97	97
9	9	13	21	13	3	33	5	33	13	101	71
3	9	1	4	17	27	30	49	51	73	9	77
11	9	3	18	29	29	0	21	47	102	101	1

Таблица 3 (продолжение; Коэффициенты 2-D перемежителя ЛКП								
K=8192, 32×256			K=16384 32×512			K=32768, 32×1024		
$\times(0)$	A	c	$\times(0)$	a	c	$\times(0)$	a	C
40	37	249	181	45	289	939	281	913
73	53	59	75	217	223	9	85	969
88	177	105	251	125	257	463	989	165
46	29	91	89	141	457	363	981	59
199	73	141	304	29	31	637	437	751
211	185	133	328	153	161	599	597	621
85	193	181	428	17	451	971	173	615
18	169	209	394	245	147	1007	157	79

5

10

15

20

246	81	89	178	321	111	444	693	415
192	85	71	186	217	227	339	205	331
144	189	223	438	357	423	382	293	565
3	129	73	465	85	261	505	981	259
118	69	119	24	185	109	728	845	447
221	217	127	415	417	465	139	953	383
241	109	27	225	137	33	682	537	461
235	209	133	77	61	265	487	293	903
181	189	235	158	45	211	453	9	885
126	245	37	278	373	255	352	729	619
129	173	191	410	117	175	442	81	315
222	9	43	275	253	429	537	945	519
89	113	159	35	85	289	201	13	175
21	13	205	496	249	15	459	745	97
75	253	183	79	365	221	592	69	829
195	149	71	257	449	337	803	909	385
45	101	209	232	81	137	133	425	201
246	193	159	385	121	87	965	109	1001
228	85	97	138	429	73	707	685	105
0	161	151	479	9	23	627	289	97
191	45	31	158	141	51	1019	805	753
162	165	35	442	481	71	101	69	573
196	149	191	464	269	157	521	753	183
94	157	197	413	505	237	290	221	181

25

В альтернативном варианте осуществления изобретения коэффициент a может быть установлен равным 1, причем было выполнено новое исследование для получения перемежителей "дружелюбного прокола" размера 2^N из 2-D перемежителя ЛКП. Уравнения прямой и обратной рекурсии ЛКП упрощаются, соответственно, в следующие:

$$x(n+1)=(x(n)+c)\bmod M$$

и

$$x(n)=(x(n+1)-c)\bmod M$$

30

35

40

Таблица 4, приведенная ниже, содержит начальные результаты исследования. Для простоты и эффективности реализации тридцать два ряда использовались для всех перемежителей. Специалистам в данной области техники будет понятно из результатов, изображенных в таблице 4, что установка a равным 1 во всех рекурсиях ЛКП не порождает ухудшения в качестве результирующих перемежителей. Кроме того, выигрыши сложности, достигаемые из упрощения установки a равным 1, являются существенными. Например, вторая и третья СТ, описанные в вариантах осуществления изобретения по фиг.2 (СТ, используемые для хранения значений a и a^b), не требуются. К-битовые умножители, описанные в варианте осуществления по фиг.2, являются также необязательными. Как видно из таблицы 4, приведенной ниже, только начальное условие $x(-1)$ и аддитивная константа c должны быть определены для каждой строки перемежителя. Коэффициенты для перемежителей большего размера не включены в таблицу, которая определяет только результаты начального исследования, поскольку их не было в наличии ко времени регистрации настоящей заявки.

45

50

Таблица 4 Коэффициенты 2-D перемежителя ЛКП													
K=513 32×16		K=1024 32×32		K=2048 32×64		K=4096 32×128		K=8192 32×256		K=16384 32×512		K=32768 32×1024	
$x(-1)$	c	$x(-1)$	c	$x(-1)$	c	$x(-1)$	c	$x(-1)$	c	$x(-1)$	c	$x(-1)$	c
1	1	1	3	0	5	-	-	-	-	-	-	-	-
11	9	14	1	1	1	-	-	-	-	-	-	-	-
11	15	5	13	14	1	-	-	-	-	-	-	-	-
1	5	13	27	3	23	-	-	-	-	-	-	-	-
1	5	3	17	9	25	-	-	-	-	-	-	-	-
6	7	3	13	8	3	-	-	-	-	-	-	-	-
6	15	25	5	4	1	-	-	-	-	-	-	-	-
12	11	3	23	57	61	-	-	-	-	-	-	-	-
14	13	2	19	0	5	-	-	-	-	-	-	-	-

5

10

15

20

15	7	1	13	60	49	-	-	-	-	-	-	-	-
13	15	8	5	1	9	-	-	-	-	-	-	-	-
4	5	25	9	47	55	-	-	-	-	-	-	-	-
15	5	14	9	20	25	-	-	-	-	-	-	-	-
14	5	11	23	34	19	-	-	-	-	-	-	-	-
12	3	17	13	46	1	-	-	-	-	-	-	-	-
3	15	19	13	52	13	-	-	-	-	-	-	-	-
14	13	4	39	8	75	-	-	-	-	-	-	-	-
8	19	17	35	35	67	-	-	-	-	-	-	-	-
12	15	24	27	48	51	-	-	-	-	-	-	-	-
14	11	28	23	57	47	-	-	-	-	-	-	-	-
14	11	29	19	59	35	-	-	-	-	-	-	-	-
6	27	12	51	24	103	-	-	-	-	-	-	-	-
7	31	14	59	29	115	-	-	-	-	-	-	-	-
2	23	4	47	9	91	-	-	-	-	-	-	-	-
1	27	2	55	4	107	-	-	-	-	-	-	-	-
2	15	5	27	11	55	-	-	-	-	-	-	-	-
13	7	26	11	52	19	-	-	-	-	-	-	-	-
9	3	19	3	38	7	-	-	-	-	-	-	-	-
12	11	24	23	49	47	-	-	-	-	-	-	-	-
14	15	28	31	56	63	-	-	-	-	-	-	-	-
11	19	22	35	45	67	-	-	-	-	-	-	-	-
12	15	25	27	50	51	-	-	-	-	-	-	-	-

25

30

35

40

45

50

Таким образом, описан новый и усовершенствованный перемежитель турбокода, использующий линейные конгруэнтные последовательности. Специалистам в данной области техники будет понятно, что, несмотря на то что варианты осуществления изобретения, раскрытые в настоящем описании, описаны в контексте системы сотовой телефонной связи, признаки настоящего изобретения в равной степени годятся для применения в любом виде коммуникационных систем, включая, например, спутниковую коммуникационную систему. Специалистам в данной области техники дополнительно будет понятно, что варианты осуществления изобретения, описанные здесь, могут быть использованы для кодирования либо сообщений данных, либо речевых сообщений. Также будет понятно, что данные, инструкции, команды, информация, сигналы, биты, символы и элементарные сигналы, которые могут быть упомянуты на протяжении всего вышеприведенного описания, преимущественно представляются напряжениями, токами, электромагнитными волнами, магнитными полями или частицами, оптическими полями или частицами или любыми их сочетаниями.

Кроме того, специалистам в данной области техники понятно, что различные иллюстративные логические блоки и операции алгоритма, описанные в связи с вариантами осуществления изобретения, раскрытыми в настоящем описании, могут быть реализованы или выполнены с помощью процессора цифрового сигнала (ПЦС), специализированной интегральной схемы (СИС), дискретных вентильных или транзисторных логических элементов, дискретных компонентов технического обеспечения, таких как, например, регистры и память магазинного типа "первым пришел, первым обслужен", процессор, выполняющий множество команд встроенных программ, или любой традиционный программируемый модуль программного обеспечения и процессор. Процессор может быть преимущественно микропроцессором, но в альтернативе процессор может быть любым обычным процессором, контроллером, микроконтроллером или конечным автоматом. Модуль программного обеспечения мог бы находиться в памяти с произвольной выборкой, флэш-памяти, регистрах или любого другого вида считываемого запоминающего носителя информации, известного в данной области техники.

Таким образом, изображены и описаны предпочтительные варианты осуществления настоящего изобретения. Однако обычным специалистам в данной области техники будет очевидно, что многочисленные изменения могли бы быть сделаны для вариантов осуществления изобретения, раскрытых в настоящем описании, без отступления от сущности и объема изобретения. Таким образом, настоящее изобретение не должно

ограничиваться ничем, кроме следующей формулы изобретения.

Формула изобретения

1. Турбодекодер, содержащий

- 5 первый кодер, выполненный с возможностью приема множества входных битов последовательно и генерирования из него первого множества выходных символов, перемежитель, выполненный с возможностью приема множества входных битов последовательно, причем перемежитель содержит множество ячеек хранения битов, расположенных в матрице строк и столбцов, и генератор линейной конгруэнтной
- 10 последовательности, выполненный с возможностью псевдослучайного генерирования последовательности для тасования битов в каждой строке перемежителя, и второй кодер, выполненный с возможностью приема множества перемежающихся битов последовательно из перемежителя и генерирования из него второго множества выходных символов,
- 15 причем первый и второй кодеры выполнены с возможностью итеративного декодирования множества входных битов.

2. Турбодекодер по п.1, отличающийся тем, что перемежитель дополнительно выполнен с возможностью приема второго множества выходных символов последовательно и при этом генератор линейной конгруэнтной последовательности выполнен с возможностью

20 псевдослучайного генерирования обратной последовательности для тасования битов в каждой строке перемежителя.

3. Турбодекодер по п.2, отличающийся тем, что перемежитель выполнен с возможностью генерирования выходного сигнала в первый кодер, причем выходной сигнал идентифицирует адрес для каждого выходного символа из второго множества выходных

25 символов.

4. Турбодекодер по п.1, отличающийся тем, что он выполнен с возможностью приема множества входных битов из канала с высокой скоростью передачи данных.

5. Генератор адреса в турбодекодере, в котором каждый входной бит из последовательных входных битов назначен идентификатору строк и столбцов, содержащий

30 генератор линейной конгруэнтной последовательности, выполненный с возможностью перестановки последовательных входных битов в каждой строке, и блок инвертирования бит, соединенный с генератором линейной конгруэнтной последовательности и выполненный с возможностью перестановки назначенных строк.

6. Генератор адреса по п.5, отличающийся тем, что генератор линейной конгруэнтной

35 последовательности дополнительно содержит справочную таблицу для каждой строки из назначенных строк, справочную таблицу для хранения целого числа, используемого в тождестве линейной конгруэнтной последовательности, задаваемом в виде

$$x(n+1)=(x(n)+c)\bmod M,$$

где n является значением индекса, s является целым числом, а M является вторым

40 целым числом, причем s является взаимно простым для M .

7. Генератор адреса по п.6, отличающийся тем, что дополнительно содержит блок выбора, выполненный с возможностью выбора функции кодирования или функции декодирования.

8. Генератор адреса по п.5, отличающийся тем, что каждый бит из переставленных

45 последовательных входных битов в каждой из переставленных строк идентифицируется с помощью уникального адреса, причем генератор адреса дополнительно содержит ограничитель размера, соединенный с генератором линейной конгруэнтной последовательности и с блоком инвертирования бит, причем ограничитель размера выполнен с возможностью поддержания уникальных адресов в первом диапазоне.

9. Беспроводное устройство, выполненное с возможностью турбокодирования,

50 содержащее первый кодер, выполненный с возможностью приема множества входных битов последовательно и генерирования из него первого множества выходных символов,

перемежитель, выполненный с возможностью приема множества входных битов последовательно, причем перемежитель содержит множество ячеек хранения битов, расположенных в матрице строк и столбцов, и генератор линейной конгруэнтной последовательности, выполненный с возможностью псевдослучайного генерирования

5 последовательности для тасования битов в каждой строке перемежителя, и второй кодер, выполненный с возможностью приема множества перемежающихся битов последовательно из перемежителя и генерирования из него второго множества выходных символов,

10 причем первый и второй кодеры выполнены с возможностью итеративного декодирования множества входных битов.

10. Способ турбодекодирования, заключающийся в том, что декодируют множество входных битов последовательно для генерирования из него первого множества выходных символов,

15 перемежают первое множество выходных символов последовательно, причем при перемежении

генерируют значение линейной конгруэнтной последовательности для по меньшей мере части множества входных битов, причем каждое значение из множества значений линейной конгруэнтной последовательности идентифицирует первый параметр для множества входных битов, и

20 генерируют второе множество выходных символов в виде функции значений линейной конгруэнтной последовательности, и декодируют второе множество выходных символов.

11. Устройство для турбодекодирования, содержащее средство для декодирования множества входных битов последовательно для

25 генерирования из него первого множества выходных символов,

средство для перемежения первого множества выходных символов последовательно, содержащее

средство для генерирования значения линейной конгруэнтной последовательности для по меньшей мере части множества входных битов, причем каждое значение из множества значений линейной конгруэнтной последовательности идентифицирует первый параметр для множества входных битов, и

30 средство для генерирования второго множества выходных символов в виде функции значений линейной конгруэнтной последовательности, и

средство для декодирования второго множества выходных символов.

35 12. Беспроводное устройство, выполненное с возможностью

турбодекодирования, содержащее

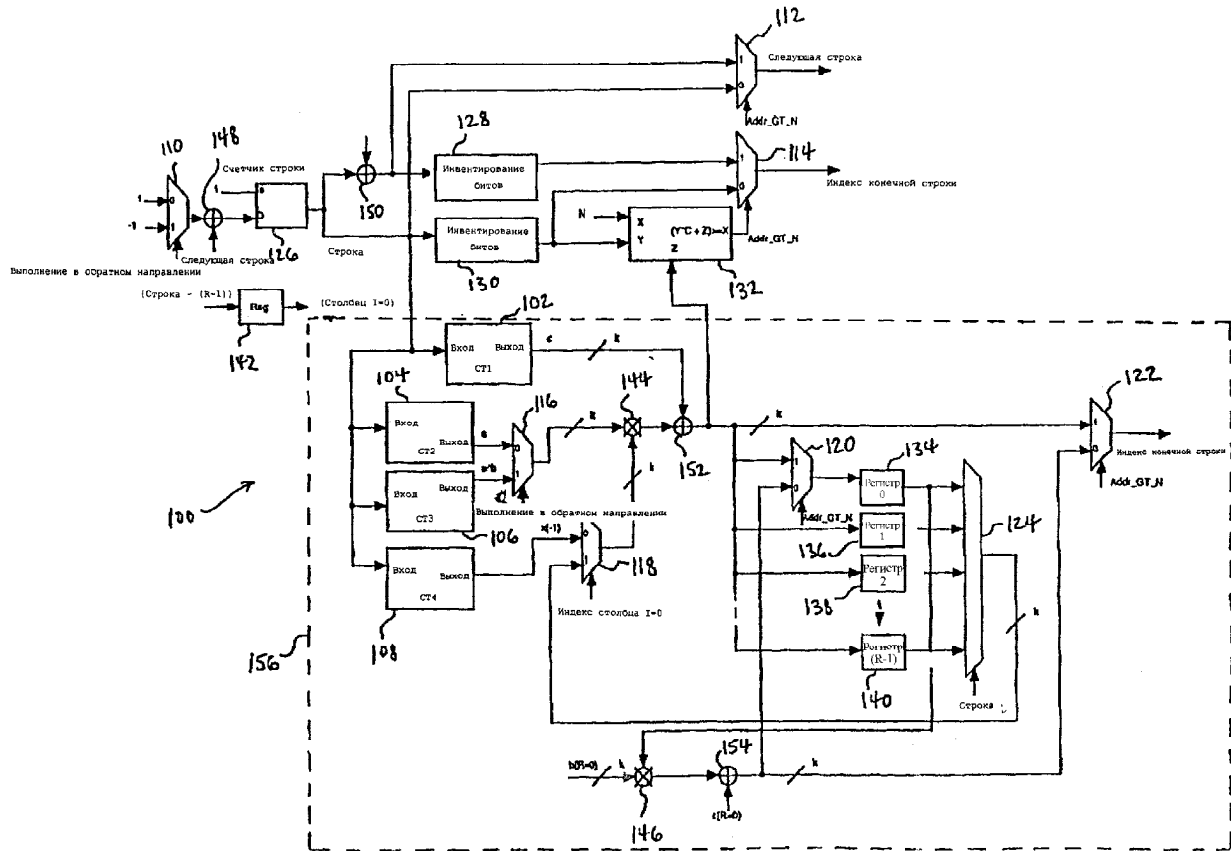
запоминающее устройство, содержащее множество ячеек хранения битов, расположенных в матрице строк и столбцов, и

процессор, выполненный с возможностью

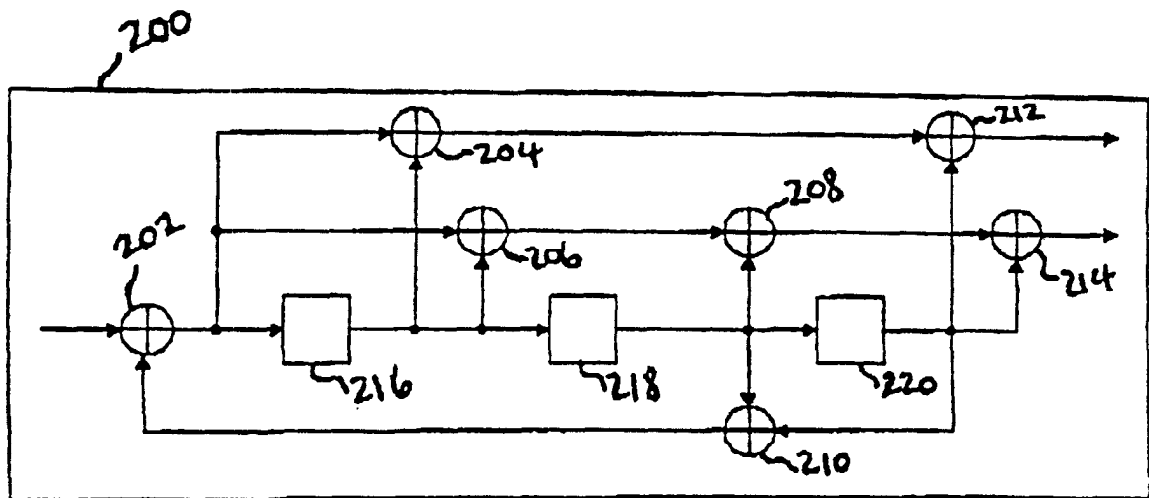
40 приема множества входных битов последовательно и генерирования из него первого множества выходных символов, хранимых в матрице,

псевдослучайного генерирования последовательности для тасования битов в каждой строке матрицы и

45 приема перетасованных битов и генерирования из него второго множества выходных символов.



ФИГ. 2



ФИГ. 3