



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2024년04월18일
(11) 등록번호 10-2658954
(24) 등록일자 2024년04월16일

- (51) 국제특허분류(Int. Cl.)
HO1M 4/13 (2010.01) HO1M 10/058 (2010.01)
HO1M 4/66 (2006.01) HO1M 4/70 (2006.01)
- (52) CPC특허분류
HO1M 4/13 (2013.01)
HO1M 10/058 (2022.05)
- (21) 출원번호 10-2023-7022388(분할)
- (22) 출원일자(국제) 2013년08월01일
심사청구일자 2023년07월31일
- (85) 번역문제출일자 2023년06월30일
- (65) 공개번호 10-2023-0107701
- (43) 공개일자 2023년07월17일
- (62) 원출원 특허 10-2022-7044534
원출원일자(국제) 2013년08월01일
심사청구일자 2023년01월18일
- (86) 국제출원번호 PCT/US2013/053235
- (87) 국제공개번호 WO 2014/028230
국제공개일자 2014년02월20일
- (30) 우선권주장
61/684,036 2012년08월16일 미국(US)
- (56) 선행기술조사문헌
JP06236768 A*
*는 심사관에 의하여 인용된 문헌

- (73) 특허권자
에노빅스 코오퍼레이션
미국 94538 캘리포니아 프리몬트 웨스트 워런 애비뉴 3501
- (72) 발명자
러스트, 하롤드, 존스
미국 94507 캘리포니아주 알라모 알라모 컨트리 서클 2528
라히리, 아쇼크
미국 95014 캘리포니아주 쿠퍼티노 플레이서 스프링 코트11842
(뒷면에 계속)
- (74) 대리인
특허법인코리아나

전체 청구항 수 : 총 17 항

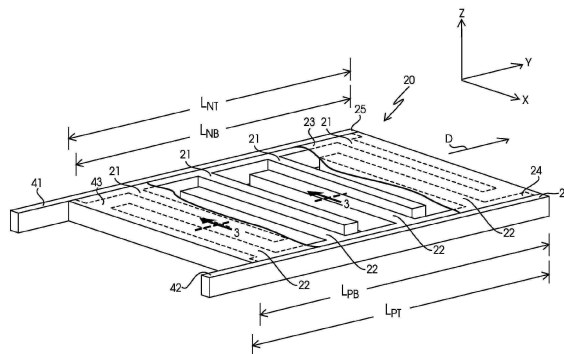
심사관 : 윤유립

(54) 발명의 명칭 3차원 배터리를 위한 전극 구조들

(57) 요약

전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는, 에너지 저장 장치에서 사용하기 위한 전극 구조. 전극 집단의 각 부재는 전극 활성 물질층 및 전극 전류 전도체층을 포함하며, 전극 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E 를 가지며, 여기서 L_E 대 W_E 및 H_E 각각의 비는 적어도 5:1이고, H_E 대 W_E 의 비는 0.4:1 내지 1000:1 사이에 있고, 전극 집단의 각 부재의 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_C 를 갖는다.

대표도



(52) CPC특허분류

H01M 4/667 (2013.01)

H01M 4/70 (2013.01)

H01M 2220/10 (2013.01)

Y02E 60/10 (2020.08)

(72) 발명자

라마서브라마니안, 무랄리

미국 94539 캘리포니아주 프레몬트 에스. 모레이 스트리트43970

스포니츠, 로버트, 엠.

미국 94588 캘리포니아주 플레젠튼 데루치 드라이브 2277

콜레, 로버트, 에이.

미국 95140 캘리포니아주 산 호세 트리 스프링스 로드 3080

코블밀러, 군터

미국 94561 캘리포니아주 오클레이 파인넷 스트리트 400

샤, 니라브

미국 94566 캘리포니아주 플레젠튼 알렌 플레이스 4726

브루스카, 브라이언, 이.

미국 95377 캘리포니아주 트레이 잭슨 애비뉴 2749

캐슬딘, 크리스토퍼, 지.

미국 94089 캘리포니아주 서니베일 투손 애비뉴 1250

라우츨란, 로리, 제이.

미국 95070 캘리포니아주 사라토가 라도이카 드라이브12508

윌콕스, 제임스, 디.

미국 94566 캘리포니아주 플레젠튼 카미노 브라조스 2220

명세서

청구범위

청구항 1

전극 구조에 있어서, 전극들의 집단, 전극 버스, 상대-전극들의 집단 및 상대-전극 버스를 포함하고, 전극들의 집단 및 상대-전극들의 집단들은 상기 전극들의 집단의 부재들이 상기 상대-전극들의 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고 상기 교번하는 시퀀스는 제1 방향으로 진행하며, 상기 전극들의 집단의 각 부재는 전극 활성 물질층, 측면들을 갖는 전극 전류 콜렉터층 및 보충 전극 전류 콜렉터층을 포함하고, 상기 전극들의 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E 를 가지며, 상기 길이 L_E 는 각 이러한 전극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_E 및 상기 높이 H_E 는 서로에 그리고 상기 길이 L_E 의 측정 방향에 수직인 방향으로 측정되며, L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 5:1이며, H_E 대 W_E 의 비는 각각 0.4:1 내지 1000:1 사이이며, (i) 상기 전극 활성 물질층은 상기 전극들의 집단의 부재들 내의 상기 전극 전류 콜렉터층의 상기 측면들 각각에 배치되고, (ii) 상기 전극들의 집단의 각 부재의 상기 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_{E-C} 를 갖고, (iii) 각 부재의 전극 전류 층은 상기 전극들의 집단의 각각의 이러한 부재를 상기 전극 버스에 전기적으로 연결하고, 이어서 상기 전극 버스는 상기 전극들의 집단의 모든 부재들로부터 전류를 인출하고, 상기 집단의 각각의 개별 부재와 배터리 단자 사이에 전기 전도 경로를 제공하며, (iv) 상기 전극 버스는 길이 L_{E-B} , 폭 W_{E-B} 및 높이 H_{E-B} 를 가지며, 상기 길이 L_{E-B} 는 상기 제1 방향에서 측정되며, 상기 폭 W_{E-B} 및 상기 높이 H_{E-B} 는 서로에 상호 수직이고 그리고 상기 제1 방향에 수직인 방향들에서 측정되며, L_{E-B} 대 W_{E-B} 및 H_{E-B} 각각의 비는 각각 적어도 5:1이며, (v) 상기 전극들의 집단은 N개의 부재를 갖고, 상기 상대-전극들의 집단은 N+1개의 부재를 가지며, N은 적어도 10인, 전극 구조.

청구항 2

제1항에 있어서,
 상기 보충 전극 전류 콜렉터층은 상기 전극 전류 콜렉터층의 전기 전도도를 적어도 2 팩터만큼 초과하는 전기 전도도를 갖는, 전극 구조.

청구항 3

제1항에 있어서,
 상기 보충 전극 전류 콜렉터층은 상기 전극 전류 콜렉터층의 전기 전도도를 적어도 5 팩터만큼 초과하는 전기 전도도를 갖는, 전극 구조.

청구항 4

제1항에 있어서,
 상기 전극 전류 콜렉터층은 이온적으로 및 전기적으로 도전성인 이온 투과성 전도체 물질을 포함하는, 전극 구조.

청구항 5

제1항 내지 제4항 중 어느 한 항에 있어서,
 상기 전극들의 집단은 N개의 부재를 가지고, 상기 상대-전극들의 집단은 N+1개의 부재를 가지며, N은 적어도 25인, 전극 구조.

청구항 6

제1항 내지 제4항 중 어느 한 항에 있어서,

L_E 는 10 mm 내지 250 mm의 범위 내 값을 갖는, 전극 구조.

청구항 7

제1항 내지 제4항 중 어느 한 항에 있어서,

W_E 및 H_E 각각은 0.01 mm 내지 5 mm의 범위 내 값을 갖는, 전극 구조.

청구항 8

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전극들의 집단의 각 부재에 대해 L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 10:1인, 전극 구조.

청구항 9

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전극들의 집단의 각 부재의 상기 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 80%인 길이 L_{E-C} 를 갖는, 전극 구조.

청구항 10

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 상대-전극들의 집단의 각 부재는 상대-전극 활성 물질층, 상대-전극 전류 콜렉터층 및 보충 상대-전극 전류 콜렉터층을 포함하고, 상기 상대-전극들의 집단의 각 부재는 하부, 상부, 길이 L_{CE} , 폭 W_{CE} 및 높이 H_{CE} 를 가지며, 상기 길이 L_{CE} 는 각 이러한 상대-전극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_{CE} 및 상기 높이 H_{CE} 는 서로에 그리고 상기 길이 L_{CE} 의 측정 방향에 수직한 방향으로 측정되고, L_{CE} 대 W_{CE} 및 H_{CE} 각각의 비는 각각 적어도 5:1이고, H_{CE} 대 W_{CE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 상기 상대-전극들의 집단의 각 부재의 상기 상대-전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_{CE} 의 적어도 50%인 길이인 L_{CE-C} 를 갖는, 전극 구조.

청구항 11

제10항에 있어서,

상기 보충 상대-전극 전류 콜렉터층은 상기 상대-전극 전류 콜렉터층의 전기 전도도를 적어도 2 백터만큼 초과하는 전기 전도도를 갖는, 전극 구조.

청구항 12

제10항에 있어서,

상기 보충 상대-전극 전류 콜렉터층은 상기 상대-전극 전류 콜렉터층의 전기 전도도를 적어도 5 백터만큼 초과하는 전기 전도도를 갖는, 전극 구조.

청구항 13

제10항에 있어서,

상기 상대-전극 전류 콜렉터층은 이온적으로 및 전기적으로 도전성인 이온 투과성 전도체 물질을 포함하는, 전극 구조

청구항 14

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전극들의 집단은 음극들의 집단이며, 상기 상대-전극들의 집단은 양극들의 집단이며, 상기 전극 활성 물질층은 음극 활성 물질층이며, 전극 전류 전도체층은 음극 전류 전도체층이며, 상기 보충 전극 전류 콜렉터층은

보충 음극 전류 콜렉터층이며, 상기 음극 활성 물질층은 탄소, 알루미늄, 주석, 실리콘 또는 이들의 합금을 포함하는, 전극 구조.

청구항 15

제14항에 있어서,

상기 음극 활성 물질층은 실리콘 또는 이의 합금, 또는 다공성 실리콘 또는 이의 합금의 나노선들(nanowires)을 포함하는, 전극 구조.

청구항 16

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전극들의 집단은 음극들의 집단이며, 상기 상대-전극들의 집단은 양극들의 집단이며, 음극들의 상기 집단의 각 부재는 음극 활성 물질층 및 음극 전류 전도체층을 포함하며, 음극들의 상기 집단의 각 부재는 하부, 상부, 길이 L_{NE} , 폭 W_{NE} 및 높이 H_{NE} 를 가지며, 상기 길이 L_{NE} 는 각 이러한 음극의 상기 하부에서 상기 상부까지 측정되고, 상기 폭 W_{NE} 및 상기 높이 H_{NE} 는 서로에 그리고 상기 길이 L_{NE} 의 측정 방향에 수직한 방향으로 측정되며, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 각각 적어도 5:1이며, H_{NE} 대 W_{NE} 의 비는 0.4:1 내지 1000:1 사이이며, 상기 집단의 각 부재의 상기 음극 전류 전도체층은 동일 방향으로 측정되고 L_{NE} 의 적어도 50%인 길이 L_{NC} 를 갖는, 전극 구조.

청구항 17

제1항 내지 제4항 중 어느 한 항에 있어서,

상기 전극들의 집단은 양극들의 집단이고, 상기 상대-전극들의 집단은 음극들의 집단이며,

(i) 양극들의 상기 집단의 각 부재는 양극 활성 물질층 및 양극 전류 전도체층을 포함하고, 양극들의 상기 집단의 각 부재는 하부, 상부, 길이 L_{PE} , 폭 W_{PE} 및 높이 H_{PE} 를 가지며, 상기 길이 L_{PE} 는 각 이러한 양극의 상기 하부에서 상기 상부까지 측정되고, 상기 폭 W_{PE} 및 상기 높이 H_{PE} 는 서로에 그리고 상기 길이 L_{PE} 의 측정 방향에 수직한 방향으로 측정되고, L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 각각 적어도 5:1이고, H_{PE} 대 W_{PE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 상기 양극 집단의 각 부재의 상기 양극 전류 전도체층은 동일 방향으로 측정되고 L_{PE} 의 적어도 50%인 길이 L_{PC} 를 가지며,

(ii) 음극들의 상기 집단의 각 부재는 음극 활성 물질층 및 음극 전류 전도체층을 포함하고, 음극들의 상기 집단의 각 부재는 하부, 상부, 길이 L_{NE} , 폭 W_{NE} 및 높이 H_{NE} 를 가지며, 상기 길이 L_{NE} 는 각 이러한 음극의 상기 하부에서 상기 상부까지 측정되고, 상기 폭 W_{NE} 및 상기 높이 H_{NE} 는 서로에 그리고 상기 길이 L_{NE} 의 측정 방향에 수직한 방향으로 측정되고, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 각각 적어도 5:1이고, H_{NE} 대 W_{NE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 상기 음극 집단의 각 부재의 상기 음극 전류 전도체층은 동일 방향으로 측정되고 L_{NE} 의 적어도 50%인 길이 L_{NC} 를 갖는, 전극 구조.

발명의 설명

기술 분야

[0001] 본 발명은 일반적으로 에너지 저장 장치들에서 사용하기 위한 구조들, 이러한 구조들을 탑재한 에너지 저장 장치들, 및 이러한 구조들 및 에너지 장치들을 생성하기 위한 방법들에 관한 것이다.

배경 기술

[0002] 록킹 체어(rocking chair) 또는 삽입 2차 배터리들은 리튬, 나트륨, 포타슘, 칼슘 또는 마그네슘 이온들과 같은 캐리어 이온들(carrier ions)이 전해질을 통해 양극과 음극 간을 이동하는 에너지 저장 장치의 유형이다. 2차 배터리는 단일 배터리 셀, 혹은 배터리를 형성하기 위해 전기적으로 결합된 2 이상의 배터리 셀들을 포함할 수

있고, 각 배터리 셀은 양극, 음극, 미세다공성 격리막(microporous separator) 및 전해질을 포함한다.

- [0003] 록킹 체어 배터리 셀들에서, 양극 및 음극들 양자는 캐리어 이온이 삽입되고 추출되는 물질들을 포함한다. 셀이 방전될 때, 캐리어 이온들은 음극으로부터 추출되어 양극에 삽입된다. 셀이 충전될 때, 역 프로세스가 일어나는데, 캐리어 이온은 양극으로부터 추출되어 음극에 삽입된다.
- [0004] 도 1은 비수성, 리튬-이온 배터리와 같은, 기존의 에너지 저장 장치의 전기화학 적층의 단면도를 도시한다. 전기화학 적층(1)은 양극 전류 콜렉터(12)를 포함하고, 이 상부에 양극 활성 물질층(13)이 조립된다. 이 층은 미세다공성 격리막(14)에 의해 커버되고, 이 위에 음극 전류 콜렉터(15) 및 음극 활성 물질층(16)의 조립체가 배치된다. 이 적층은 종종 음극 전류 콜렉터(15) 위에 다른 격리막 층(미도시)으로 커버되고, 캔으로 롤링되어 스태핑(stuffing)되고, 비수성 전해질로 채워져 2차 배터리를 조립한다.
- [0005] 양극 및 음극 전류 콜렉터들은 각각의 활성 전기화학 전극들로부터 전기 전류를 모으고 배터리 외부의 환경으로 전류를 전달할 수 있게 한다. 음극 전류 콜렉터의 부분은 음극 활성 물질과 물리적으로 접촉하는 한편 양극 전류 콜렉터의 부분은 양극 활성 물질과 물리적으로 접촉한다. 전류 콜렉터들은 전기화학 반응에 관여하지 않으며, 따라서 애노드(anode) 및 캐소드(cathode)를 위한 각각의 전기화학적 잠재적 범위 내에서 전기화학적으로 안정된 물질들로 제한된다.
- [0006] 전류를 전류 콜렉터로부터 배터리 외부의 환경으로 제공해 주기 위해서, 음극 및 양극 전류 콜렉터들은 전형적으로 총괄적으로 접촉들로 지칭되는, 전극 버스, 탭, 태그, 패키지 피드-스루(package feed-through) 또는 하우징 피드-스루에 전형적으로 각각 연결된다. 접촉의 하나의 말단은 하나 이상의 전류 콜렉터들에 연결되는 한편 다른 말단은 배터리 외부의 환경에의 전기적 연결을 위해 배터리 패키징을 통과한다. 음극 접촉은 음극 전류 콜렉터들에 연결되고, 양극 접촉은 용접, 크림핑(crimping), 또는 초음파압착(ultrasonic bonding)에 의해 양극 전류 콜렉터들에 연결되며, 혹은 전기적 도전성 글루로 적소에 접촉된다.
- [0007] 통상의 권취된 배터리들(예를 들면, 미국 특허 6,090,505호 및 6,235,427호 참조)는 전형적으로 단일 포일(foil)로 코팅되고 셀 조립에 앞서 압축되는 전극 물질들(활성 물질들, 결합제, 전도성 보조물)을 갖는다. 전극이 코팅되는 포일은 전형적으로 전류 수집 경로의 부분이다. 18650 또는 각기동형 셀들과 같은 단일의 젤리롤 배터리들에서, 전류 콜렉터 포일은 활성 물질들로부터의 전류를 전류 콜렉터 포일들 및 탭들을 통해 배터리의 외부로 운반하는 전극 버스들, 탭들, 태그들 등에 초음파로 용접된다. 설계에 따라, 단일 젤리롤을 따라, 혹은 전류 콜렉터 포일의 하나 또는 양 단부들에서의 하나의 위치를 따라, 다수의 위치들에 탭들이 있을 수 있다. 통상의 적층된 배터리 파우치 셀들(pouch cells)은 각 포일의 상부에 이어서 탭에 모여 함께 용접되고 그 후 전류를 배터리 파우치의 외부로 운반하는 영역들을 가진 활성 물질의 다수의 플레이트들(또는 포일들)을 갖는다(예를 들면, 미국 특허 공개 번호 2005/0008939호 참조).
- [0008] 다시 도 1을 참조하면, 충전 프로세스 동안, 리튬은 양극 캐소드 층(13)을 이탈하여 격리막(14)을 통하여 리튬 이온들로서 음극 활성 물질층(16)으로 이동한다. 사용되는 음극 활성 물질에 따라, 리튬 이온들은 삽입하거나(예를 들면, 합금을 형성하지 않고 음극 활성 물질의 매트릭스에 안착한다), 합금을 형성한다. 방전 프로세스 동안, 리튬은 음극 활성 물질층(16)을 이탈하여 격리막(14)을 통해 이동하고 양극 활성 물질층(13)에 진입한다. 전류 전도체들은 배터리 접촉들(미도시)에서 전극으로 혹은 그 반대로 전자들을 전도한다.
- [0009] 배터리들, 연료 셀들, 및 전기화학 캐패시터들과 같은, 기존의 에너지 저장 장치들은 전형적으로 각 적층판의 표면적이 그것의 기하학적 풋프린트(다공성 및 표면 거칠기를 무시하고)와 개략적으로 동일한, 도 1에 예시된 바와 같은 2차원 층상 아키텍처들(예를 들면, 평면형(planar) 또는 나선형(spiral wound) 적층판들)을 갖는다.
- [0010] 배터리 용량 및 활성 물질 이용을 개선하기 위한 방법들로서 3차원 배터리들이 문헌에 제안되었다. 2차원 층상 배터리 아키텍처와 비교했을 때 더 큰 표면적 및 더 큰 에너지를 제공하기 위해 3차원 아키텍처가 사용될 수 있음이 제안되었다. 작은 기하학적 영역으로부터 얻어질 수 있는 증가된 에너지량에 기인하여 3차원 에너지 저장 장치를 형성하는데 이점이 있다. 예를 들어, Rust 외, W02008/089110 및 Long 외, "Three-Dimensional Battery Architectures," *Chemical Reviews*, (2004), 104, 4463-4492를 참조한다.
- [0011] 지금까지 이루어진 진보들에도 불구하고, 증가된 에너지 밀도를 가지는 2차 배터리들 및 다른 에너지 저장 장치들에 대한 필요성은 그대로 남아 있다.

발명의 내용

해결하려는 과제

[0012] 본 발명의 여러 측면들 중에서 배터리들, 연료 셀들, 및 전기화학 캐패시터들과 같은 에너지 저장 장치들에서 사용하기 위한 3차원 구조들이 제공된다. 바람직하게는, 그리고 본 발명의 일 측면에 따라, 에너지 저장 장치의 다른 성분들에 관한 전극 활성 물질의 부분, 즉, 에너지 저장 장치의 비-활성 물질 성분들이 증가될 수 있다. 결과적으로, 본 발명의 3차원 구조들을 포함하는 에너지 저장 장치들은 증가된 에너지 밀도를 가질 수 있다. 이들은 또한 이를테면 양극과 음극 간에 전자 및 이온 전달을 위한 수송 거리를 최소화 또는 감소시킴으로써, 저장된 에너지의 특정한 양에 대해 2차원 에너지 저장 장치들보다 더 큰 에너지 인출률을 제공할 수 있다. 이들 장치들은 장치에 대해 이용가능한 기하학적 영역이 제한되고 및/또는 에너지 밀도 요건이 층상 장치로 달성될 수 있는 것보다 큰 응용들에 그리고 소형화에 더 적합할 수 있다.

과제의 해결 수단

[0013] 그러므로, 간략히, 본 발명의 일 측면은 에너지 저장 장치에서 사용하기 위한 구조이다. 상기 구조는 전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는 전극 구조를 포함한다. 전극들 및 상대-전극들의 집단들은 상기 전극 집단의 부재들이 상기 상대-전극 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고, 상기 교번하는 시퀀스는 제1 방향으로 진행한다. 상기 전극 집단의 각 부재는 전극 활성 물질층 및 전극 전류 전도체층을 포함하고, 상기 전극 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E 를 가지며, 상기 길이 L_E 는 각 이러한 전극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_E 및 상기 높이 H_E 는 서로에 그리고 상기 길이 L_E 의 측정 방향에 수직인 방향으로 측정되며, L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 5:1이며, H_E 대 W_E 의 비는 각각 0.4:1 내지 1000:1 사이이다. 상기 전극 집단의 각 부재의 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_C 를 갖는다.

[0014] 본 발명의 다른 측면은 전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는 전극 구조이며, 상기 전극들의 집단은 음극들의 집단이고 상기 상대-전극들의 집단은 양극들의 집단이다. 전극들 및 상대-전극들의 집단들은 상기 전극 집단의 부재들이 상기 상대-전극 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고, 상기 교번하는 시퀀스는 제 1 방향으로 진행한다. 상기 음극들의 집단의 각 부재는 음극 활성 물질층 및 음극 전류 전도체층을 포함하고, 음극 집단들의 각 부재는 하부, 상부, 길이 L_{NE} , 폭 W_{NE} 및 높이 H_{NE} 를 가지며, 상기 길이 L_{NE} 는 각 이러한 음극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_{NE} 및 상기 높이 H_{NE} 는 서로에 그리고 상기 길이 L_{NE} 의 측정 방향에 수직인 방향으로 측정되며, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 각각 적어도 5:1이며, H_{NE} 대 W_{NE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 상기 집단의 각 부재의 음극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_{NE} 의 적어도 50%인 길이 L_{NC} 를 갖는다.

[0015] 본 발명의 다른 측면은 전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는 전극 구조이며, 상기 전극들의 집단은 양극들의 집단이고 상기 상대-전극들의 집단은 음극들의 집단이다. 전극들 및 상대-전극들의 집단들은 상기 전극 집단의 부재들이 상기 상대-전극 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고, 상기 교번하는 시퀀스는 제 1 방향으로 진행한다. 상기 상대-전극들의 집단은 음극들의 집단이고, 상기 양극들의 집단의 각 부재는 양극 활성 물질층 및 양극 전류 전도체층을 포함하고, 상기 양극들의 집단의 각 부재는 하부, 상부, 길이 L_{PE} , 폭 W_{PE} 및 높이 H_{PE} 를 가지며, 길이 L_{PE} 는 각 이러한 양극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_{PE} 및 상기 높이 H_{PE} 는 서로에 그리고 상기 길이 L_{PE} 의 측정 방향에 수직인 방향으로 측정되며, L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 각각 적어도 5:1이며, H_{PE} 대 W_{PE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 양극 집단의 각 부재의 양극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_{PE} 의 적어도 50%인 길이 L_{PC} 를 갖는다.

[0016] 본 발명의 다른 측면은 양극들의 집단, 음극들의 집단, 및 양극 집단의 부재들을 음극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는 전극 구조이며,

[0017] (i) 상기 양극들의 집단의 각 부재는 양극 활성 물질층 및 양극 전류 전도체층을 포함하고, 상기 양극들의 집단

의 각 부재는 하부, 상부, 길이 L_{PE} , 폭 W_{PE} 및 높이 H_{PE} 을 가지며, 상기 길이 L_{PE} 는 각 이러한 양극의 상기 하부로부터 상기 상부까지 측정되고, 상기 폭 W_{PE} 및 상기 높이 H_{PE} 는 서로에 그리고 상기 길이 L_{PE} 의 측정 방향에 수직인 방향으로 측정되고, L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 각각 적어도 5:1이고, H_{PE} 대 W_{PE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 양극 집단의 각 부재의 양극 전류 콜렉터층은 동일 방향으로 측정되고 L_{PE} 의 적어도 50%인 길이 L_{PC} 를 가지며,

[0018] (ii) 상기 음극들의 집단의 각 부재는 음극 활성 물질층 및 음극 전류 전도체층을 포함하고, 상기 음극들의 집단의 각 부재는 하부, 상부, 길이 L_{NE} , 폭 W_{NE} 및 높이 H_{NE} 을 가지며, 상기 길이 L_{NE} 는 각 이러한 음극의 상기 하부로부터 상기 상부까지 측정되고, 상기 폭 W_{NE} 및 상기 높이 H_{NE} 는 서로에 그리고 상기 길이 L_{NE} 의 측정 방향에 수직인 방향으로 측정되고, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 각각 적어도 5:1이고, H_{NE} 대 W_{NE} 의 비는 각각 0.4:1 내지 1000:1 사이이고, 음극 집단의 각 부재의 음극 전류 콜렉터층은 동일 방향으로 측정되고 적어도 L_{NE} 인 길이 L_{NC} 를 갖는다.

[0019] 본 발명의 다른 측면은 전극 적층이며, 상기 적층은 적어도 2개의 전극 구조들을 포함하고, 상기 전극 구조들 각각은 전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함한다. 전극들 및 상대-전극들의 집단들은 상기 전극 집단의 부재들이 상기 상대-전극 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고, 상기 교번하는 시퀀스는 제1 방향으로 진행된다. 상기 전극 집단의 각 부재는 전극 활성 물질층 및 전극 전류 전도체층을 포함하고, 상기 전극 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E 를 가지며, 상기 길이 L_E 는 각 이러한 전극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_E 및 상기 높이 H_E 는 서로에 그리고 상기 길이 L_E 의 측정 방향에 수직인 방향으로 측정되며, L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 5:1이며, H_E 대 W_E 의 비는 각각 0.4:1 내지 1000:1 사이이다. 상기 전극 집단의 각 부재의 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_C 를 갖는다.

[0020] 본 발명의 다른 측면은 2차 배터리이며, 상기 2차 배터리는 적어도 2개의 전극 구조들 및 비수성 전해질을 포함하고, 상기 전극 구조들 각각은 전극들의 집단, 상대-전극들의 집단, 및 상대-전극 집단의 부재들로부터 전극 집단의 비수성 전해질 분리 원소들이 투과되는 미세다공성 격리막을 포함한다. 전극들 및 상대-전극들의 집단들은 상기 전극 집단의 부재들이 상기 상대-전극 집단의 부재들에 의해 서로로부터 분리되는 교번하는 시퀀스로 배열되고, 상기 교번하는 시퀀스는 제1 방향으로 진행된다. 상기 전극 집단의 각 부재는 전극 활성 물질층 및 전극 전류 전도체층을 포함하고, 상기 전극 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E 을 가지며, 상기 길이 L_E 는 각 이러한 전극의 상기 하부에서 상기 상부까지 측정되며, 상기 폭 W_E 및 상기 높이 H_E 는 서로에 그리고 상기 길이 L_E 의 측정 방향에 수직인 방향으로 측정되며, L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 5:1이며, H_E 대 W_E 의 비는 각각 0.4:1 내지 1000:1 사이이다. 상기 전극 집단의 각 부재의 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_C 를 갖는다.

[0021] 다른 목적들 및 특징들은 부분적으로 명백하게 될 것이고 이하 부분적으로 개시될 것이다.

도면의 간단한 설명

[0022] 도 1은 리튬 이온 배터리와 같은 전형적인, 종래 기술의, 2차원 에너지 저장장치의 전기화학 적층의 셀의 단면도이다.

도 2는 본 발명의 전극 구조의 일 실시예의 사시도이고 내부 구조를 보이기 위해 부분들은 해체되었다.

도 3은 선 3-3을 포함하는 평면에서 취해진 도 2의 전극 구조의 부분 단면이다.

도 4는 도 2의 전극 구조의 부-조립체의 부분 사시도이다.

도 5는 선 5을 따라 취해진 도 4의 전극 구조의 부-조립체의 상평면도이다.

도 6은 선 6을 따라 취해진 도 4의 전극 구조의 부-조립체의 상평면도이다.

도 7은 도 5의 선 7-7을 포함하는 평면에서 취해진 전극 구조의 부-조립체의 단면이다.

도 8은 도 6의 선 8-8을 포함하는 평면에서 취해진 전극 구조의 부-조립체의 단면이다.

도 9은 선 5를 따라 취해진 도 4의 전극 구조의 부-조립체의 부분 사시도이며, 내부 구조를 보이기 위해 부분들은 해체되었다.

도 10은 선 6를 따라 취해진 도 4의 전극 구조의 부-조립체의 부분 사시도이며, 내부 구조를 보이기 위해 부분들은 해체되었다.

도 11은 본 발명의 3차원 2차 배터리의 분해도이다.

도 12는 도 11의 조립된 3차원 2차 배터리의 부분 사시도이다.

도 13는 도 11의 조립된 3차원 2차 배터리의 대안적 실시예의 부분 사시도이다.

도 14는 도 11의 조립된 3차원 2차 배터리의 대안적 실시예의 부분 사시도이다.

도 15는 도 11의 조립된 3차원 2차 배터리의 대안적 실시예의 부분 사시도이다.

도 16은 도 5의 선 16-16을 포함하는 평면에서 취해진 전극 구조의 부-조립체의 단면이다.

도 17은 도 6의 선 17-17을 포함하는 평면에서 취해진 전극 구조의 부-조립체의 단면이다.

도 18a 내지 도 18e는 본 발명의 전극(양극 또는 음극)의 대안적 실시예의 단면이다.

대응하는 참조 부호들은 도면들 전체에 걸쳐 대응하는 부분들을 나타낸다.

발명을 실시하기 위한 구체적인 내용

[0023] 본 발명의 여러 측면들 중에서, 배터리들, 캐패시터들, 및 연료 셀들과 같은 에너지 저장장치들에 탑재되었을 때 특별한 이점들을 제공하는 3차원 구조들임에 유의할 수 있다. 예를 들면, 이러한 구조들은 양극, 음극, 및/또는 격리막이 본질적으로 비-층상인 2차 배터리들에 탑재될 수 있다. 바람직하게는, 이러한 비-층상 양극 및 음극 구조들을 위한 표면적은 1.5 팩터, 2 팩터, 2.5 팩터 또는 심지어 3 팩터 또는 그 이상만큼 전극들을 지지하는 베이스의 기하학적 풋프린트(footprint)를 초과할 수 있다. 바람직한 예시적 일 실시예에서, 이러한 구조들은 양극과 음극 사이에서 캐리어 이온들(예를 들면, 리튬, 나트륨, 포타슘, 칼슘 및 마그네슘 이온들에서 선택되는)이 이동하는 2차 배터리들에 탑재된다.

[0024] 일반적으로, 3차원 구조는 전극들의 집단, 상대-전극들의 집단 및 전극 집단의 부재들을 상대-전극 집단의 부재들로부터 분리하는 미세다공성 격리막을 포함하는 전극 구조를 포함한다. 전극들 및 상대-전극들의 집단들은 실질적으로 전극 집단의 각 부재가 상대-전극 집단의 두 부재들 사이에 있고 실질적으로 상대-전극 집단의 각 부재가 전극 집단의 두 부재들 사이에 있는 교번하는 시퀀스로 배열되고, 교번하는 시퀀스는 제1 방향으로 진행된다. 예를 들면, 교번하는 시리즈에서 제1 및 마지막 전극 또는 상대-전극을 제외하고, 일 실시예에서 교번하는 시리즈에서의 각 전극은 2개의 상대-전극들 사이에 있고 교번하는 시리즈에서의 각 상대-전극은 2개의 전극들 사이에 있다.

[0025] 전극 집단의 각 부재는 전극 활성 물질층 및 전극 전류 전도체층을 포함하고, 전극 집단의 각 부재는 하부, 상부, 길이 L_E , 폭 W_E 및 높이 H_E , 둘레 P_E 를 가지며, 길이 L_E 는 각 이러한 전극의 하부에서 상부까지 측정되며, 폭 W_E 및 높이 H_E 는 서로에 그리고 길이 L_E 의 측정 방향에 수직한 방향으로 측정되며, L_E 대 W_E 및 H_E 각각의 비는 각각 적어도 5:1이며, H_E 대 W_E 의 비는 각각 0.4:1 내지 1000:1 사이이며, 전극 집단의 각 부재에 대한 L_E 대 P_E 의 비는 적어도 1.25:1 이다. 전극 집단의 각 부재의 전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_E 의 적어도 50%인 길이 L_{E-C} 을 갖는다. 일반적으로, 전극 집단의 부재들은 전형적으로 약 5 mm 내지 약 500 mm의 범위 내 길이(L_E)를 가질 것이다. 어떤 실시예들에서, 전극 집단의 각 부재는 약 10 mm 내지 약 250 mm의 범위 내 길이 L_E 를 갖는다. 추가 예로서, 이러한 일 실시예에서, 전극 집단의 부재들은 약 25 mm 내지 약 100 mm의 길이(L_E)를 갖는다.

[0026] 일 실시예에서, 상대-전극 집단의 각 부재는 상대-전극 활성 물질층 및 상대-전극 전류 전도체층을 포함하며, 상대-전극 집단의 각 부재는 유사하게 전극 집단의 각 부재에 비례한다. 즉, 상대-전극 집단의 각 부재는 하부,

상부, 길이 L_{CE} , 폭 W_{CE} , 높이 H_{CE} , 및 둘레 P_{CE} 를 가지며, 길이 L_{CE} 은 각 이러한 상대-전극의 하부에서 상부까지 측정되며, 폭 W_{CE} 및 높이 H_{CE} 은 서로에 그리고 길이 L_{CE} 의 측정의 방향에 수직한 방향들로 측정되며, L_{CE} 대 W_{CE} 및 H_{CE} 각각의 비는 각각 적어도 5:1이며, H_{CE} 대 W_{CE} 의 비는 각각 0.4:1 내지 1000:1 사이이며, 상대-전극 집단의 각 부재에 대한 L_{CE} 대 P_{CE} 의 비는 적어도 1.25:1이다. 이 실시예에서, 전극 집단의 각 부재의 상대-전극 전류 콜렉터층은 동일 방향으로 측정되고 길이 L_{CE} 의 적어도 50%인 길이 L_{CE-C} 를 갖는다. 일반적으로, 상대-전극 집단의 부재들은 전형적으로 약 5 mm 내지 약 500 mm의 범위 내 길이(L_{CE})를 가질 것이다. 특정 실시예들에서, 상대-전극 집단의 각 부재는 약 10 mm 내지 약 250 mm의 범위 내 길이 L_{CE} 를 갖는다. 추가 예로서, 이러한 일 실시예에서, 상대-전극 집단의 부재들은 약 25 mm 내지 약 100 mm의 길이(L_{CE})를 갖는다.

[0027] 전극들의 집단은 음극들의 집단일 수 있고, 상대-전극들의 집단은 양극들의 집단일 수 있다. 이 실시예에서, 전극 집단의 각 부재의 길이 L_E , 폭 W_E , 높이 H_E 및 둘레 P_E 는 음극 집단의 각 부재의 길이 L_{NE} , 폭 W_{NE} , 높이 H_{NE} 및 둘레 P_{NE} 에 각각 대응하며, 전극 집단의 각 부재의 전류 콜렉터의 길이 L_{E-C} 는 음극 집단의 각 부재의 전류 콜렉터의 길이 L_{NC} 에 대응한다. 또한, 상대-전극 집단의 각 부재의 길이 L_{CE} , 폭 W_{CE} , 높이 H_{CE} 및 둘레 P_{CE} 는 양극 집단의 각 부재의 길이 L_{PE} , 폭 W_{PE} , 높이 H_{PE} , 및 둘레 P_{PE} 에 각각 대응하며, 상대-전극 집단의 각 부재의 전류 콜렉터의 길이 L_{CE-C} 는 양극 집단의 각 부재의 전류 콜렉터의 길이 L_{PC} 에 대응한다.

[0028] 대안적 실시예에서, 전극들의 집단은 양극들의 집단이고, 상대-전극들의 집단은 음극들의 집단이다. 그러므로, 이 실시예에서, 전극 집단의 각 부재의 길이 L_E , 폭 W_E , 높이 H_E , 및 둘레 P_E 는 양극 집단의 각 부재의 길이 L_{PE} , 폭 W_{PE} , 높이 H_{PE} , 및 둘레 P_{PE} 에 각각 대응하며, 전극 집단의 각 부재의 전류 콜렉터의 길이 L_{E-C} 는 양극 집단의 각 부재의 전류 콜렉터의 길이 L_{PC} 에 대응한다. 또한, 상대-전극 집단의 각 부재의 길이 L_{CE} , 폭 W_{CE} , 높이 H_{CE} 및 둘레 P_{CE} 는 음극 집단의 각 부재의 길이 L_{NE} , 폭 W_{NE} , 높이 H_{NE} 및 둘레 P_{NE} 에 각각 대응하며, 상대-전극 집단의 각 부재의 전류 콜렉터의 길이 L_{CE-C} 는 음극 집단의 각 부재의 전류 콜렉터의 길이 L_{NC} 에 대응한다.

[0029] 특정 실시예들에서, 양극 및 음극의 집단들은 직육면체의 치수들에 근사한 길이, 폭 및 높이 치수들을 가질 것이다. 이러한 경우들에서, 각 이러한 전극의 폭 W_E 및 높이 H_E 는 서로에 그리고 길이 L_E 의 측정 방향에 수직한 방향들로 측정된다. 다른 실시예들에서, 양극 및/또는 음극의 집단들은 예를 들면, 사다리형, 평행사변형, 삼각형, 다이아몬드 또는 오발(oval)의 단면 형상을 갖게 상이하게 형상화될 수 있다. 이러한 실시예들에서, 전극들의 길이 L_E 는 각 이러한 전극의 하부에서 상부까지 측정되고, 각 이러한 전극의 폭 W_E 및 높이 H_E 는 서로에 그리고 길이 L_E 의 측정 방향에 수직한 방향들로 측정된다. 또한, 폭 W_E 및 높이 H_E 는 길이 방향에 수직한 평면에서 전극의 투사의 최대 폭 및 높이인데, 환원하여, 폭 W_E 및 높이 H_E 는 길이 방향에 수직하고 가장 작은 치수들을 갖지만 전극의 투사의 모든 점들을 포함하는 평면에서의 가상의 직사각형의 2개의 인접한 변들의 길이들에 대응한다.

[0030] 도 18a 내지 도 18e는 전극의 길이 방향에 수직한 평면에서 전극(양극 또는 음극)의 몇몇 대안적 투사들을 도시한 것이다. 도 18a 내지 도 18e에서, 전극의 투사는 사다리형(도 18a), 평행사변형(도 18b), 삼각형(도 18c), 다이아몬드(도 18d) 및 오발(도 18e)을 그린다. 각 경우에, 가장 작은 치수들을 갖지만 전극의 투사의 모든 점들을 포함하는 가상의 직사각형은 폭 W_E 및 높이 H_E 를 가질 것이다.

[0031] 이제 도 2를 참조하면, 본 발명의 일 실시예에서, 전극 구조(20)는 음극 버스(23)에 직접 연결되고 이로부터 확장하는 음극들(21)의 집단 및 양극 버스(24)에 직접 연결되고 이로부터 확장하는 양극들(22)의 집단을 포함한다. 도 2에 예시된 바와 같이, 음극들(21)의 집단은 4개의 부재들을 포함하고, 양극들(22)의 집단은 4개의 부재를 포함하는데, 그러나, 실제로, 음극들의 집단 및 양극들의 집단은 각각 더 많은 혹은 더 적은 수의 부재들을 포함할 수 있다. 예를 들면, 본 발명의 전극 구조에 의해 포함되는 음극들의 집단 및 양극들의 집단은 각각 적어도 5개의 부재들을 포함할 수 있다. 추가 예로서, 일 실시예에서 음극들의 집단 및 양극들의 집단은 각각 적어도 10개의 부재들을 포함한다. 추가 예로서, 일 실시예에서 음극들의 집단 및 양극들의 집단은 각각 적어도 50개의 부재들을 포함한다. 추가 예로서, 일 실시예에서 음극들의 집단 및 양극들의 집단은 각각 적어도 100개의 부재들을 포함한다. 또한, 양극 및 음극의 집단들은 음극들의 집단의 각 부재가 양극들의 집단의 부재

에 인접하도록, 교번하는 전극들의 시리즈로 서로 맞물려(interdigitate) 배열된다. 일 실시예에서, 예를 들면, 각 음극은 서로 맞물린 시리즈가 시작하여 양극으로 끝나도록 양극들의 집단의 두 부재들 사이에 있고, 각 음극은 두 양극들 사이에 있고(예를 들면, 일련의 전극들은 다음의 반복 시퀀스를 갖는다: 양극, 음극, 양극, 음극, 양극...), 서로 맞물린 시리즈는 방향 D로 진행한다. 다른 실시예에서, 예를 들면, 각 양극은 서로 맞물린 시리즈가 시작하여 음극에서 끝나도록 음극들의 집단의 두 부재들 사이에 있고, 각 양극은 두 음극들 사이에 있고(예를 들면, 전극들의 시리즈는 다음의 반복 시퀀스를 갖는다: 음극, 양극, 음극, 양극, 음극...), 서로 맞물린 시리즈는 방향 D로 진행한다. 일 실시예에서, 음극 집단은 N 부재들을 가지며, 양극 집단은 N+1 부재들을 가지며, 각 음극은 2개의 양극들 사이에 있고, N은 적어도 5, 10, 25, 50 혹은 심지어 적어도 100이다. 다른 실시예에서, 양극 집단은 N 부재들을 가지며, 음극 집단은 N+1 부재들을 가지며, 각 양극은 2개의 양극들 사이에 있고, N은 적어도 5, 10, 25, 50 혹은 심지어 적어도 100이다. 또 다른 실시예에서, 양극 집단 및 음극 집단 각각은 N 부재들을 가지며, N-1 양극 집단 부재들 각각은 2개의 음극들 사이에 있고, N-1 음극 집단 부재들 각각은 2개의 양극들 사이에 있고, N은 적어도 5, 10, 25, 50 혹은 심지어 적어도 100이다.

[0032] 음극들의 집단의 각 부재(21)는 음극들의 집단의 각 부재로부터 전류를 모으는 음극 버스(23)로부터 확장하고 이에 전기적으로 연결된다. 음극 버스(23)는 방향 D으로 측정되고 서로 맞물린 시리즈의 전극들의 실질적으로 전체 길이를 확장하는 길이 L_{NB} , 폭 W_{NB} (도 5 및 도 9) 및 높이 H_{NB} (도 9)를 가지며, W_{NB} 및 H_{NB} 의 측정 방향은 서로에 그리고 길이 L_{NB} 의 측정의 방향에 수직한다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 폭 W_{NB} 는 "X" 축을 따라 측정되고, 높이 H_{NB} 는 "Z" 축을 따라 측정되고, 길이 L_{NB} 는 예시된 X-Y-Z 좌표계의 "Y" 축을 따라 측정되고, 여기서 X, Y 및 Z 축들은 서로 수직하고 방향 D 및 "Y" 축은 일치한다. 또한, 음극 버스의 길이 L_{NB} 는 음극 버스의 폭 W_{NB} 및 높이 H_{NB} 보다 큰데, 환원하여, 길이는 음극 버스의 가장 긴 치수이다. 일반적으로, L_{NB} 대 W_{NB} 및 H_{NB} 각각의 비는 적어도 5:1이다. 예를 들면, 일 실시예에서 L_{NB} 대 W_{NB} 및 H_{NB} 각각의 비는 적어도 10:1이다. 추가 예로서, 일 실시예에서 L_{NB} 대 W_{NB} 및 H_{NB} 각각의 비는 적어도 25:1이다. 또한, H_{NB} 대 W_{NB} 의 비는 일반적으로 각각 약 1:1 내지 약 10,000:1의 범위에 있고, 일부 실시예들에서 H_{NB} 대 W_{NB} 의 비는 약 100:1 내지 약 1,000:1의 범위에 있다.

[0033] 도 5 및 도 9에 예시된 실시예에서, 음극 버스는 길이의 함수로서 일정 폭 W_{NB} 및 일정 높이 H_{NB} 를 갖는다. 다른 실시예들에서, 음극 버스 폭 W_{NB} 또는 높이 H_{NB} 는 음극 버스 길이의 함수로서 달라질 수 있고, 혹은 음극 버스는 직사각형과는 다른 단면(길이 방향에 수직한 평면에서 취해지는)을 가질 수 있다. 이러한 다른 실시예들에서, 폭 W_{NB} 및 높이 H_{NB} 는 길이 방향에 수직한, 즉 방향 D에 수직한 평면에서 음극 버스의 투사의 최대 폭 및 최대 높이를 지칭한다(예를 들면, 사다리형(도 18a), 평행사변형(도 18b), 삼각형(도 18c), 및 다이아몬드(도 18d) 및 오발(도 18e)의 단면 형상을 갖는 전극들의 시리즈에 대해 최대 폭 W_E 및 최대 높이 H_E 를 예시한 도 18a 내지 도 18e를 참조한다). 환원하여, 폭 W_{NB} 및 높이 H_{NB} 는 길이 방향에 수직하고 가장 작은 치수들을 갖지만 음극 버스의 투사의 모든 점들을 포함하는 평면에 놓이는 가상의 직사각형의 2개의 인접한 변들의 길이들에 대응한다.

[0034] 음극들의 집단의 각 부재(21) 외에도, 음극 버스(23)는 음극들(21)의 집단을 에너지 저장 장치(미도시)의 음의 단자에 전기적으로 연결하기 위해 사용될 수 있는 음극 탭(41)에 전기적으로 연결된다. 도 2에 예시된 실시예에서, 음극 탭(41)은 음극 버스(23)의 실질적으로 전체 길이 L_{NB} 를 잇는 길이 L_{NT} 를 갖는 음극 탭 확장부(25)를 포함한다. 예를 들면, 일 실시예에서 음극 탭 확장부(25)는 음극 버스(23)의 길이 L_{NB} 의 적어도 50%, 적어도 75% 또는 심지어 적어도 90%인 길이 L_{NT} 를 갖는다. 다른 실시예들에서, 음극 탭 확장부(25)는 실질적으로 L_{NB} 미만인(예를 들면, L_{NT} 는 길이 L_{NB} 의 50%, 25% 또는 심지어 10% 미만이다) 길이 L_{NT} 를 가질 수 있고, 혹은 음극 탭 확장부(25)는 전체가 생략될 수도 있고, 음극 탭(41)은 음극 버스(23)의 길이 L_{NB} 를 따라 말단에 혹은 그것의 중간 위치에 음극 버스(23)에 전기적으로 직접 연결된다.

[0035] 양극들의 집단의 각 부재(22)는 양극들의 집단의 각 부재(22)로부터 전류를 모으는 양극 버스(24)로부터 확장하고 이에 전기적으로 연결된다. 양극 버스(24)는 방향 D로 측정되고, 서로 맞물린 전극들의 시리즈의 실질적으로 전체 길이를 확장하는 길이 L_{PB} , 폭 W_{PB} (도 6 및 도 10) 및 높이 H_{PB} (도 10)를 가지며, W_{PB} 및 H_{PB} 의 측정 방향은 서로에 그리고 길이 L_{PB} 의 측정 방향에 수직한다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 폭 W_{PB} 는 "X" 축을

따라 측정되고, 높이 H_{PB} 는 "Z" 축을 따라 측정되고, 길이 L_{PB} 는 예시된 X-Y-Z 좌표계의 "Y" 축을 따라 측정되고, 여기서 X, Y 및 Z 축들은 서로 수직하고 방향 D와 "Y" 축은 일치한다. 또한, 양극 버스의 길이 L_{PB} 는 양극 버스의 폭 W_{PB} 및 높이 H_{PB} 보다 크데, 환원하여, 길이는 양극 버스의 가장 긴 치수이다. 일반적으로, L_{PB} 대 W_{PB} 및 H_{PB} 각각의 비는 적어도 5:1이다. 예를 들면, 일 실시예에서 L_{PB} 대 W_{PB} 및 H_{PB} 각각의 비는 적어도 10:1이다. 추가 예로서, 일 실시예에서 L_{PB} 대 W_{PB} 및 H_{PB} 각각의 비는 적어도 25:1이다. 또한, H_{PB} 대 W_{PB} 의 비는 일반적으로 각각 약 1:1 내지 약 10,000:1의 범위에 있고, 일부 실시예들에서 H_{PB} 대 W_{PB} 의 비는 약 100:1 내지 약 1,000:1의 범위에 있다.

[0036] 도 6 및 도 10에 예시된 실시예에서, 양극 버스는 길이의 함수로서 일정 폭 W_{PB} 및 일정 높이 H_{PB} 를 갖는다. 다른 실시예들에서, 양극 버스 폭 W_{PB} 또는 높이 H_{PB} 는 양극 버스 길이의 함수로서 달라질 수 있고, 혹은 양극 버스는 직사각형과는 다른 단면(길이 방향에 수직한 평면에서 취해지는)을 가질 수 있다. 이러한 다른 실시예들에서, 폭 W_{PB} 및 높이 H_{PB} 는 길이 방향에 수직한, 즉 방향 D에 수직한 평면에서 양극 버스의 투사의 최대 폭 및 최대 높이를 지칭한다. 환원하여, 폭 W_{PB} 및 높이 H_{PB} 는 가장 작은 치수들을 갖지만 양극 버스의 투사의 모든 점들을 포함하는 평면에 놓이는 가상의 직사각형의 두 인접한 변들의 길이들에 대응한다.

[0037] 양극들의 집단의 각 부재(22) 외에도, 양극 버스(24)는 음극들(22)의 집단을 에너지 저장 장치(미도시)의 양의 단자에 전기적으로 연결하기 위해 사용될 수 있는 양극 탭(42)에 전기적으로 연결된다. 도 2에 예시된 실시예에서, 양극 탭(42)은 양극 버스(24)의 실질적으로 전체 길이 L_{PB} 를 잇는 길이 L_{PT} 를 갖는 양극 탭 확장부(26)를 포함한다. 예를 들면, 일 실시예에서 양극 탭 확장부(25)는 양극 버스(23)의 길이 L_{PB} 의 적어도 50%, 적어도 75% 또는 심지어 적어도 90%인 길이 L_{PT} 를 갖는다. 다른 실시예들에서, 양극 탭 확장부(26)는 실질적으로 L_{PB} 미만인(예를 들면, L_{PT} 는 길이 L_{PB} 의 50%, 25% 또는 심지어 10% 미만이다) 길이 L_{PT} 를 가질 수 있고, 혹은 양극 탭 확장부(26)는 전체가 생략될 수도 있고, 양극 탭(42)은 양극 버스(24)의 길이 L_{PB} 를 따라 말단에 혹은 그것의 위치에 양극 버스(24)에 전기적으로 연결된다.

[0038] 미세다공성 격리막층(43)은 음극 집단의 각 부재(21)를 양극 집단의 각 부재(22)로부터 전기적으로 분리시키고, 음극 버스(23)를 양극 버스(24)로부터 전기적으로 분리시킨다. 2차 배터리에 탑재되었을 때, 미세다공성 격리막층(43)은 전형적으로, 통상적으로 비수성 전해질 2차 배터리들용으로 사용되는 비수성 전해질이 투과될 것이다. 일반적으로, 미세다공성 격리막은 적어도 50 Å 및 전형적으로 약 2,500 Å의 범위 내인 직경을 가진 기공들을 포함할 것이다. 또한, 미세다공성 격리막은 일반적으로 적어도 25%의 다공성을 가질 것이다. 그러나, 전형적으로, 미세다공성 격리막은 약 75% 미만의 다공성을 가질 것이다. 일 실시예에서, 미세다공성 격리막은 약 35 내지 55%의 다공성을 가질 것이다.

[0039] 이제 도 3을 참조하면, 일 실시예에서 음극들의 집단의 각 부재(21)는 음극 백본(backbone)(51), 음극 활성 물질층(49), 음극 전류 콜렉터층(47) 및 보충 음극 전류 콜렉터층들(47A, 47B)을 포함한다. 유사하게, 양극들의 집단의 각 부재(22)는 양극 백본(52), 양극 전류 콜렉터층(48), 보충 양극 전류 콜렉터층들(48A, 48B) 및 양극 활성 물질층(50)을 포함한다. 음극들의 집단의 각 부재(21)는 미세다공성 격리막층(43)에 의해 양극들의 집단의 각 부재(22)로부터 분리된다.

[0040] 방전 프로세스 동안, 리튬 이온들(또는 나트륨, 포타슘, 칼슘 또는 마그네슘 이온들과 같은 그외 다른 캐리어 이온들)은 음극 활성 물질층(49)을 이탈하여 음극 전류 콜렉터층(47) 및 격리막층(43)을 통해 양극 활성 물질층(50)으로 이동한다. 충전 프로세스 동안, 리튬 이온들(또는 이외 다른 캐리어 이온들)은 양극 활성 물질층(50)을 이탈하여 격리막층(43) 및 음극 전류 콜렉터층(47)을 통해 음극 활성 물질층(49)으로 이동한다. 사용되는 음극 활성 물질에 따라, 리튬 이온들(또는 이외 다른 캐리어 이온들)은 서로 맞물리거나(예를 들면, 합금을 형성하지 않고 음극 활성 물질의 매트릭스 내에 안착한다) 합금을 형성한다. 양극과 음극 간에 리튬 이온들(또는 이외 다른 캐리어 이온들)의 이동과 일치하여, 전자들은 음극 전류 콜렉터(47) 및 보충 음극 전류 콜렉터들(47A, 47B)과 양극 전류 콜렉터(48) 및 보충 양극 전류 콜렉터들(48A, 48B)에 의해 각각 음극 및 양극 버스들(23, 24)로(또는 이들로부터) 운반된다(도 2 참조). 이어, 음극 및 양극 버스들(23, 24)은 각각 음극 탭(41) 및 양극 탭(42)을 통해 에너지 저장 장치(미도시)의 음 및 양의 단자에 전기적으로 연결된다.

[0041] 도 4를 참조하면, 음극들의 집단의 각 음극(21)(즉, 각 부재)은 음극 버스(23)의 내부 표면(27)으로부터 확장하

고, 양극들의 집단의 각 양극(22)(즉, 각 부재)은 서로 대면하거나 대향하는 내부 표면들(27, 28)을 가진 양극 버스(24)의 내부 표면(28)으로부터 확장한다. 이전에 언급된 바와 같이, 음극 버스(23)는 음극 집단의 각 부재(21)를 음극 집단의 다른 부재들에 그리고 음극 탭 확장부(25)(도 2 참조)에 전기적으로 연결하는 전기적 도전성 물질을 포함한다. 유사하게, 양극 버스(24)는 양극 집단의 각 부재(22)를 서로에 그리고 양극 탭 확장부(26)에 전기적으로 연결하는 전기적 도전성 물질을 포함한다.

[0042] 도 5를 참조하면, 음극 집단 부재들(21) 각각은 음극 버스(23)의 내부 표면(27)에 근접한 하부(31), 내부 표면(27)에서 먼 쪽의 상부(33), 및 하부(31)와 상부(33) 사이에 거리에 의해 정의되는 길이 L_{NE} 를 갖는다. 길이 L_{NE} 는 음극 버스(23)의 내부 표면(27)으로부터의 방향으로 측정되는데, 측정 방향은, 바람직한 실시예에서, 서로 맞물린 전극들의 시리즈의 진행 방향에 실질적으로 수직한다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 길이 L_{NE} 는 "X" 축(및 방향 D에 수직한)을 따라 측정된다. 특정 실시예들에서 음극 집단 부재들은 곧은 면들을 가질 것이다(즉, 하부(31)와 상부(33) 간에 확장하는 면들 각각은 평면이다). 다른 실시예들에서, 음극 집단 부재들은 다각형의 또는 심지어 만곡된 면(예를 들면, 하부(31)과 상부(33) 사이에 확장하는 면들은 사인 곡선적일 수도 있다)을 가질 것이다. 각 이러한 실시예에서, 길이 L_{NE} 는 하부(31)와 상부(33) 사이의 직선 거리이다.

[0043] 도 6을 참조하면, 양극 집단 부재들(22) 각각은 양극 버스(24)의 내부 표면(28)에 근접한 하부(32), 양극 기판 표면(26)에서 먼 쪽의 상부(34), 및 하부(32)와 상부(34) 사이에 거리에 의해 정의되는 길이 L_{PE} 를 갖는다. 길이 L_{PE} 는 양극 버스(24)의 내부 표면(28)으로부터의 방향으로 측정되는데, 측정 방향은, 바람직한 실시예에서, 서로 맞물린 전극들의 시리즈의 진행 방향에 실질적으로 수직한다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 바람직한 실시예에서 길이 L_{PE} 는 "X" 축(및 방향 D에 수직한)을 따라 측정된다. 특정 실시예들에서 양극 집단 부재들은 곧은 면들을 가질 것이다(즉, 하부(32)와 상부(34) 사이에 확장하는 면들 각각은 평면이다). 다른 실시예들에서, 양극 집단 부재들은 다각형 또는 심지어 만곡된 면들(예를 들면, 하부(32)와 상부(34) 사이에서 확장하는 면들은 사인 곡선적일 수도 있다)을 가질 것이다. 각 이러한 실시예에서, 길이 L_{PE} 는 하부(32)와 상부(34) 사이의 직선 거리이다.

[0044] 도 7을 참조하면, 음극 집단 부재들(21) 각각의 단면(즉, 길이, L_{NE} 가 측정되는 방향에 수직한 방향으로 취해진 단면)은 폭 W_{NE} , 높이 H_{NE} 및 둘레 P_{NE} 를 갖는다. 이 실시예에서, 음극 집단 부재들의 단면은 직사각형이며 둘레 P_{NE} 는 $2W_{NE} + 2H_{NE}$ 와 동일한 값을 갖는다. 또한, 음극 집단 부재들(21) 각각은 그것의 폭 W_{NB} 및 그것의 높이 H_{NB} 보다 큰 길이 L_{NE} 를 갖는데, 환원하여, 길이는 음극 집단의 각 부재의 가장 큰 치수이다. 폭 W_{NE} 및 높이 H_{NE} 는 에너지 저장 장치 및 그것의 의도된 용도에 따라 달라질 것이지만, 많은 실시예들에서 각각 약 0.01 mm 내지 약 5 mm 범위 내에 있을 것이다. 예를 들면, 일 실시예에서, 폭 W_{NE} 및 높이 H_{NE} 는 각각 약 0.025 mm 내지 약 2 mm 범위 내 값을 가질 것이다. 추가 예로서, 일 실시예에서, 폭 W_{NE} 및 높이 H_{NE} 는 각각 약 0.05 mm 내지 약 1 mm 범위 내 값을 가질 것이다. 일반적으로, L_{NE} (도 5 참조)는 W_{NE} 및 H_{NE} 각각보다 실질적으로 클 것이며; 예를 들면, 일 실시예에서, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 각각 적어도 5:1이다(즉, L_{NE} 대 W_{NE} 의 비는 각각 적어도 5:1이고 L_{NE} 대 H_{NE} 의 비는 각각 적어도 5:1이다). 추가 예로서, 일 실시예에서 L_{NE} 대 W_{NE} 및 H_{NE} 의 각각의 비는 적어도 10:1이다. 추가 예로서, 일 실시예에서, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 적어도 15:1이다. 추가 예로서, 일 실시예에서, L_{NE} 대 W_{NE} 및 H_{NE} 각각의 비는 적어도 20:1이다. 또한, L_{NE} 는 둘레 P_{NE} 보다 실질적으로 큰 것이 일반적으로 바람직한데, 예를 들면, 일 실시예에서, L_{NE} 대 P_{NE} 의 비는 각각 적어도 1.25:1이다. 추가 예로서, 일 실시예에서 L_{NE} 대 P_{NE} 의 비는 각각 적어도 2.5:1이다. 추가 예로서, 일 실시예에서, L_{NE} 대 P_{NE} 의 비는 각각 적어도 3.75:1이다. 또한, H_{NE} 대 W_{NE} 의 비는 일반적으로 각각 적어도 0.4:1일 것이다. 예를 들면, 일 실시예에서, H_{NE} 대 W_{NE} 의 비는 각각 적어도 2:1일 것이다. 추가 예로서, 일 실시예에서 H_{NE} 대 W_{NE} 의 비는 각각 적어도 10:1일 것이다. 추가 예로서, 일 실시예에서 H_{NE} 대 W_{NE} 의 비는 각각 적어도 20:1일 것이다. 그러나, 전형적으로, H_{NE} 대 W_{NE} 의 비는 각각 일반적으로 1,000:1 미만일 것이다. 예를 들면, 일 실시예에서 H_{NE} 대 W_{NE} 의 비는 각각 500:1 미만일 것이다. 추가 예로서, 일 실시예에서 H_{NE} 대 W_{NE} 의 비는 각각 100:1 미만일 것이다. 추가 예로서, 일 실시예에서 H_{NE} 대 W_{NE} 의 비는 각각 약 2:1

내지 약 100:1의 범위 내일 것이다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 길이 L_{NE} 는 "X" 축(및 방향 D에 수직한)을 따라 측정되고, W_{NE} 는 "Y" 축을 따라 측정되며, H_{NE} 는 "Z" 축을 따라 측정된다.

[0045] 도 7에 예시된 실시예에서, 음극 집단 부재들(21)은 길이의 함수로서 일정 폭 W_{NE} 및 일정 높이 H_{NE} 를 갖는다. 다른 실시예들에서, 음극 집단 부재들(21)은 음극 길이를 따른 위치의 함수로서 가변하는 폭 W_{NE} 또는 높이 H_{NE} 을 가질 수 있고, 또는 음극 집단 부재들은 직사각형과는 다른 단면(길이 방향에 수직한 평면에서 취해지는)을 가질 수 있다. 이러한 다른 실시예들에서, 폭 W_{NE} 및 높이 H_{NE} 는 음극 집단 부재들(21)의 길이 방향에 수직한 평면에서 음극 집단 부재들(21)의 투사의 최대 폭 및 최대 높이를 지칭한다. 환원하여, 폭 W_{NE} 및 높이 H_{NE} 는 가장 작은 치수들을 갖지만 음극 집단 부재들의 투사의 모든 점들을 포함하는 평면에 놓이는 가상의 직사각형의 2개의 인접한 변들의 길이들에 대응한다.

[0046] 도 8을 참조하면, 양극 집단 부재들(21)의 각각의 단면(즉, 길이, L_{PE} 가 측정되는 방향에 수직한 방향으로 취해지는 단면)은 폭 W_{PE} , 높이 H_{PE} 및 둘레 P_{PE} 를 갖는다. 이 실시예에서, 양극 집단 부재들의 단면은 직사각형이며 둘레 P_{PE} 는 $2W_{PE} + 2H_{PE}$ 와 동일한 값을 갖는다. 또한, 양극 집단 부재들(22) 각각은 그것의 폭 W_{PB} 및 그것의 높이 H_{PB} 보다 큰 길이 L_{PE} 를 갖는데, 환원하여, 길이는 양극 집단의 각 부재의 가장 큰 치수이다. 폭 W_{PE} 및 높이 H_{PE} 는 에너지 저장 장치 및 그것의 의도된 용도에 따라 다를 것이지만, 많은 실시예들에서 각각 약 0.01 mm 내지 약 5 mm의 범위 내에 있을 것이다. 예를 들면, 일 실시예에서, 폭 W_{PE} 및 높이 H_{PE} 는 각각 약 0.025 mm 내지 약 2 mm의 범위 내 값을 가질 것이다. 추가 예로서, 일 실시예에서, 폭 W_{PE} 및 높이 H_{PE} 는 각각 약 0.05 mm 내지 약 1 mm의 범위 내 값을 가질 것이다. 일반적으로, L_{PE} (도 6 참조)는 W_{PE} 및 H_{PE} 각각보다 실질적으로 더 클 것이며; 예를 들면, 일 실시예에서, L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 각각 적어도 5:1이다(즉, L_{PE} 대 W_{PE} 의 비는 각각 적어도 5:1이고 L_{PE} 대 H_{PE} 의 비는 각각 적어도 5:1이다). 추가 예로서, 일 실시예에서 L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 적어도 10:1이다. 추가 예로서, 일 실시예에서, L_{PE} 대 W_{PE} 및 H_{PE} 각각의 비는 적어도 20:1이다. 또한, L_{PE} 가 둘레 P_{PE} 보다 실질적으로 더 큰 것이 일반적으로 바람직하다. 예를 들면, 일 실시예에서, L_{PE} 대 P_{PE} 의 비는 각각 적어도 1.25:1이다. 추가 예로서, 일 실시예에서 L_{PE} 대 P_{PE} 의 비는 각각 적어도 2.5:1이다. 추가 예로서, 일 실시예에서, L_{PE} 대 P_{PE} 의 비는 각각 적어도 3.75:1이다. 또한, H_{PE} 대 W_{PE} 의 비는 일반적으로 각각 적어도 0.4:1일 것이다. 예를 들면, 일 실시예에서, H_{PE} 대 W_{PE} 의 비는 각각 적어도 2:1일 것이다. 추가 예로서, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 적어도 10:1일 것이다. 추가 예로서, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 적어도 20:1일 것이다. 그러나, 전형적으로, H_{PE} 대 W_{PE} 의 비는 각각 일반적으로 1,000:1 미만일 것이다. 예를 들면, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 500:1 미만일 것이다. 추가 예로서, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 100:1 미만일 것이다. 추가 예로서, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 10:1 미만일 것이다. 추가 예로서, 일 실시예에서 H_{PE} 대 W_{PE} 의 비는 각각 약 2:1 내지 약 100:1의 범위 내 일 것이다. 도 2에 도시된 X-Y-Z 좌표계의 맥락에서, 바람직한 실시예에서 길이 L_{PE} 는 "X" 축(및 방향 D에 수직한)을 따라 측정되고, W_{PE} 는 "Y" 축을 따라 측정되며, H_{PE} 는 "Z" 축을 따라 측정된다.

[0047] 도 9에 예시된 실시예에서, 양극 집단 부재들(22)은 그것들의 길이의 함수로서 일정 폭 W_{PE} 및 일정 높이 H_{PE} 를 갖는다. 다른 실시예들에서, 양극 집단 부재들(22)은 양극 길이를 따르는 위치의 함수로서 가변하는 폭 W_{PE} 또는 높이 H_{PE} 를 가질 수 있고, 또는 양극 집단 부재들은 직사각형 이외의 단면(길이 방향에 수직한 평면에서 취해지는)을 가질 수 있다. 이러한 다른 실시예들에서, 폭 W_{PE} 및 높이 H_{PE} 는 양극 집단 부재들(22)의 길이 방향에 수직한 평면에서 양극 집단 부재들(22)의 투사의 최대 폭 및 최대 높이를 지칭한다. 환원하여, 폭 W_{PE} 및 높이 H_{PE} 는 가장 작은 치수들을 갖지만 양극 버스의 투사의 모든 점들을 포함하는 평면에 놓이는 가상의 직사각형의 2개의 인접한 변들의 길이들에 대응한다.

[0048] 다시 도 2 및 도 5 내지 도 8을 참조하면, 양극들의 집단의 부재들(22) 및 음극들의 집단의 부재들(23) 각각은 총괄적으로, 각각의 전극들을 지지하는 양극 및 음극 버스들(혹은 이외 다른 지지 구조)의 기하학적 풋프린트를

초과하는 표면적을 갖는다. 바람직하게, 양극들의 집단의 부재(22) 및 음극들의 집단의 부재(23) 각각은 총괄적으로, 1.5 팩터, 2 팩터, 2.5 팩터 또는 심지어 3 팩터 또는 그 이상만큼 각각의 전극들을 지지하는 양극 및 음극 버스들(혹은 이외 다른 지지 구조)의 기하학적 풋프린트를 초과하는 표면적을 갖는다. 예를 들면, "N" 부재들을 갖는 음극 또는 양극의 집단의 기하학적 풋프린트는 다음 식에 따라 결정될 수 있고:

[0049]
$$\text{음극 기하학적 풋프린트} = (N \cdot L_{NE}^* (2 \cdot H_{NE} + W_{NE}))$$

[0050] "N" 부재들을 갖는 양극들의 집단의 기하학적 풋프린트는 다음 식에 따라 결정될 수 있으며:

[0051]
$$\text{양극 기하학적 풋프린트} = (N \cdot L_{PE}^* (2 \cdot H_{PE} + W_{PE}))$$

[0052] L_{NE} , H_{NE} , W_{NE} , L_{PE} , H_{PE} , 및 W_{PE} 는 이전에 기술된 바와 같이 음극 및 양극 집단 부재들의 길이, 폭 및 높이이다.

[0053] 도 9를 참조하면, 음극 백본(51), 음극 활성 물질층(49), 음극 전류 콜렉터층(47) 및 보충 음극 전류 콜렉터층(47A, 47B)은, 바람직하게, 음극 집단의 각 부재(21)의 하부(31)에서 상부(33)까지의 대부분의 거리를 확장한다. 보충 음극 전류 콜렉터들은 추가의 전기 전도도를 제공하기 위해 음극 집단 부재들에 탑재될 수 있다. 특정 실시예들에서, 보충 음극 전류 콜렉터는 음극 전류 콜렉터의 전기 전도도를 적어도 2 팩터만큼을 초과하는 전기 전도도를 갖는데, 특정 실시예들에서, 보충 음극 전류 콜렉터의 전기 전도도는 음극 전류 콜렉터의 전기 전도도를 적어도 5 팩터 또는 심지어 10 팩터만큼 초과한다. 바람직하게는, 보충 음극 전류 콜렉터에 의해 제공되는 추가의 전기 전도도는 음극 전류 콜렉터층(47)의 전체 전류 콜렉터 중량 및 체적 요건이 감소되게 한다. 또한, 음극 전류 콜렉터층이 이온 투과성 전류 콜렉터(본 명세서에서의 다른 어떤 곳에서 더 완전하게 기술되는 바와 같이)일 때, 보충 음극 전류 콜렉터는 전극 길이 L_{NE} 을 따라 대다수의 전류를 운반할 수 있고, 음극 전류 콜렉터층은 전극으로부터 전류를 주로 수집하여 이를 보충 음극 전류 콜렉터에 제공하게 기능할 수 있다. 이어 이것은 이온 투과성 전류 콜렉터층으로부터 요구되는 전자 전도도를 감소시키고 더 나은 셀 성능을 위해 낮은 전자 전도성 및 높은 이온 전도성을 갖는 이온 투과성층을 설계하는 능력을 가능하게 한다.

[0054] 일부 실시예들에서, 보충 음극 전류 콜렉터는 전극을 따라 특정 위치들에서 충전/방전 반응들을 차단하는 수단을 제공할 수 있다. 도 3을 참조하면, 보충 전류 콜렉터들(47A, 47B)은 이 층의 이온 전도성이 근본적으로 제로가 되도록 설계되는데, 이는 보충 전류 콜렉터 바로 아래에 있는 전극 상에서 충전/방전 반응을 저해할 수 있다.

[0055] 일 실시예에서 음극 집단의 각 부재(21)에 의해 포함되는 음극 전류 전도체층(47)은 이러한 음극 전류 콜렉터를 포함하는 부재의 길이 L_{NE} 의 적어도 50%인 길이 L_{NC} 를 갖는다. 추가 예로서, 일 실시예에서 음극 집단의 각 부재(21)에 의해 포함되는 음극 전류 전도체층(47)은 이러한 음극 전류 콜렉터를 포함하는 부재의 길이 L_{NE} 의 적어도 60%인 길이 L_{NC} 를 갖는다. 추가 예로서, 일 실시예에서 음극 집단의 각 부재(21)에 의해 포함되는 음극 전류 전도체층(47)은 이러한 음극 전류 콜렉터를 포함하는 부재의 길이 L_{NE} 의 적어도 70%인 길이 L_{NC} 를 갖는다. 추가 예로서, 일 실시예에서 음극 집단의 각 부재(21)에 의해 포함되는 음극 전류 전도체층(47)은 이러한 음극 전류 콜렉터를 포함하는 부재의 길이 L_{NE} 의 적어도 80%인 길이 L_{NC} 를 갖는다. 추가 예로서, 일 실시예에서 음극 집단의 각 부재(21)에 의해 포함되는 음극 전류 전도체층(47)은 이러한 음극 전류 콜렉터를 포함하는 부재의 길이 L_{NE} 의 적어도 90%인 길이 L_{NC} 를 갖는다. 이전 실시예들의 각각에서, 보충 음극 전류 콜렉터층들(47A, 47B)은 독립적으로, 음극 전류 콜렉터층(47)의 길이 L_{NC} 의, 예를 들면, 적어도 60%, 70%, 80% 또는 심지어 90%의 실질적 부분과 동일한 길이(길이 L_{NC} 와 동일한 방향으로 측정되는)를 갖는다. 대안적으로, 이전 실시예들의 각각에서, 보충 음극 전류 콜렉터층들(47A, 47B)은 독립적으로, 음극 전류 콜렉터층(47)의 길이 L_{NC} 의, 예를 들면, 40%, 30%, 20% 또는 심지어 10% 미만의 실질적 부분 미만인 길이(길이 L_{NC} 와 동일 방향으로 측정되는)를 갖는다. 음극 집단의 부재들(21)의 각각의 길이 L_{NE} 는 에너지 저장 장치 및 그것의 의도된 용도에 따라 달라질 것이지만, 많은 실시예들에서 약 5 mm 내지 약 500 mm의 범위 내에 있을 것이다. 예를 들면, 일 실시예에서, 부재(21)의 각각에 대한 길이 L_{NE} 는 약 10 mm 내지 약 250 mm의 범위 내에 있을 것이다. 추가 예로서, 일 실시예에서, 부재(21)의 각각에 대한 길이 L_{NE} 는 약 25 mm 내지 약 100 mm의 범위 내에 있을 것이다.

[0056] 도 10을 참조하면, 양극 백본(52), 양극 활성 물질층(50), 및 양극 전류 콜렉터층(48) 및 보충 양극 전류 콜렉

터층들(48A, 48B)은 바람직하게는 음극 집단의 각 부재(22)의 하부(32)에서 상부(34)까지의 대부분의 거리를 확장한다. 보충 양극 전류 콜렉터들은 추가의 전기 전도도를 제공하기 위해 양극 집단 부재들에 탑재될 수 있다. 특정 실시예들에서, 보충 양극 전류 콜렉터는 양극 전류 콜렉터의 전기 전도도를 적어도 2 팩터만큼 초과하는 전기 전도도를 갖고, 특정 실시예들에서는, 보충 양극 전류 콜렉터의 전기 전도도는 양극 전류 콜렉터의 전기 전도도를 적어도 5 팩터 또는 심지어 10 팩터만큼 초과한다. 바람직하게는, 보충 양극 전류 콜렉터에 의해 제공되는 추가의 전기 전도도는 양극 전류 콜렉터층(48)의 전체 전류 콜렉터 중량 및 체적 요인이 감소되게 한다. 또한, 양극 전류 콜렉터층이 이온 투과성 전류 콜렉터(본 명세서에서의 다른 어떤 곳에서 더 완전하게 기술되는 바와 같이)일 때, 보충 양극 전류 콜렉터는 전극 길이 L_{PE} 를 따라 대다수의 전류를 운반할 수 있고, 양극 전류 콜렉터층은 전극으로부터 전류를 주로 수집하여 이를 보충 양극 전류 콜렉터에 제공하도록 기능할 수 있다. 이어 이것은 이온 투과성 전류 콜렉터층으로부터 요구되는 전자 전도도를 감소시키고, 더 나은 셀 성능을 위해 낮은 전자 전도성 및 높은 이온 전도성을 갖는 이온 투과성층을 설계하는 능력을 가능하게 한다.

[0057] 일부 실시예들에서, 보충 양극 전류 콜렉터는 전극을 따라 특정 위치들에서 충전/방전 반응들을 차단하는 수단을 제공할 수 있다. 이제 도 3을 참조하면, 보충 전류 콜렉터들(48A, 48B)은 이 층의 이온 전도성이 근본적으로 제로가 되게 하여 보충 전류 콜렉터 바로 아래에 있는 전극 상에서 충전/방전 반응을 저해하게 설계될 수 있다.

[0058] 예를 들면, 일 실시예에서 양극 집단의 각 부재(22)에 의해 포함되는 양극 전류 전도체층(48)은 이러한 양극 전류 콜렉터를 포함하는 부재의 길이 L_{PE} 의 적어도 50%인 길이 L_{PC} 를 갖는다. 추가 예로서, 일 실시예에서 양극 집단의 각 부재(22)에 의해 포함되는 양극 전류 전도체층(48)은 이러한 양극 전류 콜렉터를 포함하는 부재의 길이 L_{PE} 의 적어도 60%인 길이 L_{PC} 를 갖는다. 추가 예로서, 일 실시예에서 양극 집단의 각 부재(22)에 의해 포함되는 양극 전류 전도체층(48)은 이러한 양극 전류 콜렉터를 포함하는 부재의 길이 L_{PE} 의 적어도 70%인 길이 L_{PC} 를 갖는다. 추가 예로서, 일 실시예에서 양극 집단의 각 부재(22)에 의해 포함되는 양극 전류 전도체층(48)은 이러한 양극 전류 콜렉터를 포함하는 부재의 길이 L_{PE} 의 적어도 80%인 길이 L_{PC} 를 갖는다. 추가 예로서, 일 실시예에서 양극 집단의 각 부재(22)에 의해 포함되는 양극 전류 전도체층(48)은 이러한 양극 전류 콜렉터를 포함하는 부재의 길이 L_{PE} 의 적어도 90%인 길이 L_{PC} 를 갖는다. 이전 실시예들의 각각에서, 보충 양극 전류 콜렉터층들(48A, 48B)은 독립적으로, 양극 전류 콜렉터층(48)의 길이 L_{PC} 의 예를 들면, 적어도 60%, 70%, 80% 또는 심지어 90%의 실질적 부분과 동일한 길이(길이 L_{PC} 와 동일한 방향으로 측정되는)를 갖는다. 대안적으로, 이전 실시예들의 각각에서, 보충 양극 전류 콜렉터층들(48A, 48B)은 독립적으로, 양극 전류 콜렉터층(48)의 길이 L_{PC} 의 예를 들면, 40%, 30%, 20% 또는 심지어 10% 미만의 실질적 부분 미만의 길이(길이 L_{PC} 와 동일 방향으로 측정되는)를 갖는다. 양극 집단의 부재들(22)의 각각의 길이 L_{PE} 는 에너지 저장 장치 및 그것의 의도된 용도에 따라 달라질 것이지만, 많은 실시예들에서 약 5 mm 내지 약 500 mm의 범위 내에 있을 것이다. 예를 들면, 일 실시예에서, 부재(21)의 각각에 대한 길이 L_{PE} 는 약 10 mm 내지 약 250 mm의 범위 내에 있을 것이다. 추가 예로서, 일 실시예에서, 부재(21)의 각각에 대한 길이 L_{PE} 는 약 25 mm 내지 약 100 mm의 범위 내에 있을 것이다.

[0059] 이제 도 3 및 도 7을 참조하면, 음극 백본(51)은 양극(들)을 대면하는 음극 백본(51)의 측면 상에 위치되는 음극 활성 물질층(49)에 기계적 안정성을 제공한다. 전형적으로, 음극 백본(51)은 적어도 1 마이크로미터의 두께를(음극의 폭 W_{NE} 와 동일한 방향으로 측정되었을 때) 가질 것이다. 음극 백본(51)은 실질적으로 더 두꺼울 수 있으나, 전형적으로 100 마이크로미터를 초과하는 두께를 갖지 않을 것이며; 더 큰 두께가 가능하지만 에너지 밀도에 부정적으로 영향을 미칠 것이다. 예를 들면, 일 실시예에서, 음극 백본(51)은 약 1 내지 약 50 마이크로미터의 두께를 가질 것이다. 일반적으로, 음극 백본(51)은 적어도 약 50 마이크로미터, 보다 전형적으로 적어도 약 100 마이크로미터의 높이(음극의 높이 H_{NE} 와 동일한 방향으로 측정되었을 때)를 가질 것이다. 그러나, 일반적으로, 음극 백본(51)은 전형적으로 약 10,000 마이크로미터를 넘지 않는 높이, 보다 전형적으로 약 5,000 마이크로미터를 넘지 않는 높이를 가질 것이다. 예로서, 일 실시예에서, 음극 백본(51)은 약 5 내지 약 50 마이크로미터의 두께 및 약 50 내지 약 5,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 백본(51)은 약 5 내지 약 20 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 백본(51)은 약 5 내지 약 20 마이크로미터의 두께 및 약 100 내지 약 2,000 마이크로미터의 높이를 가질 것이다.

[0060] 적용에 따라, 음극 백본(51)은 전기적 도전성 또는 절연일 수 있다. 예를 들면, 일 실시예에서 음극 백본(51)은

전기적 도전성일 수 있고 음극 활성 물질층(49)을 위한 전류 콜렉터를 포함하거나 또는 심지어 구성할 수 있다. 이러한 일 실시예에서, 음극 백본은 적어도 약 10^3 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 추가 예로서, 이러한 일 실시예에서, 음극 백본은 적어도 약 10^4 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 추가 예로서, 이러한 일 실시예에서, 음극 백본은 적어도 약 10^5 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 다른 실시예들에서, 음극 백본(51)은 비교적 비도전성이다. 예를 들면, 일 실시예에서, 음극 백본(51)은 10 Siemens/cm 미만의 전기 전도성을 갖는다. 추가 예로서 일 실시예에서, 음극 백본(51)은 1 Siemens/cm 미만의 전기 전도성을 갖는다. 추가 예로서 일 실시예에서, 음극 백본(51)은 10^{-1} Siemens/cm 미만의 전기 전도성을 갖는다.

[0061] 음극 백본(51)은 형성될 수 있는 임의의 물질, 예컨대 금속들, 반도체들, 유기물들, 세라믹들, 및 유리들을 포함할 수 있다. 현재 바람직한 물질들은 실리콘 및 게르마늄과 같은 반도체 물질들을 포함한다. 그러나, 대안적으로, 알루미늄, 구리, 니켈, 코발트, 티타늄, 및 텅스텐과 같은 탄소-기반 유기 물질들 또는 금속들이 음극 백본들에 또한 탑재될 수 있다. 예시적 일 실시예에서, 음극 백본(51)은 실리콘을 포함한다. 실리콘은, 예를 들면, 단결정 실리콘, 다결정 실리콘, 비정질 실리콘 또는 이들의 조합일 수 있다.

[0062] 음극 백본(51)의 각각의 측면의 상에 음극 활성 물질층(49)은 적어도 1 마이크로미터의 두께(음극의 폭 W_{NE} 과 동일한 방향으로 측정되었을 때)를 가질 것이다. 그러나, 일반적으로, 음극 활성 물질층(49)은 전형적으로, 200 마이크로미터를 초과하지 않는 두께(즉, 음극 백본(51)의 일측 상에 전류 콜렉터층(47)과 음극 백본(51) 사이층의 두께)를 가질 것이다. 예를 들면, 일 실시예에서, 음극 활성 물질층(49)은 약 1 내지 약 100 마이크로미터의 두께를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 2 내지 약 75 마이크로미터의 두께를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 10 내지 약 100 마이크로미터의 두께를 가질 것이다. 또한, 음극 백본(51)의 각각의 측면 상에 음극 활성 물질층(49)은 적어도 약 50 마이크로미터, 보다 전형적으로 적어도 약 100 마이크로미터의 높이(도 5에 도시된 바와 같이 음극의 높이 H_{NE} 에 대응하는 방향으로 측정되었을 때)를 가질 것이다. 그러나, 일반적으로, 음극 활성 물질층(49)은 전형적으로, 약 10,000 마이크로미터를 넘지 않는, 및 보다 전형적으로 약 7,500 마이크로미터를 넘지 않는 높이를 가질 것이다. 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 1 내지 약 200 마이크로미터의 두께 및 약 50 내지 약 7,500 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 1 내지 약 50 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 5 내지 약 20 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 10 내지 약 100 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 약 5 내지 약 50 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다.

[0063] 음극 활성 물질층(49)은 리튬, 나트륨, 포타슘, 칼슘 또는 마그네슘 이온들과 같은 캐리어 이온을 흡수 및 방출할 수 있는 음극 활성 물질을 포함할 수 있다. 이러한 물질들은, 흑연 및 이흑연화 탄소(soft carbon) 또는 난흑연화 탄소(hard carbon)와 같은 탄소 물질들, 혹은 리튬과 합금을 형성할 수 있는 다양한 금속들, 반-금속들, 합금들, 산화물들 및 화합물들 중 임의의 것을 포함한다. 애노드 물질을 구성할 수 있는 금속들 또는 반-금속들의 특정한 예들은 주석, 납, 마그네슘, 알루미늄, 보론, 갈륨, 실리콘, 인듐, 지르코늄, 게르마늄, 비스무스, 카드뮴, 안티모니, 은, 아연, 비소, 하프늄, 이트륨, 및 팔라듐을 포함한다. 대표적인 일 실시예에서, 음극 활성 물질층(49)은 알루미늄, 주석, 또는 실리콘, 또는 이들의 산화물, 이들의 질화물, 이들의 플루오라이드, 또는 이들의 그외 다른 합금을 포함한다. 또 다른 대표적인 실시예에서, 음극 활성 물질층(49)은 실리콘 또는 이들의 합금을 포함한다. 이 단락에서 나열된 각각의 실시예들 및 예들에서, 음극 활성 물질층(49)은 입자성 집괴 전극(agglomerate electrode) 또는 단일체 전극(monolithic electrode)일 수 있다.

[0064] 일 실시예에서, 음극 활성 물질층(49)은 충전 및 방전 프로세스들 동안 리튬 이온들(또는 이외 다른 캐리어 이온들)이 음극 활성 물질층(49)에 탑재되거나 이탈할 때 체적 팽창 및 수축을 수용하기 위한 현저한 공극 체적 부분을 제공하도록 미세구조화된다. 일반적으로, 음극 활성 물질층의 공극 체적 부분은 적어도 0.1이다. 그러나, 전형적으로, 음극 활성 물질층의 공극 체적 부분은 0.8보다 크지 않다. 예를 들면, 일 실시예에서, 음극 활성 물질층의 공극 체적 부분은 약 0.15 내지 약 0.75이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층의 공극 체적 부분은 약 0.2 내지 약 0.7이다. 추가 예로서, 일 실시예에서, 음극 활성 물질층의 공극 체적 부

분은 약 0.25 내지 약 0.6이다.

[0065] 미세구조화된 음극 활성 물질층의 조성 및 그것의 형성 방법에 따라, 미세구조화된 음극 활성 물질층은 미세다공성 및 중형다공성의 조합 또는 중형다공성 및 거대다공성의 조합과 같은, 거대다공성(macroporous), 미세다공성(microporous) 또는 중형다공성(mesoporous) 물질층들 혹은 이들의 조합을 포함할 수 있다. 미세다공성 물질은 전형적으로, 10nm 미만의 기공 치수, 10 nm 미만의 벽 치수, 1-50 마이크로미터의 기공 깊이, 및 "스폰지(sponzy)" 및 불규칙한 외양, 매끄럽지 않은 벽들 및 분기 기공들(branched pores)에 의해 일반적으로 특징지어지는 기공 형태학에 의해 전형적으로 특징지어진다. 중형다공성 물질은 전형적으로, 10-50 nm의 기공 치수, 10-50 nm의 벽 치수, 1-100 마이크로미터의 기공 깊이, 및 다소 뚜렷한 분기 기공들 혹은 수상 기공들(dendritic pores)에 의해 일반적으로 특징지어지는 기공 형태학에 의해 전형적으로 특징지어진다. 거대다공성 물질은 50 nm보다 큰 기공 치수, 50 nm보다 큰 벽 치수, 1-500 마이크로미터의 기공 깊이, 및 가변적인, 곧은, 분기 또는 수상, 및 매끄러운 또는 거친 벽일 수 있는 기공 형태학에 의해 전형적으로 특징지어진다. 또한, 공극 체적은 열린 또는 닫혀진 공극들, 또는 이들의 조합을 포함할 수 있다. 일 실시예에서, 공극 체적은 열린 공극들을 포함하는데, 즉, 음극 활성 물질층은 음극 활성 물질층의 전면(즉, 격리막 및 양극 활성 물질층을 대면하는 표면)에 개구들은 갖는 공극들을 포함하며, 이 개구들을 통해 리튬 이온들(또는 이외 다른 캐리어 이온들)은 음극 활성 물질층에 진입 또는 이탈할 수 있는데; 예를 들면, 리튬 이온들은 양극 활성 물질층을 이탈한 후 공극 개구들을 통해 음극 활성 물질층에 진입할 수 있다. 다른 실시예에서, 공극 체적은 닫힌 공극들을 포함하는데, 즉, 음극 활성 물질층은 음극 활성 물질에 의해 에워싸인 공극들을 내포한다. 일반적으로, 열린 공극들은 캐리어 이온들에 대한 더 큰 계면 표면적을 제공할 수 있는 반면 닫힌 공극들은 고형 전해질 계면("SEI"; solid electrolyte interface)에 덜 허용되는 경향이 있고 각각은 캐리어 이온들의 진입시 음극 활성 물질층의 팽창을 위한 공간을 제공한다. 그러므로, 특정 실시예들에서, 음극 활성 물질층은 열린 및 닫힌 공극들의 조합을 포함하는 것이 바람직하다.

[0066] 일 실시예에서, 음극 활성 물질층(49)은 다공성 알루미늄, 주석 또는 실리콘 또는 이들의 합금을 포함한다. 다공성 실리콘 층들은, 예를 들면, 양극산화에 의해, 에칭(예를 들면, 단결정 실리콘의 (100) 표면 상에 금, 백금, 은 또는 금/팔라듐과 같은 귀금속들을 침착하고 불화수소산과 과산화수소와의 혼합물로 표면을 에칭함으로써)에 의해, 혹은 패터닝된 화학적 에칭과 같은 해당 기술분야에 공지된 다른 방법들에 의해 형성될 수 있다. 또한, 다공성 음극 활성 물질층은 일반적으로 적어도 약 0.1이지만 0.8 미만의 다공성 부분을 가지며 약 1 내지 약 100 마이크로미터의 두께를 가질 것이다. 예를 들면, 일 실시예에서 음극 활성 물질층(49)은 다공성 실리콘을 포함하며, 약 5 내지 약 100 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.75의 다공성 부분을 갖는다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 다공성 실리콘을 포함하고, 약 10 내지 약 80 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.7의 다공성 부분을 갖는다. 추가 예로서, 이러한 일 실시예에서, 음극 활성 물질층(49)은 다공성 실리콘을 포함하고, 약 20 내지 약 50 마이크로미터의 두께를 가지며, 약 0.25 내지 약 0.6의 다공성 부분을 갖는다. 추가 예로서, 일 실시예에서 음극 활성 물질층(49)은 다공성 실리콘 합금(니켈 실리사이드와 같은)을 포함하고, 약 5 내지 약 100 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.75의 다공성 부분을 갖는다.

[0067] 다른 실시예에서, 음극 활성 물질층(49)은 알루미늄, 주석 또는 실리콘, 또는 이들의 합금의 섬유들(fibers)을 포함한다. 개개의 섬유들은 약 5 nm 내지 약 10,000 nm의 직경(두께 치수) 및 음극 활성 물질층(49)의 두께에 일반적으로 대응하는 길이를 가질 수 있다. 실리콘의 섬유들(나노선들(nanowires))은, 예를 들면, 기체 액체 고체(VLS; vapor liquid solid) 성장 및 고체 액체 고체(SLS; solid liquid solid) 성장과 같은 해당 기술분야에 공지된 화학 기상 증착 또는 다른 기술들에 의해 형성될 수 있다. 또한, 음극 활성 물질층(49)은 일반적으로 적어도 약 0.1이지만 0.8 미만의 다공성 부분을 가지며 약 1 내지 약 200 마이크로미터의 두께를 가질 것이다. 예를 들면, 일 실시예에서 음극 활성 물질층(49)은 실리콘 나노선들을 포함하고, 약 5 내지 약 100 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.75의 다공성 부분을 갖는다. 추가 예로서, 일 실시예에서, 음극 활성 물질층(49)은 실리콘 나노선들을 포함하고, 약 10 내지 약 80 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.7의 다공성 부분을 갖는다. 추가 예로서, 이러한 일 실시예에서, 음극 활성 물질층(49)은 실리콘 나노선들을 포함하고, 약 20 내지 약 50 마이크로미터의 두께를 가지며, 약 0.25 내지 약 0.6의 다공성 부분을 갖는다. 추가 예로서, 일 실시예에서 음극 활성 물질층(49)은 실리콘 합금(니켈 실리사이드와 같은)의 나노선들을 포함하며, 약 5 내지 약 100 마이크로미터의 두께를 가지며, 약 0.15 내지 약 0.75의 다공성 부분을 갖는다.

[0068] 상당한 섬유-대-섬유 변화가 존재할 수 있을지라도, 알루미늄, 주석 또는 실리콘(또는 이들의 합금)의 나노선들은 음극 백본(51)에 대부분 수직한(음극 활성 물질층에의 나노선의 부착점에서) 주 축들(때때로 중앙축이라고도

지칭되는)을 갖는다.

[0069] 다른 실시예에서, 음극 활성 물질층(49)은 실리콘 또는 이들의 합금 및 다공성 실리콘 또는 이들의 합금의 나노선들을 포함한다. 이러한 실시예들에서, 음극 활성 물질층은 일반적으로 적어도 약 0.1이지만 0.8 미만의 다공성 부분을 가지며, 다공성 실리콘 및 실리콘 나노선들과 관련하여 이전에 기술된 바와 같이 약 1 내지 약 100 마이크로미터의 두께를 가질 것이다.

[0070] 다시 도 3 및 도 5를 참조하면, 일 실시예에서 음극 전류 콜렉터층(47)은 이온적으로 및 전기적으로 도전성인 이온 투과성 전도체 물질을 포함한다. 환원하여, 음극 전류 콜렉터층은 이온 투과성 전도체층의 일측 상에 바로 인접한 활성 전극 물질층과 전기화학 적층에서의 음극 전류 콜렉터층의 다른 측 상에 바로 인접한 격리막층 간에 캐리어 이온들의 이동을 용이하게 하는 캐리어 이온들에 대한 두께, 전기 전도성, 및 이온 전도성을 갖는다. 상대적으로, 음극 전류 콜렉터층은 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 그것의 이온 전도도보다 큰 전기 전도도를 갖는다. 예를 들면, 전기 전도도 대 음극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 전형적으로 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 1,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 음극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 5,000:1이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 음극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 10,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 음극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 50,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 음극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 100,000:1일 것이다.

[0071] 음극 전류 콜렉터층(47)이 이온적으로 및 전기적으로 도전성인 이온 투과성 전도체 물질을 포함하는 이들 실시예들에서, 음극 전류 콜렉터층(47)은, 2차 배터리가 충전 또는 방전할 때와 같은, 전류가 장치에 에너지를 저장하기 위해 인가되거나 부하가 장치를 방전하기 위해 인가될 때 인접 격리막층의 이온 전도도에 필적하는 이온 전도도를 가질 수 있다. 예를 들면, 일 실시예에서 음극 전류 콜렉터층(47)은 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 격리막층의 이온 전도도의 적어도 50%인 이온 전도도(캐리어 이온들에 대한)를 갖는다(즉, 각각 0.5:1의 비). 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 이온 전도도(캐리어 이온들에 대한) 대 격리막층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 1:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 이온 전도도(캐리어 이온들에 대한) 대 격리막층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 1.25:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 이온 전도도(캐리어 이온들에 대한) 대 격리막층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 1.5:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 2:1이다.

[0072] 일 실시예에서, 음극 전류 콜렉터층(47)는 또한 음극 활성 물질층의 전기 전도도보다 실질적으로 더 큰 전기 전도도를 갖는다. 예를 들면, 일 실시예에서 음극 전류 콜렉터층(47)의 전기 전도도 대 음극 활성 물질층의 전기 전도도의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 100:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 전기 전도도 대 음극 활성 물질층의 전기 전도도의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 500:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 전기 전도도 대 음극 활성 물질층의 전기 전도도의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 1000:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 전기 전도도 대 음극 활성 물질층의 전기 전도도의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 5000:1이다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)의 전기 전도도 대 음극 활성 물질층의 전기 전도도의 비는 장치에 에너지를 저장하기 위해 인가된 전류

혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 적어도 10,000:1이다.

[0073] 이 실시예에서 음극 전류 콜렉터층(47)의 두께(즉, 그 사이에 음극 전류 콜렉터층(47)이 개재되는 격리막과 음극 활성 물질층 간의 가장 짧은 거리)는 층의 조성 및 전기화학 적층에 대한 성능 명세들에 따를 것이다. 일반적으로, 음극 전류 콜렉터층이 이온 투과성 전도체층일 때, 그것은 적어도 약 300 옹스트롬의 두께를 가질 것이다. 예를 들면, 일부 실시예들에서 그것은 약 300-800 옹스트롬 범위 내의 두께를 가질 수 있다. 그러나, 보다 전형적으로, 그것은 약 0.1 마이크로미터보다 큰 두께를 가질 것이다. 일반적으로, 이온 투과성 전도체층은 약 100 마이크로미터보다 크지 않은 두께를 가질 것이다. 이에 따라, 예를 들면, 일 실시예에서, 음극 전류 콜렉터층(47)은 약 0.1 내지 약 10 마이크로미터의 범위 내의 두께를 가질 것이다. 추가 예로서, 일부 실시예들에서, 음극 전류 콜렉터층(47)은 약 0.1 내지 약 5 마이크로미터의 범위 내의 두께를 가질 것이다. 추가 예로서, 일부 실시예들에서, 음극 전류 콜렉터층(47)은 약 0.5 내지 약 3 마이크로미터의 범위 내의 두께를 가질 것이다. 일반적으로, 음극 전류 콜렉터층(47)의 두께가 근사적으로 균일한 것이 바람직하다. 예를 들면, 일 실시예에서 음극 전류 콜렉터층(47)은 약 25% 미만의 두께 비-균일성을 갖는 것이 바람직하고, 여기서 두께 비-균일성은 층의 최대 두께에서 층의 최소 두께를 뺀 수를 평균 층 두께로 나눈 것으로 정의된다. 특정 실시예들에서, 두께 변화는 훨씬 덜하다. 예를 들면, 일부 실시예들에서 음극 전류 콜렉터층(47)은 약 20% 미만의 두께 비-균일성을 갖는다. 추가 예로서, 일부 실시예들에서 음극 전류 콜렉터층(47)은 15% 미만의 두께 비-균일성을 갖는다. 일부 실시예들에서 이온 투과성 전도체층은 10% 미만의 두께 비-균일성을 갖는다.

[0074] 바람직한 일 실시예에서, 음극 전류 콜렉터층(47)은 이온 투과성 및 전기 전도성에 기여하는 전기적 도전성 성분 및 이온 도전성 성분을 포함하는 이온 투과성 전도체층이다. 전형적으로, 전기적 도전성 성분은 메시(mesh) 또는 패터닝된 표면 형태의 연속된 전기적 도전성 물질(연속된 금속 또는 금속 합금과 같은), 막, 혹은 연속된 전기적 도전성 물질(연속된 금속 또는 금속 합금과 같은)을 포함하는 복합 물질을 포함할 것이다. 또한, 이온 도전성 성분은 전형적으로, 기공들, 예를 들면, 메시의 간극들, 패터닝된 금속 혹은 물질층을 포함하는 금속 합금 사이의 공간들, 금속 막에서의 기공들, 혹은 캐리어 이온들에 대해 충분한 확산도를 갖는 고체 이온 전도체를 포함할 것이다. 특정 실시예들에서, 이온 투과성 전도체층은 침착된 다공성 물질, 이온-수송 물질, 이온-반응성 물질, 복합 물질, 또는 물리적으로 다공성 물질을 포함한다. 다공성이라면, 예를 들면, 이온 투과성 전도체층은 적어도 약 0.25의 공극 부분을 가질 수 있다. 그러나, 일반적으로, 공극 부분은 전형적으로 약 0.95을 초과하지 않을 것이다. 보다 전형적으로, 이온 투과성 전도체층이 다공성일 때, 공극 부분은 약 0.25 내지 약 0.85의 범위 내 일 수 있다. 일부 실시예들에서, 예를 들면, 이온 투과성 전도체층이 다공성일 때, 공극 부분은 약 0.35 내지 약 0.65의 범위 내 일 수 있다.

[0075] 음극 활성 물질층과 격리막 사이에 위치되었을 때, 음극 전류 콜렉터층(47)은 전류를 음극 전류 콜렉터로부터 음극 활성 물질층의 표면에 걸쳐 분포시킴으로써 더 균일한 캐리어 이온 수송을 용이하게 할 수 있다. 이어, 이것은 캐리어 이온들의 더 균일한 삽입 및 추출을 용이하게 하고, 그렇게 함으로써 사이클링 동안 음극 활성 물질에서의 응력을 감소시킬 수 있는데; 음극 전류 콜렉터층(47)은 격리막을 대면하는 음극 활성 물질층의 표면에 전류를 분포시키기 때문에, 캐리어 이온들에 대한 음극 활성 물질층의 반응성은 캐리어 이온 농도가 가장 클 때 가장 클 것이다.

[0076] 보충 음극 전류 콜렉터층들(47A, 47B)은 음극 전류 콜렉터층(47)과 관련하여 이전에 확인된 물질들 중 임의의 것을 포함할 수 있다. 보충 음극 전류 콜렉터층들(47A, 47B)은 음극 및 양극 활성 물질층들 사이에 있지 않기 때문에, 이들은 캐리어 이온들에 대해 이온 투과성일 필요는 없다. 이에 따라, 보충 음극 전류 콜렉터층들(47A, 47B)은 탄소, 코발트, 크롬, 구리, 니켈, 티타늄, 또는 이들의 하나 이상의 합금과 같은, 음극들을 위한 전류 콜렉터 물질로서 통상적으로 사용되는 임의의 금속 또는 다른 전도체를 포함할 수 있다. 또한, 일 실시예에서, 보충 음극 전류 콜렉터층들(47A, 47B)은 독립적으로, 음극 전류 콜렉터층(47)의 전기 전도도를 초과하는 전기 전도도를 갖는다. 예를 들면, 일 실시예에서, 보충 음극 전류 콜렉터층들(47A, 47B) 중 적어도 하나는 음극 전류 콜렉터층의 전기 전도도의 적어도 200%, 예를 들면, 적어도 1000%인 전기 전도도를 갖는다.

[0077] 대안적 실시예에서, 전극 전류 콜렉터층들(47A, 47B) 중 하나 또는 양자는 음극들의 집단의 각 부재(21)로부터 생략된다. 예를 들면, 이러한 일 실시예에서, 음극들의 집단의 각 부재(21)는 음극 전류 콜렉터층(47) 및 보충 음극 전류 콜렉터층(47A)을 포함하나 보충 음극 전류 콜렉터층(47B)은 아니다. 추가 예로서, 이러한 일 실시예에서, 음극들의 집단의 각 부재(21)는 음극 전류 콜렉터층(47) 및 보충 음극 전류 콜렉터층(47B)을 포함하나 보충 음극 전류 콜렉터층(47A)은 아니다. 추가 예로서, 이러한 일 실시예에서, 음극들의 집단의 각 부재(21)는 음극 전류 콜렉터층(47)을 포함하나 보충 음극 전류 콜렉터층(47A)도 보충 음극 전류 콜렉터층(47B)도 포함하지

않는다.

[0078] 대안적 실시예에서, 음극 전류 콜렉터층(47) 및 음극 활성 물질층의 위치들은 도 3 및 도 6에 도시된 바와 같이 이들의 위치들에 관하여 반대로 된다. 환원하여, 일부 실시예들에서, 음극 전류 콜렉터층(47)은 음극 백본(51)과 음극 활성 물질층(49) 사이에 위치된다. 이러한 실시예들에서, 음극 전류 콜렉터층은 탄소, 코발트, 크롬, 구리, 니켈, 티타늄, 또는 이들의 하나 이상의 합금과 같은 음극들을 위한 전류 콜렉터 물질로서 통상적으로 사용되는 임의의 금속 또는 다른 전도체를 포함할 수 있다. 유일한 전류 콜렉터로서. 또한, 이러한 대안적 실시예들에서, 보충 음극 전류 콜렉터층들(47A, 47B) 중 하나 또는 양자는 음극들의 집단의 각 부재(21)로부터 생략될 수 있고, 음극 백본(51)은 음극 전류 콜렉터를 구성한다.

[0079] 다시 도 2 및 도 3을 참조하면, 미세다공성 격리막층(43)은 음극들의 집단의 각 부재(21)와 양극들의 집단의 각 부재(22) 사이에 위치된다. 미세다공성 격리막층(43)은 예를 들면, 미세다공성 폴리에틸렌, 폴리프로필렌, TiO₂-폴리머 복합물들, SiO₂, Al₂O₃ 등(P. Arora 및 J. Zhang, "Battery Separators" Chemical Reviews 2004, 104, 4419-4462)을 포함하는 2차 배터리 격리막들로서 통상적으로 사용되는 다공성 물질들 중 임의의 것을 포함할 수 있다. 이러한 물질들은 예를 들면, 입자성 격리막 물질의 영동 전착(electrophoretic deposition), 입자성 격리막 물질의 슬러리 침착(스핀 또는 스프레이 코팅을 포함하는), 혹은 이온 도전성 입자성 격리막 물질의 스퍼터 코팅(sputter coating)에 의해 침착될 수 있다. 미세다공성 격리막층(43)은 예를 들면, 약 5 내지 100 마이크로미터의 두께(음극 및 양극들의 집단의 인접 부재들을 분리하는 가장 짧은 거리) 및 약 0.25 내지 약 0.75의 공극 부분을 가질 수 있다.

[0080] 동작 시, 미세다공성 격리막층(43)은 통상적으로 비수성 전해질 2차 배터리들용으로 사용되는 임의의 비수성 전해질을 포함하는 비수성 전해질이 바람직하게 투과된다. 전형적으로, 비수성 전해질은 유기 용액에서 용해되는 리튬 염을 포함한다. 대표적인 리튬 염들은 LiClO₄, LiBF₄, LiPF₆, LiAsF₆, LiCl, 및 LiBr과 같은 무기 리튬 염들; 및 LiB(C₆H₅)₄, LiN(SO₂CF₃)₂, LiN(SO₂CF₃)₃, LiNSO₂CF₃, LiNSO₂CF₅, LiNSO₂C₄F₉, LiNSO₂C₆F₁₁, LiNSO₂C₆F₁₃, 및 LiNSO₂C₈F₁₅와 같은 유기 리튬 염들을 포함한다. 리튬 염을 용해하기 위한 대표적인 유기 용액들은 사이클릭 에스테르, 체인 에스테르, 사이클릭 에테르, 및 체인 에테르를 포함한다. 사이클릭 에스테르의 구체적 예들은 프로필렌 카보네이트, 부틸렌 카보네이트, γ -부티로락톤, 비닐렌 카보네이트, 2-메틸- γ -부티로락톤, 아세틸- γ -부티로락톤, 및 γ -발레로락톤을 포함한다. 체인 에스테르의 구체적 예들은 디메틸 카보네이트, 디에틸 카보네이트, 디부틸 카보네이트, 디프로필 카보네이트, 메틸 에틸 카보네이트, 메틸 부틸 카보네이트, 메틸 프로필 카보네이트, 에틸 부틸 카보네이트, 에틸 프로필 카보네이트, 부틸 프로필 카보네이트, 알킬 프로피오네이트, 디알킬 말로네이트, 및 알킬 아세테이트를 포함한다. 사이클릭 에테르의 구체적 예들은 테트라하이드로푸란, 알킬테트라하이드로푸란, 디알킬테트라하이드로푸란, 알콕시테트라하이드로푸란, 디알콕시테트라하이드로푸란, 1,3-디옥살란, 알킬-1,3-디옥살란, 및 1,4-디옥살란을 포함한다. 체인 에테르의 구체적 예들은 1,2-디메톡시에탄, 1,2-디에톡시탄, 디에틸 에테르, 에틸렌 글리콜 디알킬 에테르, 디에틸렌 글리콜 디알킬 에테르, 트리에틸렌 글리콜 디알킬 에테르, 및 테트라에틸렌 글리콜 디알킬 에테르를 포함한다.

[0081] 도 3 및 도 7을 참조하면, 양극 백본(52)은 음극(들)을 대면하는 양극 백본(52)의 측면 상에 위치되는 양극 활성 물질층(50)에 그리고 양극 전류 콜렉터층(48)에 기계적 안정성을 제공한다. 전형적으로, 양극 백본(52)은 적어도 1 마이크로미터의 두께(양극의 폭 W_{PE}와 동일한 방향으로 측정되었을 때)를 가질 것이다. 양극 백본(52)은 실질적으로 더 두꺼울 수 있으나, 일반적으로 100 마이크로미터를 초과하는 두께는 갖지 않을 것이다. 예를 들면, 일 실시예에서, 양극 백본(52)은 약 1 내지 약 50 마이크로미터의 두께를 가질 것이다. 일반적으로, 양극 백본(52)은 적어도 약 50 마이크로미터, 보다 전형적으로 적어도 약 100 마이크로미터의 높이 H_{PE}(음극의 높이 H_{NE}와 동일한 방향으로 측정되었을 때)를 가질 것이다. 그러나, 일반적으로, 양극 백본(52)은 전형적으로 약 10,000 마이크로미터를 넘지 않는, 보다 전형적으로 약 5,000 마이크로미터를 넘지 않는 높이를 가질 것이다. 예로서, 일 실시예에서, 양극 백본(52)은 약 5 내지 약 50 마이크로미터의 두께 및 약 50 내지 약 5,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 양극 백본(52)은 약 5 내지 약 20 마이크로미터의 두께 및 약 100 내지 약 1,000 마이크로미터의 높이를 가질 것이다. 추가 예로서, 일 실시예에서, 양극 백본(52)은 약 5 내지 약 20 마이크로미터의 두께 및 약 100 내지 약 2,000 마이크로미터의 높이를 가질 것이다.

[0082] 적용에 따라, 양극 백본(52)은 전기적 도전성 또는 절연일 수 있다. 예를 들면, 일 실시예에서 양극 백본(52)은 전기적 도전성 일 수 있고 양극 활성 물질층(50)을 위한 전류 콜렉터를 포함할 수 있다. 이러한 일 실시예에서,

양극 백본은 적어도 약 10^3 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 추가 예로서, 이러한 일 실시예에서, 양극 백본은 적어도 약 10^4 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 추가 예로서, 이러한 일 실시예에서, 양극 백본은 적어도 약 10^5 Siemens/cm의 전도성을 갖는 전류 콜렉터를 포함한다. 다른 실시예들에서, 양극 백본 애노드 백본(52)은 비교적 비도전성이다. 예를 들면, 일 실시예에서, 양극 백본(52)은 10 Siemens/cm 미만의 전기적 전도성을 갖는다. 추가 예로서 일 실시예에서, 양극 백본(52)은 1 Siemens/cm 미만의 전기적 전도성을 갖는다. 추가 예로서 일 실시예에서, 양극 백본(52)은 10^{-1} Siemens/cm 미만의 전기적 전도성을 갖는다.

[0083] 양극 백본(52)은 금속들, 반도체들, 유기물들, 세라믹들, 및 유리들과 같은, 형성화될 수 있는 임의의 물질을 포함할 수 있다. 현재 바람직한 물질들은 실리콘 및 게르마늄과 같은 반도체 물질들을 포함한다. 그러나, 대안적으로, 알루미늄, 구리, 니켈, 코발트, 티타늄, 및 텅스텐과 같은, 탄소-기반 유기 물질들 또는 금속들은 또한 양극 백본들에 탑재될 수 있다. 대표적인 일 실시예에서, 양극 백본(52)은 실리콘을 포함한다. 실리콘은, 예를 들면, 단결정 실리콘, 다결정 실리콘, 비정질 실리콘 또는 이들의 조합일 수 있다.

[0084] 양극 활성 물질층(50)은 캐소드 활성 물질들의 혼합물들을 포함하여, 다양한 캐소드 활성 물질들 중 임의의 것을 포함할 수 있다. 예를 들면, 리튬-이온 배터리에 대해서, 양극 활성 물질층(50)은 선택적으로 사용될 수 있는 전이 금속 산화물들, 전이 금속 황화물들, 전이 금속 질화물들, 리튬-전이 금속 산화물들, 리튬-전이 금속 황화물들, 및 리튬-전이 금속 질화물들에서 선택되는 캐소드 물질을 포함할 수 있다. 이들 전이 금속 산화물들, 전이 금속 황화물들, 및 전이 금속 질화물들의 전이 금속 원소들은 d-셸(shell) 또는 f-셸을 갖는 금속 원소들을 포함할 수 있다. 이러한 금속 원소의 구체적 예들은 Sc, Y, 란타노이드, 악티노이드, Ti, Zr, Hf, V, Nb, Ta, Cr, Mo, W, Mn, Tc, Re, Fe, Ru, Os, Co, Rh, Ir, Ni, Pb, Pt, Cu, Ag, 및 Au이다. 추가의 캐소드 활성 물질들은 LiCoO_2 , $\text{LiNi}_{0.5}\text{Mn}_{1.5}\text{O}_4$, $\text{Li}(\text{Ni}_x\text{Co}_y\text{Al}_z)\text{O}_2$, LiFePO_4 , Li_2MnO_4 , V_2O_5 , 몰리브데늄 산화물들, 및 이들의 조합들을 포함한다. 양극 활성 물질층은 예를 들면, 영동 전착, 전착(electrodeposition), 동시-침착(co-deposition) 또는 슬러리 침착을 포함하는 다양한 기술들 중 임의의 것에 의해 양극 구조를 형성하기 위해 침착될 수 있다. 대표적인 일 실시예에서, 입자성 형태로, 전술한 양극 활성 물질들, 또는 이들의 조합 중 하나는 영동 전착된다. 다른 대표적인 실시예에서, V_2O_5 와 같은 양극 활성 물질이 전착된다. 다른 대표적인 실시예에서, 입자성 형태로, 전술한 양극 활성 물질들, 또는 이들의 조합 중 하나는 폴리아닐린과 같은 도전성 매트릭스 에 동시-침착된다. 다른 대표적인 실시예에서, 입자성 형태로, 전술한 양극 활성 물질들, 또는 이들의 조합 중 하나는 슬러리 침착된다.

[0085] 양극들의 집단의 각 부재(22)는, 도 3에 예시된 실시예에서, 양극 백본(52) 위에 놓이는(즉, 양극 백본(52)과 양극 활성 물질층(50) 사이에 배치되는) 양극 전류 콜렉터층(48)을 더 포함한다. 양극 전류 콜렉터(48)는 음극 전류 콜렉터용으로 이전에 확인된 금속들 중 임의의 것을 포함할 수 있는데; 예를 들면, 일 실시예에서, 양극 전류 콜렉터(48)는 알루미늄, 탄소, 크롬, 금, 니켈, NiP, 팔라듐, 백금, 로듐, 루테튬, 실리콘 및 니켈의 합금, 티타늄, 또는 이들의 조합을 포함한다("Current collectors for positive electrodes of lithium-based batteries" by A. H. Whitehead and M. Schreiber, Journal of the Electrochemical Society, 152(11) A2105-A2113 (2005) 참조). 추가 예로서, 일 실시예에서, 양극 전류 콜렉터(48)는 금 또는 금 실리사이드와 같은 이들의 합금을 포함한다. 추가 예로서, 일 실시예에서, 양극 전류 콜렉터(48)는 니켈 또는 니켈 실리사이드와 같은 이들의 합금을 포함한다.

[0086] 보충 양극 전류 콜렉터층들(48A 및 48B)은 양극 전류 콜렉터층(48)과 관련하여 이전에 확인된 물질들 중 임의의 것을 포함할 수 있다. 또한, 일 실시예에서, 보충 양극 전류 콜렉터층들(48A, 48B) 중 적어도 하나는 양극 전류 콜렉터층(48)의 전기 전도도를 초과하는 전기 전도도를 갖는다. 예를 들면, 일 실시예에서, 보충 양극 전류 콜렉터층들(48A, 48B) 중 적어도 하나는 양극 전류 콜렉터층의 전기 전도도의 적어도 200-1,000%인 전기 전도도를 갖는다.

[0087] 대안적 실시예에서, 양극 전류 콜렉터층들(48A, 48B) 중 하나 또는 양자는 양극들의 집단의 각 부재(22)로부터 생략된다. 예를 들면, 이러한 일 실시예에서, 양극들의 집단의 각 부재(22)는 양극 전류 콜렉터층(48) 및 보충 양극 전류 콜렉터층(48A)을 포함하나 보충 양극 전류 콜렉터층(48B)은 아니다. 추가 예로서, 이러한 일 실시예에서, 양극들의 집단의 각 부재(22)는 양극 전류 콜렉터층(48) 및 보충 양극 전류 콜렉터층(48B)을 포함하나, 보충 양극 전류 콜렉터층(48A)은 아니다. 추가 예로서, 이러한 일 실시예에서, 양극들의 집단의 각 부재(22)는

양극 전류 콜렉터층(48)을 포함하나, 보충 양극 전류 콜렉터층(48A)도 보충 양극 전류 콜렉터층(48B)도 아니다.

[0088]

대안적 실시예에서, 양극 전류 콜렉터층 및 양극 활성 물질층의 위치들은 도 3 및 도 6에 도시된 바와 같이 이들의 위치들에 관하여 반대가 된다. 환원하여, 일부 실시예들에서, 양극 전류 콜렉터층은 격리막층과 양극 활성 물질층 사이에 위치된다. 이러한 실시예들에서, 바로 인접한 양극 활성 물질층에 대한 양극 전류 콜렉터는 음극 전류 콜렉터층과 관련하여 기술된 바와 같은 조성 및 구조를 갖는 이온 투과성 전도체를 포함하는데; 즉, 양극 전류 콜렉터층은 이온적으로 및 전기적으로 도전성인 이온 투과성 전도체 물질의 층을 포함한다. 이 실시예에서, 양극 전류 콜렉터층은 양극 전류 콜렉터층의 일측 상에 바로 인접한 양극 활성 물질층과 전기화학 적층에서 양극 전류 콜렉터층의 다른 측 상에 바로 인접한 격리막층 간에 캐리어 이온들의 이동을 용이하게 하는 캐리어 이온들에 대한 두께, 전기 전도성, 및 이온 전도성을 갖는다. 이 실시예에서, 상대적으로, 양극 전류 콜렉터층은 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때 그것의 이온 전도도보다 큰 전기 전도도를 갖는다. 예를 들면, 전기 전도도 대 양극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 전형적으로, 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 1,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 양극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 5,000:1이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 양극 전류 콜렉터층의 이온 전도도(캐리어 이온에 대한)의 비는 장치에 에너지를 저장하기 위한 인가된 전류 혹은 장치를 방전하기 위한 인가된 부하가 존재할 때 각각, 적어도 10,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 양극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 50,000:1일 것이다. 추가 예로서, 이러한 일 실시예에서, 전기 전도도 대 양극 전류 콜렉터층의 이온 전도도(캐리어 이온들에 대한)의 비는 장치에 에너지를 저장하기 위해 인가된 전류 혹은 장치를 방전하기 위해 인가된 부하가 존재할 때, 각각 적어도 100,000:1일 것이다.

[0089]

다시 도 2 및 도 4를 참조하면, 음극 버스(23) 및 양극 버스(24)는 광범위한 전기적 도전성 물질들 중 임의의 것을 구성할 수 있다. 예를 들면, 음극 버스(23) 및 양극 버스(24)는 독립적으로 전기적 도전성 세라믹, 유리, 폴리머, 반도체, 또는 음극 및 양극 집단들의 부재들을 음 및 양의 전기적 도전성 경로들(25, 26) 각각에 전기적으로 연결하기 위한 금속을 포함할 수 있다. 추가 예로서, 일 실시예에서, 음극 버스(23) 및 양극 버스(24) 각각은 독립적으로, 실리콘, 탄소, 탄소 복합물들, 금속 실리사이드들 등과 같은 전기적 도전성 물질을 포함한다. 양극 버스를 위한 대표적인 물질들은 알루미늄, 탄소, 크롬, 금, 니켈, NiP, 팔라듐, 백금, 로듐, 루테튬, 실리콘 및 니켈의 합금, 티타늄, 이들의 하나 이상의 합금, 및 이들의 조합을 포함한다. 음극 버스를 위한 대표적인 물질들은 구리, 니켈, 크롬, 티타늄, 텅스텐, 코발트, 탄소, 이들의 하나 이상의 합금, 및 이들의 조합들을 포함한다. 양극 및 음극 버스를 위한 물질들은 증발, 스퍼터링(sputtering), 무전해 도금(electroless plating), 침적 도금(immersion plating), 전기도금 등과 같은 다양한 공지된, 금속 침착 프로세스 중 임의의 것에 의해 침착될 수 있다. 특정 실시예들에서, 양극 및 음극 버스들의 도전성 부분들은 동일 물질을 포함할 수 있다. 다른 실시예들에서, 양극 및 음극 버스들의 도전성 부분들은 조성적으로 서로 다른 물질들을 포함할 수 있다. 특정 실시예들에서, 양극 및/또는 음극 버스는 도전성 물질 셀에 의해 부분적으로 또는 완전히 커버되는 비도전성 코어를 포함하는데, 또한, 양극 및 음극 버스가 도전성 물질 셀에 의해 부분적으로 또는 완전히 커버되는 비도전성 코어를 포함하는 이러한 실시예들에서, 양극 및 음극 버스들의 비도전성 코어들은 동일한 조성을 가질 수 있는 한편 도전성 셀들은 조성적으로 서로 다르다.

[0090]

음극 탭(41)과 음극 탭 확장부(25) 및 양극 탭(42)과 양극 탭 확장부(26)는 광범위한 전기적 도전성 물질들 중 임의의 것을 포함할 수 있다. 예를 들면, 일 실시예에서, 음극 탭(41), 음극 탭 확장부(25), 양극 탭(42) 및 양극 탭 확장부(26)는 독립적으로, 실리콘, 탄소, 탄소 복합물들, 금속 실리사이드들 등과 같은 전기적 도전성 물질을 포함한다. 양극 탭 및 양극 탭 확장부에 대한 대표적인 물질들은 양극 버스에 대해 확인된 것들과 동일한 물질들을 포함하고, 음극 탭 및 음극 탭 확장부에 대한 대표적인 물질들은 음극 버스에 대해 확인된 것들과 동일한 물질들을 포함한다.

[0091]

음극 탭(41), 음극 탭 확장부(25), 양극 탭(42) 및 양극 탭 확장부(26)는 다양한 기술들에 의해, 각각 음극 버스(23) 및 양극 버스(24)에 부착될 수 있다. 탭들, 탭 확장부들, 및 버스들의 부착을 위한 방법들은 접착(gluing), 납땜(soldering), 결합(bonding), 신터링(sintering), 프레스 콘택(press contacting), 브레이징(brazing), 열 스프레이 접합(thermal spraying joining), 클램핑(clamping) 또는 이들의 조합들을 포함할 수 있다. 접착은 통전 에폭시들, 통전 엘라스토머들, 이블테면 니켈 충전 에폭시, 탄소 충전 에폭시 등과 같은 통

전 금속들로 채워지는 절연 유기 접착제의 혼합물들과 같은 도전성 물질들로 물질들을 접합하는 것을 포함할 수 있다. 도전성 페이스트들은 물질들을 함께 접합하기 위해 사용될 수 있고, 접합 강도는 온도(신터링), 광(UV 경화, 가교(cross-linking)), 화학적 경화(축매 기반 가교)에 의해 재단될 수도 있을 것이다. 결합 프로세스들은 선 결합, 리본(ribbon) 결합, 초음파 결합을 포함할 수 있다. 용접 프로세스들은 초음파 용접, 저항 용접, 레이저 빔 용접, 전자 빔 용접, 인덕션 용접, 및 냉 용접을 포함할 수 있다. 또한, 이들 물질들의 접합은 물질들을 함께 접합하기 위해서, 플라즈마 스프레이, 플레임(flame) 스프레이, 아크(arc) 스프레이와 같은 열 스프레이 코팅과 같은 코팅 프로세스를 사용함으로써 수행될 수도 있다. 예로서, 니켈 또는 구리 메시는 글루로서 니켈의 열 스프레이를 사용하여 니켈 버스 상에 접합될 수 있다.

[0092] 다시 도 2 및 도 3을 참조하면, 음극 백본(51) 및 양극 백본(52)은 3차원 구조들을 제조하기 위한 해당 기술분야에 공지된 임의의 방법으로 제조될 수 있다. 예를 들면, 양극(캐소드)을 위한 실리кон 백본 및 음극(애노드)을 위한 실리кон 백본은 일시적, 영구적, 또는 반-영구적 본드에 의해 베이스에 결합되는 웨이퍼를 사용함으로써 동시에 제조될 수 있다. 베이스를 웨이퍼에 결합하는 비-고갈적 방법은 무기 또는 유기 접착제들을 사용하는 접착, 양극산화 결합, 압착 결합, 열 결합 등을 포함한다. 절연체 상의 실리кон 웨이퍼, 양극 유리 결합된 웨이퍼, 일시적 캐리어에 장착된 웨이퍼들은 활성 기관에 결합되는 베이스의 예들이다. 이어서, 웨이퍼는 패터닝될 수 있고, 실리кон은 원하지 않는 영역들에서 제거되어 전극들을 위한 백본으로서 작용할 수 있는 구조들을 남길 수 있다. 일부 실시예들에서, 백본들은 레이저 가공(laser machining), 전기 방전 가공, 고 정밀 가공, 삭마(ablation), 및 드릴링(drilling)에 의해 원하지 않는 영역에서 평면 기관으로부터 물질들을 제거함으로써 네거티브 방식으로 제조될 수 있다. 다른 실시예들에서, 각 백본은 3D 프린팅, 스텐실 프린팅(stencil printing) 및 레이어링(layering), 그라비아 프린팅(gravure printing), 사출성형, 고압성형 및 신터링, 젤-캐스팅(gel-casting) 및 신터링, 슬러리-캐스팅, 테이프-캐스팅 등, 신터링과 함께 또는 없이, 미세소성(microforming), 전기주물(electroforming) 등과 같은 방법을 사용하여 층들을 구축함으로써 포지티브 방식으로 개별적으로 또는 별도로 생성될 수 있다. 백본을 형성하기 위해 사용될 수 있는 다른 예시적 프로세스들은 마스크를 통한 스퍼터링, 증발 등과 같은 진공 기반 침착 프로세스들을 사용하여, 필러들(pillars), 로드들(rods), 웨이브들(waves) 등을 성장시키는 것을 포함한다. 제조하기 위한 또 다른 대표적인 방법들은 패터닝된 베이스 물질 상에 나노선 또는 나노구조 성장의 사용을 포함한다.

[0093] 다시 도 2 및 도 3을 참조하면, 음극 전류 콜렉터(47) 및 양극 전류 콜렉터(48)는 전착, 무전해 침착, 침적 피착, 물리 기상 증착, 화학 기상 증착 등과 같은 프로세스들에 의해 제조될 수 있다. 양극(캐소드) 및 음극(애노드) 전류 콜렉터들은 공지된 패터닝 및 금속 침착 기술들을 사용하여 동시에 침착, 또는 순차로 제조될 수 있다.

[0094] 보충 음극 전류 콜렉터층들(47A, 47B) 및/또는 보충 양극 전류 콜렉터층들(48A, 48B)은 특정 실시예들에서 개선된 속도 성능을 제공할 수 있다. 보충 양극 및/또는 음극 전류 콜렉터들은 양극 및 음극 전류 콜렉터들의 형성과 관련하여 기술된 것들과 유사한 방법들을 사용하여 전극 구조 상에 형성될 수 있다. 마스크 및 패터닝을 위한 공지의 방법들은 요망되는 영역들에 보충 전류 콜렉터들을 선택적으로 침착하기 위해 백본들을 준비하기 위해 사용될 수 있다. 일부 경우들에서, 전류 콜렉터의 침착은 이온 투과성 전류 수집 기법을 제공하기 위해 활성 전극이 침착된 후에 수행될 것이다.

[0095] 도 3을 참조하면, 음극 물질층(49)은 전착, 영동 전착, 기상 증착, 기체-액체-고체 침착과 같은 축매 기반 성장, 젤-캐스팅, 테이프 캐스팅, 패터닝 및 슬러리 침착, 뒤이어 신터링, 바인딩 등과 같은 방법들에 의한 치밀화와 같은 방법들을 사용하여 형성 또는 다른 방법으로 조립될 수 있다. 일부 실시예들에서, 음극 물질층 및 음극 백본은 실리кон, 알루미늄, 및 주석과 같은, 동일한 물질을 포함할 수 있고, 음극 물질층 및 음극 백본은 동시에 제작될 수 있다. 유사하게, 양극 물질층(50)은 전착, 영동 전착, 기상 증착, 기체-액체-고체 침착과 같은 축매 기반 성장, 젤-캐스팅, 테이프 캐스팅, 패터닝 및 슬러리 침착, 뒤이어 신터링, 바인딩, 등과 같은 방법에 의한 치밀화와 같은 방법들을 사용하여 조립될 수 있다.

[0096] 계속 도 3을 참조하면, 미세다공성 격리막층(43)은 다양한 통상적인 방법들 중 임의의 것으로 형성될 수 있다. 예시적 방법들은 영동 전착, 기상 증착, 딥 코팅, 젤-캐스팅, 테이프 캐스팅, 패터닝 및 슬러리 증착, 뒤이어 프레싱, 신터링, 바인딩, 경화 등과 같은 방법들에 의한 치밀화를 포함한다.

[0097] 도 11을 참조하면, 일 실시예에서 본 발명의 3차원 배터리(70)는 배터리 엔클로저(72), 전극 적층(74), 전극 적층(74)을 외부 에너지 공급 또는 소비원(미도시)에 전기적으로 연결하기 위한 음극 탭(41) 및 양극 탭(42)을 포함한다. 전극 적층(74)은 각 전극 구조(20) 내에 서로 맞물린 전극들의 시리즈의 진행 방향에 수직한 방향으로

적층된 6 전극 구조들(20)(도 2 참조)을 포함하는데; 다시 도 2를 참조하면, 이 실시예에서 6 전극 구조들의 적층의 방향은 도 2에 예시된 X-Y-Z 좌표계에 관하여 "Z" 방향에 있고 방향 D에 수직한다. 전극 적층(74)에서의 전극 구조들의 수는 중요하지 않고, 예를 들면, 1 내지 50의 범위일 수 있는데, 전극 적층에서 2 내지 20 전극 구조들이 전형적이다. 배터리 엔클로저를 비수성 전해질로 채운 후에, 배터리 엔클로저(72)는 리드(72A)를 힌지(72B)에 폴딩(folding)하고 리드(72A)를 상측 표면(72C)에 접착함으로써 시일링(sealing)될 수 있다.

[0098] 바람직하게는, 음극 탭 확장부(25)는 적층(74)(예를 들면, 전기적 도전성 접착제를 사용하여)에서의 각 전극 구조(20)의 음극 버스(23)에 전기적으로 연결되고, 양극 버스(26)는 적층(74)(예를 들면, 전기적 도전성 접착제를 사용하여)에서의 각 전극 구조(20)의 양극 버스(24)에 전기적으로 연결된다. 예시된 바와 같이, 음극 탭 확장부(25)는 음극 버스(23)에 전기적으로 연결되고 양극 탭 확장부(26)는 6 전극 구조들(20)의 각각의 양극 버스(24)에 전기적으로 연결되는데, 다른 실시예들에서, 네거티브 및 양극 탭 확장부들(25, 26)은 전극 적층(74) 내에 더 많은 또는 더 적은 다수의 음극 및 양극 버스들에 전기적으로 연결될 수 있고, 예를 들면, 1 내지 50의 범위일 수 있으며, 2 내지 20이 전형적이다. 대안적 일 실시예에서, 적층에서의 전극 구조들의 수와 무관하게, 적층(74)은 2 이상의 음극 탭 확장부들(25) 및 2 이상의 양극 탭 확장부들(26)을 포함할 수 있다.

[0099] 탭(41)은 예를 들면, 전기적 도전성 접착제를 사용하여 음극 탭 확장부(25)에 전기적으로 연결될 수 있고, 탭(42)은 예를 들면, 전기적 도전성 접착제를 사용하여 양극 탭 확장부(26)에 전기적으로 연결될 수 있다. 대안적으로, 탭들(41, 42)은 각각 음극 탭 확장부(25) 및 양극 탭 확장부(26)의 폴딩된 말단들일 수 있다.

[0100] 이제 도 12를 참조하면, 배터리 엔클로저(72)는 비수성 전해질(미도시)로 채워지고, 리드(72A)는 전극 적층(74)을 에워싸기 위해 상측 표면(도 11 참조) 위로 폴딩되어 시일링될 수 있다. 에너지 공급 또는 소비원(미도시)에의 연결을 허용하기 위해서, 탭들(41, 42)은 전극 적층(74) 내 개개의 전극 구조(20)들의 적층 방향에 수직하고 전극 적층(74)에서의 각 전극 구조(20)에서의 서로 맞물린 전극들의 시리즈의 진행 방향에 평행한 방향으로 시일링된 엔클로저로부터 확장한다.

[0101] 특정 실시예들에서, 배터리 엔클로저는 서로에 관하여, 수직으로, 수평으로, 또는 수직 및 수평으로 적층된 2 이상의 전극 구조들(때때로 다이들(dies)이라고도 지칭되는)을 포함할 수 있고, 탭 확장부들은 배터리의 외부 환경에 전기적 연결을 제공하기 위해서 각각의 전극에 연결된다. 다이들이 수직으로 적층되었을 때, 상이한 전극 구조들(또는 어느 쪽이든 존재하는, 음극 버스들)에서의 음극들의 집단들의 하부들은 서로에 관하여 수직으로 위치되고, 상이한 전극 구조들(또는 어느 쪽이든 존재하는, 양극 버스들)에서의 양극들의 집단들의 하부들은 서로에 관하여 수직으로 위치된다. 특정 실시예들에서, 적층에서의 각 전극 구조는 도 2에 예시된 바와 같이 격리막 물질의 상부 및 하부 코팅을 갖는다. 그러나, 다른 실시예들에서, 격리막 물질의 상부, 하부, 또는 상부 및 하부 코팅은 생략될 수 있고, 단독으로 직립된 격리막층은 전기적 분리를 제공하기 위해 전극 구조들(다이들) 사이에 삽입될 수 있다. 시판되는 배터리 격리막들은 요망되는 크기로 절단되어 이 목적을 위해 사용될 수 있다. 일단 다이가 적층되면, 일부 실시예들에서, 전극 구조들에서의 양극 및 음극 집단들을 위한 탭 확장부(들)는 접착제, 플라즈마 스프레이, 용접 등에 의해, 전극 버스들(존재한다면)의 말단에, 혹은 개개의 집단들의 전극 말단에 전기적으로 연결된다. 의도된 적용에 따라, 각 탭 확장부는 전극 적층에서의 개개의 전극 구조(다이)에 연결될 수 있다. 대안적으로, 단일 탭 확장부는 적층에서의 2 이상의 전극 구조들(다이)에 전기적으로 연결될 수 있는데; 이러한 일 실시예에서, 탭 확장부는 적층(예를 들면, 도 11의 26 참조)의 높이에 걸쳐 있고, 적층에서의 모든 전극 구조들(다이)에 전기적 연결을 형성한다.

[0102] 도 13 내지 도 15를 참조하면, 탭들(41, 42)에 대한 대안적 구성들이 예시된다. 도 13에서, 탭들(41, 42)은 폴딩되고, 탭들(41, 42)은 각각 45도 각도로 폴딩되는, 음극 탭 확장부(25) 및 양극 탭 확장부(26)의 폴딩된 말단들인데, 이 실시예에서, 탭들(41, 42)은 전극 적층(74)에서의 개개의 전극 구조들(20)의 적층 방향에 수직하고 전극 적층(74)에서의 각 전극 구조(20)에서의 서로 맞물린 전극들의 시리즈의 진행 방향에 평행한 방향으로 시일링된 엔클로저로부터 확장한다. 도 14에서, 음극 탭 확장부(25) 및 양극 탭 확장부(26)는 전극 구조들의 적층의 상부 위로 폴딩하고, 탭들(41, 42)은 이의 하나의 개개의 말단으로부터 확장하는데, 이 실시예에서, 탭들(41, 42)은 전극 적층(74)에서의 개개의 전극 구조들(20)의 적층 방향에 수직하고 전극 적층(74)에서의 각 전극 구조(20)에서의 서로 맞물린 전극들의 시리즈의 진행 방향에 평행한 방향으로 시일링된 엔클로저로부터 확장한다. 도 15에서, 탭들(41, 42)은 음극 및 양극 탭 확장부들(25, 26)의 개개의 말단들 중 하나에 위치되지 않고 그보다는 두 말단들의 중간 지점에서 위치되는데; 이 실시예에서, 탭들(41, 42)은 전극 적층(74)에서의 개개의 전극 구조들(20)의 적층 방향에 수직하고 전극 적층(74)에서의 각 전극 구조(20)에서의 서로 맞물린 전극들의 시리즈의 진행 방향에 수직한 방향으로 엔클로저로부터 확장한다.

- [0103] 다이들을 수직으로 서로의 상부에 적층하는 대신에, 일 실시예에서 다이들은 X 평면에서 나란히 타일링(tiling)된다. 타일링은 단지 하나의 축(예를 들면 X만)을 따라 혹은 양 축을 따라 행해질 수 있다. 이러한 일 실시예에서, 각 다이 상에 전극 버스들의 구성은 하나의 다이로부터의 캐소드 버스가 다음 다이로부터의 캐소드 버스에 인접하고 하나의 다이의 애노드 버스가 다음 다이의 애노드 버스의 옆에 있도록 번갈아 반대로 된다. 이러한 방식으로, 공통 탭은 두 인접한 다이에 연결하여 중량 및 체적을 저감하기 위해 사용될 수 있다. XY 평면에서 타일링할 때, 다수의 애노드 및/또는 캐소드 탭들은 단일 애노드 연결 및 단일 캐소드 연결을 형성하기 위해 함께 연결될 필요가 있을 수 있다. 이것은 배터리 엔클로저 내측 또는 배터리 엔클로저 외측에서 달성될 수 있다. 특정 실시예들에서 다수의 애노드 탭들 및/또는 다수의 캐소드 탭들은 연결되지 않은 채로 있고 배터리 엔클로저로부터 나올 수 있다. 대안적으로, 단일 애노드 및 캐소드 연결은 배터리 엔클로저 외부로 가져갈 수 있다. 이 실시예에서, 캐소드 탭들은 T 구성으로 초기에 형성화된다. T의 상부는 두 인접한 캐소드 버스들에 연결한다. T의 하부는 90도로 구부러지고 타일링된 다이들의 하부를 따라 이어진다. 다수의 캐소드 탭들의 하부 부분은 타일링된 다이들의 하부를 따라 서로의 상부에 놓여진다. 이어 이들 다수의 탭들은 저항 용접, 레이저 용접, 스폿(spot) 용접에 의해 전기적으로 함께 연결되거나, 도전성 접착제로 연결될 수 있다. 이어 이들 캐소드 탭들 중 하나만이 배터리 엔클로저 외부로 가져간다. 유사하게, 다수의 애노드 탭들이 T 구성으로 초기에 형성화된다. T의 상부는 두 인접한 애노드 버스들에 연결한다. T의 하부는 90도로 구부러지고 타일링된 다이들의 하부를 따라 이어진다. 다수의 애노드 탭의 하부 부분은 타일링된 다이들의 하부를 따라 서로의 상부에 놓여진다. 이어 이들 다수의 탭들은 저항 용접, 레이저 용접, 스폿 용접에 의해 전기적으로 함께 연결되거나, 도전성 접착제로 연결될 수 있다. 이어 이들 애노드 탭들 중 하나만이 배터리 엔클로저 외부로 가져간다. XY 평면에서의 타일링은 또한 Z 평면에서의 적층 다이와 결합될 수 있다. 이러한 방식으로, 각 개개의 다이보다 훨씬 큰 배터리들이 제조될 수 있다.
- [0104] 예를 들면, 모바일 전화들 및 컴퓨터들과 같은 휴대 전자장치들을 위한 리튬 이온 배터리들에 있어서, 파우치(pouch) 또는 다른 통상적인 배터리 엔클로저는 배터리 엔클로저(72)로 대체될 수 있다.
- [0105] 도 7 및 도 8에 예시된 바와 같은 직사각형 단면 형상 대신에, 음극 및 양극들의 집단들의 부재들은 독립적으로 다양한 대안적인 단면 프로파일들을 가질 수 있다. 예를 들면, 음극 및 양극들의 집단들의 부재들(21) 및 부재들(22)은 다각형 단면 형상(예를 들면, 삼각형, 사각형, 오각형 또는 육각형 단면 또는 매끄럽게 만곡된 단면(예를 들면, 타원 또는 원형) 또는 이들의 조합)을 가질 수 있다. 그러므로, 일반적으로, 음극 및 양극들의 집단들의 부재들은 독립적으로 다양한 다면체, 원뿔 모양 또는 원통형(예를 들면, 타원 원통, 포물 원통, 또는 하이포볼릭 원통) 형상들을 가질 수 있다. 도 18a 내지 도 18e는 몇몇 이러한 대안적인 단면 형상들을 예시한다.
- [0106] 다음의 비제한적 예들은 본 발명을 더 예시하기 위해 제공된다.
- [0107] **예들**
- [0108] **예 1: 3D 단일 셀 제조**
- [0109] 콤(comb) 구조 제조
- [0110] 200 μm /3 μm /675 μm (장치층/절연층/백킹(backing)층)의 층 두께를 가진 절연체 상의 실리콘(SOI; silicon on insulator) 웨이퍼가 선폴로서 사용되었다. 1000 Å의 Pd가 장치층의 상부 상에, 뒤이어 2000 Å 실리콘 디옥사이드의 하드 마스크층에 의해 스퍼터 침착되었다.
- [0111] 이어, 이 웨이퍼는 5 μm 레지스트로 스핀 코팅되고, 서로 분리되고 각각이 전기적으로 접촉하기에 적합한 랜딩 패드(landing pad)로 종료하는 2개의 서로 맞물린 콤을 가진 콤 형상 구조를 획득하기 위해 마스크로 패터닝되었다. 이어 이 패턴에서 포토레지스트는 이온 밀링(ion milling)에 의해 실리콘 디옥사이드 및 팔라듐을 제거하기 위해 포토마스크로서 사용되었다.
- [0112] 실리콘 디옥사이드, 포토레지스트, 및 Pd의 조합은 플루오라이드 플라즈마에서 딥 반응성 이온 에칭(DRIE; Deep Reactive Ion Etching)을 사용하여 실리콘 제거를 위한 마스크로서 사용되었다. DRIE는 마스크 겹들에서 장치층을 구성하는 실리콘이 완전히 제거되어 산화층에서 멈출 때까지 수행되었다. 사용된 과잉-에칭 시간은 트렌치 플로어(trench floor)에서의 실리콘의 섬들(islands)을 제거하기 위해서 총 DRIE 시간의 10%였다. 임의의 상부 포토레지스트(photoresist)는 아세톤에서 스트리핑(striping)함으로써 제거되어 2개의 콤들이 DRIE에 의해 서로로부터 전기적으로 분리되어 남겨졌다.
- [0113] 이어서 상부 마스크 산화물층은 희석 (5:1) 버퍼된 산화물 에치(BOE; Buffered Oxide Etch) 용액에서 1분 동안

샘플을 딥핑(dipping)함으로써 제거되었고 용해 시간은 트렌치의 하부에서의 절연 산화물층이 완전히 에칭되지 않도록 제한되었다.

[0114] 분리된 애노드 콤포지트 및 캐소드 콤포지트를 가진 콤포지트 구조는 전류 콜렉터 및 전극 제조를 위한 베이스 구조로서 사용되었다.

[0115] 2. 애노드 전류 콜렉터 및 애노드 전극 제조

[0116] 분리된 쌍의 콤포지트-유사 구조들(본 명세서에서 애노드 백본 콤포지트라 명명되는) 중 하나는 팔라듐 전도체를 통해 전기적으로 연결되었고 구리 도금 베이스 내에 침적되어졌다. 구리 도금 베이스 조건은 애노드 전류 콜렉터로서 작용하는 Cu 층을 형성하기 위해 콤포지트 구조를 구성하는 팔라듐 및 실리콘 층 양자 상에 침착이 일어나게 조절되었다.

[0117] 이어서, 다른 콤포지트 구조(본 명세서에서 캐소드 백본 콤포지트라 명명되는)는 전기영동 레지스트 베이스 내에 적층되어졌다. 시판되는 전기영동 레지스트가 사용되었고(Shibley EAGLE), 콤포지트 레지스트 코팅을 형성하기 위해 Pd 전도체를 사용하여 120초 동안 50V에서 영동 전착되었다. 다이의 레지스트를 경화하기 위해 30분 동안 120 C에서 구워졌다.

[0118] 이어 실리콘 샘플은 증발 챔버에 삽입되었고, 20 Å Au가 샘플 표면 상에 침착된다. 이 Au 침착 프로세스는 그것의 측면들 및 하부 상에 산화물층뿐만 아니라 허니콤(honeycomb) 구조들 상부에 Au를 갖게 하였다. 캐소드 백본 콤포지트 상에 존재하는 포토레지스트는 Au가 애노드 백본 콤포지트 구조 상에 단지 구리와 접촉되게 하였다. 실리콘 백킹층은 이때 접착 테이프 마스크에 의해 보호되었고, 샘플은 전기영동 레지스트의 상부에 증발된 Au과 더불어 전기영동 레지스트를 제거하기 위해 15분 동안 아세톤에 적층되어졌다. 이것은 애노드 백본 콤포지트에 대해 Au 나노클러스터들을 분리하였다.

[0119] 이어 실리콘 나노선들은 화학 기상 증착(CVD; chemical vapor deposition)에 의해 애노드 백본 콤포지트 구조의 상부에 성장되었다. 샘플은 CVD 챔버에 삽입되어 550 °C까지 가열되었다. 실란 가스는 챔버에 도입되었는데; 반응기 압력은 10 Torr로 유지되었다. 침착 속도는 4 μm/hr이었으며; 침착은 20 μm의 표적 나노선 두께까지 행해졌다. 애노드 백본 콤포지트 상부의 이들 나노선들은 리튬-이온 배터리를 위한 애노드로서 작용하였다.

[0120] 3. 캐소드 전류 콜렉터 및 캐소드 전극 제조

[0121] 이어 캐소드 백본 콤포지트는 팔라듐 전도체를 통해 전기적으로 연결되었고 콤포지트 구조를 구성하는 팔라듐 및 실리콘층 상에 금을 도금하기 위해 금 전기도금 베이스에 침적되어졌다. 캐소드 백본 콤포지트를 둘러싸는 이 Au 층은 캐소드 전류 콜렉터로서 작용하였다.

[0122] 캐소드 백본 콤포지트는 리튬 이온 배터리 캐소드 물질로 영동 전착되었다. 영동 전착 용액은 아세톤 용액 내에 캐소드 물질(LiCoO₂), 15 wt% 카본 블랙(carbon black), 및 150 ppm의 요오드를 포함하였다. 용액 혼합물은 입자들을 균일하게 분산하기 위해 하루 동안 교반되었다. Pd 접촉 패드는 캐소드 침착을 위한 전기적 연결을 위해 단자로서 사용되었다. Pt 카운터 전극이 사용되었다. 샘플은 40μm 두께의 캐소드 구조를 침착하기 위해 100V의 전압에서 3분 동안 침착되었다.

[0123] 4. 격리막 제조

[0124] 샘플은 미세다공성 격리막이 배터리 상에 적용되어진 스핀 코터(spin coater)에 보내졌다. 이 경우에서의 미세다공성 격리막은 2 체적 퍼센트의 PVDF 바인더와 함께 아세톤에 분산된 미세 유리 분말(<2μm 직경)의 조합이었다. 이 슬러리는 다이 상에 코팅되었고, 과잉의 슬러리는 격리막층을 충전하고 평탄화하기 위해 스핀 오프된다. 건조 프로세스는 용액이 증발하여 미세다공성 격리막층을 형성하게 하였다.

[0125] 5. 구조 층 제거

[0126] 이어서, 다이의 상부 측은 UV 방출 다이싱 테이프의 도움으로 전기방식용 유리 기판에 결합되었다. 이 배열은 통상의 웨이퍼 래핑(lapping) 기술들을 사용하여 백킹 실리콘 층을 기계식으로 제거하기 위해 사용되었다. 래핑 프로세스는 백킹 웨이퍼가 제거되고 중간 산화물층이 노출될 때까지 수행되었다. UV 방출은 전기방식용 유리 기판에서 활성 다이를 제거하기 위해 사용되었고, 그렇게 함으로써 다이를 후속되는 전류 수집 및 패키징 프로세스에 준비하게 하였다.

[0127] **예 2: 3D 단일 셀 제작**

[0128] 1. 콤포지트 구조 제조

- [0129] 이 예에 있어 콤 구조는 예 1에 기술된 바와 같이 제조되었다.
- [0130] 2. 애노드 전류 콜렉터 및 애노드 전극 제조
- [0131] 분리된 쌍의 콤-유사 구조들(본 명세서에서 애노드 백본 콤이라 명명되는) 중 하나는 팔라듐 전도체를 통해 전기적으로 연결되고 구리 도금 배스에 침적되어졌다. 구리 도금 배스 조건은 콤 구조를 구성하는 팔라듐 및 실리콘 층 양자 상에서 침착이 일어나게 조절되었다. 이 Cu 층은 애노드 전류 콜렉터로서 작용하였다.
- [0132] 애노드 백본 콤은 비수성 영동 전착 슬러리를 사용하여 콤 표면 상에 그래파이트 입자들을 영동 전착하기 위해 사용되었다. 침착 슬러리는 충전제로서 25 ppm의 요오드를 가진 아세톤에 분산된 그래파이트 입자들(중형탄소 미세비즈, 중량으로 95%) 및 카본 블랙(중량으로 5%)으로 구성되었다. 영동 전착은 60 um 평균 막 두께를 침착하기 위해 180초 동안 100V에서 백금 카운터 전극에 행해졌다.
- [0133] 3. 캐소드 전류 콜렉터 및 캐소드 전극 제조
- [0134] 이어 캐소드 백본 콤 층은 팔라듐 전도체를 통해 전기적으로 연결되었고, 콤 구조를 구성하는 팔라듐 및 실리콘 층 상에 금을 도금하기 위해 금 도금 배스에 침적되어졌다. 캐소드 백본 콤을 둘러싸는 이 Au 층은 캐소드 전류 콜렉터로서 작용할 것이다.
- [0135] 애노드 전극과 함께 애노드 백본 콤은 전기영동 레지스트 배스에 침적되어졌다. 시판되는 전기영동 레지스트(Shibley EAGLE)가 사용되었고, 콤은 레지스트 코팅을 형성하기 위해 Pd/Cu 전도체를 사용하여 180초 동안 75V에서 영동 전착되었다. 다이는 레지스트를 경화하기 위해 30분 동안 120C에서 구워졌다.
- [0136] 이어서 다이는 다음 조성의 리튬 이온 캐소드 물질의 슬러리로 코팅되었다: 리튬 코발트 산화물 80g; 그래파이트 5g, 카본 블랙 5g, 및 PVDF 10g; 모두는 1:2의 체적 비로 신속-건조 용액으로서 N-메틸 피롤리돈 및 아세톤에 혼합되었다. 슬러리는 건조되었고 용액은 증발되어 도전성 캐소드 물질을 남겼다. 이어, 이 물질은 애노드-콤 상에 영동 전착된 레지스트를 노출시키기 위해 콤 표면에 래핑되었다. 레지스트는 PGMEA에서 스트립핑함으로써 제거되어 격리막을 위한 공극을 충전하게 하였다.
- [0137] 4. 격리막 제조
- [0138] 격리막은 예 1에 기술된 바와 같이 제조되었다.
- [0139] 5. 구조층 제거
- [0140] 구조층은 예 1에 기술된 바와 같이 제거되었다.
- [0141] **예 3: 3D 단일 셀 제작**
- [0142] 1. 콤 구조 제조
- [0143] 콤 구조는 예 1에 기술된 바와 같이 준비되었다.
- [0144] 2. 애노드 전류 콜렉터 및 애노드 전극 제조
- [0145] 분리된 콤 구조들(본 명세서에서 캐소드 백본 콤이라 명명되는) 중 하나는 전기영동 레지스트 배스에 침적되어졌다. 시판되는 전기영동 레지스트가 사용되었고(Shibley EAGLE), 캐소드 백본 콤은 레지스트 코팅을 형성하기 위해 Pd 전도체를 사용하여 120초 동안 50V에서 영동 전착되었다. 다이는 레지스트를 경화하기 위해 30분 동안 120C에서 구워졌다.
- [0146] 이어 실리콘 샘플은 증발 챔버에 삽입되었고, 100 Å Au가 샘플 표면 상에 침착되었다. 이 Au 침착 프로세스는 콤, 그것의 측벽들 상에, 그리고 하부 산화물층 상에 Au를 갖게 하였다. 그러나, 콤들 중 하나 상에만 있는 포토레지스트는 Au를 2개의 콤 구조들 중 하나의 구조 상에서만 실리콘과 접촉하게 한다. 또한, 실리콘 백킹층은 이때 접착 테이프 마스크에 의해 보호되었다. 이어 이 샘플은 다공성 실리콘층을 형성하기 위해 30C에서, 불화수소산(49%) 및 과산화수소(30%)의 체적으로 1:1의 용액 내에 침적되어졌다. 다공성 실리콘 깊이는 에칭 시간을 가변시킴으로써 재단되었다. 다공성 실리콘의 형성의 근사 속도는 750 - 1000 nm/min이었다. 부분들은은 30 m의 표적 기공 깊이에 도달되었을 때 제거되고 건조되었다.
- [0147] 다공성 실리콘은 전기영동 레지스트가 패터닝되게 하지 않았던 콤-세트 상에만 형성되었다. 다공성 실리콘 세트는 리튬 이온 배터리에서 애노드로서 사용하기에 적합하였다. 이어, 전기영동 레지스트는 15분 동안 아세톤에서 스트립핑되었다.

[0148] 이어 애노드 백본 콤포는 팔라듐 전도체를 통해 전기적으로 연결되었고, 매우 희석된 (10mM) 구리 황산염 및 황산으로 구성된 구리 도금 배스에 침적되어졌다. 구리 도금 배스 조건은 팔라듐 및 다공성 실리콘 상에 피착이 일어나게 조절되었다. 구리 농도는 구리 침착이 수송 제한되고 다공성 실리콘의 외부 층을 따라 다공성이 되도록 낮게 유지되었다. 이 Cu 층은 그것의 다공성에 기인하여 또한 이온 투과성인 애노드 전류 콜렉터로서 작용할 수 있다. 그러나, Pd 층 상의 구리는 더 두껍고 비-다공성이어서 애노드를 위한 2차 부싱(bussing) 콜렉터로서 작용하였다.

[0149] 3. 캐소드 전류 콜렉터 및 캐소드 전극 제조

[0150] 캐소드 전류 콜렉터 및 캐소드 전극은 예 2에서 기술된 바와 같이 준비되었다.

[0151] 4. 격리막 제조

[0152] 격리막은 예 2에서 기술된 바와 같이 준비되었다.

[0153] 5. 구조층 제거

[0154] 구조층은 예 2에서 기술된 바와 같이 제거되었다.

[0155] **예 4: 3D 단일 배터리 제조**

[0156] 1. 단일 다이 준비

[0157] 예 1 내지 예 3에서 다이들을 처리하기 위해 사용되었던 접촉 패드들은 애노드 및 캐소드 버스 연결들을 그대로 두게 하면서, 다이싱 소우(dicing saw)를 사용하여 다이싱함으로써 제거되었다. 다이들의 가장자리들을 덮고 버스 라인들에서 돌출하는 임의의 격리막 물질은 애노드의 경우엔 Cu 및 캐소드의 경우엔 Au인 전류 콜렉터 물질을 제거하여 노출시키기 위해 세정되었다.

[0158] 2. 탭 확장부 연결:

[0159] 탭 확장부들은 전류 콜렉터 노출에 이어 애노드 버스 및 캐소드 버스 상에 연결되었다. 금 버스 라인은 시판되는 탄소 접착제(DAG-T-502)를 사용하여 알루미늄 탭에 연결되었다. 얇은 탄소층은 탭 확장부 상에 코팅되었고 금 버스 측에 접착되었다. 니켈 탭 확장부는 동일한 시판되는 탄소 접착제를 사용하여 구리 전류 콜렉터 버스에 접착되었다. 접착제는 경화하기 위해 1시간 동안 120 C에서 구워졌다. 탭 확장부는 또한 패키징으로부터 나온 탭을 포함하였다. 이 탭 확장부는 수평으로 구부러 평탄화되고 패키징할 준비가 되게 하였다.

[0160] 배터리 패키징 및 전해질 충전:

[0161] 두 탭 확장부들을 가진 다이는 시판되는 배터리 파우치 패키징 물질에 삽입되었다. 파우치 물질은 탭들을 통해 탭 측 상에 시일링되었다. 다른 3개의 변들 중 하나는 전해질 충전을 위한 포트를 제공하기 위해 열어놓았다. 진공이 적용되었고 글로브 박스(glove box)에 있는 동안 셀에 1:1:3의 비로 프로필렌 카보네이트, 에틸렌 카보네이트, 및 에틸 메틸 카보네이트 및 리튬 헥사플루오로포스페이트 염(1M)을 포함하는 통상의 전해질이 추가되었다. 또한, 이어 파우치의 마지막 측은 습기 및 산소가 파우치 내로 들어가 도 12에 예시된 개요도에 대응하는 조립된 패키지의 배터리 수명의 손실을 야기하는 것을 방지하기 위해서 다이가 글로브 박스 내에 있을 때 시일링되었다. 이어, 배터리는 시판되는 배터리 사이클러를 사용하여 충전-방전되었다.

[0162] **예 5: 3D 단일 배터리 제조**

[0163] 1. 단일 다이 준비

[0164] 다이 준비는 예 4에서와 같이 수행되었다.

[0165] 2. 탭 확장부 연결:

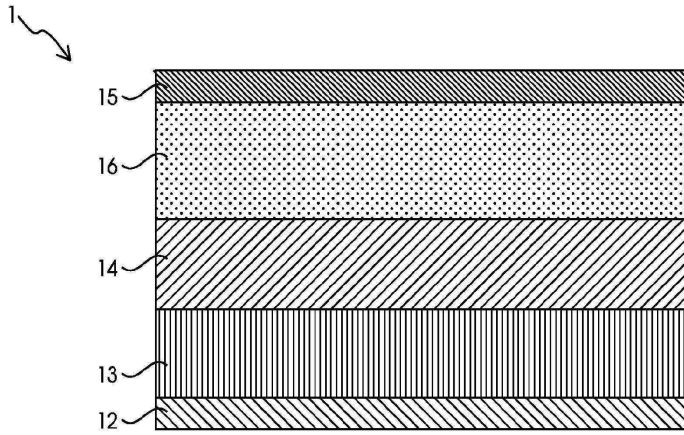
[0166] 탭 확장부들은 전류 콜렉터 노출에 이어 애노드 버스 및 캐소드 버스 상에 연결되었다. 알루미늄 탭 확장부(150 μm 두께)는 버스 라인에 탭 확장부의 양호한 부착을 제공하기 위해서 버스 라인을 따라 다수의 스폿들 내 버스 표면 상에 초음파로 용접되었다. 이어, 200 μm Ni 탭 확장부는 저항 용접을 사용하여 구리 버스 라인에 연결되었다. 다시, 버스 라인에 탭 확장부의 양호한 부착을 제공하기 위해서 다수의 연결들이 행해졌다. 또한, 탭 확장부는 패키징으로부터 나온 탭을 포함하였다. 이 탭 확장부는 수평으로(도 12에 도시된 바와 같이) 구부리고 평탄화되어 패키징할 준비가 되게 하였다.

- [0167] 3. 배터리 패키징 및 전해질 충전
- [0168] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0169] **예 6: 3D 단일 배터리 제조**
- [0170] 1. 단일 다이 준비
- [0171] 예 1 내지 예 3에서 다이들을 처리하기 위해 사용되었던 접촉 패드들은 다이싱 소우를 사용하여 다이싱에 의해 제거되었다. 또한, 캐소드 및 애노드 버스 연결들은 또한 다이싱되어 애노드 및 캐소드 백본들의 말단들을 측면들 상에 노출되게 하였다.
- [0172] 2. 탭 확장부 연결:
- [0173] 탭 확장부는 버스 층들에 연결하는 대신에 애노드 백본들 및 캐소드 백본들 각각에 직접 행해지는 연결들을 제외하고, 예 4와 유사하게 연결되었다. 이 경우, 탭 확장부를 연결하기 위해 사용된 탭 확장부 및 접촉층은 각 전극을 위한 부싱층로서도 작용한다.
- [0174] 3. 배터리 패키징 및 전해질 충전
- [0175] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0176] **예 7: 3D 단일 배터리 제조**
- [0177] 1. 단일 다이 준비
- [0178] 단일 다이 준비 프로세스는 예 6에 기술된 바와 같이 수행되었다.
- [0179] 2. 버스 형성
- [0180] 50 μ m 두께의 알루미늄층은 다이의 상부 및 하부를 마스크한 후에 캐소드 말단들의 측면들 상에 플레임 스프레이되어, 플레임 스프레이층이 다이의 단면을 따라서만 있게 함을 보증하였다. 이 플레임 스프레이된 층은 노출된 개개의 캐소드 백본 및 전류 콜렉터들의 각각에 접촉하고 이들을 함께 버스가 되게 하여 캐소드 버스를 만들었다. 유사한 프로세스는 플레임 스프레이된 애노드 버스를 생성하기 위해 니켈 플레임 스프레이로 애노드 측 상에 사용되었다.
- [0181] 3. 탭 확장부 연결:
- [0182] 탭 확장부들은 열 스프레이된 애노드 및 캐소드 버스 층들에 행해지는 연결들을 제외하고, 예 4에 기술된 바와 같이 연결되었다.
- [0183] 4. 배터리 패키징 및 전해질 충전
- [0184] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0185] **예 8: 3D 단일 배터리 제작**
- [0186] 1. 단일 다이 준비
- [0187] 단일 다이 준비 프로세스는 예 6과 동일하게 수행되었다.
- [0188] 2. 버스 형성:
- [0189] 버스 형성 프로세스는 예 7과 동일하게 수행되었다.
- [0190] 3. 탭 연결:
- [0191] 탭은 열 스프레이된 버스 층들의 상부에 용접되었고, Al은 캐소드 상에 Ni은 애노드상에 용접되었고, 탭들은 배터리의 짧은 치수로부터 직접 생산되었다.
- [0192] 4. 배터리 패키징 및 전해질 충전
- [0193] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0194] **예 9: 3D 적층된 배터리 제조**
- [0195] 1. 단일 다이 준비

- [0196] 단일 다이 준비 프로세스는 개별적으로 3개의 상이한 다이들을 제외하고, 예 7과 동일하게 수행되었다.
- [0197] 2. 버스 형성:
- [0198] 다이들은 각각 캐소드 및 애노드 말단들 상에 알루미늄 및 니켈 버스 층들을 침착하는 열 스프레이에 앞서 서로의 상부에 수직으로 적층되었다. 열 스프레이된 알루미늄은 모든 다이들을 위한 단일 캐소드 버스를 생성하는 것 외에도 각각의 다이들을 위한 전극 버스를 생성하였다. 유사하게, 열 스프레이된 Ni은 각각의 모든 다이들을 위한 애노드 버스를 생성하였다.
- [0199] 3. 탭 연결:
- [0200] 탭은 열 스프레이된 버스 층들의 상부에 용접되었고, Al은 캐소드 상에 Ni은 애노드 상에 용접되었고, 탭들은 배터리의 짧은 치수로부터 직접 생산되었다.
- [0201] 4. 배터리 패키징 및 전해질 충전
- [0202] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0203] **예 10: 3D 타일링된 배터리 제조**
- [0204] 1. 단일 다이 준비
- [0205] 단일 다이 준비 프로세스는 개별적으로 3개의 상이한 다이들을 제외하고, 예 7에서와 같이 수행되었다.
- [0206] 2. 버스 형성:
- [0207] 개별적으로 모든 다이들 상에 예 7과 유사하게 열 스프레이에 의한 버스 형성.
- [0208] 3. 탭 확장부 연결:
- [0209] 탭 확장부는 예 7과 유사하게 도전성 접착제로 연결되었다. 그러나, 다이들은 캐소드 버스 연결들로 타일링되어 중간에 단일 탭 확장부에 의해 연결되어 서로 맞닿았다.
- [0210] 4. 배터리 패키징 및 전해질 충전
- [0211] 배터리 패키징 및 전해질 충전은 예 4에서와 같이 수행되었다.
- [0212] 전술한 바에 비추어, 발명의 몇 가지 목적들이 달성되고 다른 바람직한 결과들이 얻어진 것을 알 것이다.
- [0213] 본 발명의 요소들 및 본 발명의 바람직한 실시예(들)를 도입할 때, 단수 표현 및 "상기"는 하나 이상의 요소들이 있음을 의미하게 의도된다. "포함하다" 및 "가지다"라는 용어들은 포괄하며 열거된 요소들 이외의 추가의 요소들이 있음을 수 있음을 의미하게 의도된다.
- [0214] 발명의 범위 내에서 상기 물품들, 조성들 및 방법들에서 다양한 변경들이 행해질 수도 있을 것이기 때문에, 상기 설명에 포함되고 첨부 도면들에 도시된 모든 사안은 제한의 의미가 아니라 예시로서 해석되어야 할 것이다.

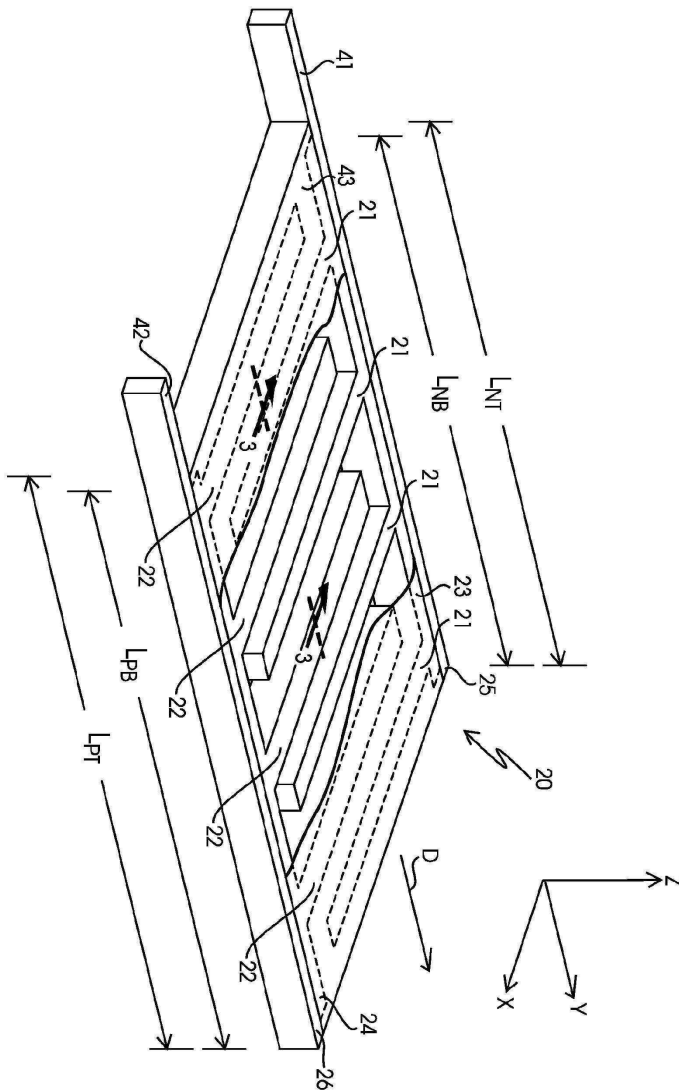
도면

도면1

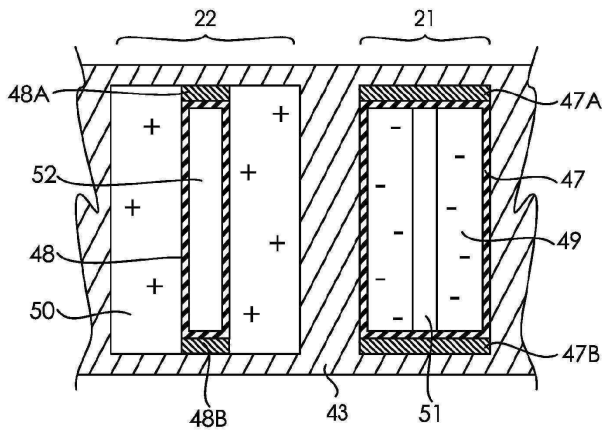


종래 기술

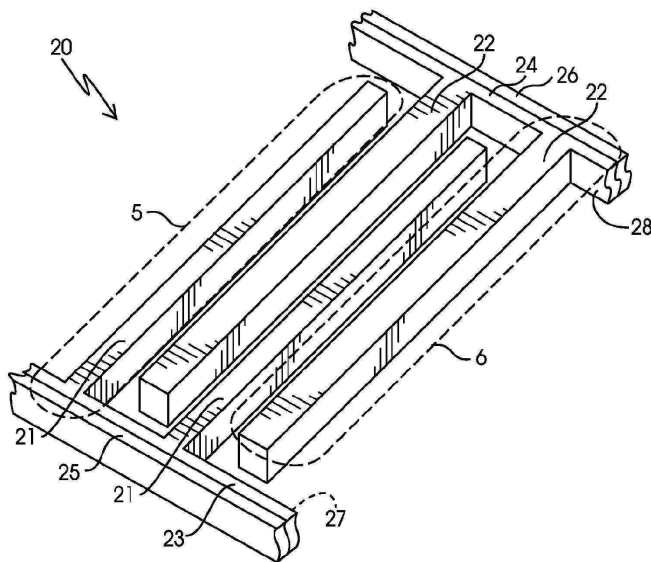
도면2



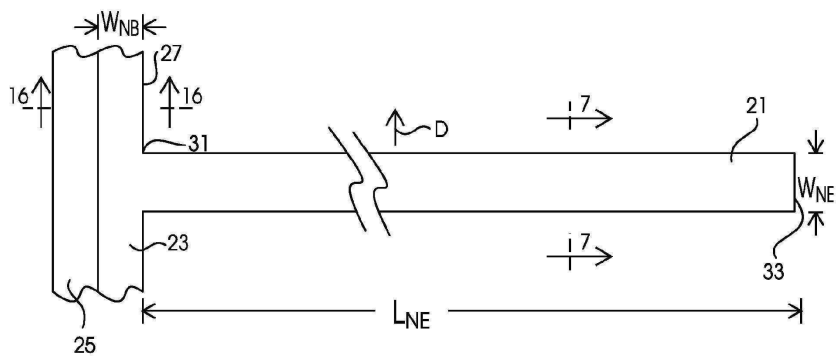
도면3



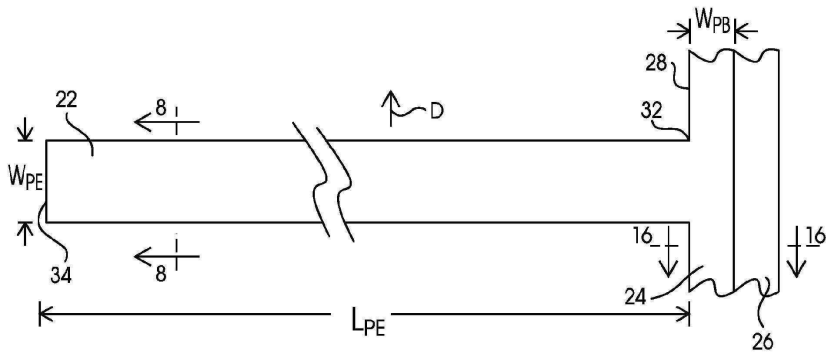
도면4



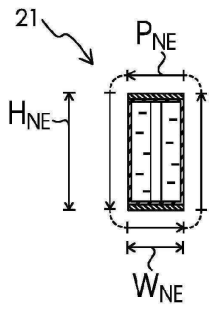
도면5



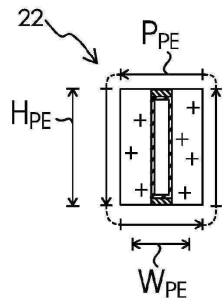
도면6



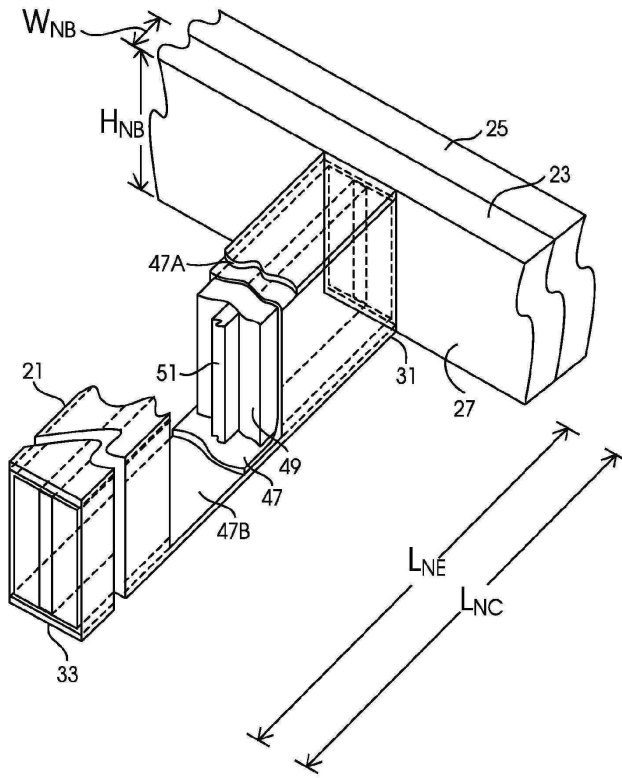
도면7



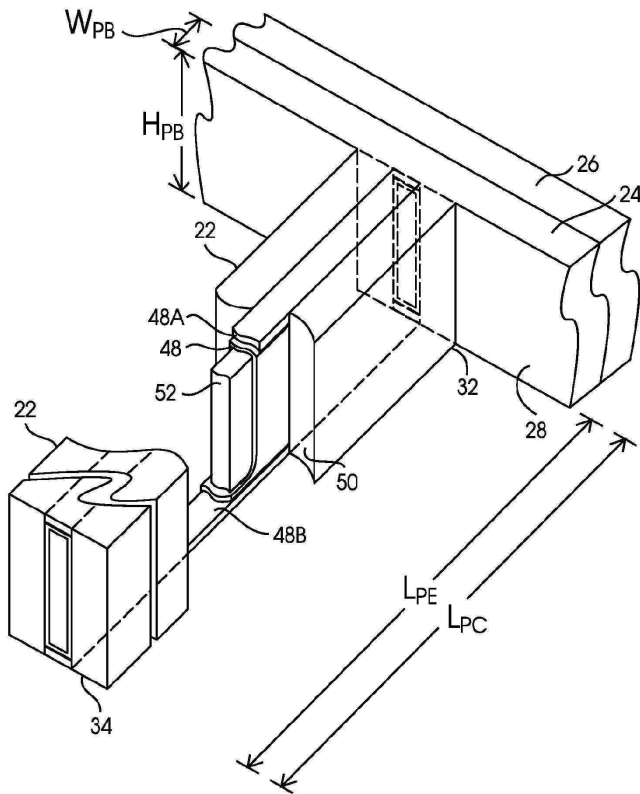
도면8



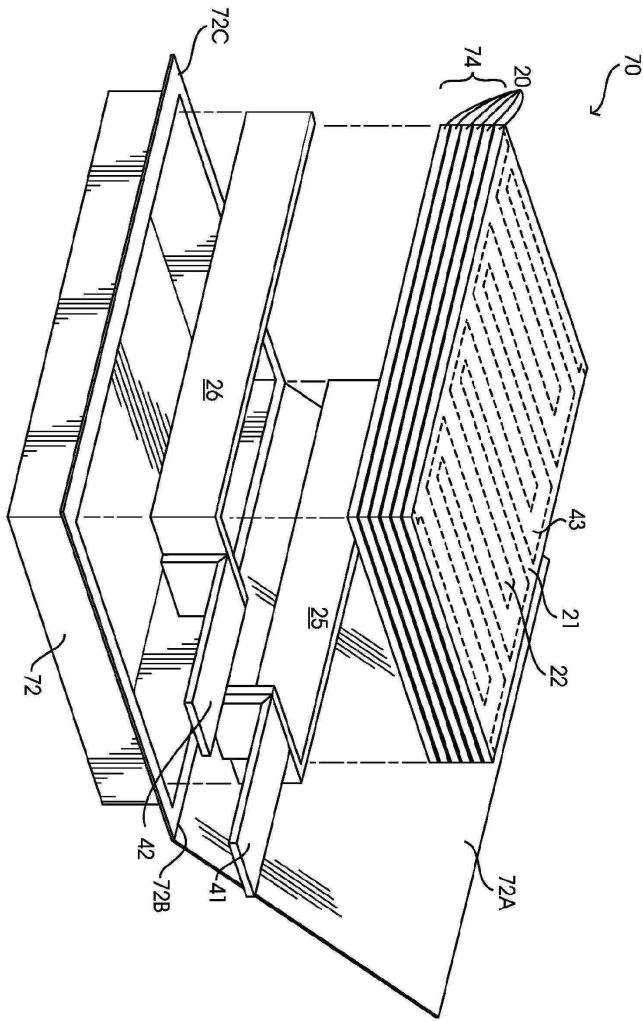
도면9



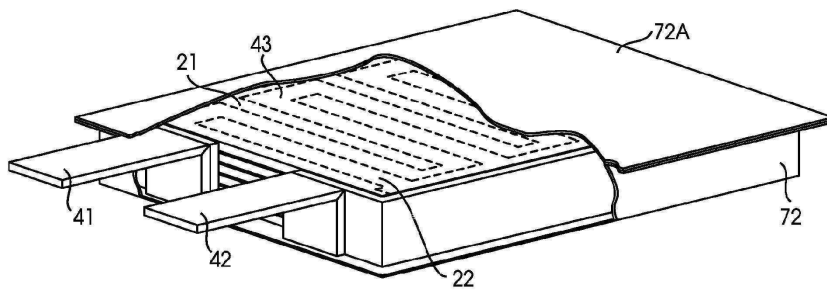
도면10



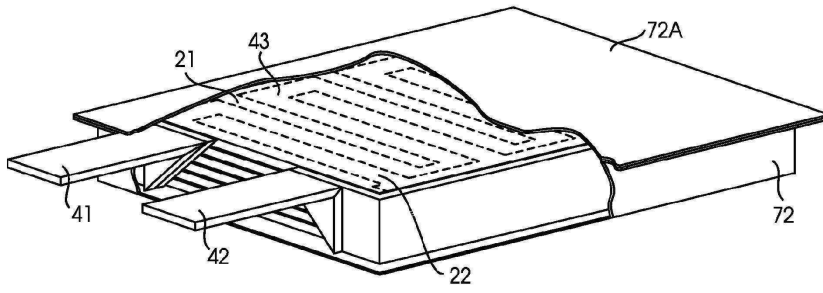
도면11



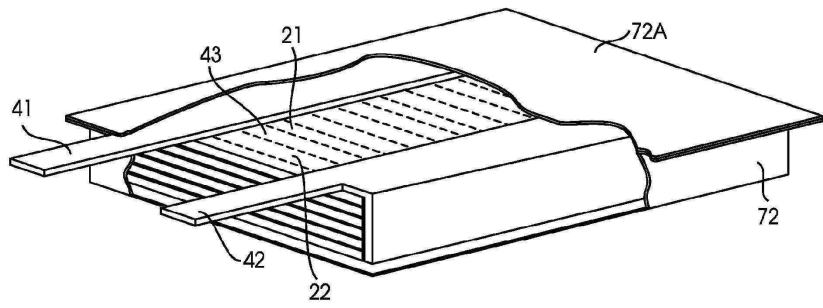
도면12



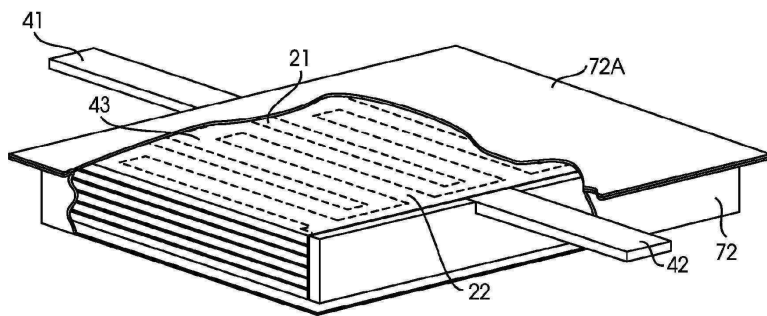
도면13



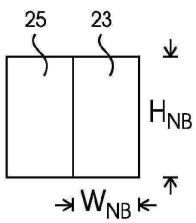
도면14



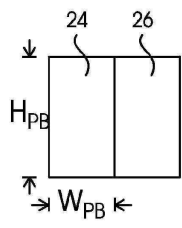
도면15



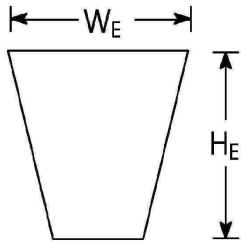
도면16



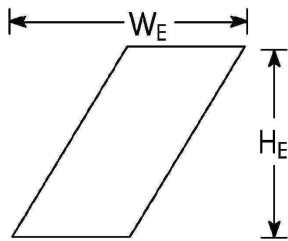
도면17



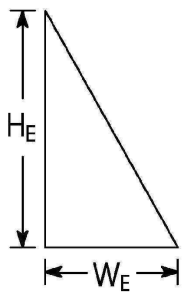
도면18a



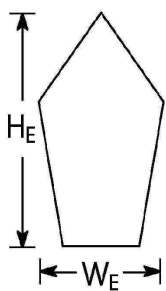
도면18b



도면18c



도면18d



도면18e

