

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成27年4月2日 (2015.4.2)

【公開番号】特開2013-206919(P2013-206919A)

【公開日】平成25年10月7日 (2013.10.7)

【年通号数】公開・登録公報2013-055

【出願番号】特願2012-71028(P2012-71028)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/786 (2006.01)

H 0 1 L 21/28 (2006.01)

H 0 1 L 29/417 (2006.01)

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/532 (2006.01)

G 0 9 F 9/30 (2006.01)

【F I】

H 0 1 L 29/78 6 1 9 B

H 0 1 L 29/78 6 1 8 B

H 0 1 L 29/78 6 1 6 V

H 0 1 L 29/78 6 1 9 A

H 0 1 L 21/28 3 0 1 B

H 0 1 L 29/50 M

H 0 1 L 21/90 L

G 0 9 F 9/30 3 3 8

【手続補正書】

【提出日】平成27年2月13日 (2015.2.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

ゲート電極と、

上記ゲート電極を覆うようにして設けられたゲート絶縁膜と、

上記ゲート絶縁膜上に設けられた酸化物半導体膜と、

上記酸化物半導体膜上に設けられた透明導電性酸化物からなるソース電極およびドレイン電極と、

上記ソース電極上および上記ドレイン電極上に設けられた金属酸化物からなる保護膜と

、

上記保護膜上に設けられた遮光膜とを有し、

上記酸化物半導体膜と上記遮光膜との間の距離が 2 nm 以上 400 nm 以下である薄膜トランジスタ。

【請求項 2】

上記酸化物半導体膜上に設けられたチャネル保護膜をさらに有する請求項 1 に記載の薄膜トランジスタ。

【請求項 3】

上記金属酸化物は、酸化アルミニウムまたは酸化チタンである請求項 2 に記載の薄膜ト

ランジスタ。

【請求項 4】

上記ソース電極および／または上記ドレイン電極は、上記酸化物半導体膜の外側の上記ゲート絶縁膜に延在しており、この延在している部分の上記ソース電極および／または上記ドレイン電極と電氣的に接続された低抵抗配線を有する請求項 3 に記載の薄膜トランジスタ。

【請求項 5】

上記延在している部分の上記ソース電極および／または上記ドレイン電極を画素電極とする請求項 4 に記載の薄膜トランジスタ。

【請求項 6】

上記低抵抗配線は、上記ゲート絶縁膜の面上に設けられた上記ソース電極上および／または上記ドレイン電極上に設けられている請求項 5 に記載の薄膜トランジスタ。

【請求項 7】

上記遮光膜は、上記チャネル領域上の上記保護膜上に、上記低抵抗配線と離間して設けられている請求項 6 に記載の薄膜トランジスタ。

【請求項 8】

上記遮光膜は、上記低抵抗配線とは電氣的に隔離されている請求項 7 に記載の薄膜トランジスタ。

【請求項 9】

上記ソース電極および／または上記ドレイン電極の厚さが 1 nm 以上 200 nm 以下である請求項 8 に記載の薄膜トランジスタ。

【請求項 10】

上記保護膜の厚さが 1 nm 以上 200 nm 以下である請求項 9 に記載の薄膜トランジスタ。

【請求項 11】

上記低抵抗配線および遮光膜のうちの少なくとも一方の厚さが 300 nm 以上 2 μm 以下である請求項 10 に記載の薄膜トランジスタ。

【請求項 12】

基板にゲート電極を形成する工程と、
上記ゲート電極を覆うようにしてゲート絶縁膜を形成する工程と、
上記ゲート絶縁膜上に酸化物半導体膜を形成する工程と、
上記酸化物半導体膜上にチャネル保護膜を形成する工程と、
上記酸化物半導体膜の上に透明導電性酸化物からなるソース電極およびドレイン電極とをそれぞれ形成する工程と、
上記ソース電極および上記ドレイン電極の上に、金属酸化物からなる保護膜を形成し、
上記保護膜上に遮光膜を形成する工程とを有し、
上記酸化物半導体膜と上記遮光膜との間の距離が 2 nm 以上 400 nm 以下となるように形成する薄膜トランジスタの製造方法。

【請求項 13】

上記酸化物半導体膜上にチャネル保護膜をさらに形成する工程を有する請求項 12 に記載の薄膜トランジスタの製造方法。

【請求項 14】

上記保護膜の少なくとも一部を除去して、延在している部分の上記ソース電極および／またはドレイン電極を露出させて電極露出部を形成する工程と、
上記保護膜上および上記電極露出部上に導電性材料を製膜し、成形して上記電極露出部上に低抵抗配線と、上記チャネル領域上に低抵抗配線と離間して遮光膜とを形成する工程とを有する請求項 13 に記載の薄膜トランジスタの製造方法。

【請求項 15】

上記保護膜を形成する場合に、酸素ラジカルを添加して形成する請求項 14 に記載の薄膜トランジスタの製造方法。

【請求項 16】

上記金属酸化物は、酸化アルミニウムまたは酸化チタンである請求項 15 に記載の薄膜トランジスタの製造方法。

【請求項 17】

上記遮光膜を、上記低抵抗配線と電氣的に隔離するようにして形成する請求項 16 に記載の薄膜トランジスタの製造方法。

【請求項 18】

上記ソース電極および / または上記ドレイン電極を 1 nm 以上 200 nm 以下の厚さで形成する請求項 17 に記載の薄膜トランジスタの製造方法。

【請求項 19】

上記保護膜を 1 nm 以上 200 nm 以下の厚さで形成する請求項 18 に記載の薄膜トランジスタの製造方法。

【請求項 20】

基板に薄膜トランジスタと画素とを備え、
上記薄膜トランジスタは、
ゲート電極と、
上記ゲート電極を覆うようにして設けられたゲート絶縁膜と、
上記ゲート絶縁膜上に設けられた酸化物半導体膜と、
上記酸化物半導体膜上に設けられた透明導電性酸化物からなるソース電極およびドレイン電極と、
上記ソース電極上および上記ドレイン電極上に設けられた金属酸化物からなる保護膜と、
保護膜上に遮光膜とを有し、
上記酸化物半導体膜と上記遮光膜との間の距離が 2 nm 以上 400 nm 以下である表示装置。