



República Federativa do Brasil
Ministério da Economia
Instituto Nacional da Propriedade Industrial

(11) PI 0822291-6 B1



(22) Data do Depósito: 26/12/2008

(45) Data de Concessão: 05/01/2021

(54) Título: SUBSTRATO DE MATRIZ ATIVA E DISPOSITIVO DE DISPLAY DE CRISTAL LÍQUIDO

(51) Int.Cl.: G02F 1/1343; G02F 1/1368; G09F 9/30.

(30) Prioridade Unionista: 21/02/2008 JP 2008-040101.

(73) Titular(es): UNIFIED INNOVATIVE TECHNOLOGY, LLC.

(72) Inventor(es): RYOHKI ITOH; SATOSHI HORIUCHI; TAKAHARU YAMADA.

(86) Pedido PCT: PCT JP2008073801 de 26/12/2008

(87) Publicação PCT: WO 2009/104346 de 27/08/2009

(85) Data do Início da Fase Nacional: 20/08/2010

(57) Resumo: SUBSTRATO DE MATRIZ ATIVA E DISPOSITIVO DE DISPLAY DE CRISTAL LÍQUIDO. A presente invenção refere-se a um dispositivo de display de cristal líquido incluindo um substrato de matriz ativa com características aperfeiçoadas e provendo alto contraste entre displays de preto e branco. O substrato de matriz ativo da presente invenção é um substrato de matriz ativa, incluindo: eletrodos de pixel dispostos em um padrão de matriz; uma linha de fonte que se estende em uma direção da coluna e que coincide com quaisquer dois dos eletrodos de pixel adjacentes em uma direção da fileira; e uma linha de capacitor de armazenamento que se estende na direção da fileira e intersectando com a linha de fonte, em que os eletrodos de pixel, a linha de fonte e a linha de capacitor de armazenamento são dispostos em diferentes camadas empilhadas com um filme isolante entre os mesmos, a linha de fonte tem pontos curvos abaixo de ambos dos adjacentes dois eletrodos de pixel da fileira e em uma porção de cruzamento que passa através de um espaço entre os dois eletrodos de pixel adjacentes da fileira, a linha de capacitor de armazenamento tem uma porção que se estende na direção da (...).

Relatório Descritivo da Patente de Invenção para "**SUBSTRATO DE MATRIZ ATIVA E DISPOSITIVO DE DISPLAY DE CRISTAL LÍQUIDO**".

CAMPO TÉCNICO

[001] A presente invenção refere-se aos substratos de matriz ativa e dispositivos de LCD (display de cristal líquido). Mais particularmente, a presente invenção refere-se ao dispositivo de LCD para uso no acionamento da matriz ativa, particularmente de modo apropriado no acionamento em polaridade inversa.

ANTECEDENTES TÉCNICOS

[002] Os dispositivos de LCD estão sendo amplamente usados em uma variedade de campos tais como televisões, computadores pessoais, fones celulares e câmeras digitais por causa de suas características tais como perfil fino, peso leve e baixo consumo de força. De acordo com os dispositivos de LCD, as propriedades óticas tais como birrefringência, rotação ótica, dicroísmo e dispersão rotatória ótica de luz usadas para display são ajustadas pelo controle da orientação de LC pela aplicação de voltagem. Os dispositivos de LCD são ainda classificados com base no tipo do sistema de controle de acionamento de LC. Nos dispositivos de display de matriz, por exemplo, eletrodos são dispostos em um padrão específico e os eletrodos independentemente controlam o acionamento dos LCs, o que permite display de imagem de alta resolução.

[003] Exemplos de dispositivos de display de matriz incluem dispositivos de display de matriz passiva e dispositivos de display de matriz ativa. De acordo com os dispositivos de display de matriz ativa, os eletrodos são dispostos em um padrão de matriz e linhas são dispostas em duas direções mutuamente perpendiculares para circundarem cada um dos eletrodos. Ainda, um elemento comutador é disposto em cada uma das interseções e isto possibilita que os respectivos eletro-

dos sejam separadamente controlados no acionamento pelas linhas. Assim, os dispositivos de display de matriz ativa podem prover display de alta qualidade quando forem dispositivos de grande capacidade.

[004] Vários desenvolvimentos sobre os dispositivos de LCD de matriz ativa têm sido realizados a fim de melhorar as qualidades de display, como descrito nos Documentos de Patente 1 a 3, por exemplo.

[005] Um dispositivo de LCD do Documento de Patente I é um dispositivo de AMLCD (display de cristal líquido de matriz ativa) que é configurado para incluir, em sequência, um substrato de eletrodo de pixel, uma camada de cristal líquido e um substrato de contraeletrodo. O substrato de eletrodo de pixel é provido com eletrodos de pixel cada qual sendo circundado pelas linhas de barramento de porta mutuamente perpendiculares e linhas de barramento de dreno. Ainda, o dispositivo inclui eletrodos de capacitor de armazenamento como um filme de proteção contra luz no substrato de eletrodo de pixel para prevenir o vazamento de luz dos espaços entre os eletrodos de pixel e linhas de barramento de dreno, deste modo minimizando a margem do filme de proteção contra luz. Como um resultado, o dispositivo de LCD possui uma razão de abertura melhorada. No documento de Patente I, uma voltagem de sinal é alimentada através da linha de barramento de dreno.

[006] Um elemento de LCD do Documento de Patente 2 é um elemento de AMLCD, e os eletrodos de pixel, linhas de eletrodo de varredura e linhas de eletrodo de sinal são dispostos em um substrato constituindo o elemento de LCD, as duas linhas sendo dispostas em um padrão reticulado para circundar cada um dos eletrodos de pixel. Um condutor de proteção contra luz estendido da linha de eletrodo de varredura é disposto para um transistor de filme fino ao longo da linha de eletrodo de sinal e este condutor é usado para prevenir o vazamento da luz dos espaços entre os eletrodos de pixel e linhas de eletrodo

de varredura e também espaços entre os eletrodos de pixel e linhas de eletrodo de sinal. Assim, o vazamento de luz pode ser suprimido independente de uma matriz preta estar ou não precisamente posicionada com os espaços e a área da matriz preta também pode ser reduzida. Como resultado, o elemento de LCD tem uma razão de abertura melhorada.

[007] Um dispositivo de LCD do Documento de Patente 3 é um dispositivo de AMLCD, e um dentre um eletrodo de pixel e uma linha de sinal possui uma parte curva e na parte curva, os eletrodos de pixel na direção da largura são cobertos. Assim, quando o eletrodo de pixel ou a linha de sinal possui a parte curva, uma variação em capacitância formada entre o eletrodo de pixel e a linha de sinal (linha da fonte), causada pelo desalinhamento entre as camadas, pode ser suprimida mesmo quando o dispositivo de LCD é acionado pelo acionamento reverso de ponto em que uma polaridade de sinal de fonte é invertida com base em cada linha de porta. Como resultado, a não uniformidade de display chamada sombreamento, causada pela variação da capacitância, pode ser minimizada.

[008] Os dispositivos de LCD estão hoje sendo rapidamente desenvolvidos e, em adição ao melhoramento na razão de abertura, os aperfeiçoamentos no contraste de preto-branco para melhorar as qualidades de display e nas características de substratos de matriz ativa dos dispositivos de LCD são desejados para os dispositivos de LCD.

DOCUMENTO DE PATENTE 1

[009] Publicação de Patente Japonesa aberta à inspeção pública nº 308533/1994

DOCUMENTO DE PATENTE 2

[0010] Publicação de Patente Japonesa aberta à inspeção pública nº 160451/1996

DOCUMENTO DE PATENTE 3

[0011] Publicação de Patente Japonesa aberta à inspeção pública nº 281696/2001

DESCRIÇÃO DA INVENÇÃO

[0012] A presente invenção tem sido realizada em vista do estado da técnica acima mencionado. A presente invenção visa proporcionar um dispositivo de LCD incluindo um substrato de matriz ativa com aperfeiçoadas características e provendo alto contraste entre display de branco e preto.

[0013] Os inventores anteriores realizaram várias investigações sobre as configurações de aperfeiçoamento de características de um substrato de matriz ativa incluindo uma linha de fonte tendo um ponto curvo e também aperfeiçoamento de qualidades de display de um dispositivo de LCD incluindo tal substrato de matriz ativa. Então, os inventores notaram locais de eletrodos de pixel e linhas de fonte. Os inventores constataram o seguinte. De acordo com as configurações convencionais, os eletrodos de pixel, cada qual tendo um formato retangular, são dispostos em um padrão de matriz(retículo) e os espaços entre os eletrodos de pixel são protegidos contra a luz pelas linhas de porta e linhas de fonte mutuamente perpendiculares. Nesta configuração, a não uniformidade do display causada pelo desalinhamento no plano pode ser eliminada pela linha de fonte incluindo parte curva, porém neste caso, alguns espaços entre os eletrodos de pixel devem ser insuficientemente protegidos contra a luz para causar vazamento de luz daí no estado de display de preto. Os inventores também constataram que o vazamento de luz entre os eletrodos de pixel pode ser prevenido pela disposição de alguma linha ou eletrodo na região de vazamento de luz de modo a coincidir com os espaços entre os eletrodos de pixel, o que é permitido também nos dispositivos de AMLCD que acionam polaridade invertida.

[0014] Os presentes inventores constataram que uma linha de ca-

pacitor de armazenamento ou uma linha de porta incluída em um substrato de matriz ativa pode ser usada como linha ou eletrodo para proteção contra a luz e ainda constataram que uma linha de fonte é espaçada da linha de capacitor de armazenamento ou da linha de porta com uma certa distância entre as mesmas, de modo a não sobrepor entre si, minimizando deste modo uma capacitância parasítica formada entre as mesmas e, como um resultado, o retardo do sinal pode ser prevenido. Ainda, os inventores constataram que, de acordo com os dispositivos de LCD incluindo este substrato de matriz ativa, a geração de retardo de sinal pode ser prevenida e o vazamento da luz inibido entre os eletrodos de pixel contribui para um aperfeiçoamento no contraste. Como um resultado, os problemas acima mencionados têm sido admiravelmente solucionados, conduzindo à completação da presente invenção.

[0015] A presente invenção é um substrato de matriz ativa incluindo:

[0016] eletrodos de pixel dispostos em um padrão de matriz;

[0017] uma linha de fonte que se estende em uma direção da coluna e coincide com qualquer um adjacente dos dois eletrodos de pixel em uma direção da fileira; e

[0018] uma linha de capacitor de armazenamento estendendo-se na direção da fileira e intersectando com a linha de fonte,

[0019] em que os eletrodos de pixel, a linha de fonte e a linha de capacitor de armazenamento são dispostos em diferentes camadas empilhadas com um filme isolante entre os mesmos,

[0020] a linha de fonte tem pontos curvos abaixo de ambos os adjacentes dois eletrodos de pixel em fileira e possui uma porção de cruzamento que passa através de um espaço entre os dois adjacentes eletrodos de pixel em fileira,

[0021] a linha de capacitor de armazenamento possui uma porção

que se estende na direção da coluna e coincidindo com o espaço entre os dois adjacentes eletrodos de pixel em fileira, e

[0022] a linha de fonte coincide com a linha de capacitor de armazenamento substancialmente apenas em uma sua interseção (a seguir, também referida como primeiro substrato de matriz ativa da presente invenção).

[0023] O primeiro substrato de matriz ativa da presente invenção é mencionado em maiores detalhes abaixo.

[0024] O primeiro substrato de matriz ativa da presente invenção inclui: os eletrodos de pixel dispostos em um padrão de matriz; uma linha de fonte estendendo-se em uma direção da coluna e coincidindo com qualquer um dos dois adjacentes eletrodos de pixel em uma direção da fileira; e uma linha de capacitor de armazenamento estendendo-se na direção da fileira e intersectando com a linha de fonte. O primeiro substrato de matriz ativa da presente invenção é provido com uma variedade de eletrodos e linhas para acionamento de LC tais como eletrodos de pixel, linhas de fonte, linhas de porta e linhas de capacitor de armazenamento. No substrato incluindo estes eletrodos e linhas, as linhas de porta são dispostas em uma direção da fileira, isto é, em uma direção do comprimento da linha de capacitor de armazenamento para intersectar com as linhas de fonte e em cada interseção das duas linhas, um TFT (transistor de filme fino), que é um elemento de comutação e similar é provido. Os eletrodos de pixel, cada qual, constituem uma unidade de pixel para aplicação de uma voltagem à camada de LC e funciona como um pixel para acionamento de LCs. As linhas de fonte, cada qual, fornecem um sinal de fonte ao eletrodo de pixel ou TFT. As linhas de capacitor de armazenamento, cada qual, formam uma capacitância juntamente com um outro eletrodo ou linha disposta com o filme isolante entre os mesmos para armazenar um potencial elétrico do eletrodo de pixel quando o TFT é desativado. As

linhas de porta, cada qual, controlam uma regulação de tempo de aplicação de dado de sinal ao eletrodo de pixel e ao TFT. Os TFTs são elementos comutadores de semicondutor de três terminais e cada qual pode controlar um sinal de porta alimentado da linha de porta e um sinal de fonte alimentado da linha de fonte. Os locais das linhas de porta, das linhas de fonte e dos TFTs permitem o acionamento sequencial da linha em que a voltagem de sinal é aplicada em sequência aos eletrodos de pixel ao longo da linha de porta.

[0025] Os eletrodos de pixel, a linha de fonte e a linha de capacitor de armazenamento são dispostos em diferentes camadas empilhadas com um filme isolante entre os mesmos e a linha de fonte possui pontos curvos abaixo de ambos os adjacentes dois eletrodos de pixel em fileira e possui uma porção de cruzamento que passa através de um espaço entre os adjacentes dois eletrodos de pixel em fileira. De acordo com a presente invenção, a linha de fonte é disposta em uma camada diferente do eletrodo de pixel com um filme isolante entre os mesmos e uma certa capacitância é formada entre a linha de fonte e o eletrodo de pixel, como as linhas de capacitor de armazenamento fazem. A linha de fonte é disposta na direção da fileira no todo como acima mencionado, porém encurva-se pelo menos duas vezes nos respectivos pontos de curva e a porção de cruzamento, que é uma porção entre os pontos de curva, passa através de um espaço entre os dois eletrodos de pixel adjacentes. No ponto de curva, a linha de fonte encurva-se em um ângulo reto ou obliquamente à direção longitudinal da linha de fonte. Como um resultado, a linha de fonte pode coincidir com cada um dos dois eletrodos de pixel em fileira adjacentes.

[0026] O significado da provisão da linha de fonte com os pontos curvos para coincidir com ambos os adjacentes dois eletrodos de pixel em fileira é abaixo mencionado. As figuras 15 e 16 são vistas em planta, cada qual esquematicamente mostrando uma relação entre os lo-

cais dos eletrodos de pixel e linhas de fonte e uma capacitância formada entre os mesmos. A figura 16 mostra uma concretização convencional em que as linhas de fonte não têm pontos curvos. A figura 15 mostra uma concretização da presente invenção em que as linhas de fonte, cada qual, têm pontos curvos. As figuras 15(a) e 16(a) mostram uma relação sem o desalinhamento. As figuras 15(b) e 16(b) mostram uma relação com o desalinhamento. As porções de sombra nas figuras 15 e 16, cada qual, mostram uma região de sobreposição da linha de fonte e do eletrodo de pixel. Como mostrado na figura 16, quando os eletrodos de pixel (pix1 a pix3) são dispostos em um padrão de matriz, as linhas de fonte (S1 a S3) são usualmente dispostas para coincidirem com respectivos espaços entre os eletrodos de pixel. A camada incluindo os eletrodos de pixel e a camada incluindo as linhas de fonte são separadas, e um filme isolante é formado entre os mesmos. Assim, uma certa capacitância é formada entre um eletrodo de pixel e a linha de fonte. Todavia, a linha de fonte nem sempre está disposta para passar no centro do espaço entre os eletrodos de pixel como mostrado na figura 16(b), por exemplo, uma vez que os eletrodos de pixel e as linhas de fonte são dispostos nas diferentes camadas. A quantidade da capacitância é proporcional a uma área de sobreposição entre a linha de fonte e o eletrodo de pixel. Assim, uma grande variação na área causa os seguintes problemas, por exemplo, quando uma polaridade é invertida entre os eletrodos de pixel adjacentes.

[0027] Nos dispositivos de LCD, uma capacitância C_{pix} , que um eletrodo de pixel forma, é uma soma de C_{cs} formada com uma linha de capacitor de armazenamento, C_{lc} formado em uma camada de LC, C_{sd} formada com uma linha de fonte, C_{gd} formada entre as linhas de porta e dreno e similar, como mostrado na seguinte fórmula (1).

$$C_{pix} = C_{cs} + C_{cl} + C_{sd} + C_{gd} \quad (1)$$

[0028] O potencial elétrico de pixel V_{pixl} pode ser representado pe-

la seguinte fórmula (2):

$$V_{\text{pix1}} = V_{s1} - ((C_{\text{sd1}}/C_{\text{pix1}} \times V_{s1\text{pp}}) + (C_{\text{sd2}}/C_{\text{pix1}} \times V_{s2\text{pp}})) \quad (2)$$

[0029] em que S1 representa uma linha de fonte coincidindo com um lado do pix1 de eletrodo de pixel;

[0030] S2 representa linha de fonte coincidindo com um lado de pix1 de eletrodo de pixel;

[0031] V_{s1} e V_{s2} representam potenciais elétricos de fonte aplicados por S1 e S2, respectivamente;

[0032] C_{pix1} representa capacitância, que pix1 forma;

[0033] C_{sd1} e C_{sd2} representam capacitâncias formadas entre pix1 e S1 e entre pix1 e S2, respectivamente;

[0034] Pix1 recebe potencial elétrico de sinal de S1;

[0035] Pix1 tem uma polaridade de "mais";

[0036] Pix2 tem uma polaridade de "menos".

[0037] $V_{s2} = -V_{s1}$ é satisfeita porque os pixels adjacentes são diferentes em polaridade. " $(C_{\text{sd1}}/C_{\text{pix1}} \times V_{s1\text{pp}}) + (C_{\text{sd2}}/C_{\text{pix1}} \times V_{s2\text{pp}})$ " mostra uma voltagem traçada por S1 e S2.

[0038] Neste caso, a polaridade de um potencial elétrico de fonte aplicado ao eletrodo de pixel é invertida a cada período de 1H e então, as influências equivalentes a duas vezes o potencial elétrico de fonte atuam no eletrodo de pixel. Assim, os potenciais elétricos de fonte $V_{s1\text{pp}}$ e $V_{s2\text{pp}}$ equivalentes às voltagens do desenho satisfazem $V_{s1\text{pp}} = 2 \times V_{s1}$ e $V_{s2\text{pp}} = 2 \times V_{s2}$.

[0039] Similarmente, o potencial elétrico V_{pix2} pode ser representado pela seguinte fórmula (3).

$$V_{\text{pix2}} = V_{s2} - ((C_{\text{sd2}}/C_{\text{pix2}} \times V_{s2\text{pp}}) + (C_{\text{sd3}}/C_{\text{pix2}} \times V_{s3\text{pp}})) \quad (3)$$

[0040] em que S2 representa a linha de fonte que coincide com um lado do eletrodo de pixel pix2;

[0041] S3 representa linha de fonte que coincide com um outro lado do eletrodo de pixel pix2;

[0042] V_{s2} e V_{s3} representam potenciais elétricos de fonte aplicados por S2 e S3, respectivamente;

[0043] C_{pix2} representa capacitância, que pix2 forma; formada em pix2;

[0044] C_{sd2} e C_{sd3} representam capacitâncias formadas entre pix2 e S2 e entre pix3 e S3, respectivamente;

[0045] Pix2 recebe potencial de sinal do S2; e

[0046] Pix3 adjacente a pix2 possui polaridade de mais.

[0047] $V_{s3} = -V_{s2}$ é satisfeita porque os pixels adjacentes são diferentes em polaridade. " $(C_{sd2}/C_{pix2} \times V_{s2pp}) + (C_{sd3}/C_{pix2} \times V_{s3pp})$ " representa uma voltagem estirada por S2 e S3.

[0048] Em vista do acima, quando a polaridade é diferente entre os dois pixels adjacentes e quando uma área em que a linha de fonte coincide com o eletrodo de pixel é a mesma entre os dois pixels adjacentes, como mostrado na figura 16(a), $C_{sd1} = C_{sd2} = C_{sd3}$ é satisfeita e as voltagens estiradas pelas linhas de fonte podem ser mutuamente canceladas entre os pixels e os adjacentes dois pixels são os mesmos em potencial elétrico (cujas polaridades podem ser diferentes). Todavia, como mostrado na figura 16(b), quando a área de sobreposição é variada entre os pixels $C_{sd1} > C_{sd2}$ ou $C_{sd1} < C_{sd2}$ é satisfeita ou $C_{sd2} > C_{sd3}$ ou $C_{sd2} < C_{sd3}$ é satisfeita e a voltagem estirada pela linha de fonte muda é também variada e os dois pixels adjacentes têm diferentes potenciais, resultando em display sem uniformidade.

[0049] Na presente invenção, como mostrado nas figuras 15(a) e 15(b), a linha de fonte é provida com os pontos curvos para coincidir com cada um dos dois eletrodos de pixel adjacentes, o que facilmente possibilita que quase a linha de fonte toda coincida com os eletrodos de pixel. De acordo com isto, os dois pixels adjacentes têm o mesmo potencial, mesmo que um ligeiro desalinhamento ocorra como mostrado na figura 15(b). Especificamente, valores quase equivalentes são

facilmente dados a C_{sd1} , C_{sd2} , e C_{sd3} na concretização da presente invenção.

[0050] A linha de capacitor de armazenamento possui uma porção que se estende na direção da coluna e que coincide com o espaço entre os adjacentes dois eletrodos de pixel em fileira. Quando é projetado de modo que a linha de fonte seja curva e deste modo a linha de fonte toda coincida com os eletrodos de pixel, um espaço entre os eletrodos de pixel possui uma região livre do membro de proteção contra luz. Através desta região, a luz é vazada no estado de display preto e uma razão de contraste calculada por "luminância no estado de display branco/luminância no display preto" é reduzida. Na presente invenção, é projetado que a parte da linha de capacitor de armazenamento seja ramificada e então estendida para coincidir com um espaço entre os eletrodos de pixel e deste modo a luz através do espaço é bloqueada para reduzir o vazamento da luz no estado de display preto e a razão de contraste pode ser melhorada. A matriz de preto feita de resinas orgânicas e similares pode ser comumente usada como o membro de proteção contra a luz, porém a matriz de preto e a linha de fonte são tipicamente dispostas em diferentes substratos e suficientes efeitos de proteção contra a luz não devem ser obtidos se desalinhamento entre os dois substratos ocorrer. Em adição, a luz deve ser vazada através de um furo de pino possivelmente formado na matriz de preto. Em contraste à matriz de preto, a linha de capacitor de armazenamento pode ser facilmente disposta no substrato incluindo a linha de fonte. Então, o uso da linha de capacitor de armazenamento como membro de proteção contra a luz pode minimizar as influências pelo desalinhamento. Ainda, os filmes de metal mostram muito maior propriedade de proteção contra a luz do que as resinas orgânicas. Consequentemente, estas linhas são mais apropriadas como membro de proteção contra a luz da presente invenção.

[0051] A linha de fonte coincide com a linha de capacitor de armazenamento substancialmente apenas em uma sua interseção. Na presente invenção, a porção maior da linha de fonte fica distante da linha de capacitor de armazenamento, de modo a não coincidir com a mesma, a fim de evitar o retardo do sinal e similar possivelmente causado devido à capacitância parasítica formada com a mesma. Na presente invenção, a linha de capacitor de armazenamento e a linha de fonte são projetadas para serem intersectadas uma com a outra e, assim, as duas linhas são coincidadas uma com a outra pelo menos em um ponto. De acordo com a concretização em que a linha de fonte coincide com a linha de capacitor de armazenamento substancialmente apenas na interseção da mesma, como na presente invenção, a formação de capacitância parasítica pode ser suficientemente reduzida, conduzindo à supressão do retardo de sinal.

[0052] A configuração do substrato de matriz ativa da presente invenção não está especialmente limitada. O substrato de matriz ativa pode ou não incluir outros componentes desde que essencialmente inclua os componentes acima mencionados.

[0053] O substrato de matriz ativa da presente invenção pode ser montado em uma variedade de dispositivos de display e sensores, por exemplo. Os exemplos dos dispositivos de display incluem dispositivos de LCD e displays de EL orgânicos. Exemplos dos sensores incluem sensores de foto, sensores magnéticos, sensores de temperatura e sensores químicos.

[0054] No primeiro substrato de matriz ativa da presente invenção, uma linha de porta pode ser usada como porção que se estende em vez da linha de capacitor de armazenamento. A presente invenção é um substrato de matriz ativa, incluindo:

[0055] eletrodos de pixel dispostos em um padrão de matriz;

[0056] uma linha de fonte que se estende em uma direção de co-

luna e coincidente com qualquer um dos adjacentes dois dos eletrodos de pixel em uma direção da fileira; e

[0057] uma linha de porta estendendo-se na direção da fileira e intersectando com a linha da fonte,

[0058] em que os eletrodos de pixel, a linha de fonte e a linha de porta são dispostos em diferentes camadas empilhadas com um filme isolante entre os mesmos,

[0059] a linha de fonte possui pontos curvos abaixo de ambos os adjacentes dois eletrodos de pixel da fileira e possui uma porção de cruzamento que passa através de um espaço entre os adjacentes dois eletrodos de pixel da fileira,

[0060] a linha de porta possui uma porção que se estende na direção da coluna e coincidindo com o espaço entre os dois eletrodos de pixel adjacentes da fileira, e

[0061] a linha de fonte coincide com a linha de porta substancialmente apenas em uma sua interseção (a seguir, também referida como um segundo substrato de matriz ativa da presente invenção).

[0062] De acordo com esta concretização, em que a linha de porta é estendida, diferente da concretização em que a linha de capacitor de armazenamento é estendida, uma mudança de voltagem de um sinal de porta anterior momentaneamente proporciona uma influencia sobre a capacitância formada entre a linha de porta e o eletrodo de pixel, porém em vista da proteção contra a luz e do retardo de sinal, as mesmas vantagens como no uso da linha de capacitor de armazenamento podem ser obtidas.

[0063] No primeiro substrato de matriz ativa da presente invenção, um eletrodo flutuante pode ser usado em vez da linha de capacitor de armazenamento. A presente invenção é também um substrato de matriz ativa, incluindo:

[0064] eletrodos de pixel dispostos em um padrão de matriz; e

[0065] uma linha de fonte que se estende em uma direção da coluna e coincidente com qualquer um dos adjacentes dois eletrodos de pixel em uma direção da fileira,

[0066] em que os eletrodos de pixel e a linha de fonte são dispostos em diferentes camadas com um filme isolante entre os mesmos,

[0067] a linha de fonte possui pontos curvos abaixo de ambos dos dois eletrodos de pixel adjacentes da fileira e possui uma porção transversal que passa através de um espaço entre os dois eletrodos de pixel adjacentes da fileira,e

[0068] o substrato de matriz ativa inclui um eletrodo flutuante que se estende na direção da coluna e coincidente com o espaço entre os dois eletrodos de pixel adjacentes da fileira (a seguir, também referido com terceiro substrato de matriz ativa da presente invenção). De acordo com isto, as mesmas vantagens que no uso da linha de capacitor de armazenamento ou da linha de porta podem ser obtidas em vista da proteção contra a luz e retardo de sinal.

[0069] O eletrodo flutuante é um eletrodo independente e não conectado a outras linhas tais como linha de capacitor de armazenamento e linha de porta. Os materiais para as linhas de capacitor de armazenamento ou linhas de porta podem ser usados para o eletrodo flutuante. Isto permite a simplificação das etapas de produção. Uma capacitância parasítica formada entre a linha de fonte e o eletrodo flutuante possivelmente causa retardo de sinal, como ocorre com a capacitância formada entre a linha de fonte e a linha de capacitor ou linha de porta. Assim, é preferível que a linha de fonte coincida com o eletrodo flutuante substancialmente apenas em uma sua intersecção e é mais preferível que a linha de fonte não coincida substancialmente com o eletrodo flutuante.

[0070] As concretizações preferíveis do primeiro a terceiro substratos de matriz ativa da presente invenção são mencionadas em maiores

detalhes abaixo.

[0071] É preferível que os adjacentes dois eletrodos de pixel da fileira sejam diferentes em polaridade. Especificamente, de acordo com a presente concretização, um dos dois eletrodos de pixel adjacentes possui uma polaridade de mais e o outro possui uma polaridade de menos e a linha de fonte coincide com cada um dos dois eletrodos de pixel com as diferentes polaridades através dos pontos de curva. O acionamento inverso de ponto pode ser empregado, por exemplo, como este sistema de acionamento a fim de aplicar voltagens com diferentes polaridades aos respectivos dois eletrodos de pixel adjacentes. No acionamento inverso de ponto, os eletrodos de pixel são dispostos de modo que uma polaridade de mais e uma polaridade de menos sejam alternadas em ambas as direções vertical e transversal na ordem de mais, menos, mais, menos. De acordo com a presente invenção, a polaridade é invertida entre os adjacentes dois eletrodos de pixel, e assim, por exemplo, pelo menos qualquer um dos dois eletrodos de pixel na direção da fileira e na direção da coluna é disposto, de modo que suas polaridades fiquem na ordem de mais, menos, menos, mais ou na ordem de menos, mais, mais, menos. Assim, quando os dois eletrodos de pixel adjacentes são diferentes em polaridade, a geração de tremulação pode ser efetivamente suprimida. As vantagens da presente invenção são particularmente exibidas neste sistema de acionamento em que as voltagens com diferentes polaridades são aplicadas aos respectivos dois eletrodos de pixel adjacentes. Mesmo quando ligeiro mau alinhamento ocorrer, os eletrodos de pixel podem mostrar quase o mesmo potencial elétrico e deste modo a deterioração nas qualidades de display pode ser prevenida.

[0072] Concretizações preferíveis do primeiro substrato de matriz ativa da presente invenção em que a linha de capacitor de armazenamento é estendida são mencionadas abaixo. A seguir, são dadas as

concretizações preferíveis do primeiro substrato de matriz ativa incluindo uma linha de porta que se estende na direção da fileira e intersectando com a linha de fonte.

[0073] É preferível que a linha da porta tenha uma porção que se estende na direção da coluna e coincida com o espaço entre os adjacentes dois eletrodos de pixel da fileira. Especificamente, de acordo com a presente concretização, o espaço na direção da coluna entre os adjacentes dois eletrodos de pixel é sobreposto pelas respectivas porções de extensão da linha de capacitor de armazenamento e a linha de porta. Pelo uso de ambas, a linha de capacitor de armazenamento e a linha de porta, como membro de proteção contra luz, a região protegida da luz pode ser suficientemente assegurada e uma capacitância de armazenamento em uma quantidade apropriada pode ser formada.

[0074] É preferível que a linha de porta e a linha de capacitor de armazenamento sejam dispostas na mesma camada. Como mencionado acima, a linha de capacitor de armazenamento e a linha de porta são providas com uma função como de um membro de proteção contra luz, em adição a seus papéis originais e os mesmos materiais podem ser usados para a linha de porta e a linha de capacitor de armazenamento. Assim, nesta concretização, a linha de capacitor de armazenamento e a linha de porta podem ser formadas a um tempo, o que simplifica as etapas de produção.

[0075] É preferível que a linha de porta e a linha de capacitor de armazenamento sejam dispostas em diferentes camadas com um filme isolante entre as mesmas. Geralmente, os defeitos de vazamento entre as linhas dispostas na mesma camada podem ocorrer. Esta concretização reduz a possibilidade da geração de tais defeitos de vazamento. De acordo com a concretização acima mencionada, é preferível que o espaço entre os dois eletrodos de pixel adjacentes da fileira coincida com pelo menos uma linha de porta e linha de capacitor de

armazenamento. De acordo com esta concretização, a linha de porta e a linha de capacitor de armazenamento podem ser dispostas de modo a coincidirem parcialmente entre si e cada espaço na direção da fileira entre aqueles adjacentes dos eletrodos de pixel pode ser protegido da luz ou pela linha de porta ou pelo capacitor de armazenamento. Assim, o vazamento da luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[0076] É preferível que a linha de porta seja disposta para coincidir com um espaço entre aquele adjacente dos dois eletrodos de pixel na direção da coluna. De acordo com a presente concretização, não apenas os espaços na direção da fileira, mas também os espaços na direção da coluna entre os adjacentes eletrodos de pixel podem ser protegidos da luz. Assim, o vazamento da luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[0077] É preferível que a linha de capacitor de armazenamento seja disposta para coincidir com um espaço entre quaisquer adjacentes dois dos eletrodos de pixel na direção da coluna. Por exemplo, quando a linha de porta é disposta para coincidir com os eletrodos de pixel, não no espaço entre os adjacentes dois eletrodos de pixel da coluna, esta concretização permite que o vazamento de luz entre os adjacentes dois eletrodos de pixel da coluna seja mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo substrato de matriz ativa da presente concretização podem prover um display de contraste maior.

[0078] Abaixo, são dadas as concretizações preferíveis do primeiro substrato de matriz ativa da presente invenção ainda incluindo um

eletrodo flutuante que coincide com o espaço entre os dois eletrodos de pixel adjacentes da fileira.

[0079] É preferível que o eletrodo flutuante e a linha de capacitor de armazenagem sejam dispostos na mesma camada. De acordo com esta concretização, a linha de capacitor de armazenamento e o eletrodo flutuante podem ser formados a um tempo, o que pode simplificar as etapas de produção.

[0080] É preferível que o eletrodo flutuante e a linha de capacitor de armazenamento sejam dispostos em diferentes camadas com um filme isolante entre os mesmos e que o espaço entre os dois eletrodos de pixel adjacentes da fileira coincida com pelo menos um selecionado dentre eletrodo flutuante, linha de capacitor de armazenamento e linha de porta. De acordo com a presente concretização, cada espaço na direção da fileira entre os os eletrodos de pixel adjacentes pode ser protegido contra luz por qualquer eletrodo flutuante, pela linha de capacitor de armazenamento e pela linha de porta. Como resultado, esta concretização permite que o vazamento de luz entre os dois eletrodos de pixel adjacentes da coluna seja mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[0081] Abaixo mencionadas são concretizações preferíveis do segundo substrato de matriz ativa em que a linha de porta é estendida. As concretizações preferíveis do segundo substrato de matriz ativa são as mesmas que no primeiro eletrodo de matriz ativa. A linha de capacitor de armazenamento do primeiro substrato de matriz ativa é substituída pela linha de porta. As concretizações em que o eletrodo flutuante é usado, mencionado no primeiro substrato de matriz ativa, podem ser também aplicadas ao segundo substrato da matriz ativa.

[0082] As seguintes concretizações são preferíveis quando o segundo substrato de matriz ativa ainda inclui uma linha de capacitor de

armazenamento que se estende na direção da fileira e intersectando com a linha de fonte.

[0083] É preferível que a linha de capacitor de armazenamento tenha uma porção que se estenda na direção da coluna coincidindo com o espaço entre os dois eletrodos de pixel adjacentes da fileira. De acordo com isto, ambas, a linha de porta e a linha de capacitor de armazenamento podem ser usadas como membro de proteção contra a luz. A região protegida contra a luz pode ser suficientemente assegurada e uma capacitância de armazenamento em uma quantidade apropriada pode ser formada.

[0084] É preferível que a linha de capacitor de armazenamento e a linha de porta sejam dispostas na mesma camada. De acordo com isto, a linha de porta e a linha de capacitor de armazenamento podem ser formadas a um tempo e assim as etapas de produção podem ser simplificadas.

[0085] É preferível que a linha de capacitor de armazenamento e a linha de porta sejam dispostas nas diferentes camadas com um filme isolante entre as mesmas. Geralmente, os defeitos de vazamento entre as linhas dispostas na mesma camada podem ocorrer. Esta concretização reduz uma possibilidade de geração de tais defeitos de vazamento. Na presente concretização, é preferível que o espaço entre os dois eletrodos de pixel adjacentes da fileira coincide com pelo menos uma da linha de capacitor de armazenamento e linha de porta. De acordo com isto, cada espaço nas direções da fileira e coluna entre dois eletrodos de pixel adjacentes pode ser protegido contra luz por linha de capacitor de armazenamento ou linha de porta. Assim, o vazamento de luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz da presente concretização podem prover display de contraste maior.

[0086] É preferível que a linha de capacitor de armazenamento seja disposta para coincidir com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes na direção da coluna. De acordo com isto, não apenas espaços na direção da fileira, mas também espaços na direção da coluna entre aqueles adjacentes dos eletrodos de pixel podem ser protegidos contra a luz. Assim, o vazamento da luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover o display de contraste maior.

[0087] É preferível que a linha de porta seja disposta para coincidir com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes na direção da coluna. Por exemplo, quando a linha de capacitor de armazenamento for disposta para coincidir com os eletrodos de pixel, não no espaço entre os adjacentes dois eletrodos de pixel da coluna, esta concretização permite que o vazamento de luz entre os dois eletrodos de pixel adjacentes da coluna seja mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover um display de contraste maior.

[0088] As seguintes concretizações são preferíveis quando o segundo substrato de matriz ativa ainda inclui um eletrodo flutuante coincidente com o espaço entre os adjacentes dois eletrodos de pixel da fileira.

[0089] É preferível que o eletrodo flutuante e a linha de porta sejam dispostos na mesma camada. Como resultado, a linha da porta e o eletrodo flutuante podem ser formados a um tempo, o que pode simplificar as etapas de produção.

[0090] É preferível que o eletrodo flutuante e a linha de porta sejam dispostos em diferentes camadas com um filme isolante entre os mesmos. Geralmente, os defeitos de vazamento entre linhas dispostas

na mesma camada podem ocorrer. Esta concretização reduz uma possibilidade da geração de tais defeitos de vazamento. De acordo com a concretização acima mencionada, é preferível que o espaço entre os dois eletrodos de pixel adjacentes da fileira coincida com pelo menos um selecionado do eletrodo flutuante, linha de porta e linha de capacitor de armazenamento. De acordo com a presente concretização, cada espaço na direção da fileira entre aqueles dos eletrodos de pixel adjacentes pode ser protegido contra luz por qualquer um do eletrodo flutuante, linha de porta e linha de capacitor de armazenamento. Como um resultado, esta concretização permite que o vazamento da luz entre os eletrodos de pixel seja mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[0091] Seguem abaixo as concretizações preferíveis do terceiro substrato de matriz ativa incluindo o eletrodo flutuante. As concretizações preferíveis do terceiro substrato de matriz ativa são as mesmas que nos primeiro e segundo substratos de matriz ativa. A linha de capacitor de armazenamento do primeiro substrato de matriz ativa e a linha de porta do segundo substrato de matriz ativa são substituídas com o eletrodo flutuante.

[0092] Preferíveis são as seguintes concretizações quando o terceiro substrato de matriz ativa ainda inclui uma linha de capacitor de armazenamento que se estende na direção da coluna e que intersecta com a linha de fonte.

[0093] É preferível que a linha de capacitor de armazenamento tenha uma porção que se estende na direção da coluna e que coincida com o espaço entre os dois eletrodos de pixel adjacentes da fileira. De acordo com isto, ambos o eletrodo flutuante e a linha de capacitor de armazenamento podem ser usados como membro de proteção contra a luz. Assim, a região protegida contra a luz pode ser suficientemente

assegurada e uma capacitância de armazenamento em uma quantidade apropriada pode ser formada.

[0094] É preferível que a linha de capacitor de armazenamento e o eletrodo flutuante sejam dispostos na mesma camada. Como resultado, o eletrodo flutuante e a linha de capacitor de armazenamento podem ser formados a um tempo, o que pode simplificar as etapas de produção.

[0095] É preferível que a linha de capacitor de armazenamento e o eletrodo flutuante sejam dispostos em diferentes camadas com um filme isolante entre os mesmos. Geralmente, os defeitos de vazamento entre as linhas dispostas na mesma camada podem ocorrer. Esta concretização reduz uma possibilidade de geração de tais defeitos de vazamento. Ainda, de acordo com a presente concretização, é preferível que o espaço entre os dois eletrodos de pixel adjacentes de fileira coincida com pelo menos uma linha de capacitor de armazenamento e eletrodo flutuante. De acordo com isto, cada espaço na direção da fileira entre aqueles eletrodos de pixel adjacentes pode ser protegido contra a luz na linha de capacitor de armazenamento ou no eletrodo flutuante. Como resultado, esta concretização permite que o vazamento da luz entre os eletrodos de pixel seja mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[0096] É preferível que a linha de capacitor de armazenamento coincida com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes na direção da coluna. De acordo com isto, não apenas os espaços na direção da fileira, mas também espaços na direção da coluna entre aqueles adjacentes dos eletrodos de pixel podem ser protegidos contra a luz. Assim, o vazamento contra a luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente

concretização podem prover display de contraste maior.

[0097] As seguintes concretizações são preferíveis quando o terceiro substrato de matriz ativa da presente invenção ainda inclui uma linha de porta que se estende na direção da fileira e que intersecta com a linha de fonte.

[0098] É preferível que a linha de porta tenha uma porção que se estende na direção da coluna e coincida com o espaço entre os dois eletrodos de pixel adjacentes da fileira. De acordo com isto, ambos o eletrodo flutuante e a linha de porta podem ser usados como membro de proteção contra a luz. Assim, a região protegida contra a luz pode ser suficientemente assegurada e a capacitância de armazenamento em uma quantidade apropriada pode ser formada.

[0099] É preferível que a linha de porta e o eletrodo flutuante sejam dispostos na mesma camada. Como resultado, o eletrodo flutuante e a linha de capacitor de armazenamento podem ser formados a um tempo, o que pode simplificar as etapas de produção.

[00100] É preferível que a linha de porta e o eletrodo flutuante sejam dispostos em diferentes camadas com um filme isolante entre os mesmos. Geralmente, os defeitos de vazamento entre as linhas dispostas na mesma camada podem ocorrer. Esta concretização reduz uma possibilidade de geração de tais defeitos de vazamento. De acordo com a presente concretização, é também preferível que o espaço entre os dois eletrodos de pixel adjacentes de fileira coincida com pelo menos um dentre linha de porta e eletrodo flutuante. De acordo com isto, cada espaço na fileira e nas direções da coluna entre os dois eletrodos de pixel adjacentes pode ser protegido contra luz pela linha de porta ou eletrodo flutuante. Assim, o vazamento de luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover display de contraste maior.

[00101] É preferível que a linha de porta coincida com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes na direção da coluna. De acordo com isto, não apenas os espaços na direção da fileira, mas também espaços na direção da coluna entre aqueles adjacentes dos eletrodos de pixel podem ser protegidos contra luz. Assim, o vazamento da luz entre os eletrodos de pixel pode ser mais seguramente prevenido. Por exemplo, os dispositivos de display incluindo o substrato de matriz ativa da presente concretização podem prover um display de contraste maior.

[00102] A presente invenção é também um dispositivo de display de cristal líquido incluindo o primeiro, segundo ou terceiro substrato, uma camada de cristal líquido e um contrassubstrato, empilhados nesta ordem, em que o contrassubstrato inclui uma matriz preta coincidindo com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes. Os dispositivos de display incluindo o primeiro, segundo ou terceiro substrato de matriz ativa podem prover um contraste maior entre os displays de preto e branco mesmo que for acionado em acionamento de polaridade inversa. O dispositivo de display particularmente preferível é aquele que inclui uma matriz preta no dispositivo de LCD.

[00103] Em adição às linhas acima mencionadas, uma matriz preta pode ser subsidiariamente usada como um membro para proteger contra a luz um espaço nas direções da fileira e/ou da coluna entre os eletrodos de pixel adjacentes. Mesmo que uma variedade de linhas fosse usada para proteção contra a luz como acima mencionado, algumas linhas não devem ser apropriadamente usadas em vista do desenho da linha. Em tal caso, uma matriz preta é usada em vez disso, deste modo melhorando mais o contraste.

[00104] O dispositivo de display de cristal líquido da presente invenção inclui uma camada de LC interposta entre um par de substratos, isto é, um substrato de matriz ativa e um contrassubstrato. O con-

trassubstrato pode ser usado, por exemplo, como um substrato de filtro de cor incluindo uma camada de filtro de cor e uma matriz preta. Os dispositivos de LCD comumente incluem uma matriz preta para prevenir o vazamento da luz entre os filtros de cor, mistura de cor e similares, porém na presente invenção, uma variedade de linhas serve como um membro de proteção contra a luz principal, e assim, o dispositivo de LCD da presente invenção inclui uma matriz preta mais fina do que aquela convencional e, portanto, mostra uma razão de abertura maior.

EFEITO DA INVENÇÃO

[00105] De acordo com o substrato de matriz ativa da presente invenção, uma linha de capacitor de armazenamento / ou uma linha de porta é estendida para coincidir com um espaço entre dois eletrodos de pixel adjacentes e o vazamento da luz no estado preto através do espaço pode ser suprimido também quando uma linha de fonte tem pontos curvos. Assim, os dispositivos de display incluindo esse substrato de matriz ativa podem prover display de contraste melhorado. Ainda, a linha de capacitor de armazenamento estendida ou linha de porta é disposta de modo a não coincidir com a linha de fonte, exceto para a sua interseção, e assim a formação de uma capacitância parasítica entre estas linhas pode ser prevenida e as influências de retardo de sinal podem ser minimizadas.

MELHORES MODALIDADES PARA REALIZAÇÃO DA INVENÇÃO

[00106] A presente invenção é mencionada em maiores detalhes abaixo com referência aos desenhos mostrando as concretizações da presente invenção, porém não limitada apenas às mesmas.

Concretização 1

[00107] A figura 1 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização I. A figura 2 é uma vista em secção transversal esquemática tomada ao longo da linha A-B da figura 1. O dispositivo de LCD da

concretização 1 inclui um par de substratos, isto é, um substrato de matriz ativa incluindo eletrodos de pixel e um substrato de filtro de cor incluindo camadas de filtro de cor, e uma camada de LC interposta entre estes substratos. De acordo com o substrato de matriz ativa do dispositivo de LCD da concretização 1, os eletrodos de pixel 11 (mostrados por uma linha espessa) são dispostos em um padrão de matriz, e o acionamento dos LCs é controlado na base de cada eletrodo de pixel 11.

[00108] De acordo com o substrato de matriz ativa da concretização 1, várias linhas tais como linhas de porta 12 e linhas de fonte 13 são dispostas em camadas separadas com um filme isolante entre as mesmas, separadamente da camada incluindo os eletrodos de pixel. As linhas de porta 12 estendem-se na direção da fileira ao longo de um lado dos eletrodos de pixel 11 na direção da fileira para coincidir com os espaços entre os dois eletrodos de pixel 11 adjacentes na direção da coluna. As linhas de fonte 13 estendem-se na direção da coluna para intersectar com as fiações da porta 12 com um filme isolante entre as mesmas. A cada intersecção entre as linhas de porta 12 e as linhas de fonte 13, um TFT 14, que é um elemento de comutação de pixel, é disposto. O TFT 14 controla uma regulação de tempo de um sinal de fonte com base em um sinal de porta alimentado da fiação de porta 12 para enviar o sinal de fonte alimentado da linha de fonte 13 para o eletrodo de pixel 11.

[00109] Especificamente, o TFT 14 é conectado em ambas as linhas, linha de porta 12 e linha de fonte 12, e uma linha de estiramento de dreno 15 é estendida de um eletrodo do TFT 14 para o centro do pixel. Um filme isolante coincidindo com a linha de estiramento de dreno 15 é provido com um furo de contato 16, e através deste furo 16, a linha de estiramento de dreno 15 e o eletrodo de pixel 11 são eletricamente conectados entre si. Esta configuração é provida em cada pixel.

[00110] De acordo com a concretização 1, as linhas de CS (linhas de capacitor de armazenamento) 17 são dispostas para se estenderem em uma direção da fileira entre as linhas de porta 12. Cada uma das linhas de CS 17 é disposta para coincidir com a linha de estiramento de dreno I5 do TFT 14 com um filme isolante entre os mesmos no centro do pixel e forma uma certa capacitância de armazenamento junto com a linha de estiramento de dreno I5 do TFT 14. Exemplos de materiais para as várias linhas tais como linha de porta 12, linha de fonte 13, linha de CS 17, e a linha de estiramento de dreno 15 incluem alumínio (Al), prata (Ag), nitreto de tântalo (TaN), nitreto de titânio (TiN) e nitreto de molibdênio (MoN).

[00111] Como mostrado na figura 2, o substrato de matriz ativa da concretização 1 inclui um substrato de vidro 21, as linhas de CS 17, um primeiro filme isolante 22, as linhas de fonte 13, um segundo filme isolante 23 e os eletrodos de pixel 11, empilhados nesta ordem para a camada de LC. As linhas de porta 12 e linhas de CS 17 são dispostas na mesma camada na concretização 1.

[00112] Na concretização 1, a linha de fonte 13 possui pontos curvos 18 abaixo de cada dois eletrodos de pixel 11 adjacentes na direção da fileira e possui uma porção de cruzamento 20 entre os pontos curvos 18. Esta porção de cruzamento 20 passa através de um espaço entre os eletrodos de pixel 11 adjacentes da fileira. Assim, cada linha de fonte 13 é disposta para coincidir com ambos dos eletrodos de pixel 11 adjacentes da fileira. Mais especificamente, a porção de cruzamento 20 da linha de fonte 13 estende-se em uma direção oblíqua para ambos os lados nas direções da coluna e fileira constituindo a circunferência externa do eletrodo de pixel 11. De acordo com a concretização 1, a porção maior da linha de fonte 13 é coincidente com um eletrodo de pixel 11 e assim mesmo que ocorra desalinhamento, uma área da sobreposição entre o eletrodo de pixel 11 e a linha de fonte 13 é

quase a mesma entre os eletrodos de pixel adjacentes 11.

[00113] Na concretização 1, as linhas de fonte 13 têm o mesmo padrão que se estende na direção da coluna para coincidir com os dois eletrodos adjacentes de pixel 11 da fileira como mostrado na figura 1. Mais especificamente, de acordo com a concretização 1, cada uma das linhas de fonte 13 estende-se na direção da coluna, coincidindo com um direito dos adjacentes dois eletrodos de pixel 11 da fileira, e curva-se em um ponto de curva 18 para um esquerdo para passar através de um espaço entre os eletrodos de pixel 11 da fileira. Então, a linha de fonte 13 curva-se novamente em um ponto de curva 18 para se estender na direção da coluna, coincidindo com o eletrodo de pixel 11 esquerdo. A linha de fonte assim estendida 13 ainda curva-se em um ângulo reto em um ponto de curva 18 para o eletrodo de pixel 11 direito e passa através do espaço para estender-se na coluna. Então, a linha de fonte 13 curva-se novamente em um ponto de curva 18 para se estender na direção da coluna, coincidindo com o eletrodo de pixel 11 direito. Ainda, a linha de fonte 13 passa através de uma outra linha de porta 12 e estende-se para um par de eletrodos de pixel 11 em uma coluna seguinte. De acordo com isto, o padrão da linha de fonte 13 formado para coincidir com os adjacentes dois eletrodos de pixel 11 da fileira pode ser uniforme entre os pixels. Assim, os outros membros tais como TF 14 podem ser, cada qual, dispostos no mesmo local entre os pixels. Por exemplo, uma matriz preta para proteger contra a luz um canal do TFT 14 também pode ser localizada na mesma posição entre os pixels. Como um resultado, uma razão de abertura pode ser uniforme entre os pixels adjacentes nas direções da coluna, que podem suprimir a ocorrência de luminância irregular.

[00114] A configuração do local da concretização 1 é vantajosa particularmente quando um eletrodo de pixel 11 tem uma polaridade inversa àquela do eletrodo de pixel 11 adjacente. Quando a polaridade é

diferente entre os dois eletrodos de pixel 11 adjacentes e quando uma área da sobreposição do eletrodo de pixel 11 e a linha de fonte 13 é largamente diferente entre os pixels, as voltagens extraídas dos eletrodos de pixel 11 pelas adjacentes duas linhas de fonte 13 tornam-se diferentes. Assim, por assim dispor a porção de cruzamento, a área da sobreposição entre o eletrodo de pixel 11 e a linha de fonte 12 pode ser facilmente tornada quase uniforme entre os eletrodos de pixel adjacentes 11. Como resultado, a diferença na voltagem extraída é reduzida e a ocorrência da luminância irregular é suprimida, mantendo deste modo as qualidades de display em cada pixel.

[00115] Na concretização 1, cada uma das linhas de porta 12 é disposta para coincidir com um espaço na direção da coluna entre os eletrodos de pixel 11, isto é, um espaço entre aqueles dos eletrodos de pixel adjacentes na direção da coluna. Cada uma das linhas de fonte 13 é disposta para se estender na direção da coluna, porém coincide com os eletrodos de pixel 11. Assim, os espaços na direção da coluna entre os eletrodos de pixel 11, isto é, os espaços entre aqueles adjacentes dos eletrodos de pixel em uma direção da fileira, podem ter uma região transmissora de luz, porém na concretização 1, cada um dos espaços na direção da coluna é protegido contra luz por ser sobreposto por uma porção de extensão 19 ramificada da linha de CS 17. Assim, a configuração da concretização 1 provê um dispositivo de LCD que proporciona um display de contraste maior. As linhas de porta 12 e as linhas de CS 17 podem ser formadas configurando um filme de metal que tem sido formado por crepitação e similar no substrato todo por fotolitografia envolvendo a formação de "resist", exposição com máscara, revelação, causticação, remoção de "resist" e similares. A porção de extensão 19 pode ser também formada no momento da formação de padrão da linha de CS 17.

[00116] De acordo com a concretização 1, a linha de fonte 13 e a

linha de CS 17 são basicamente espaçadas de modo a não se sobrepor entre si quando visto na face de display. A linha de fonte 13 e a linhas de CS 17 coincidem entre si substancialmente apenas na sua intersecção. De acordo com isto, o retardo de sinal causado por uma capacitância parasítica formada entre a linha de fonte 13 e a linha de CS 17 pode ser suprimido, conduzindo à qualidade de display estável. A linha de fonte 13 e a linha de CS 17 são projetadas para coincidir uma com a outra nas mesmas regiões, porém o número destas regiões de sobreposição é aumentado tanto quanto possível, minimizando deste modo as influências sobre as qualidades de display.

[00117] Na concretização 1, as linhas de porta 12 e as linhas de CS 17 são dispostas na mesma camada. O mesmo material pode ser usado para as linhas de porta 12 e linhas de CS 17 e assim estas linhas podem ser formadas em um tempo na mesma camada, o que simplifica as etapas de produção. As linhas de porta 12 e as linhas de CS 17 não podem ser eletricamente conectadas entre si e dispostas a uma certa distância entre as mesmas devido às suas funções diferentes. Também em tal concretização, outras regiões, exceto para o espaço entre a linha de porta 12 e a linha de CS podem ser suficientemente protegidas contra luz. Como resultado, os efeitos do aperfeiçoamento do contraste podem ser conseguidos.

[00118] De acordo com a concretização 1, o substrato de filtro de cor pode ser provido com uma matriz de preto coincidindo com os espaços entre os eletrodos de pixel 11. De acordo com isto, por exemplo, mesmo que o espaço entre os eletrodos de pixel tenha uma região que não seja coincidente com a linha de CS por causa do desenho da linha, a matriz preta pode proteger subsidiariamente contra a luz a região. Especificamente, a matriz preta fica parcialmente disposta para coincidir com o espaço entre a linha de porta 12. Assim, os efeitos protetores contra a luz são melhorados e o dispositivo de display pode prover

um display de contraste melhorado. As matrizes pretas são tipicamente dispostas para o propósito de prevenir o vazamento de luz, mistura de cor entre os filtros de cor e similar. Em contraste a isto, o dispositivo de display da concretização 1 inclui a variedade de linhas como um membro de proteção contra luz principal e assim pode ser provido com uma matriz preta mais fina que usual. Como resultado, o dispositivo de display pode mostrar uma razão de abertura melhorada.

[00119] A figura 3 é uma vista em plana mostrando esquematicamente polaridades de eletrodos de pixel no dispositivo de LCD da concretização 1. Os eletrodos de pixel 11 são acionados por acionamento inverso de pontos na concretização 1. De acordo com o acionamento inverso de pontos, os sinais com polaridades inversas são aplicados em sequência aos dois respectivos eletrodos de pixel adjacentes nas fileiras e colunas. Conseqüentemente, os eletrodos de pixel da concretização 1 são dispostos de modo que as polaridades são invertidas na ordem de mais, menos, mais, menos, cada qual na direção da fileira e na direção da coluna, como mostrado na figura 3. A linha de fonte 3 curva-se para passar através de um espaço entre os eletrodos de pixel 11 com diferentes polaridades. As polaridades podem ser comutadas por um acionador de porta conectado nas linhas de porta 12 e um acionador de fonte conectado nas linhas de fonte 13. De acordo com acionamento inverso de pontos, a tremulação pode ser efetivamente suprimida. De acordo com a configuração da concretização 1, as qualidades de display podem ser mantidas mesmo que a polaridade seja diferente entre adjacentes dois eletrodos de pixel 11. Como resultado, em adição à supressão de tremulação, a ocorrência de luminância irregular causada por uma diferença na luminância entre eletrodos de pixel adjacentes pode ser prevenida e, ainda, vazamento de luz entre eletrodos de pixel adjacentes pode ser prevenido para melhorar o contraste. Assim, a redução nas qualidades de display, causada por retar-

dos de sinal, pode ser suprimida e imagens de alta qualidade podem ser exibidas.

Concretização 2

[00120] A figura 4 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 2. A figura 5 é uma vista seccional transversal esquemática tomada ao longo da linha C-D na figura 4. O dispositivo de LCD da concretização 2 é o mesmo que na concretização 1, exceto que as linhas de porta 12 são usadas em vez das linhas de CS 17 como um membro para proteger contra luz os espaços entre os eletrodos de pixel 11. Cada uma das linhas de porta 12 da concretização 2 possui uma porção de extensão 29, que é parte da linha de porta 12 estendida na direção da coluna do eletrodo de pixel 11 e esta porção de extensão 29 coincide com um espaço na direção da coluna do eletrodo de pixel 11, isto é, um espaço entre os dois pixels adjacentes da fileira. Como um resultado, o vazamento de luz no estado de display reto pode ser prevenido e display de contraste melhorado pode ser provido. De acordo com a concretização 2, não as linhas de CS 17, mas as linhas de porta 12 são, cada qual, estendidas na direção da coluna do eletrodo de pixel 11 e, assim, as linhas de CS 17 são, cada qual, posicionadas não no centro do eletrodo de pixel 11, porém mais próximo à extremidade do eletrodo de pixel 11 a ser estendida na direção da fileira. A posição da sobreposição entre a linha de CS 17 e a linha de estiramento de dreno 15 não está especialmente limitada e, por exemplo, a linha de estiramento de dreno 15 pode ser, cada qual, estendida para coincidir uma com a outra próxima ao centro do eletrodo de pixel 11.

[00121] De acordo com a concretização 2, a linha de fonte 13 e a porção da extensão 29 da linha de porta 12 são basicamente espaçadas de modo a não coincidir uma com a outra quando vistas na face do display. A linha de fonte 13 e a linha de porta 12 coincidem entre si

substancialmente apenas na sua interseção. Assim, o retardo de sinal causado por uma capacitância parasítica formada entre as linhas pode ser prevenido, conduzindo às qualidades de display estáveis.

[00122] Como mostrado na figura 5, o substrato de matriz ativa da concretização 2 inclui um substrato de vidro 21, linhas de porta 12, um primeiro filme isolante 22, linhas de fonte 13, um segundo filme isolante 23 e eletrodos de pixel 11, nesta ordem, para uma camada de LC.

Concretização 3

[00123] Figura 6 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 3. A figura 7 é uma vista seccional transversal esquemática tomada ao longo da linha E-F da figura 6. O dispositivo de LCD da concretização 3 é o mesmo que o da concretização 1, exceto em que, em adição às linhas de CS 17, as linhas de porta 12 são também usadas como o membro para proteger contra luz os espaços entre os dois eletrodos de pixel adjacentes da fileira. Consequentemente, também na concretização 3, a linha de CS 17 e a linha de porta 12 são, cada qual, estendida na direção da coluna do eletrodo de pixel 11 para coincidir com os espaços na direção da coluna entre os eletrodos de pixel 11 adjacentes na direção da fileira, isto é, os espaços entre os adjacentes dois eletrodos de pixel 11 da fileira. Como um resultado, o vazamento de luz no estado de display preto pode ser prevenido e display de contraste melhorado pode ser provido.

[00124] O substrato de matriz ativa da concretização 3 é provido com linhas de CS 17 e linhas de porta 12 dispostas em diferentes camadas com um primeiro filme isolante 22 entre os mesmos, como mostrado na figura 7. Especificamente, o substrato de matriz ativa da concretização 3 inclui, em uma região de sobreposição de uma linha de porta 12-linha de CS 17, um substrato de vidro 21, as linhas de CS 17, o primeiro filme isolante 22, as linhas de porta 12, um segundo fil-

me isolante 23, as linhas de fonte 13, um terceiro filme isolante 24, e os eletrodos de pixel 11, nesta ordem, para uma camada de LC. Esta configuração elimina a necessidade de espaçamento da linha de CS 17 da linha de porta 12 com uma certa distância entre as mesmas para prevenir a conexão da linha de porta 12 na linha de CS 17. E como mostrado na figura 7, pelo menos uma dentre a linha de CS 17 e a linha de porta 12 pode ser disposta para coincidir com cada espaço entre os eletrodos de pixel 11.

[00125] De acordo com a concretização 3, a linha de fonte 13 é basicamente espaçada da linha de CS 17 e da linha de porta 12, de modo a não coincidir com a mesmas quando vista na face de display. Especificamente, a linha de fonte 13 e a linha CS 17 coincidem uma com a outra substancialmente apenas na sua interseção e a linha de fonte 13 e a linha de porta 12 também apenas na interseção da mesma. Assim, o retardo de sinal causado por uma capacitância parasítica formada entre as linhas pode ser prevenido, conduzindo às qualidades de display estáveis.

[00126] De acordo com a concretização 3, a porção de extensão 19 da linha de CS 17 e a porção de extensão 29 da linha de porta 12 são basicamente coincidas entre si, a fim de reduzir uma capacitância parasítica formada entre as mesmas. Todavia, apenas as extremidades distais das respectivas porções de extensão são coincidas entre si para prover suficientes efeitos de proteção contra a luz. Consequentemente, a porção de extensão 19 da linha de CS 17 coincide com a porção da extensão 29 da linha de porta 12 substancialmente apenas nas suas extremidades distais. Assim, o retardo de sinal pode ser prevenido e as qualidades de display podem ser estabilizadas.

Concretização 4

[00127] A figura 8 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concre-

tização 4. O dispositivo de LCD da concretização 4 é o mesmo que na concretização 1, exceto que as linhas de fonte 13, cada qual, têm uma simetria de padrão na direção da coluna para coincidir com eletrodos de pixel adjacentes 11 na direção da fileira. Mais especificamente, na concretização 4, cada uma das linhas de fonte 13 estende-se na direção da coluna do eletrodo de pixel 11, coincidindo com aquele direito dos adjacentes dois eletrodos de pixel da fileira 11 e curva-se em um ponto de curva 18 para aquele esquerdo para passar através de um espaço entre os dois eletrodos de pixel da fileira 11. Então, a linha de fonte curva-se novamente em um ponto de curva 18 para se estender na direção da coluna, coincidindo com o eletrodo de pixel esquerdo 11. Ainda, a linha de fonte assim estendida 13 passa através da linha de porta 12 e estende-se para um par de eletrodos de pixel 11 em uma coluna seguinte. Então, a linha de fonte 13 estende-se na direção da coluna do eletrodo de pixel 11, coincidindo com o eletrodo de pixel esquerdo 11 e curva-se em um ponto de curva 18 para o eletrodo de pixel direito 11 para passar através do espaço novamente. Então, a linha de fonte 13 curva-se novamente em um ponto de curva 18 para se estender na direção da coluna do eletrodo de pixel 11, coincidindo com o eletrodo de pixel direito 11. De acordo com esta concretização, o número de porções de cruzamento da linha de fonte pode ser reduzido, encurtando deste modo a extensão total da linha de fonte. Como resultado, as influências de retardo de sinal podem ser minimizadas. A configuração da concretização 4 pode ser aplicada a qualquer uma das acima mencionadas ou abaixo mencionadas concretizações.

Concretização 5

[00128] A figura 9 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 5. Como mostrado na figura 9, de acordo com o dispositivo de LCD da concretização 5, as linhas de CS 17, as linhas de porta 12 e

as linhas de fonte 13 são dispostas em diferentes camadas. A extensão da linha de CS 17 reduz a distância entre a linha de CS 17 e a linha de porta 12. Se o vazamento entre estas duas linhas 17 e 12 inesperadamente ocorrer, as duas linhas 17 e 12 não podem exibir as respectivas funções. Assim, no dispositivo de LCD da concretização 5, a linha de CS 17, a linha de porta 12, e a linha de fonte 13 são dispostas em diferentes camadas com um filme isolante entre as mesmas a fim de minimizar uma possibilidade de defeitos de vazamento.

Concretização 6

[00129] A figura 10 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um LCD da concretização 6. Como mostrado na figura 10, o dispositivo de LCD da concretização 6 é o mesmo que na concretização 1 e, exceto que as linhas de porta 12 são, cada qual, dispostas para passar através do centro de um eletrodo de pixel 11 e que as linhas de CS 17 coincidem com os respectivos espaços entre os adjacentes dois dos eletrodos de pixel 11 na direção da coluna. Uma porção que se estende 19 da linha de CS 17 é usada como um membro para proteger contra luz os espaços entre os adjacentes dois dos eletrodos de pixel 11 na direção da fileira. Na configuração da concretização 6, as vantagens equivalentes à concretização 1 pode ser obtida em vista da proteção contra luz entre os eletrodos de pixel e supressão do retardo de sinal. De acordo com a concretização 6, a linha de CS 17, que coincide com o espaço entre os dois eletrodos de pixel adjacentes da coluna 11, é estendida para o centro do eletrodo de pixel 11 para formar uma capacitância de armazenamento junto com uma linha de estiramento de dreno I5, que é conectada ao eletrodo de pixel 11 através do furo de contato 16.

Concretização 7

[00130] As figuras 11-1 a 11-3 são vistas em planta, cada qual mostrando esquematicamente uma configuração de pixel de um dispositivo

de LCD da concretização 7. A figura 11-1 mostra uma concretização em que os eletrodos flutuantes 39, linhas de CS 17 e linhas de porta 12 são dispostos em uma camada e as linhas de fonte 13 são dispostas em uma outra camada. A figura 11-2 mostra uma concretização em que os eletrodos flutuantes 39 e linhas de fonte 13 são dispostos em uma camada e as linhas de porta 12 e linhas de CS 17 são dispostas em uma outra camada. A figura 11 - 3 mostra uma concretização na qual as linhas 17 e linhas de porta 12 são dispostas na mesma camada e os eletrodos flutuantes 39; as linhas de CS 17 e as linhas de porta 12; e as linhas de fonte 13 são dispostas em diferentes camadas.

[00131] Como mostrado nas figuras 11-1 a 11-3, o dispositivo de LCD da concretização 7 é o mesmo que na concretização 1, exceto que os eletrodos flutuantes 39, que não têm conexão com as linhas de CS 17 nem com as linhas de porta 12 são, cada qual, dispostos coincidentes com um espaço entre os dois adjacentes eletrodos de pixel de fileira 11 e que as linhas de CS 17 não têm porção de extensão. De acordo com a concretização 7, cada espaço entre dois eletrodos de pixel adjacentes 11 da fileira pode ser protegido contra luz sem estender respectivas partes da linha de CS 17 e a linha de porta 12. O eletrodo flutuante 39 não coincide com a linha da fonte 13 e assim a formação de uma capacitância parasítica entre os mesmos pode ser suprimida, conduzindo à confiabilidade melhorada. De acordo com a concretização mostrada na figura 11-1, os eletrodos flutuantes 39, as linhas de CS 17 e as linhas de porta 12 são dispostos na mesma camada e assim estes membros podem ser formados a um tempo usando o mesmo material, o que pode simplificar as etapas de produção. Ainda, a linha de fonte 13 é disposta em uma camada diferente da camada em que os eletrodos flutuantes 39, as linhas CS 17 e as linhas de porta 12 estão posicionados, e assim, uma possibilidade de geração de defeitos de vazamento inesperados pode ser reduzida. De

acordo com uma concretização mostrada na figura 11-2, os eletrodos flutuantes 39 e as linhas de fonte 13 são dispostos na mesma camada, e assim estes membros podem ser formados a um tempo usando o mesmo material, o que pode simplificar as etapas de produção. Ainda, as linhas de porta 12 e as linhas de CS 17 são dispostas na mesma camada, e assim, os membros podem ser formados a um tempo usando o mesmo material, o que pode simplificar as etapas de produção. Em adição, os eletrodos flutuantes 39 e as linhas de fonte 13 são dispostos em uma camada diferente da camada em que as linhas de CS 17 e as linhas de porta são posicionadas, com uma camada isolante entre os mesmos. Como resultado, defeitos de vazamento inesperados podem ser suprimidos. De acordo com a concretização mostrada na figura 11-3, as linhas de CS 17 e as linhas de porta 12 são dispostas na mesma camada, e assim, estes membros podem ser formados a um tempo usando o mesmo material, o que pode simplificar as etapas de produção. Ainda, os eletrodos flutuantes 39, a linha de CS 17, a linha de porta 12, e a linha de fonte 13 são dispostos em diferentes camadas. Como um resultado, uma possibilidade de geração de defeitos de vazamento inesperados pode ser mais eficazmente reduzida.

Concretização 8

[00132] A figura 12 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 8. Como mostrado na figura 12, o dispositivo de LCD da concretização 8 é o mesmo que na concretização 1, exceto para os seguintes três pontos: linhas de CS 17 e linhas de porta 12, cada qual, estendem-se na direção da coluna e também coincidem com os espaços entre os dois eletrodos de pixel adjacentes da fileira 11; eletrodos flutuantes 39 são também dispostos para coincidir com os espaços entre os dois eletrodos de pixel adjacentes da fileira 11; e as linhas de

CS 17 e as linhas de porta 12 são dispostas em uma camada e as linhas de fonte 13 e os eletrodos flutuantes 39 são dispostos em uma outra camada. De acordo com a concretização 8, cada uma das linhas de porta 12 é disposta em um espaço entre os dois eletrodos de pixel adjacentes 11 da fileira e, assim, similarmente a concretização 3, cada espaço em ambas as direções da coluna e da fileira entre os eletrodos de pixel adjacentes 11 pode ser protegido contra luz. Assim, o dispositivo de LCD nesta concretização pode prover um display de alto contraste.

Concretização 9

[00133] A figura 13 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 9. Como mostrado na figura 13, o dispositivo de LCD da concretização 9 é o mesmo que na concretização 1, exceto para os seguintes dois pontos: linhas de fonte 13, cada qual, têm pontos de curva 18 não no centro de um eletrodo de pixel 11, porém em uma posição mais próxima de uma linha de porta 12; e uma porção de cruzamento 20 que passa através de um espaço entre os adjacentes dois eletrodos de pixel 11 da fileira é posicionada também mais próxima à linha de porta 12. Também na concretização 9, a linha de fonte 13 coincide com a linha de CS 17 substancialmente apenas na sua interseção e, assim, as vantagens equivalentes àquela na concretização 1 podem ser obtidas em vista da supressão da capacitância formada entre a linha de fonte 13 e a linha de CS 17.

Concretização 10

[00134] A figura 14 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 10. Como mostrado na figura 14, o dispositivo de LCD da concretização 10 é o mesmo que na concretização 1, exceto para os seguintes quatro pontos: linhas de fonte 13, cada qual, não têm nenhuma

coincidência com uma porção da extensão 19 de uma linha de CS 17, uma porção de extensão 29 de uma linha de porta 12 e um eletrodo flutuante 39; cada uma das linhas de fonte 13 possui pontos curvos não no centro de um eletrodo de pixel, mas em uma posição mais próxima à linha de porta 12 e assim possui uma porção de cruzamento, que passa através de um espaço entre os dois eletrodos de pixel 11 adjacentes da fileira, mais próximos à linha de porta 12; não a linha de porta 12, mas a linha de CS 17 é disposta para coincidir com um espaço entre dois eletrodos de pixel 11 adjacentes da coluna; e cada uma da linha de CS 17 e linha de porta 12 tem uma porção de extensão. Também na concretização 10, a linha de fonte 13 coincide com a linha CS 17 substancialmente apenas na sua interseção e também coincide com a linha de porta 12 substancialmente apenas na sua interseção. Assim, as mesmas vantagens que na concretização 1 podem ser obtidas em vista da supressão das capacitâncias parasíticas formadas entre a linha de fonte 13 e as linhas de CS 17 e entre a linha de fonte 13 e a linha de porta 12.

[00135] O presente pedido reivindica a prioridade para o Pedido de Patente nº 2008-040101 depositado no Japão em 21 de fevereiro de 2008 sob a Convenção de Paris e provisões de lei nacional em um estado designado, cuja totalidade de seus teores é aqui incorporada como referência.

BREVE DESCRIÇÃO DOS DESENHOS

[00136] A figura 1 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 1.

[00137] A figura 2 é uma vista seccional transversal esquemática tomada ao longo da linha A-B da figura 1.

[00138] A figura 3 é uma vista em planta mostrando esquematicamente as polaridades de eletrodos de pixel do dispositivo de LCD da

concretização 1.

[00139] A figura 4 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 2.

[00140] A figura 5 é uma vista seccional esquemática tomada ao longo da linha C-D da figura 2.

[00141] A figura 6 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 3.

[00142] A figura 7 é uma vista seccional transversal esquemática tomada ao longo da linha E-F da figura 6.

[00143] A figura 8 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 4.

[00144] A figura 9 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 5.

[00145] A figura 10 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 6.

[00146] A figura 11-1 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 7 e mostrando uma concretização em que um eletrodo flutuante, uma linha de CS e uma linha de porta são dispostos em uma camada e uma linha de fonte é disposta em uma outra camada.

[00147] A figura 11-2 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 7 e mostrando uma concretização em que um eletrodo flutuante e uma linha de fonte são dispostos em uma camada e uma linha de porta e uma linha de CS são dispostas em uma outra camada.

[00148] A figura 11-3 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 7 e uma linha de CS e uma linha de porta são dispostas na mesma camada; e um eletrodo flutuante; a linha de CS e a linha de porta; e uma linha de fonte são dispostos em diferentes camadas.

[00149] A figura 12 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 8.

[00150] A figura 13 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 9.

[00151] A figura 14 é uma vista em planta mostrando esquematicamente uma configuração de pixel de um dispositivo de LCD da concretização 10.

[00152] A figura 15 é uma vista em planta mostrando esquematicamente uma relação entre os locais de eletrodos de pixel e linhas de fonte e uma capacitância formada entre os mesmos e mostrando uma concretização da presente invenção em que a linha de fonte tem pontos curvos. A figura 15(a) mostra a relação sem desalinhamento. A figura 15(b) mostra a relação com desalinhamento.

[00153] A figura 16 é uma vista em planta mostrando esquematicamente uma relação entre os locais de eletrodos de pixel e linhas de fonte e uma capacitância formada entre os mesmos e mostrando uma concretização convencional em que a linha de fonte não possui pontos curvos. A figura 16(a) mostra a relação sem desalinhamento. A figura 16(b) mostra a relação com desalinhamento.

EXPLICAÇÃO DE NÚMEROS E SÍMBOLOS

11: eletrodo de pixel

12: linha de porta

13: linha de fonte

- 14: TFT
- 15: linha de estiramento de dreno
- 16: furo de contacto
- 17: linha de CS
- 18: ponto curvo
- 19: porção de extensão da linha de CS
- 20: porção de cruzamento
- 21: substrato de vidro
- 22: primeiro filme isolante
- 23: segundo filme isolante
- 24: terceiro filme isolante
- 29: porção de extensão da linha de porta
- 39: eletrodo flutuante
- S1 a S3: linha de fonte
- Pix1 a pix3: eletrodo de pixel

REIVINDICAÇÕES

1. Substrato de matriz ativa, que compreende:
 - eletrodos de pixel (11) dispostos em um padrão de matriz;
 - uma linha de fonte (13) estendendo-se em uma direção da coluna e sobrepondo com quaisquer dois dos eletrodos de pixel (11) adjacentes em uma direção da fileira; e
 - uma linha de capacitor de armazenamento (17) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), caracterizado pelo fato de os eletrodos de pixel (11), a linha de fonte (13) e a linha de capacitor de armazenamento (17) são dispostos em diferentes camadas empilhadas, com um filme isolante (22, 23) entre os mesmos,
 - a linha de fonte (13) tem pontos curvos abaixo de ambos dos adjacentes dois eletrodos de pixel (11) da fileira e tem uma porção de cruzamento que passa através de um espaço entre os adjacentes dois eletrodos de pixel (11) da fileira,
 - a linha de capacitor de armazenamento (17) tem uma porção que se estende na direção da coluna e sobrepondo com o espaço entre os dois eletrodos de pixel adjacentes da fileira, e
 - a linha de fonte (13) sobrepõe com a linha de capacitor de armazenamento (17) substancialmente apenas em uma sua interseção.
2. Substrato de matriz ativa de acordo com a reivindicação 1, caracterizado pelo fato de que os dois eletrodos de pixel (11) adjacentes da fileira são diferentes em polaridade.
3. Substrato de matriz ativa de acordo com a reivindicação 1 ou 2, caracterizado pelo fato de que ainda compreende uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de porta (12) tem uma porção que se estende na direção da coluna e sobrepondo com o espaço entre os dois eletrodos de pixel (11) adjacentes da fileira.

4. Substrato de matriz ativa de acordo com a reivindicação 1 ou 2, caracterizado pelo fato de que a linha de porta (12) se estende na direção de fileira e interceptando com a linha de fonte (13), em que a linha de porta e a linha de capacitor de armazenamento são dispostas na mesma camada.

5. Substrato de matriz ativa de acordo com a reivindicação 1 ou 2, caracterizado pelo fato de que ainda compreende uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de porta (12) e a linha de capacitor de armazenamento (17) são dispostas em diferentes camadas com um filme isolante entre as mesmas.

6. Substrato de matriz ativa de acordo com a reivindicação 5, caracterizado pelo fato de que o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira sobrepõe com pelo menos uma da linha de porta (12) e linha de capacitor de armazenamento (17).

7. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 3 a 6, caracterizado pelo fato de que a linha de porta (12) é disposta para sobrepor com um espaço entre quaisquer dos dois dos eletrodos de pixel (11) adjacentes na direção da coluna.

8. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 1 a 6, caracterizado pelo fato de que a linha de capacitor de armazenamento (17) é disposta para sobrepor um espaço entre quaisquer dois dos eletrodos de pixel adjacentes (11) na direção da coluna.

9. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 1 a 8, caracterizado pelo fato de que ainda compreende um eletrodo flutuante (39) que sobrepõe com o espaço entre os dois eletrodos adjacentes de pixel (11) da fileira.

10. Substrato de matriz ativa de acordo com a reivindicação 9, caracterizado pelo fato de que o eletrodo flutuante (39) sobrepõe

com a linha de capacitor de armazenamento (17) substancialmente apenas em uma interseção da mesma.

11. Substrato de matriz ativa de acordo com a reivindicação 9, caracterizado pelo fato de que o eletrodo flutuante (39) não coincide substancialmente com a linha de capacitor de armazenamento (17).

12. Substrato de matriz ativa de acordo com a reivindicação 9 ou 11, caracterizado pelo fato de que o eletrodo flutuante (39) e a linha de capacitor de armazenamento (17) são dispostos na mesma camada.

13. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 9 a 11, caracterizado pelo fato de que o eletrodo flutuante (39) e a linha de capacitor de armazenamento (17) são dispostos em diferentes camadas com um filme isolante entre os mesmos.

14. Substrato de matriz ativa de acordo com a reivindicação 13, caracterizado pelo fato de que o espaço entre os dois eletrodos de pixel (11) adjacentes da fileira sobrepõem com pelo menos um selecionado dentre o eletrodo flutuante (39), a linha de capacitor de armazenamento (17) e a linha de porta (12).

15. Dispositivo de display de cristal líquido, caracterizado pelo fato de que compreende:

o substrato de matriz ativa como definido em qualquer uma das reivindicações 1 a 14;

uma camada de cristal líquido; e

um contrassubstrato empilhado nesta ordem,

em que o contrassubstrato inclui uma matriz preta que sobrepõe com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes.

16. Substrato de matriz ativa, que compreende:

eletrodos de pixel (11) dispostos em um padrão de matriz;

uma linha de fonte (11) estendendo-se em uma direção da

coluna e sobrepondo com quaisquer dois dos eletrodos de pixel (11) adjacentes em uma direção da fileira; e

uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13),

caracterizado pelo fato de que os eletrodos de pixel (11), a linha de fonte (13) e a linha de porta (12) são dispostos em diferentes camadas empilhadas com um filme isolante (22, 23) entre os mesmos,

a linha de fonte (13) tem pontos curvos abaixo de ambos os dois eletrodos de pixel adjacentes (11) da fileira e tem uma porção de cruzamento que passa através de um espaço entre os dois eletrodos de pixel adjacentes (11) da fileira,

a linha de porta (12) em uma porção que se estende na direção da coluna e sobrepondo com um espaço entre os adjacentes dois dos eletrodos de pixel (11) da fileira, e

a linha de fonte (13) coincide com a linha de porta (12) substancialmente apenas em uma sua interseção.

17. Substrato de matriz ativa de acordo com a reivindicação 16, caracterizado pelo fato de que os dois eletrodos de pixel adjacentes da fileira são diferentes em polaridade.

18. Substrato de matriz ativa de acordo com a reivindicação 16 ou 17, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) que se estende na direção da fileira e intersectando com a linha de fonte (13), em que a linha de capacitor de armazenamento (17) tem uma porção que se estende na direção da coluna e que sobrepõe com o espaço entre os dois eletrodos de pixel (11) da fileira adjacentes.

19. Substrato de matriz ativa de acordo com a reivindicação 16 ou 17, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) que se estende na direção da fileira e intersectando com a linha de fonte (13), em que a linha de ca-

pacitor de armazenamento (17) e a linha de porta (120) são dispostas na mesma camada.

20. Substrato de matriz ativa de acordo a reivindicação 16 ou 17, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) que se estende na direção da fileira e intersectando com a linha de fonte (13), em que a linha de capacitor de armazenamento (17) e a linha de porta (12) são dispostas em camadas diferentes com um filme isolante entre as mesmas.

21. Substrato de matriz ativa de acordo a reivindicação 20, caracterizado pelo fato de que o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira sobrepõe com pelo menos uma da linha de capacitor de armazenamento (17) e a linha de porta (12).

22. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 18 a 21, caracterizado pelo fato de que a linha de capacitor de armazenamento (17) é disposta para coincidir com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes (11) na direção da coluna.

23. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 16 a 21, caracterizado pelo fato de que a linha de porta (12) é disposta para sobrepor com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes (11) na direção da coluna.

24. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 16 a 23, caracterizado pelo fato de que ainda compreende um eletrodo flutuante (390) sobrepondo com o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira.

25. Substrato de matriz ativa de acordo com a reivindicação 24, caracterizado pelo fato de que o eletrodo flutuante (39) sobrepõe com a linha de capacitor de armazenamento (17) substancialmente apenas em uma intersecção da mesma.

26. Substrato de matriz ativa de acordo com a reivindicação

24, caracterizado pelo fato de que o eletrodo flutuante (39) não coincide substancialmente com a linha de capacitor de armazenamento (17).

27. Substrato de matriz ativa de acordo com a reivindicação 24 ou 26, caracterizado pelo fato de que o eletrodo flutuante (39) e a linha de porta (12) são dispostos na mesma camada.

28. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 24 a 26, caracterizado pelo fato de que o eletrodo flutuante (39) e a linha de porta (12) são dispostos em diferentes camadas com um filme isolante entre os mesmos.

29. Substrato de matriz ativa de acordo com a reivindicação 28, caracterizado pelo fato de que o espaço entre os dois eletrodos de pixel adjacentes da fileira sobrepõe com pelo menos um selecionado do eletrodo flutuante (39), linha de porta (12) e linha de capacitor de armazenamento (17).

30. Dispositivo de display de cristal líquido, caracterizado pelo fato de que compreende:

o substrato de matriz ativa como definido em qualquer uma das reivindicações 16 a 29;

uma camada de cristal líquido; e

um contrassubstrato, empilhado nesta ordem,

em que o contrassubstrato inclui uma matriz preta sobrepondo com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes.

31. Substrato de matriz ativa, que compreende:

eletrodos de pixel (11) dispostos em um padrão de matriz; e

uma linha de fonte (13) estendendo-se em uma direção da coluna e sobrepondo quaisquer dois dos eletrodos de pixel adjacentes (11) em uma direção da fileira,

caracterizado pelo fato de que os eletrodos de pixel (11) e a linha de fonte (13) são dispostos em diferentes camadas com um filme

isolante entre os mesmos,

a linha de fonte (13) tem pontos curvos abaixo de ambos os adjacentes dois eletrodos de pixel da fileira e tem uma porção de cruzamento que passa através de um espaço entre os adjacentes dois eletrodos de pixel (11) da fileira, e

o substrato de matriz ativa inclui um eletrodo flutuante (39) estendendo-se na direção da coluna e sobrepondo com o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira.

32. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que o eletrodo flutuante (39) sobrepõe com a linha de capacitor de armazenamento (17) substancialmente apenas em uma intersecção da mesma.

33. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) que se estende na direção da fileira e intersectando com a linha de fonte (13), em que o eletrodo flutuante (39) não sobrepõe substancialmente a linha de capacitor de armazenamento (17).

34. Substrato de matriz ativa de acordo com qualquer uma da reivindicação 31 a 33, caracterizado pelo fato de que os dois eletrodos de pixel adjacentes (11) da fileira são diferentes em polaridade.

35. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) que se estende na direção da fileira e intersectando com a linha de fonte (13), em que a linha de capacitor de armazenamento (17) possui uma porção que se estende na direção da coluna e sobrepõe com o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira.

36. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de capacitor de armazenamento (17) e o eletrodo flutuante (39) são dispostos na mesma camada.

37. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de capacitor de armazenamento (17) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de capacitor de armazenamento (17) e o eletrodo flutuante (39) são dispostos em diferentes camadas com um filme isolante entre os mesmos.

38. Substrato de matriz ativa de acordo com a reivindicação 37, caracterizado pelo fato de que o espaço entre os adjacentes dois eletrodos de pixel (11) da fileira sobrepõe pelo menos um dentre a linha de capacitor de armazenamento (17) e o eletrodo flutuante (39).

39. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 32, 33, 35 a 38, caracterizado pelo fato de que a linha de capacitor de armazenamento (17) sobrepõe um espaço entre quaisquer dois dos eletrodos de pixel adjacentes (11) na direção da coluna.

40. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que o eletrodo flutuante (39) sobrepõe uma linha de capacitor de armazenamento (17) substancialmente apenas em uma intersecção da linha de capacitor de armazenamento (17) e da linha de porta (12).

41. Substrato de matriz ativa de acordo com a reivindicação 31, caracterizado pelo fato de que ainda compreende uma linha de ca-

pacitor de armazenamento (17) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que o eletrodo flutuante (39) não se sobrepõe substancialmente com a linha de porta (12).

42. Substrato de matriz ativa de acordo com qualquer uma das reivindicações 31, 40 ou 41, caracterizado pelo fato de que os dois eletrodos de pixel adjacentes (11) da fileira são diferentes em polaridade.

43. substrato de matriz ativa de acordo com a reivindicação 31 ou 41, caracterizado pelo fato de que ainda compreende uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de porta (12) tem uma porção que se estende na direção da coluna e sobrepõe o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira.

44. Substrato de matriz ativa de acordo com a reivindicação 31 ou 41, caracterizado pelo fato de que ainda compreendendo uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de porta (12) e o eletrodo flutuante (39) são dispostos na mesma camada.

45. Substrato de matriz ativa de acordo com a reivindicação 31 ou 41, caracterizado pelo fato de que ainda compreende uma linha de porta (12) estendendo-se na direção da fileira e intersectando com a linha de fonte (13), em que a linha de porta (12) e o eletrodo flutuante (39) são dispostos em diferentes camadas com um filme isolante entre os mesmos.

46. Substrato de matriz ativa de acordo com a reivindicação 45, caracterizado pelo fato de que o espaço entre os dois eletrodos de pixel adjacentes (11) da fileira sobrepõe pelo menos um dentre a linha de porta (12) e o eletrodo flutuante (39).

47. Substrato de matriz ativo de acordo com qualquer uma das reivindicações 40, 43 ou 46, caracterizado pelo fato de que a linha

de porta (12) sobrepõe com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes (11) na direção da coluna.

48. Dispositivo de display de cristal líquido, caracterizado pelo fato de que compreende:

o substrato de matriz ativa como definido em qualquer uma das reivindicações 31 a 47;

uma camada de cristal líquido; e

um contrassubstrato empilhado, nesta ordem,

em que o contrassubstrato inclui uma matriz preta sobrepondo com um espaço entre quaisquer dois dos eletrodos de pixel adjacentes.

Fig. 1

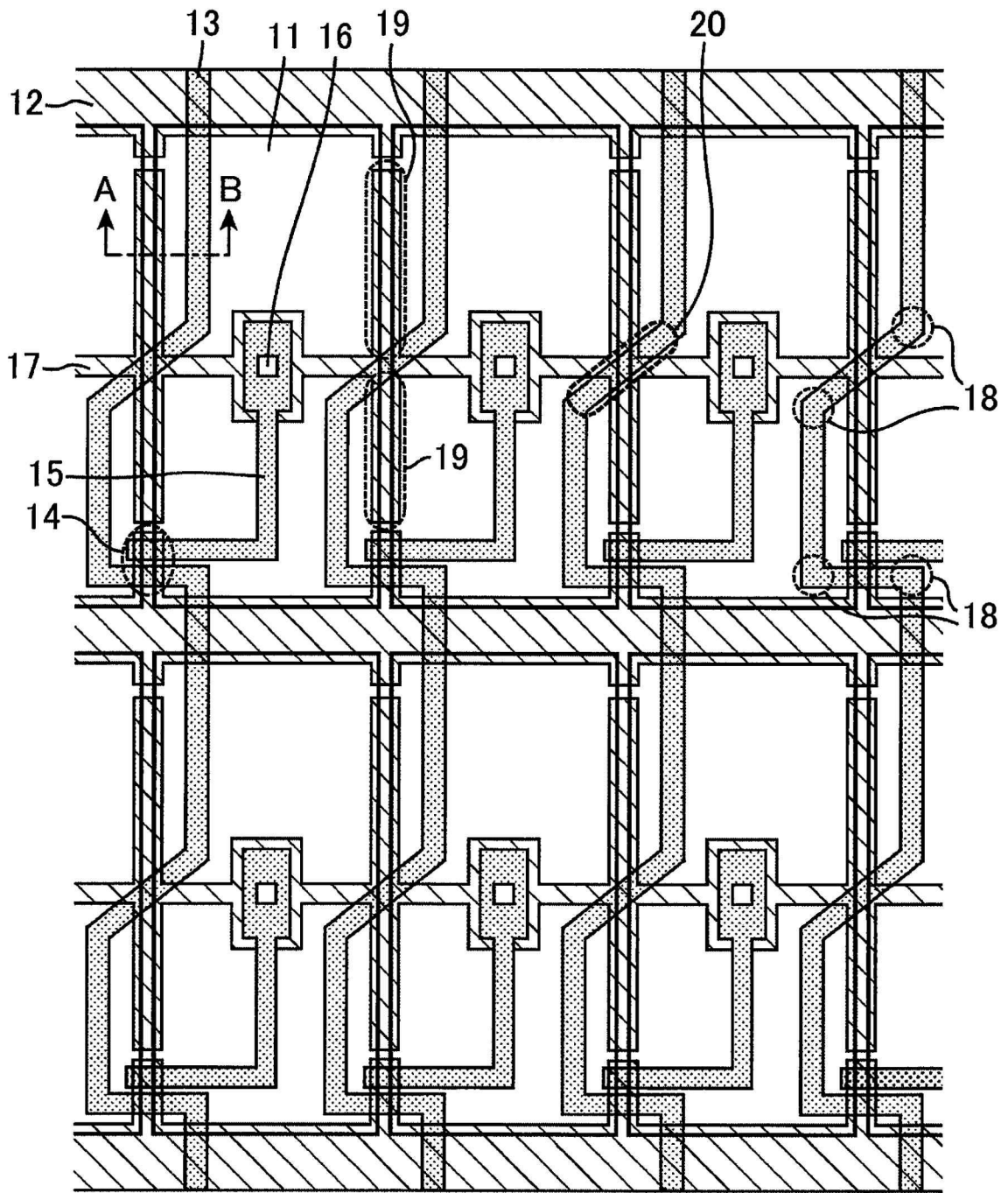


Fig. 2

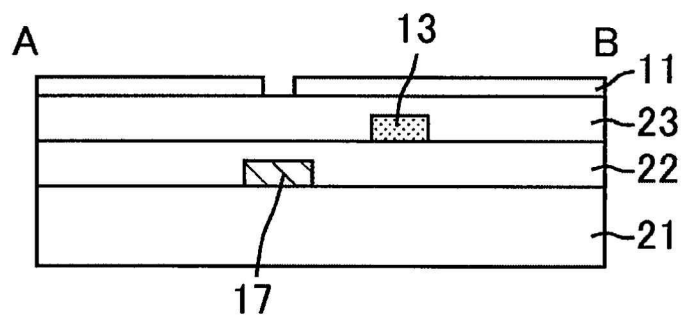


Fig. 3

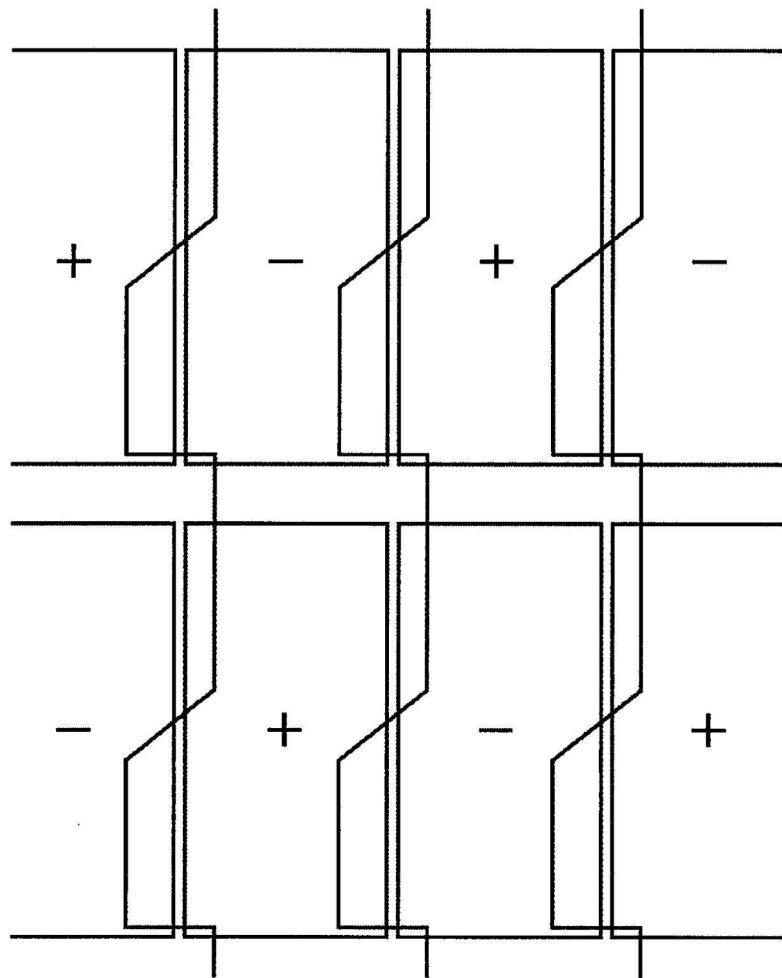


Fig. 4

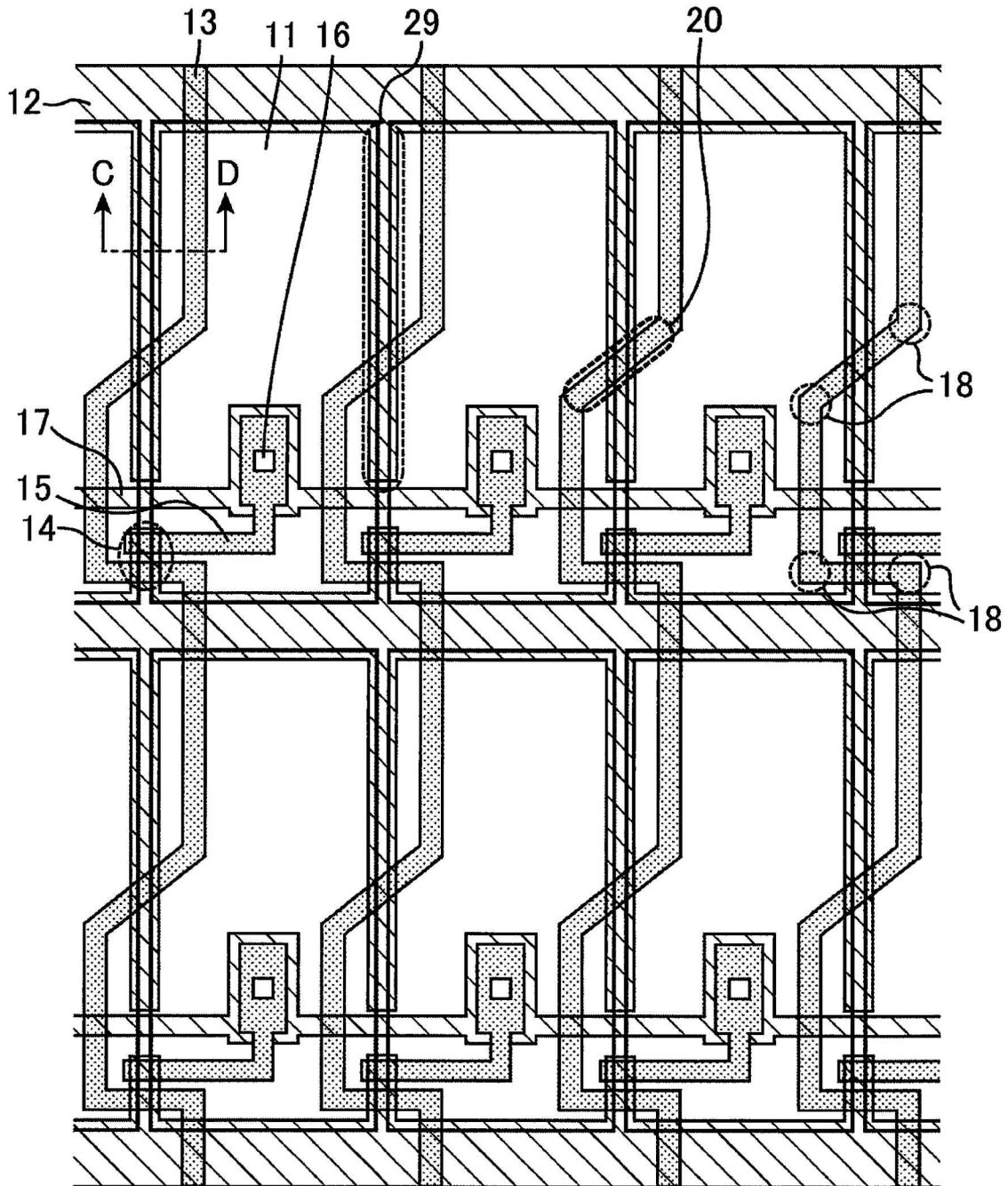


Fig. 5

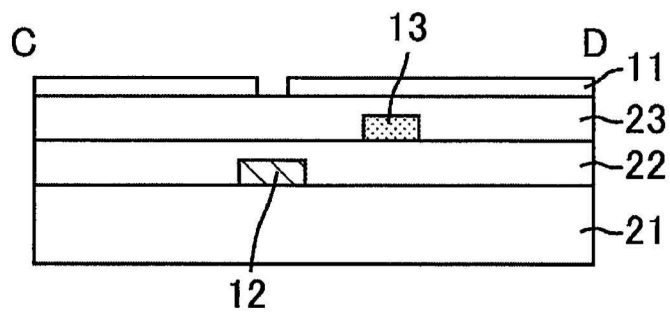


Fig. 6

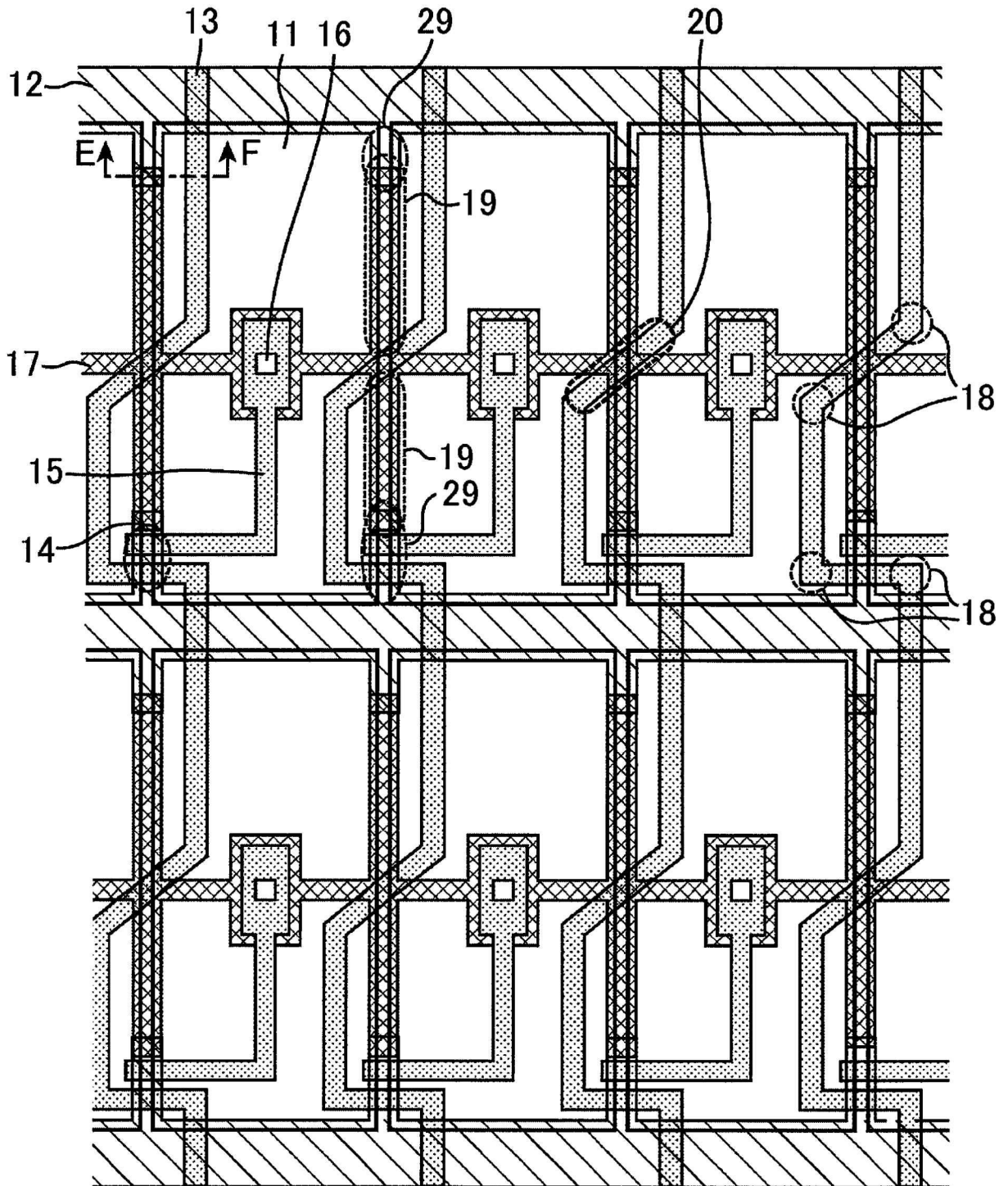


Fig. 8

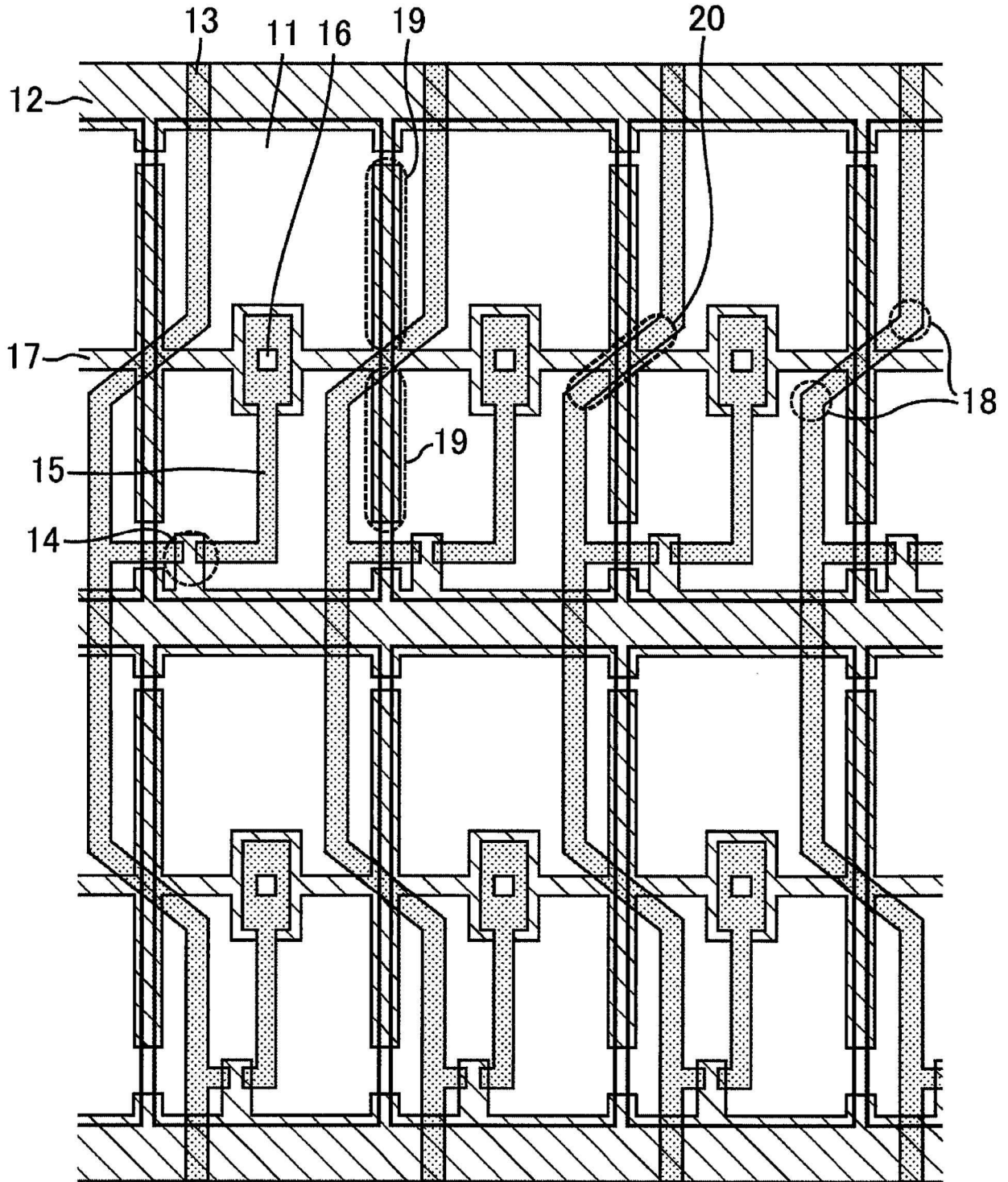


Fig. 9

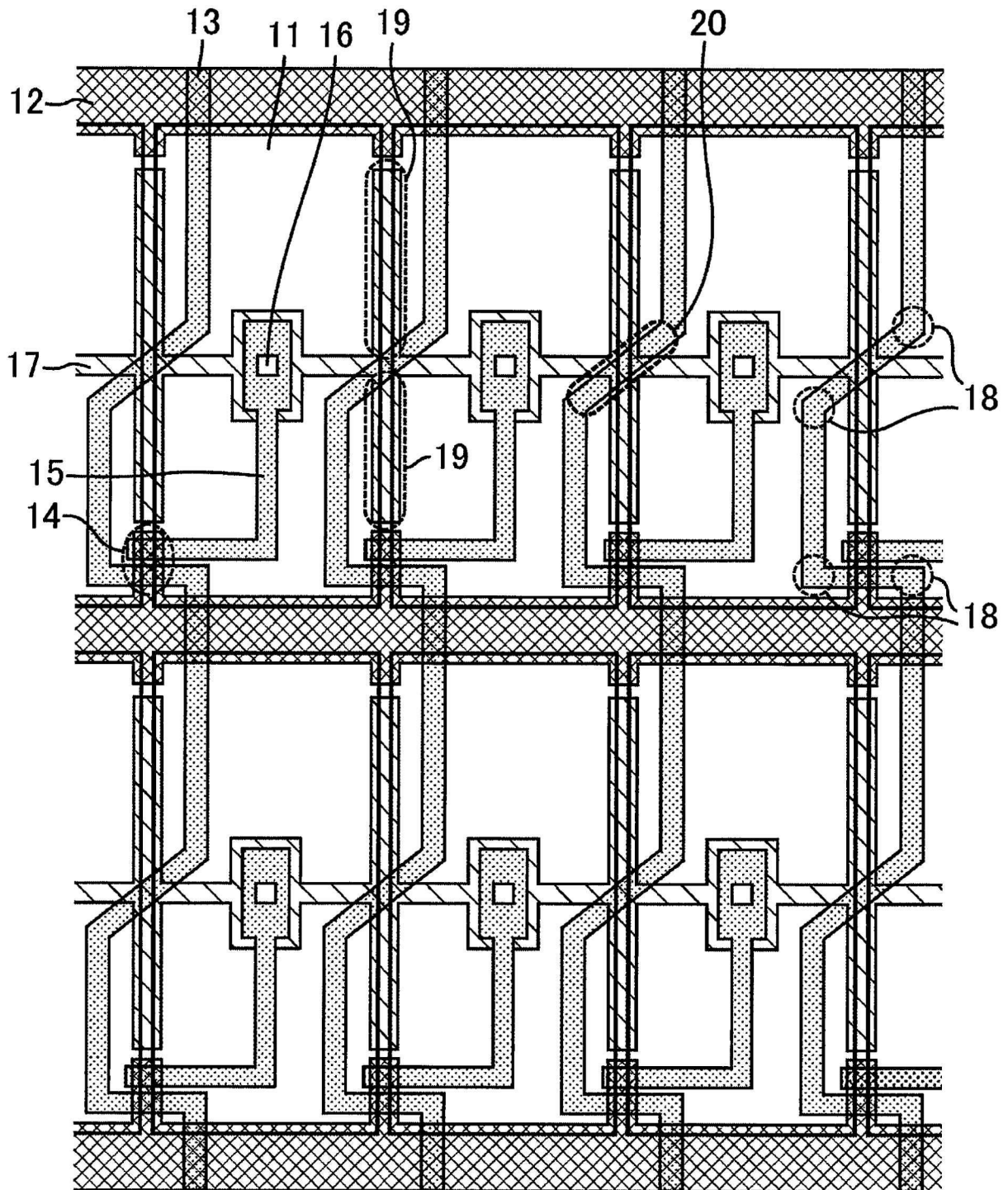


Fig. 10

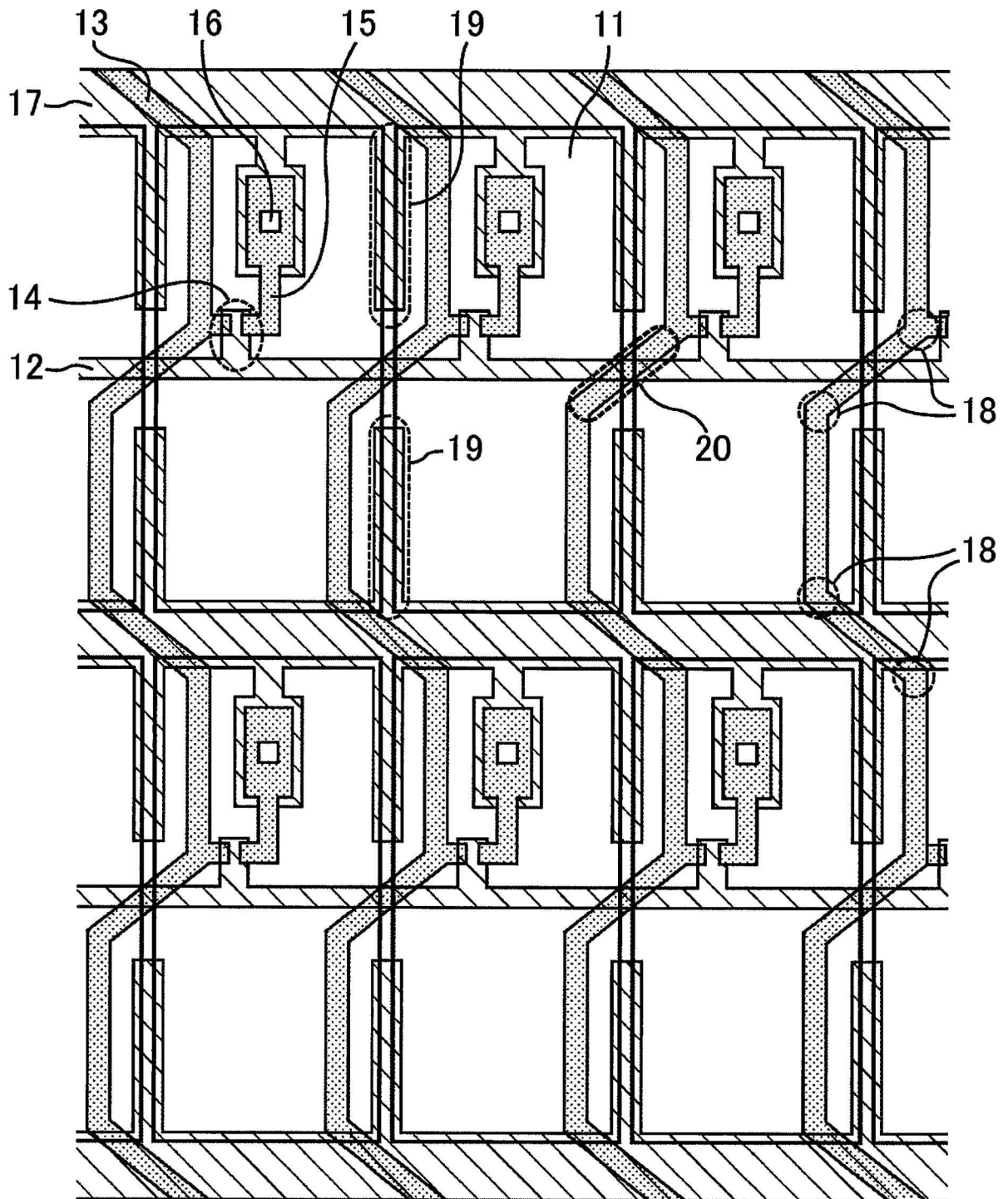


Fig. 11-1

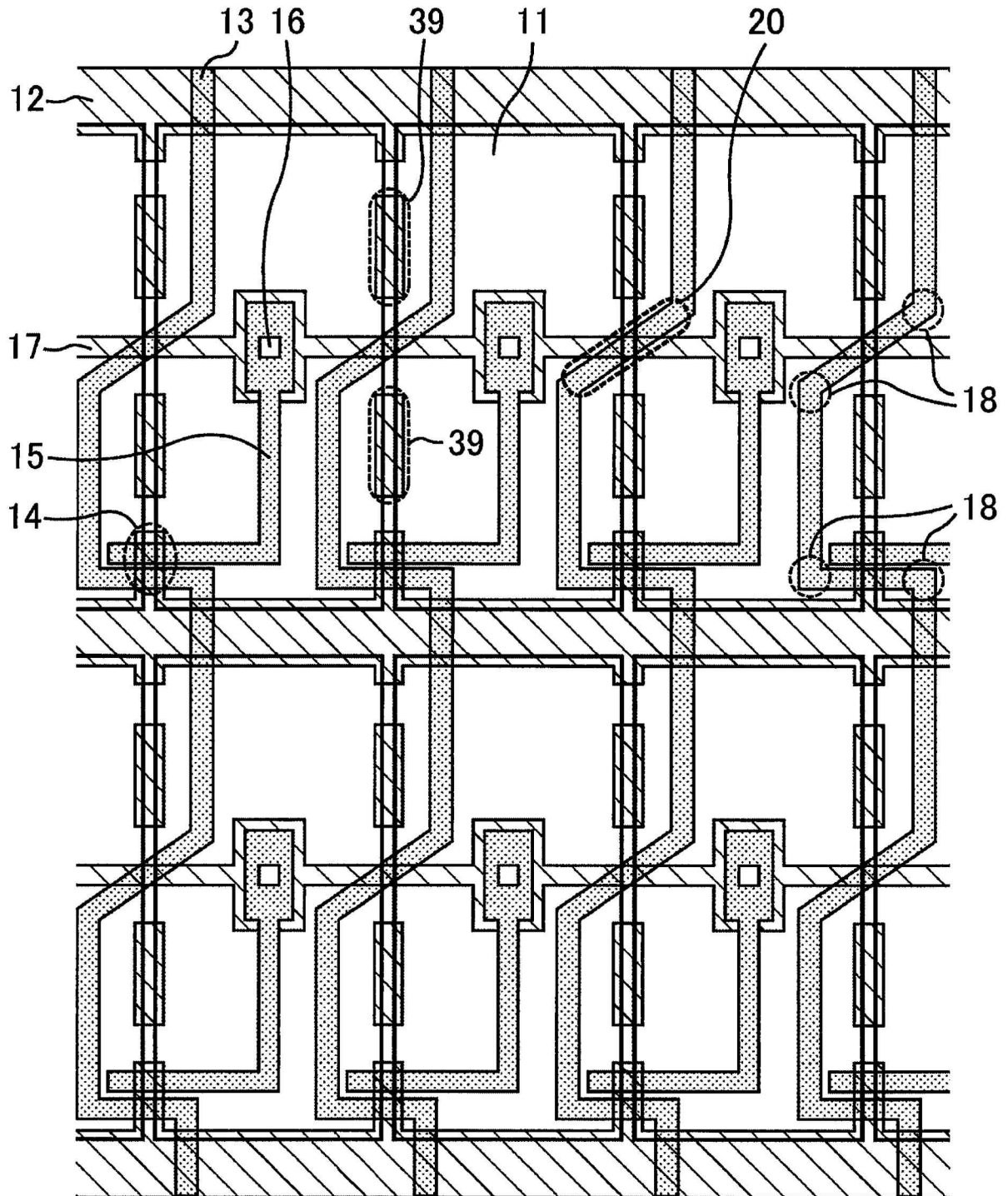


Fig. 11-2

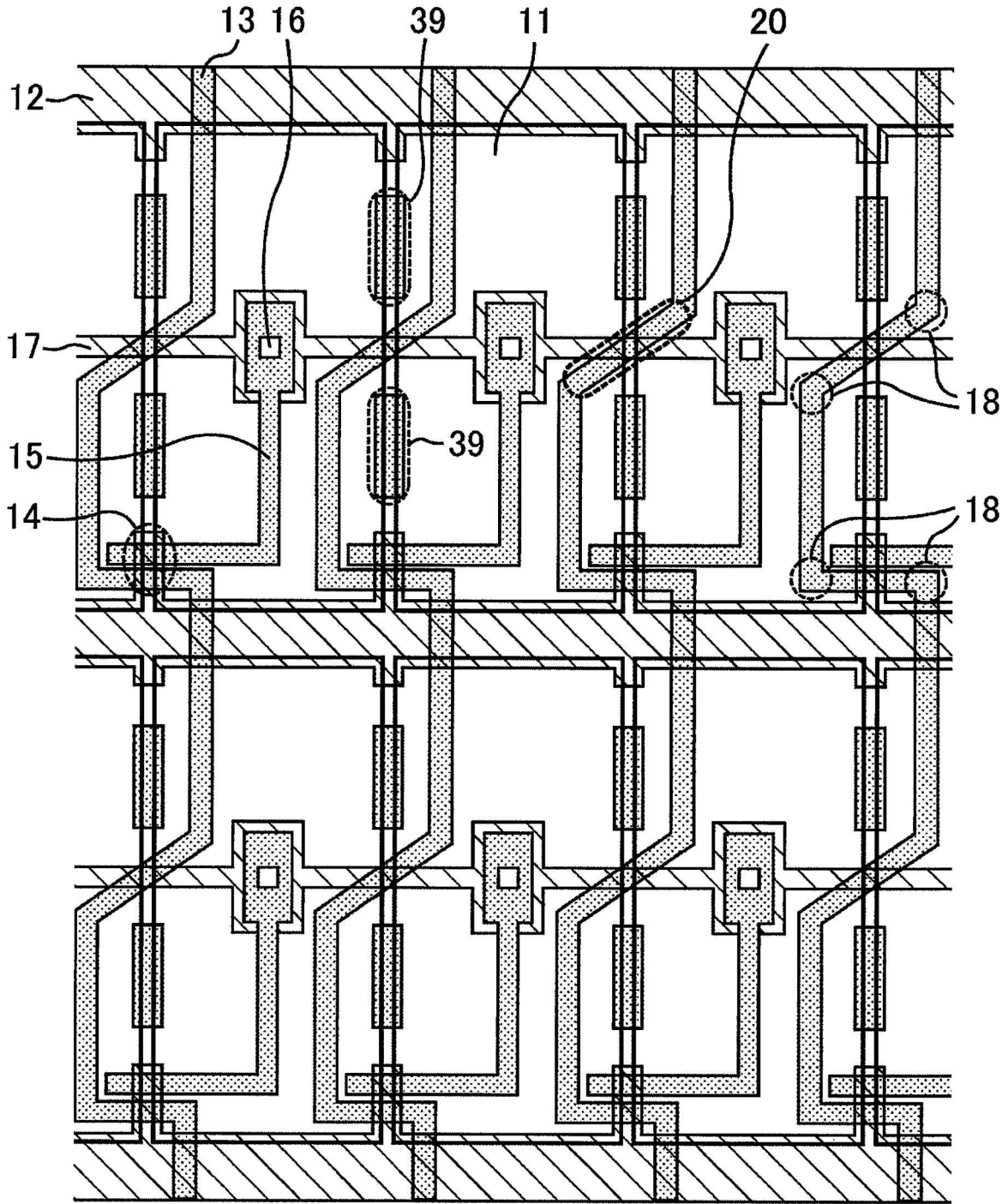


Fig. 11-3

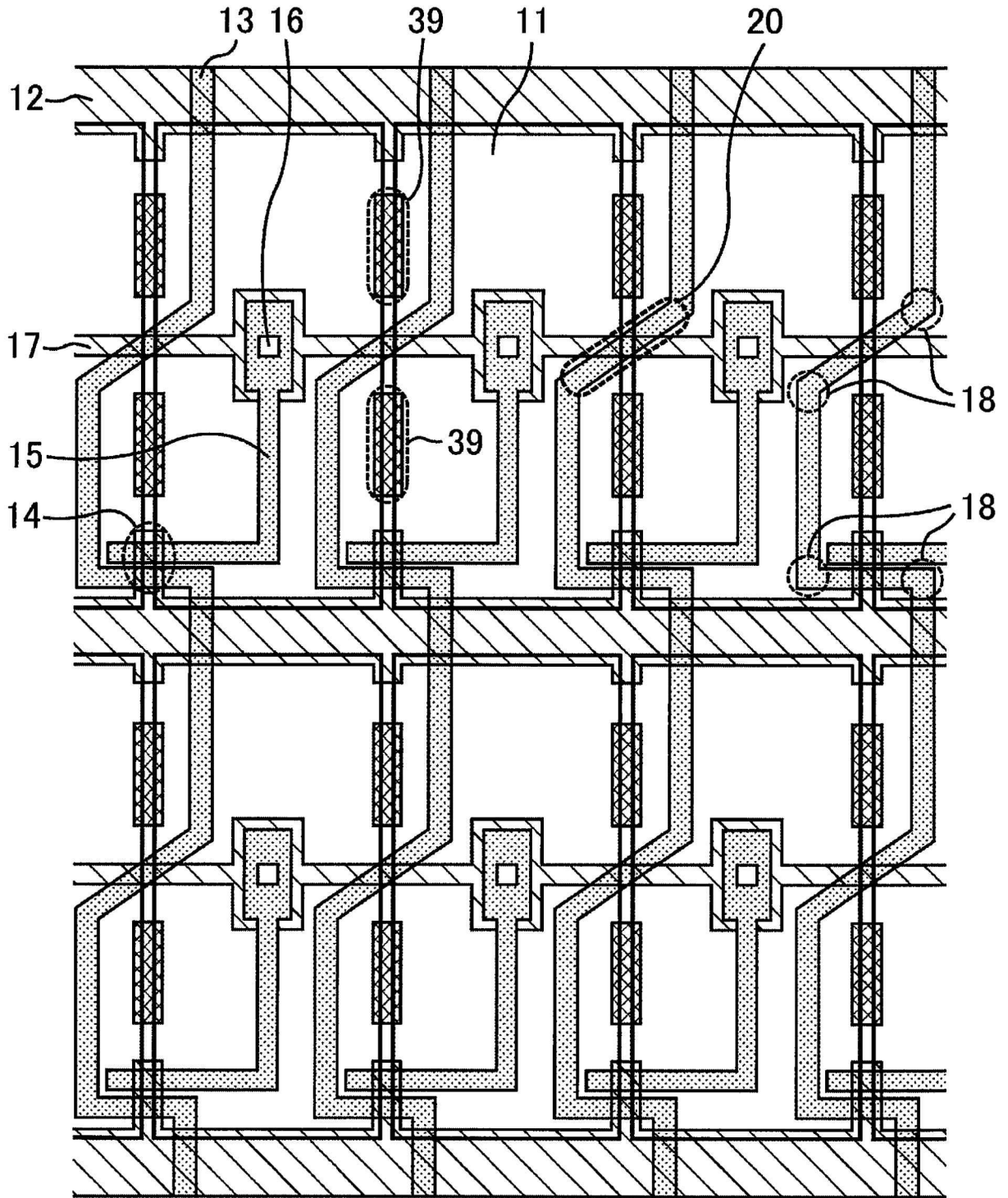


Fig. 12

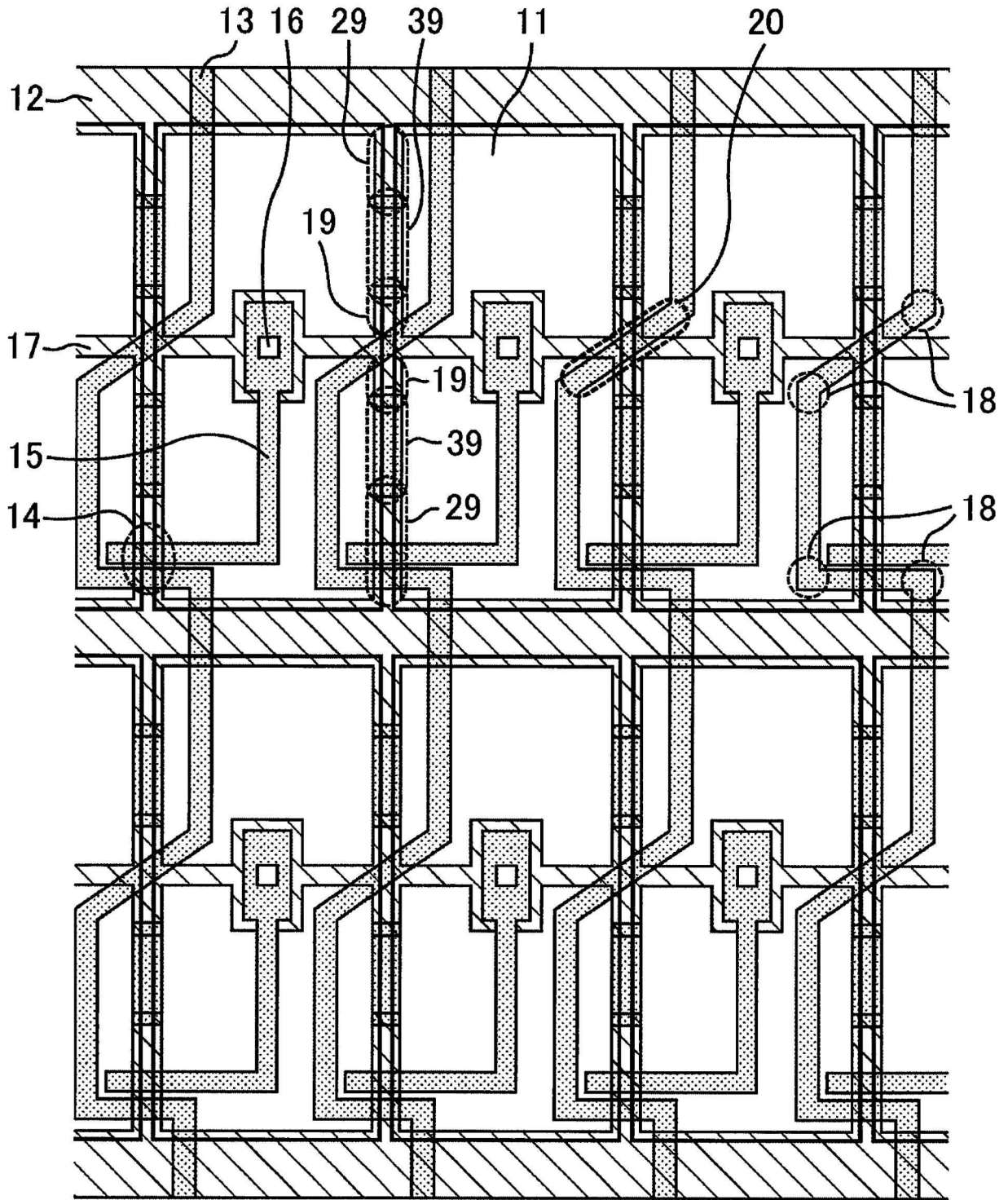


Fig. 13

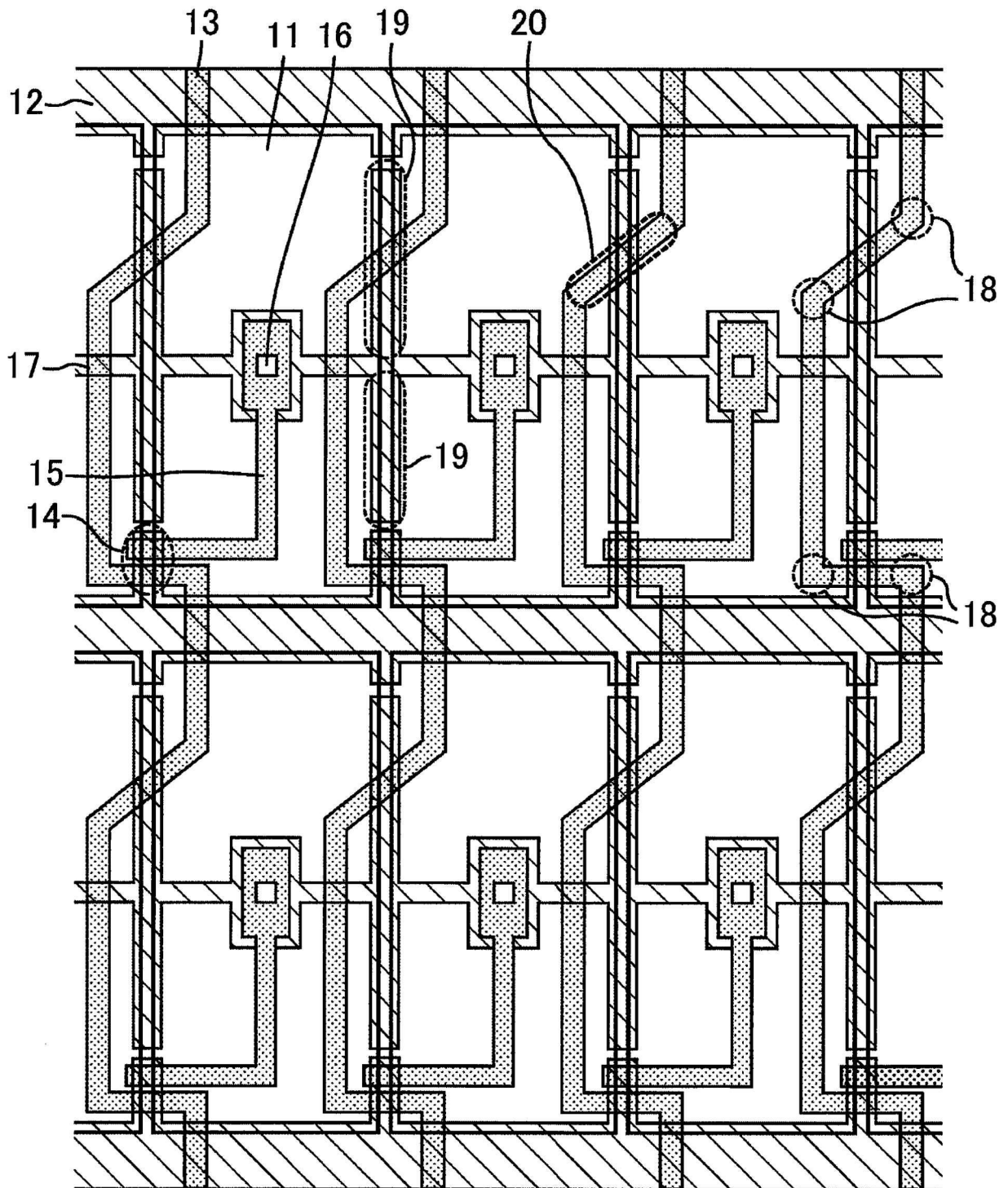


Fig. 14

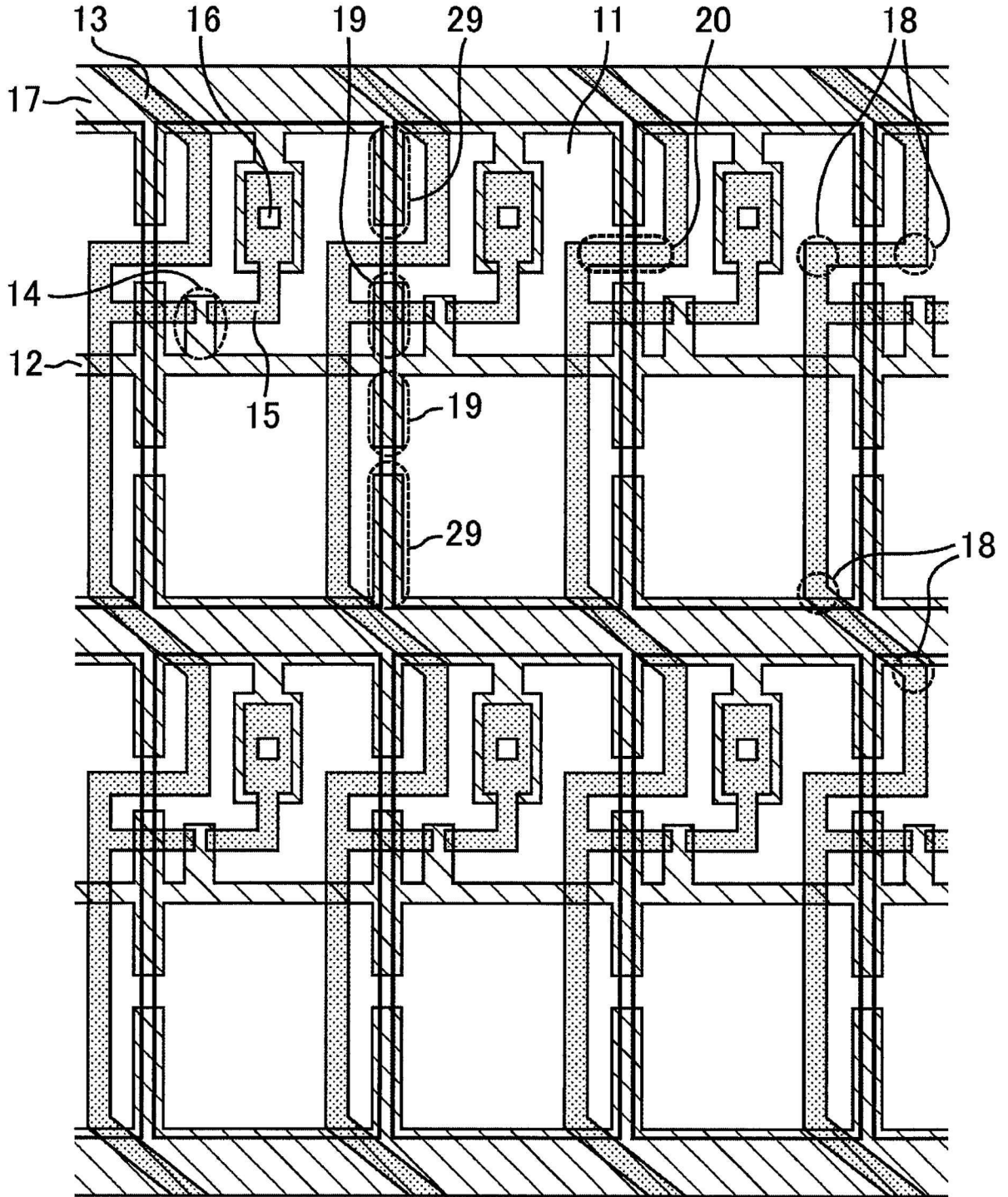


Fig. 15

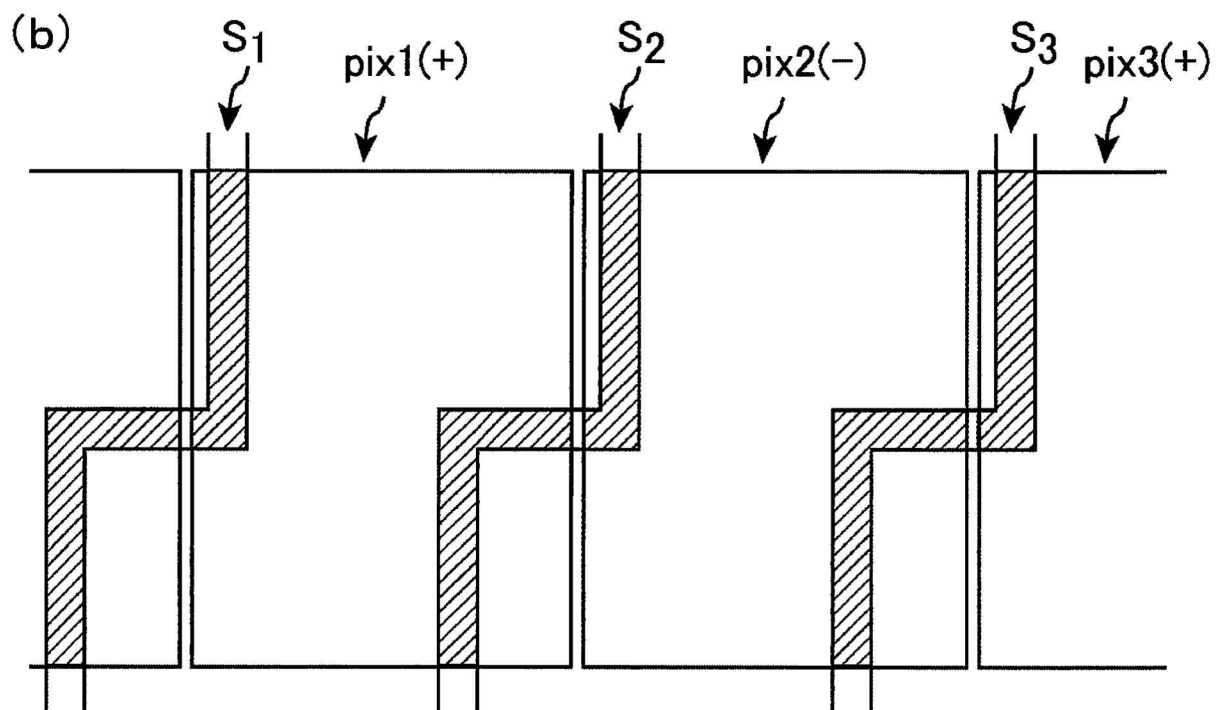
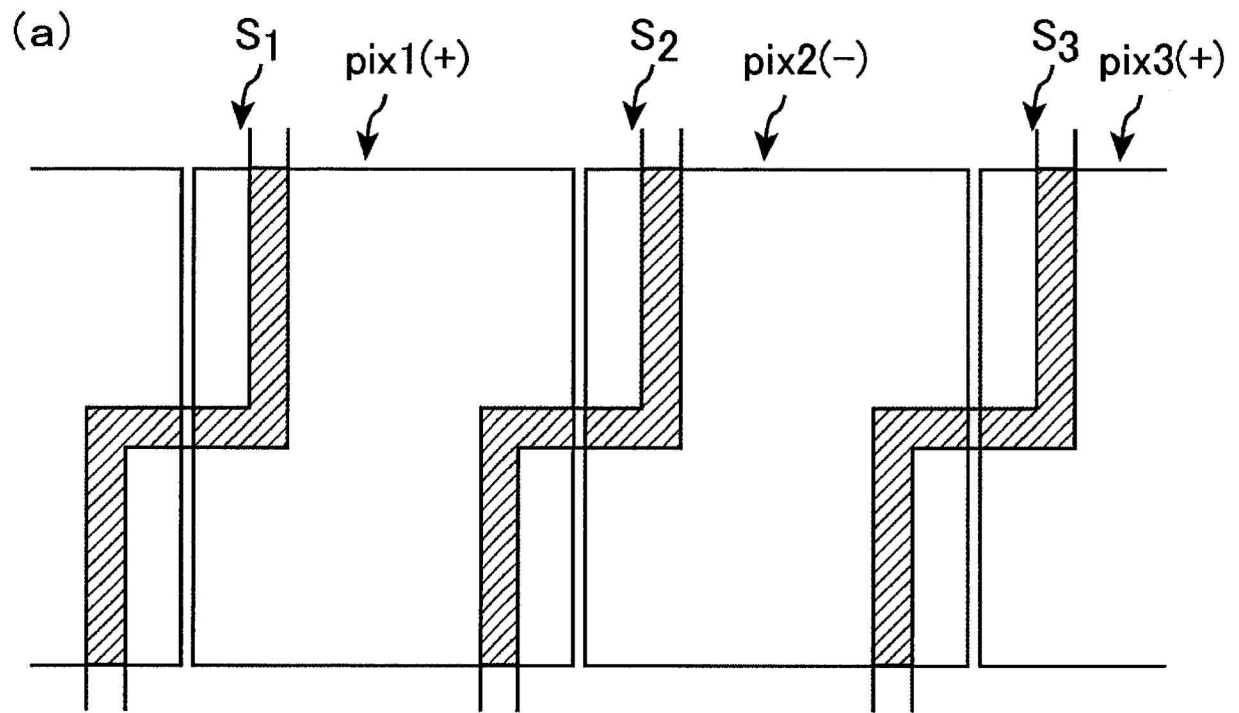


Fig. 16

