



[12] 发明专利说明书

[21] ZL 专利号 91104169.9

[51]Int.Cl⁵

G06F 7/06

[45]授权公告日 1994 年 6 月 8 日

[24]颁证日 94.3.18

[21]申请号 91104169.9

[22]申请日 91.6.20

[30]优先权

[32]90.7.20 [33]US[31]556,926

[73]专利权人 国际商业机器公司

地址 美国纽约

[72]发明人 艾伦·F·阿诺德 詹姆斯·泰

阿瑟·R·惠勒

G06F 13/00

[74]专利代理机构 中国国际贸易促进委员会专利商

标事务所

代理人 杨晓光

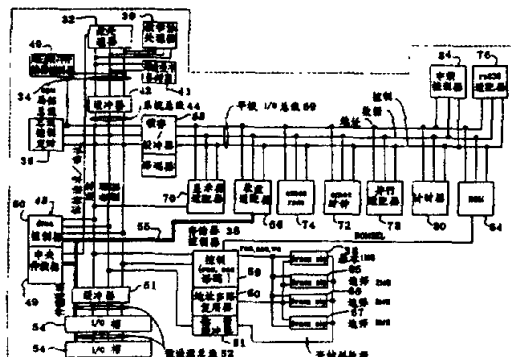
说明书页数:

附图页数:

[54]发明名称 带有可拆卸介质标识的个人计算机

[57]摘要

本发明涉及个人计算机，并具体地涉及具有标识用于与该计算机相关联的一个直接存取存储器设备中的可拆卸介质的存储能力的措施的一种个人计算机。所公开的装置使用多条延伸在一个存储器设备与一个控制器之间的信号通信路中的至少某些条区有可能用于可拆卸介质直接存取存储器设备中的多种类型的可拆卸介质，这些条通路是该存储器设备用于向该控制器标识插入该控制器正在与之通信的设备中的介质的类型的。



权 利 要 求 书

1. 一种个人计算机,其特征在于:

一个中央处理器单元,用于执行指令;

一个可拆卸介质直接存取存储器设备,用于接收,存储与发送供所述中央处理器单元处理的数据;

一个直接存取存储器设备控制器,操作地设置在所述处理单元与所述存储器设备之间用于在接收,存储与发送数据中管理所述存储器设备的操作;以及

多条信号传送通路,操作地连接所述存储器设备与所述控制器;

选择的多条所述通路,传送向所述控制器标识插入所述存储器设备中的介质的特征的信号,这些特征是指明插入所述存储器设备中的介质的存储能力的;

所述控制器区分由所述选择的通路传送的信号的出现或缺席,从而表明一个第一类型的存储器设备的存在,以及由所述选择的通路传送的信号的出现及其多种不同的组合从而表明一个第二类型的存储器设备的存在及插入所述第二类型的存储器设备中的介质的存储能力。

2. 一种个人计算机,其特征在于:

一个中央处理器单元,用于执行指令;

一个可拆卸介质直接存取存储器设备,用于接收,存储与发送供所述中央处理器单元处理的数据;

一个直接存取存储器设备控制器,操作地设置在所述处理器单元与所述存储器设备之间用于在接收,存储与发送数据中管理所述存储器设备的操作;以及

多条信号传送通路,操作地连接所述存储器设备与所述控制器;

一对所述通路传送向所述控制器标识插入所述存储器设备中的介质的特征的信号,这些特征是指明插入所述存储器设备中的介质的存储能力的;

所述控制器区分由所述通路对传送的信号缺席从而表明一个第一类型的存储器设备的存在,以及由所述通路对传送的信号的出现及其多种不同的组合从而表明一个第二类型的存储器设备的存在及插入所述第二类型存储器设备中的介质的存储能力。

3. 根据权利要求2的一种个人计算机,其特征在于与所述通路的所述对中每一条相关联的一个驱动器设备,各所述驱动设备具有发送一个表明插入所述存储器设备中的介质的存储能力的适当信号并进一步将所述存储器设备与所述控制器从任何不利后果隔离的能力,否则这些不利后果有可能随着所述控制器无能力识别表明介质的存储能力的这样一个信号而发生的。

4. 根据权利要求2的一种个人计算机,其特征在于所述控制器通过通路中的另一条向所述存储器设备发布一个启动信号启动通过所述通路的所述对的信号发送。

5. 一种个人计算机系统,具有一个与设计为在一个较慢速度的系统处理器上执行的应用程序操作系统软件兼容的高速系统处理器,所述个人计算机系统的特征在于:

一个高速微处理器,具有一种实际的与保护的操作模式,并且耦合于所述存储器控制器管理所述易失性存储器与所述高速微处理器之间的通信;

一个可拆卸介质直接存取存储器设备,用于接收,存储与发送供所述微处理器的数据;

一个直接存取存储器设备控制器,操作地设置在所述微处理器与所述存储器设备之间,用于在接收,存储与发送数据中管理所述存储器设备的操作,并且电气地耦合于该较低速度数据总线;以及

多条信号传送通路,操作地连接所述存储器设备与所述控制器;

一对所述通路传送向所述控制器标识插入所述存储器设备中的介质的特征的信号,这些特征是表明插入所述存储器设备中的介质的存储能力的;

所述控制器区分由所述通路对传送的信号的出现从而表明一个第一类型存储器设备的存在,以及由所述通路传送的信号的出现及其多种不同组合从而指明一个第二类型存储器设备的存在及插入所述第二类型存储器设备中的介质的存储能力。

6. 根据权利要求 5 的一种个人计算机,其特征在于与所述通路的所述对中每一个相关联的一个驱动器设备,各所述驱动器设备具有发送一个指明插入所述存储器设备中的介质的存储能力的适当信号并进一步将所述存储器设备与所述控制器从任何不利后果隔离手能力,否则这些不利后果将随着所述控制器无能力识别指明介质的存储能力的这样一个信号发生。

7. 根据权利要求 5 的一种个人计算机,其特征在于所述控制器

通过所述通路中的另一条向所述存储器设备发布一个启动信号启动
通过所述通路的所述对的信号发送。

说 明 书

带有可拆卸介质标识的个人计算机

本发明涉及个人计算机,更具体地涉及具有标识用于与该计算机相关的直接存取存储器设备中的可拆卸介质时存储能力的措施的个人计算机。

一般地说个人计算机系统而具体地说 *IBM* 个人计算机已广泛地用于为当今现代化社会的许多部分提供计算机能力。个人计算机系统通常可定义为一种桌面的,落地式的,或便携式的微型计算机,它由包含一个单一的系统处理器与关联的易失性与非易失性存储器的一个系统单元,一台显示监视器,一个键盘,一个或多个软盘驱动器,一个固定磁盘存储器,以及一台选用的打印机组成。这些系统的区别性特征之一是使用一块主板或系统板来将这些部件电气地连接在一起。这些系统是主要为向一个单个用户提供独立的计算能力而设计的,并且是为了供个人或小型企业购买而定价低廉的。这种个人计算机系统的例子有 *IBM*(国际商用机器公司)的个人计算机 *XT* 以及 *IBM* 的个人系统/2 型号 25,30,50,60,70,及 80。

这些系统可分为两大系列,第一系列,通常称为系列 *I* 型号,采用以 *IBM* 个人计算机 *XT*,*AT* 及其它“*IBM* 兼容”机为代表的总线

体系结构。第二系列,称为系列Ⅱ型号,采用以 *IBM* 个人系统/2 型号 50 至 80 为代表的 *IBM* 微通道总线体系结构。许多系列 I 型号采用流行的 *INTEL* (英特尔) 80888 或 8086 微处理器作为系统处理器。这些处理器具有寻址一兆字节存储器的能力。某些系列 I 及大多数系列Ⅱ型号典型地采用高速 *INTEL* 80286, 80386, 与 80486 微处理器,它们能以实际模式操作仿真较慢速度的 *INTEL* 8086 微处理器,或者以保护模式操作将寻址范围在某些型号中从一兆字节扩充到 4000 兆字节。本质上,80286, 80386, 与 80486 处理器的实际模式特征对 8086 与 8088 微处理器编写的软件提供了硬件兼容性。

这种个人计算机具有“开放型”体系结构的特征,即,这些系统是设计并构造成为可以在系统选择及增加诸如可拆卸介质直接存取存储器设备(即 *DASD*)这样的附加外围设备,或者一台现有的设备可以更换成另一类型的设备。上述软盘驱动器便是一种可拆卸介质 *DASD* 的例子。作为示例,原来的系列 I 机器通常装备有一台 5.25 寸的在一片软盘上能存储 1.2 兆字节数据的大容量(即高密度)软盘驱动器。然而,这种机器也可能装备一种使用一片 5.25 寸磁盘存储 360 千字节数据的过去型号的 *DASD*。系列Ⅱ机器可以有使用存储 780 千字节或 1.44 兆字节数据的 3.5 寸软盘的 *DASD*。其它可拆卸介质 *DASD* 也是已知和构想为可以提供给与使用于上面所述的一般类型的个人计算机的。使用在不同类型 *DASD* 中的可拆卸介质具有相同的物理格式因素这一事实引起了某些麻烦。即,一片 5.25 寸软盘可以格式化为两种不同存储能力中的任何一种,而一片 3.5 寸

软盘可能格式化为三种存储能力中的任何一种。

在此以前,传统的做法是在所述类型的一台个人计算机中设置一个用于执行指令与处理数据的一个中央处理器单元,以及操作地设置在处理单元与 *DASD* 之间用于控制将数据写到 *DASD* 的可拆卸介质上或从介质上读出的一个直接存取存储器设备控制器。曾经设想过在一台个人计算机的操作中识别所采用的 *DASD* 的型号及插入这一驱动器中的介质的存储特征的措施。有兴趣的读者可参阅 1988 年 9 月 20 日颁发给 *Berens* 等人的美国专利 4,733,036 及 *Agoglia* 等人的美国专利 4,928,193(两者都与这里所描述的发明共同拥有)从中找到用于判定软盘驱动器与介质型号的装置与方法的披露。为了对本发明有一个必要或适当程度的理解,在这里将这些先有专利作为结比文件结合进这一说明书中。

记住了前面的讨论,本发明的一个目的是使一个个人计算机系统能够区别与这一系统相关联的可拆卸介质直接存取存储器设备有可能使用的多种可拆卸介质。在实现这一发明目的中,延伸在一个存储器设备与该存储器设备的控制器之间的多条信号通信通路中的至少某些条被用于向控制器标识该控制器正在与之通信的设备中所插入的介质的类型。

本发明的另一个目的是当允许一个系统装有并不专门适应这里所述的判定的老式型号的存储器设备以及专门为适应这种判定所装备的第二类型,即新型号的存储器设备时能够区别多种型号的可拆卸介质。在实现本发明的这一目的中,专门的识别信息是使用通路从一个 *DASD* 传送给一个控制器的,这些通路在存在于第一类型,即

老式型号的设备时用于其它目的。

已经陈述了本发明的某些目的,在说明的进展中其它目的将结合附图逐一显示,其中:

图 1 为实施本发明的一台个人计算机的透视图;

图 2 为图 1 的个人计算机的某些部件的分解透视图,包括一个底盘,一个顶盖,一个机电直接存取存储器设备以及一块主板,并展示这些部件中的某些关系;

图 3 是图 1 与 2 中的个人计算机的某些部件的示意图;

图 4 是根据本发明的一个控制器与一个可拆卸介质直接存取存储器设备的一个多通路连接的示意性表示;以及

图 5 是根据本发明的用于传送标识数据的一种编码方案的示意性表示。

虽然本发明在下面将参照展示本发明的一个较佳实施例的附图更全面地进行描述,但在下面的说明一开始便应理解,相应领域的技术人员可能修改这里所描述的发明而仍能得到这一发明的有利效果。从而,对下面的说明应理解为是一种面向相应领域的技术人员的广义的教导性公开,而并不是对本发明的一种限制。

现在更具体地参见附图,在图 1 中示出了实施本发明的一台微型计算机并总体地以 10 指示。如上所述,计算机 10 可有一台相关联的监视器 11,键盘 12 及打印机或绘图仪 14。计算机 10 具有一由一个装饰性外部部件 16 与一个内部屏蔽部件 18 组成的顶盖 15(图 2),它与一底盘 19 合作限定一个封闭的屏蔽空间用于容纳处理与存储数字数据的通电的数据处理与存储部件。这些部件至少有一些是

安装在一块多层主板 20 或主板上的,它是安装在底盘 19 上的并提供一种装置用于电气地互连计算机 10 的部件,其中包括上面指名的那些部件以及诸如软盘驱动器,各种形式的直接存取存储器设备,附件卡或板之类的这些其它相关部件。如下面要更全面地指出的是在主板 20 中为在微型计算机的操作部件之间传递输入/输出信号而在主板 20 中采取的措施。

底盘 19 包含一个以 22 指示的基座,一块以 24 指示的前面板以及 25 指示的一块后面板(图 2)。前面板 24 限定了至少一个开放舱室(而在所示的形式中则为四个舱室)用于接纳诸如磁盘或光盘的驱动器,磁带后备驱动器之类的数据存储器设备。在所示的形式中,设置了一对上部舱室 26,28 与一对下部舱室 29,30。一个上部舱室 26 适合于接纳具有一个第一尺寸的外围设备驱动器(例如称为 3.5 寸驱动器的)而另一个 28 则适合于接纳两种尺寸中选择的一种(例如 3.5 与 5.25 寸)而下部舱室则只适合接纳一种尺寸的设备(3.5 寸)。在图 1 中以 85 指示了一个软盘驱动器,它是一个能够接纳插入其中的一片软盘并使用该软盘来接收、存储并发送数据的通常所知的可拆卸介质直接存取存储设备。

在将上述结构与本发明进行联系以前,简要地回顾个人计算机系统 10 的一般操作是值得的。参见图 3,那里示出了以根据本发明的系统 10 为例的计算机系统的各种部件,其中包括安装在主板 20 上的部件以及主板与个人计算机系统的 I/O 槽与其它硬件的连结。连接到主板上的有系统处理器 32,它由一个微处理器组成,该微处理器通过一个总线控制定时单元 35 由一条高速 CPU 局部总线 34

连接到一个存储器控制单元 36,单元 36 又连接到一个易失性随机存取存储器 (RAM)38。虽然任何适当的微处理器都能应用,一种适用的微处理器是 *INTEL* 出售的 80386。

虽然在下面本发明是具体参照图 3 中的系统框图描述的,但在随后的说明一开始便应理解,根据本发明的装置与方法是构思为可用于主板的其它硬件配置的。例如,系统处理器可以是一个 *INTEL*80286 或 80486 微处理器。

现在返回到图 3,*CPU* 局部总线 34(包括数据,地址与控制部分)为微处理器 32,一个数学协处理器 39,一个高速缓冲存储器控制器 40 及一个高速缓冲存储器 41 提供连接。同时耦合在 *CPU* 局部总线 34 上的有一个缓冲器 42。缓冲器 42 本身又连接到一条较低速度(与 *CPU* 局部总线相比)的系统总线 44。它也包括地址,数据与控制部分。该系统总线 44 延伸在缓冲器 42 与另一个缓冲器 48 之间。系统总线 44 又连接到一个总线控制与定时单元 35 及一个 *DMA*(直接存储器存取)单元 48。*DMA* 单元 48 由一个中央仲裁单元 49 与 *DMA* 控制器 50 构成。缓冲器 51 在系统总线 44 与一条诸如微通道总线 52 的选用特征总线之间提供一个接口。连接在总线 52 上的有用于接纳微通道适配器卡的多个 *I/O* 槽 54,这些适配器卡可进一步连接到一台 *I/O* 设备存储器。

一条仲裁控制总线 55 将 *DMA* 控制器 50 与中央仲裁单元 49 连接到 *I/O* 槽 54 及一个软盘适配器 56。同时连接到系统总线 44 上的有一个存储器控制单元 36,它包括一个存储器控制器 59,一个地址多路复用器 60,以及一个数据缓冲器 61。存储器控制单元 36 进一

步连接到由 RAM 模块 38 表示的一个随机存取存储器。存储器控制器 36 包括将去往和来自微处理器 32 的地址映射到 RAM38 的特定区域的逻辑。这一逻辑用于回收以前被 BIOC(基本输入输出系统)占据的 RAM。存储器控制器 36 还生成一个 ROM(只读存储器)选择信号(ROMSEL),它是用于启动或阻塞 ROM64 的。

虽然微型计算机系统 10 是示出为带有一个基本的一兆字节 RAM 模块的,应当理解,如图 3 中以选用存储器模块 65 至 67 所表示的附加存储器也可以连接到计算机系统 10 上。只是为了示例的目的,本发明是参照基本的一兆字节存储器模块 38 描述的。

在系统总线 44 与一条主板 I/O 总线 69 之间耦合有一个锁存缓冲器 68。主板 I/O 总线 69 分别包含地址,数据与控制部分。沿主板 I/O 总线耦合的有各种 I/O 适配器及其它部件诸如显示器适配器 70(它是用于驱动监视器 11 的),一个 CMOS(互补金属氧化物半导体)时钟 72,非易失性 CMOS RAM 74(以后称作 NVRAM),一个 RS232 适配器 76,一个并行适配器 78,多个计时器 80,一个软盘适配器 56,一个中断控制器 84,以及一个只读存储器 64。只读存储器 64 中包含用于在 I/O 设备与微处理器 32 的操作系统之间进行接口的 BIOS。存储在 ROM64 中的 BIOS 可以复制到 RAM38 中以减少其执行时间。ROM64 还对存储器控制器 36 作出响应(通过 ROMSEL 信号)。如果 ROM64 被存储器控制器 36 所启动,则从 ROM 中执行 BIOS。如果 ROM64 被存储器 36 阻塞,则 ROM 不响应来自微处理器 32 的地址查询(即, BIOS 从 RAM 中执行)

主板 I/O 总线 69,如下面描述的,包含由形成在多层主板 20 的

内层中的导电通路所定义的部分,并具体地包含邻接于主板 20 的一条边延伸的一部分中的若干这种通路,这一部分是位于邻接底盘的前后面板之一延伸的。主板的这种设计使得沿这样一条侧边的若干 I/O 接线端的位置能够与诸如监视器,键盘与打印机之类的设备交换信号。

时钟 72 用于日时间计算,且 NVRAM 是用于存储系统配置数据的。即,NVRAM 中将包含描述系统的当前配置的值。例如,NVRAM 中包含说明一个固定磁盘或软盘的容量,显示器的型号,存储器的容量,时间,日期等的信息。特别重要的是,NVRAM 将包含存储器控制器 36 用以判定 BIOS 是从 ROM 还是从 RAM 中执行以及是否要回收准备给 BIOS RAM 使用的 RAM 的数据(可能是一个比特)。此外,每当执行一个专用的配置程序。(例如 SET configuration(设置配置))时,这些数据便被存储在 NVRAM 中,SET configuration 程序的目的便是将表征系统的配置的值存储在 NVRAM 中。

如上所述,计算机有一个以 15 总体地指示的顶盖,它与底盘 19 合作形成一个封闭的屏蔽空间用于包含微计算机的上述部件。顶盖是较理想地由一个外部装饰性顶盖部件 16 及一个金属薄板衬里 18 组成的,部件 16 是由一种可模压的合成材料制成的一个整体模压部件,而衬里 18 则是成形为适合于装饰性顶盖部件的外形的。然而,顶盖也可以是以其它已知方法制成的且本发明的应用不仅限于所描述的形式机壳。

在这里所描述的一般形式的个人计算机中,在本发明之前,用多

条传送电数字信号的通路来提供控制器 56 与可拆卸介质 *DASD*(例如软盘驱动器 85)之间的互连已经是传统的做法了。传统上,这种连接或者由连接一个控制器与一个驱动器的电缆或者由 *DASD* 与系统板 20 的直接连接来建立。在国际商用机器公司所提供的早期个人计算机中,或者在与这些机器完全兼容的个人计算机中,这种互连是由一组 34 条通路即导线建立的,这些通路中不同的通路赋有不同的功能。在此以前,例如在 1988 年 9 月 20 日颁布给 *Berens* 等人的美国专利 4,733,036 与 *Agoglia* 等人的美国专利 4,928,193(两者都与这里所描述的发明共同拥有)中所公开的,某些这种功能与通路曾被用于判定软盘驱动器与介质类型。为了对本发明在某种必要或适当程度上的理解,先有专利的公开在这里作为对比文件结合进这一说明书中。

为了实现本发明的目的,一对以前用于老式型号的 *DASD* 的导电通路被赋予新的功能,而这些新功能是以这样一种方式实现的,使得老式型号的驱动器能够与所得到的新功能向上兼容。即,通过向一导电通路提供新的功能,使得一个控制器能够区分老式与新式型号的存储器设备。此外,当控制器识别出一个新型号的设备时,它能够通过存储能力区分插入这一设备中的特定类型的介质。

在本发明以前的所述类型的个人计算机工作中,一个开机自检过程通过向每一个可能的驱动器舱室发布命令并监视一个特定信号的返回来判定直接存取存储器设备的存在。然后,一旦认定了驱动器的存在,便通过发布一个分级系列并监视返回的信号区分具有特定存储能力的设备来判定驱动器的型号。当判定了存储能力时,根据可

能配置的并具有所判定的存储能力的已知和予侧的设备作出对所设置的设备的特定型号作出一个系统假设。

在实施本发明的所述类型的人人计算机中,一对过去或者保留未用或者用于地回路以保证其它信号的隔离的通路被用于允许首先判定所配置的是老式还是新式型号的存储器设备并且如果判定所出现的是新式型号的设备则进一步允许判定所配置的存储器设备及插入这此设备中的介质的存储能力。更具体地,在图4的示意性表示中,通路4已被从一条没有其它用途的保留的通路改变成一个第一驱动器型号指示器,而通路9已被从一条地回路改变成一个第二驱动器型号指示器。从该对通路上可获得的不存在任何驱动器型号以及如果发现存在这些信号从这些信号的作为所标识的设备的存储能力的指示的组合中便可达到这些所期望的效果。

在这里所描述的组合中,控制器56与存储器设备两者的某些特征都在成功地判定中起作用。即,控制器必须能够区分在通路4与9上是否存在设备标识信号,并且存储器设备必须能够提供这些信号,两者一起避免否则可能出现的破坏性后果。

这些能力使得在同一系统中允许同时使用新的与老的部件的向上与向下兼容性成为可能,此外,必须使存储器设备能够识别各种介质的存储能力。本标识能力是设想为包括使用由来自控制器的一个 *DRIVE SELECT* (驱动器选择) 输入启动的收集极开路的设备。收集极开路的驱动器的使用允许否则不支持这一标识方案的老式型号存储器设备能够使用在该接口上而不损坏标志启动的存储器设备。

需要注意的是,在这里所描述的存储器设备的型号之间的简单区别是与此同时提出且仍未授权的美国专利申请第号所寻求的分离保护的主体。本发明所寻求的保护包含对插入一个存储设备的介质的型号的进一步判定。

应当注意的是,这里所提出的是从感测赋予介质的物理特征(例如在可拆卸盘片容器或壳内的一定预先确定位置上的孔或开口的存在与否)及从感测 Berens 等人的美国专利 4,773,036 中所述的介质格式化两方面来提供介质特征判定。本发明仔细考虑了两种方法的有效性,下面将变得更为清楚。

当具有上述存储器设备型号标识时,一对以前或者保留未用的或者用于地回路以保证其它信号的隔离的通路被用于允许判定插入一个具有方便这种判定的能力的已经标识的存储器设备中的介质的存储能力。更具体地,在图 4 的示意性表示中,通路 17 已经从一条地回路通路改变成一条用作第一介质型号指示器的通路,而通路 9 已经从一条地回路通路改变成一条用作第二介质型号指示器的通路。利用区分在该对通路上不存在任何介质型号信号以及,如果发现存在信号时,利用区分指示插入一个已标识的设备中的介质的存储能力的这些信号的组合来达到这些所期望的效果。

典型的介质标志编码示意性地示出在图 5 中。该编码方案假定可以发送两种 *DRIVE SELECT* 信号中选择的一种,一低(L)与一高(H)。通过接收一个 *DRIVE SELECT* 信号而被标识驱动器启动以后,该存储器设备可以以在该对通路中每一条上的高与低信号的模式来进行应答,这对通路在这里被标识为 *MEDTYP1* 与

MEDTYP0。在图 5 中示出了对应答有意义的一种可能的赋值。

在操作中,在用于判定系统配置的过程中应包括排除所有存储器设备,读取指定的输入端口,以及检测一个二进“11”组合的步骤。其它任何组合的出现表示至少有一台配置的存储器设备不支持这里所描述的介质标识方案,这将导致所有配置的设备所返回的标志都被认为是无效的结论。随着一个无效标志的判定,一位用户将被迫进入一个手工配置例程,在这一例程中,用户必须提供满意使用相关存储器设备的必要信息。如果判定了该存储器设备是支持这里所公开的介质标识方案的,则向所有可用的设备轮流发送一个 *DRIVE SELECT* 信号,并读取所返回的被启动的标识信号发对该系统的配置表中的驱动器型号进行更新。

如果介质感测被判定为受支持的,则对一个在其上要进行读/写/格式化操作的特定存储器设备的选择将启动一次在该存储器设备中是否装有可拆卸介质的判定。如果判定结果是没有介质,一位用户将被提示去插入介质。如果发现有介质存在,则读取介质感测通路 17 与 27 的状态以从所感测到的介质特征中(例如一些孔)判定所配置的是什么型号的介质。

如果所请求的操作是格式化,则将以与介质感测判定相容的方法格式化该介质。如果所请求的操作是一次读写操作,则以前公开的介质判定过程(上面所提到的 *Berens* 等人的在美国专利 4,773,036 中的过程)将被用于认定该介质是怎样格式化的。如果发现所存在的格式是与根据本发明的介质感测判定一致的,则进行所请求的操作。如果发现是不相等的,则警告用户存在着产生错误的潜在危

险。用户可以指令继续进行所请求的操作,在这一情况下 *Berens* 等人的过程所作出的判定优先于感测介质的物理特征的判定,而系统将忽视出现在 *MEDTYP1* 与 *MEDTYO0* 通路上的介质感测信息。

在附图与说明书中已经描述了本发明的一个较佳实施例,并且虽然所使用的是特定的名词。但这样给出的说明只是在广义的与描述性的意义上使用专门名词的,而并非用于限制的目的。

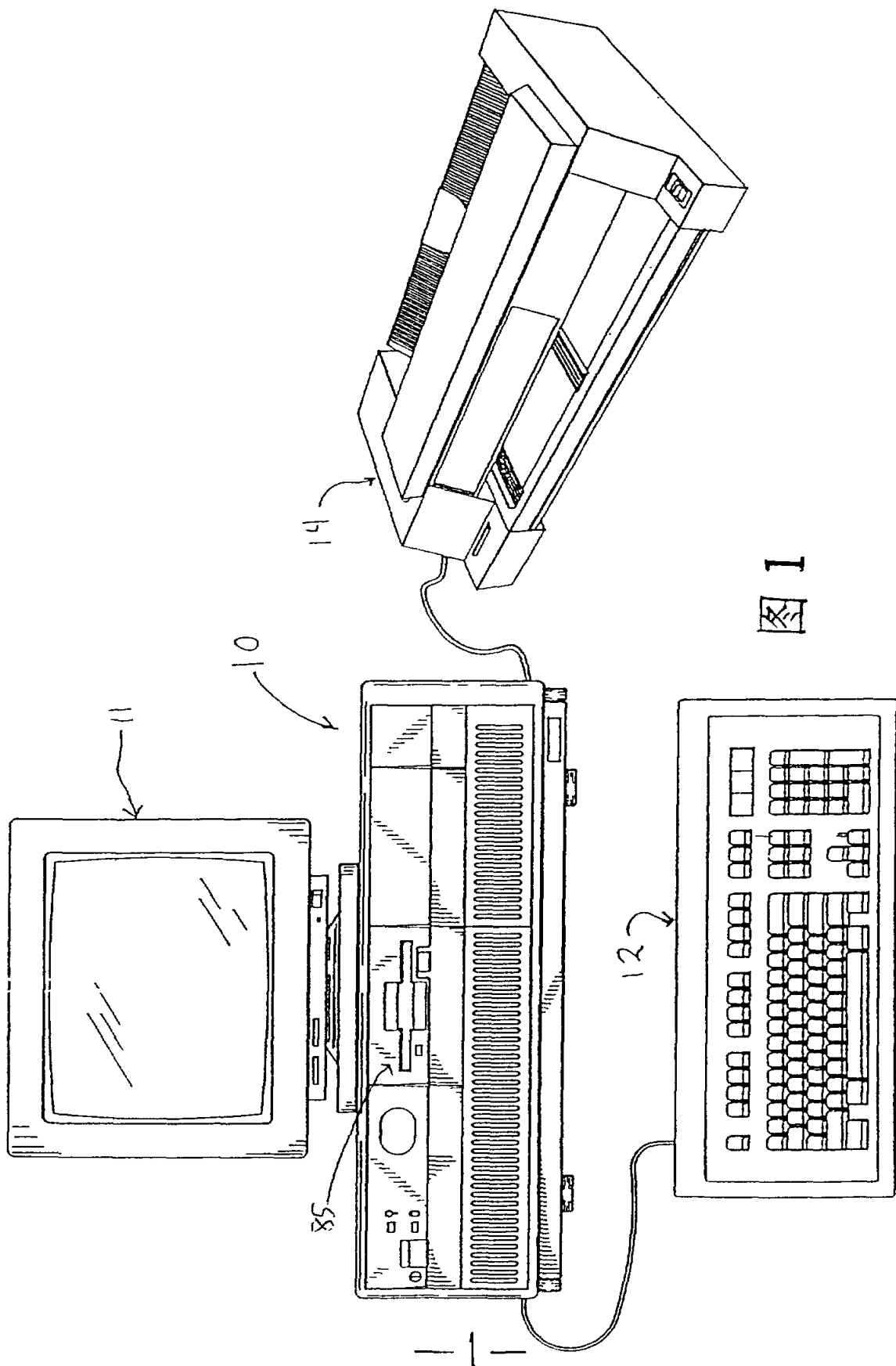
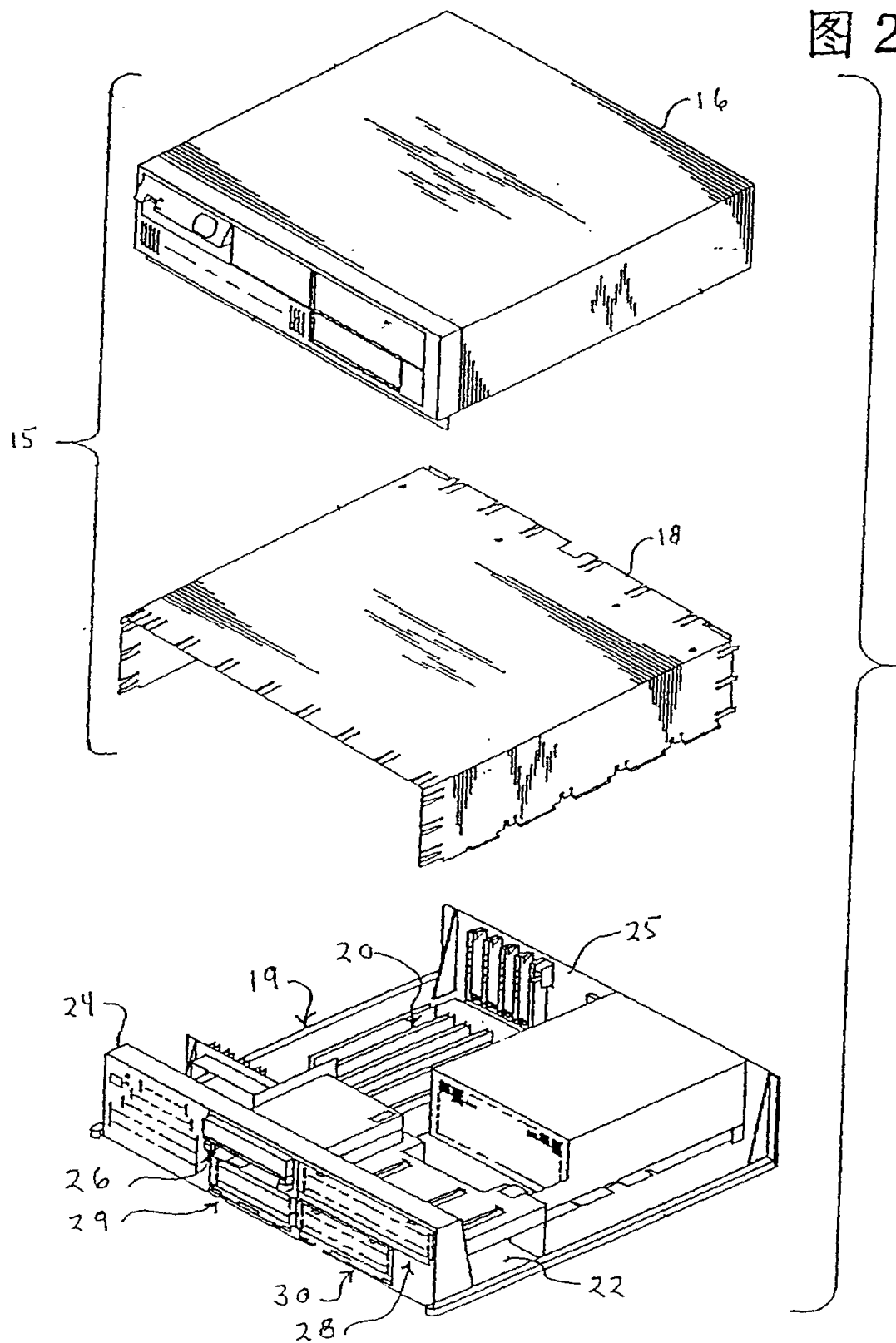


图 1

图 2



一舱室 B 占用	1	2	数据率选择 1
+ 5 伏电源	3	4	驱动器类型 1
地回路	5	6	+ 1 2 伏电源
地回路	7	8	一指标
驱动器类型 0	9	10	一电机启动 0
地回路	11	12	一驱动器选择 1
地回路	13	14	一驱动器选择 0
地回路	15	16	一电机启动 1
介质类型 1	17	18	一进入方向
地回路	19	20	一阶
地回路	21	22	一写数据
地回路	23	24	一写启动
地回路	25	26	一道 0 0
介质类型 0	27	28	一写保护
地回路	29	30	一读数据
地回路	31	32	一头 1 选择
数据率选择 0	33	34	一软盘更换

图 4

DRVSEL	MEDTYP1	MEDTYP0	定义
L	H	H	1. 0 兆字节介质
		L	2. 0 兆字节介质
	L	H	4. 0 兆字节介质
		L	保留的介质类型
H	H	H	介质 I D 受支持
		L	介质 I D 不受支持
	L	H	
		L	

图 5