

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成30年9月6日(2018.9.6)

【公開番号】特開2017-28078(P2017-28078A)

【公開日】平成29年2月2日(2017.2.2)

【年通号数】公開・登録公報2017-005

【出願番号】特願2015-144594(P2015-144594)

【国際特許分類】

H 01 L 27/146 (2006.01)

H 01 L 27/14 (2006.01)

H 01 L 31/0264 (2006.01)

【F I】

H 01 L 27/14 E

H 01 L 27/14 D

H 01 L 31/08 L

【手続補正書】

【提出日】平成30年7月18日(2018.7.18)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0042

【補正方法】変更

【補正の内容】

【0042】

第2化合物半導体層22の上には、SiNから成り、厚さ0.05μmのパッシベーション膜25が形成されており、これによって、キャリアが再結合し難い構造となっている。カソード電極(陰極)として機能する(即ち、電子を取り出す電極として機能する)第1電極31は、厚さ0.02μmのITO、ITiO、NiO、又は、これらの材料から成る層の積層構造から成る。一方、アノード電極(陽極)として機能する(即ち、正孔を取り出す電極として機能する)第2電極32はTi/Wの積層構造から成る。第2電極32と第2化合物半導体層22との間には、厚さ0.05μmのp⁺⁺-InGaAsから成るp側コンタクト層(図示せず)が形成されている。第2電極32及びパッシベーション膜25の上には、SiO₂といった絶縁材料から成る絶縁層26が形成されている。また、絶縁層26には、第2電極32に接続された銅(Cu)から成るコンタクト部27が形成されている。図1に示した例では、図示しない読み出し用集積回路(ROICC)及び銅(Cu)から成る接続部51が形成された駆動用基板50と、受光素子10とは、接続部51とコンタクト部27とが接するように重ね合わせ、接続部51とコンタクト部27とを接合することで、積層されている。第1電極31の光入射面には、SiO₂から成る反射防止膜28が形成されている。接続部51と接続部51の間の駆動用基板50には、絶縁材料層52が形成されている。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0044

【補正方法】変更

【補正の内容】

【0044】

受光素子10の配列ピッチ(L₁)を5μmとし、図1に示すL₁, L₂, L₃, L₄, L₅, L₆の値、第1化合物半導体層21の厚さT₁、第2化合物半導体層22の厚さT₂を以下の表1のとおりとして、電界ポテンシャルのシミュレーションを行った。隣接する受光

素子の間の距離（隣接画素間の距離）は $L_4 = 1.0 \mu m$ である。第1電極31に0ボルトを印加し、第2電極32には-0.1ボルトを印加する条件とした。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0049

【補正方法】変更

【補正の内容】

【0049】

次に、受光素子10の配列ピッチ(L_1)を $3.7 \mu m$ とし、図1に示す L_1 , L_2 , L_3 , L_4 , L_5 , L_6 の値、第1化合物半導体層21の厚さ T_1 を以下の表3のとおりとして、電界ポテンシャルのシミュレーションを行った。隣接する受光素子の間の距離（隣接画素間の距離）は $L_4 = 1.0 \mu m$ である。第1電極31に0ボルトを印加し、第2電極32には-0.1ボルト又は-1.0ボルトを印加する条件とした。