

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2001年8月30日 (30.08.2001)

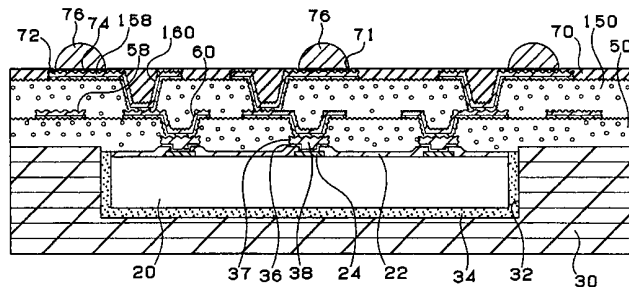
PCT

(10) 国際公開番号
WO 01/63991 A1

- (51) 国際特許分類: H05K 3/46
- (21) 国際出願番号: PCT/JP01/00177
- (22) 国際出願日: 2001年1月12日 (12.01.2001)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
 特願2000-49121 2000年2月25日 (25.02.2000) JP
 特願2000-73558 2000年3月16日 (16.03.2000) JP
 特願2000-78206 2000年3月21日 (21.03.2000) JP
 特願2000-105212 2000年4月6日 (06.04.2000) JP
 特願2000-152973 2000年5月24日 (24.05.2000) JP
- (71) 出願人 (米国を除く全ての指定国について): イビデン株式会社 (IBIDEN CO., LTD.) [JP/JP]; 〒503-0917 岐阜県大垣市神田町2丁目1番地 Gifu (JP).
- (72) 発明者; および
 (75) 発明者/出願人 (米国についてのみ): 坂本
- (SAKAMOTO, Hajime) [JP/JP]. 杉山 直 (SUGIYAMA, Tadashi) [JP/JP]. 王 東冬 (WANG, Dongdong) [NZ/JP]. 苅谷 隆 (KARIYA, Takashi) [JP/JP]; 〒501-0695 岐阜県揖斐郡揖斐川町北方1丁目1番地 イビデン株式会社 大垣北工場内 Gifu (JP).
- (74) 代理人: 弁理士 田下明人, 外(TASHITA, Akihito et al.); 〒460-0013 愛知県名古屋市中区上前津2丁目1番27号 堀井ビル3階 Aichi (JP).
- (81) 指定国 (国内): CN, KR, US.
- (84) 指定国 (広域): ヨーロッパ特許 (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR).
- 添付公開書類:
 — 国際調査報告書
- 2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: MULTILAYER PRINTED WIRING BOARD AND METHOD FOR PRODUCING MULTILAYER PRINTED WIRING BOARD

(54) 発明の名称: 多層プリント配線板及び多層プリント配線板の製造方法



(57) Abstract: An IC chip (20) is built in a core sheet (30) of a multilayer printed wiring board. A transition layer (38) is provided on a pad (24) of the IC chip (20). The IC chip can thereby be connected electrically with the multilayer printed wiring board without requiring any lead part or sealing resin. Since a copper transition layer (38) is provided on the pad (24), resin can be prevented from being left on the pad (24) and the connection between the pad (24) and a via hole (60) and their reliability are improved.

[続葉有]



WO 01/63991 A1



(57) 要約:

多層プリント配線板は、コア基板30にICチップ20を予め内蔵させて、該ICチップ20のパッド24にはトラジション層を38を配設させている。このため、リード部品や封止樹脂を用いず、ICチップと多層プリント配線板との電氣的接続を取ることができる。また、ダイパッド24上に銅製のトラジション層38を設けることで、パッド24上の樹脂残りを防ぐことができ、パッド24とバイアホール60との接続性や信頼性を向上させる。

明 細 書

多層プリント配線板及び多層プリント配線板の製造方法

5 技術分野

本発明は、ビルドアップ多層プリント配線板に関し、特にICチップなどの電子部品を内蔵する多層プリント配線板及び多層プリント配線板の製造方法に関するものである。

10 背景技術

ICチップは、ワイヤーボンディング、TAB、フリップチップなどの実装方法によって、プリント配線板との電氣的接続を取っていた。

ワイヤーボンディングは、プリント配線板にICチップを接着剤によりダイボンディングさせて、該プリント配線板のパッドとICチップのパッドとを金線などのワイヤーで接続させた後、ICチップ並びにワイヤーを守るために熱硬化性樹脂あるいは熱可塑性樹脂などの封止樹脂を施していた。

TABは、ICチップのバンプとプリント配線板のパッドとをリードと呼ばれる線を半田などによって一括して接続させた後、樹脂による封止を行っていた。

20 フリップチップは、ICチップとプリント配線板のパッド部とをバンプを介して接続させて、バンプとの隙間に樹脂を充填させることによって行っていた。

しかしながら、それぞれの実装方法は、ICチップとプリント配線板の間に接続用のリード部品（ワイヤー、リード、バンプ）を介して電氣的接続を行っている。それらの各リード部品は、切断、腐食し易く、これにより、ICチップとの接続が途絶えたり、誤作動の原因となることがあった。

25 また、それぞれの実装方法は、ICチップを保護するためにエポキシ樹脂等の熱可塑性樹脂によって封止を行っているが、その樹脂を充填する際に気泡を含有すると、気泡が起点となって、リード部品の破壊やICパッドの腐食、信頼性の低下を招いてしまう。熱可塑性樹脂による封止は、それぞれの部品に合わせて樹脂装填用プランジャー、金型を作成する必要があり、また、熱硬化性

- 2 -

樹脂であってもリード部品、ソルダーレジストなどの材質などを考慮した樹脂を選定しなくてはならないために、それぞれにおいてコスト的にも高くなる原因にもなった。

5 本発明は上述した課題を解決するためになされたものであり、その目的とするところは、リード部品を介さないで、ICチップと直接電氣的接続し得る多層プリント配線板及び多層プリント配線板の製造方法を提案することを目的とする。

10 本発明者は鋭意研究した結果、樹脂絶縁性基板に開口部、通孔やザグリ部を設けてICチップなどの電子部品を予め内蔵させて、層間絶縁層を積層し、該ICチップのダイパッド上に、フォトエッチングあるいはレーザにより、バイアホールを設けて、導電層である導体回路を形成させた後、更に、層間絶縁層と導電層を繰り返して、多層プリント配線板を設けることによって、封止樹脂を用いず、リードレスによってICチップとの電氣的接続を取ることができる構造を案出した。

15 更に、本発明者は、樹脂絶縁性基板に開口部、通孔やザグリ部を設けてICチップなどの電子部品を予め内蔵させて、層間絶縁層を積層し、該ICチップのダイパッド上に、フォトエッチングあるいはレーザにより、バイアホールを設けて、導電層である導体回路を形成させた後、更に、層間絶縁層と導電層を繰り返して、多層プリント配線板の表層にもICチップなどの電子部品を実装
20 させた構造を提案した。それによって、封止樹脂を用いず、リードレスによってICチップとの電氣的接続を取ることができる。また、それぞれの機能が異なるICチップなどの電子部品を実装させることができ、より高機能な多層プリント配線板を得ることができる。具体例として、内蔵ICチップには、キャッシュメモリを埋め込み、表層には、演算機能を有するICチップを実装させる
25 ことによって、歩留まりの低いキャッシュメモリをICチップと別に製造しながら、ICチップとキャッシュメモリとを近接して配置することが可能になる。

30 また更に、本発明者は、鋭意研究した結果、樹脂絶縁性基板に開口部、通孔やザグリ部を設けてICチップなどの電子部品を予め収容させて、該ICチップのダイパッドには少なくとも2層構造からなるトランジション層を形成させることを案出した。トランジション層の上層には層間絶縁層を積層し、該IC

チップのトランジション層であるバイアホール上に、フォトエッチングあるいはレーザにより、バイアホールを設けて、導電層である導体回路を形成させた後、更に、層間絶縁層と導電層を繰り返して、多層プリント配線板を設けることによって、封止樹脂を用いず、リードレスによってICチップとの電氣的接続を取ることができる。また、ICチップ部分にトランジション層が形成されていることから、ICチップ部分には平坦化されるので、上層の層間絶縁層も平坦化されて、膜厚みも均一になる。更に、前述のトランジション層によって、上層のバイアホールを形成する際も、形状の安定性を保つことができる。

ICチップのパッドにトランジション層を設ける理由は、次の通りである。

10 第1にダイパッドがファインかつ小サイズになると、ビアを形成する際のアライメントが困難になるので、トランジション層を設けてアライメントをし易くする。トランジション層を設ければ、ダイパッドピッチ150 μ m以下、パッドサイズ20 μ m以下でもビルドアップ層が安定して形成できる。トランジション層を形成させていないダイパッドのまま、フォトエッチングにより層間

15 絶縁層のビアを形成させると、ビア径がダイパッド径よりも大きいと、ビア底残渣除去、層間樹脂絶縁層表面粗化処理として行う時に、ダイパッド表面の保護層であるポリイミド層を溶解、損傷する。一方、レーザの場合、ビア径がダイパッド径より大きいときには、ダイパッド及びパシベーション膜であるポリイミド層（ICの保護膜）がレーザによって破壊される。更に、ICチップのダイ

20 パッドが非常に小さく、ビア径がダイパッドサイズより大きくなると、フォトエッチング法でも、レーザ法でも位置合わせが非常に困難であり、ダイパッドとビアとの接続不良が多発する。

これに対して、ダイパッド上にトランジション層を設けることで、ダイパッドピッチ150 μ m以下、パッドサイズ20 μ m以下になってもダイパッド上

25 にビアを確実に接続させることができ、パッドとビアとの接続性や信頼性を向上させる。更に、ICチップのパッド上により大きな径のトランジション層を介在させることで、デスマヤ、めっき工程などの後工程の際に、酸やエッチング液に浸漬させたり、種々のアニール工程を経ても、ダイパッド及びICの保護膜を溶解、損傷する危険がなくなる。

30 それぞれに多層プリント配線板だけで機能を果たしてもいるが、場合によっ

- 4 -

ては半導体装置としてのパッケージ基板としての機能させるために外部基板であるマザーボードやドーターボードとの接続のため、BGA、半田バンプ、やPGA（導電性接続ピン）を配設させてもよい。また、この構成は、従来の実装方法で接続した場合よりも配線長を短くできて、ループインダクタンスも低減できる。

本願発明で定義されているトランジション層について説明する。

トランジション層は、従来技術のICチップ実装技術を用いることなく、半導体素子であるICチップとプリント配線板とを直接に接続を取るため、設けられた中間の仲介層を意味する。その特徴として、2層以上の金属層で形成されている。もしくは、半導体素子であるICチップのダイパッドよりも大きくさせることである。それによって、電気的接続や位置合わせ性を向上させるものであり、かつ、ダイパッドにダメージを与えることなくレーザやフォトリソによるバイアホール加工を可能にするものである。そのため、ICチップのプリント配線板への埋め込み、収容、収納や接続を確実にすることができる。また、トランジション層上には、直接、プリント配線板の導体層である金属を形成することを可能にする。その導体層の一例としては、層間樹脂絶縁層のバイアホールや基板上のスルーホールなどがある。

本願発明に用いられるICチップなどの電子部品を内蔵させる樹脂製基板としては、エポキシ樹脂、BT樹脂、フェノール樹脂などにガラスエポキシ樹脂などの補強材や心材を含浸させた樹脂、エポキシ樹脂を含浸させたプリプレグを積層させたものなどが用いられるが、一般的にプリント配線板で使用されるものを用いることができる。それ以外にも両面銅張積層板、片面板、金属膜を有しない樹脂板、樹脂フィルムを用いることができる。ただし、350℃以上の温度を加えると樹脂は、溶解、炭化をしてしまう。また、セラミックでは、外形加工性に劣るので使用することができない。

コア基板等の予め樹脂製絶縁基板にICチップなどの電子部品を収容するキャビティをザグリ、通孔、開口を形成したものに該ICチップを接着剤などで接合させる。

ICチップを内蔵させたコア基板の全面に蒸着、スパッタリングなどを行い、全面に導電性の金属膜（第1薄膜層）を形成させる。その金属としては、スズ、

- 5 -

クロム、チタン、ニッケル、亜鉛、コバルト、金、銅などがよい。厚みとしては、 $0.001 \sim 2.0 \mu\text{m}$ の間で形成させるのがよい。 $0.001 \mu\text{m}$ 未満では、全面に均一に積層できない。 $2.0 \mu\text{m}$ を越えるものを形成させることは困難であり、効果が高まるのもでもなかった。特に、 $0.01 \sim 1.0 \mu\text{m}$ が望ましい。クロムの場合には $0.1 \mu\text{m}$ の厚みが望ましい。

第1薄膜層により、ダイパッドの被覆を行い、トランジション層とICチップにダイパッドとの界面の密着性を高めることができる。また、これら金属でダイパッドを被覆することで、界面への湿分の侵入を防ぎ、ダイパッドの溶解、腐食を防止し、信頼性を高めることができる。また、この第1薄膜層によって、

10 リードのない実装方法によりICチップとの接続を取ることができる。ここで、クロム、ニッケル、チタンを用いることが、界面への湿分の侵入を防ぎ、金属密着性に優れるからである。クロム、チタンの厚みは、スパッタ層にクラックが入らず、且つ、上層との金属との密着性がとれる厚みにする。そして、ICチップの位置決めマークを基準としてコア基板に位置決めマークを形成する。

15 第1薄膜層上に、スパッタ、蒸着、又は、無電解めっきにより第2薄膜層を形成させる。その金属としてはニッケル、銅、金、銀などがある。電気特性、経済性、また、後程で形成される厚付け層は主に銅であることから、銅を用いるとよい。

ここで第2薄膜層を設ける理由は、第1薄膜層では、後述する厚付け層を形成するための電解めっき用のリードを取ることができないためである。第2薄膜層36は、厚付けのリードとして用いられる。その厚みは $0.01 \sim 5 \mu\text{m}$ の範囲で行うのがよい。 $0.01 \mu\text{m}$ 未満では、リードとしての役割を果たし得ず、 $5 \mu\text{m}$ を越えると、エッチングの際、下層の第1薄膜層がより多く削れて隙間ができてしまい、湿分が侵入し易くなり、信頼性が低下するからである。

25 第2薄膜層上に、無電解あるいは電解めっきにより厚付けさせる。形成される金属の種類としては銅、ニッケル、金、銀、亜鉛、鉄などがある。電気特性、経済性、トランジション層としての強度や構造上の耐性、また、後程で形成されるビルドアップである導体層は主に銅であることから、銅を用い電解めっきで形成するのが望ましい。その厚みは $1 \sim 20 \mu\text{m}$ の範囲で行うのがよい。 1

30 μm より薄いと、上層のビアホールとの接続信頼性が低下し、 $20 \mu\text{m}$ より

も厚くなると、エッチングの際にアンダーカットが起こってしまい、形成されるトランジション層とビアホールと界面に隙間が発生するからである。また、場合によっては、第1薄膜層上に直接厚付けめっきしても、さらに、多層に積層してもよい。

- 5 その後、コア基板の位置決めマークを基準としてエッチングレジストを形成して、露光、現像してトランジション層以外の部分の金属を露出させてエッチングを行い、ICチップのダイパッド上に第1薄膜層、第2薄膜層、厚付け層からなるトランジション層を形成させる。

10 なお、サブトラプロセスでトランジション層を形成する場合には、金属膜上に、無電解あるいは電解めっきにより、厚付けさせる。形成されるメッキの種類としては銅、ニッケル、金、銀、亜鉛、鉄などがある。電気特性、経済性、また、後程で形成されるビルドアップである導体層は主に銅であることから、銅を用いることがよい。その厚みは1～20 μ mの範囲で行うのがよい。それ
15 より厚くなると、エッチングの際にアンダーカットが起こってしまい、形成されるトランジション層とビアと界面に隙間が発生することがある。その後、エッチングレジストを形成して、露光、現像してトランジション層以外の部分の金属を露出させてエッチングを行い、ICチップのパッド上にトランジション層を形成させる。

- 20 上述したように本発明者らは、コア基板に形成した凹部にICチップを收容し、該コア基板の上に層間樹脂絶縁層と導体回路とを積層させることで、パッケージ基板内にICチップを内蔵させることを案出した。

25 この方法では、ICチップが収納されたコア基板上の全面に金属膜を形成して、電子部品であるICチップのパッドを被覆させたり、保護させたり、場合によっては、該パッド上にトランジション層を形成させることによって、パッドと層間樹脂絶縁層のビアホールとの電氣的接続を取る。

30 しかしながら、全面に金属膜が施されているので、ICチップ上に形成された位置決めマークが隠れてしまうために、配線などが描かれたマスクやレーザー装置などと基板の位置合わせが行えない。そのため、該ICチップのパッドとビアホールとの位置ずれが生じてしまい、電氣的接続が取れなくなることが

予想された。

本発明は上述した課題を解決するためになされたものであり、その目的とするところは、内蔵した I Cチップとの接続を適切に取ることができる多層プリント配線板の製造方法を提案することを目的とする。

- 5 請求項 1 4 の多層プリント配線板の製造方法では、基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にバイアホールを形成し、該バイアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の (a) ~ (c) 工程を備えることを技術的特徴とする：

(a) 前記基板に電子部品を收容する工程；

- 10 (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークを形成する工程；

(c) 前記基板の位置決めマークに基づき加工若しくは形成を行う工程。

- 15 請求項 1 4 では、電子部品の位置決めマークに基づき、電子部品を收容する基板に位置決めマークを形成し、基板の位置決めマークに基づき加工若しくは形成を行う。このため、電子部品と位置が正確に合うように、基板上の層間樹脂絶縁層にバイアホールを形成することができる。

この場合の加工とは、電子部品である I Cチップもしくは基板上に形成されるもの全てを意味する。例えば、I Cチップのパッド上のトランジション層、認識文字（アルファベット、数字など）、位置決めマーク等がある。

- 20 また、この場合の形成とは、コア基板上に施された層間樹脂絶縁層（ガラスクロスなどの補強材が含まれないもの）上に形成される全てのものを意味する。例えば、バイアホール、配線、認識文字（アルファベット、数字など）、位置決めマーク等がある。

- 25 請求項 1 5 の多層プリント配線板の製造方法では、基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にバイアホールを形成し、該バイアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の (a) ~ (d) 工程を備えることを技術的特徴とする：

(a) 前記基板に電子部品を收容する工程；

- 30 (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークをレーザーで形成する工程；

(c) 前記基板の位置決めマークに金属膜を形成する工程；

(d) 前記基板の位置決めマークに基づき加工若しくは形成を行う工程。

請求項 15 では、電子部品の位置決めマークに基づき、電子部品を収容する基板に位置決めマークをレーザで穿設し、レーザで穿設した位置決めマークに

- 5 金属膜を形成した後、基板の位置決めマークに基づき加工若しくは形成を行う。このため、電子部品と位置が正確に合うように、基板上の層間樹脂絶縁層にビアホールを形成することができる。また、レーザで穿設した位置決めマークに金属膜を形成してあるため、反射式で容易に位置決めマークを認識でき、正確に位置合わせすることができる。

- 10 請求項 16 の多層プリント配線板の製造方法では、基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にビアホールを形成し、該ビアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の (a) ~ (e) 工程を備えることを技術的特徴とする：

(a) 前記基板に電子部品を収容する工程；

- 15 (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークをレーザで形成する工程；

(c) 前記基板の位置決めマークに金属膜を形成する工程。

(d) 前記基板に層間絶縁層を形成する工程；

- 20 (e) 前記基板の位置決めマークに基づき前記層間絶縁層にビアホール用開口を加工若しくは形成する工程。

請求項 16 では、電子部品の位置決めマークに基づき、電子部品を収容する基板に位置決めマークを形成し、位置決めマークに金属膜を形成した後、基板の位置決めマークに基づき加工若しくは形成を行う。このため、電子部品と位置が正確に合うように、基板上の層間絶縁層にビアホールを形成することができる。また、レーザで穿設した位置決めマークにも金属膜を形成してあるため、当該位置決めマーク上に層間絶縁層が形成されても、反射式によって画像認識を行えば、容易に位置決めマークを認識でき、正確に位置決めすることができる。

- 30 上述したように本発明者は、樹脂絶縁性基板に開口部、通孔やザグリ部を設

けて I C チップなどの電子部品を予め内蔵させて、層間絶縁層を積層し、該 I C チップのパッド上に、フォトエッチングあるいはレーザにより、ビアを設けて、導電層である導体回路を形成させた後、更に、層間絶縁層と導電層を繰り返して設け、多層プリント配線板を形成することによって、封止樹脂を用いず、

5 リードレス、バンプレスによって I C チップとの電氣的接続を取ることができる構造を案出した。

しかし、I C チップのパッドは、一般的にアルミニウムなどで製造されており、製造工程において酸化し、表面に酸化被膜が形成されている。このため、表面に形成された酸化被膜により、パッドの接続抵抗が上昇してしまい、I C

10 チップへ適切な電氣的接続を得ることができないことが判明した。また、ダイパッドの上に酸化膜が残存すると、パッドとトランジション層の密着性が不十分となり信頼性を満足させることができないことが分かった。

本発明は上述した課題を解決するためになされたものであり、その目的とするところは、I C チップにリードレスで適切に電氣的接続を取りることができる多層プリント配線板及び多層プリント配線板の製造方法を提案することを目的とする。

15

上記した目的を達成するため、請求項 17 の多層プリント配線板の製造方法では、少なくとも以下 (a) ~ (e) の工程を備えることを技術的特徴とする：

- (a) 前記基板に電子部品を收容する工程；
- 20 (b) 前記電子部品のダイパッドの表面の被膜を除去する工程；
- (c) 前記ダイパッド上に、最下層の層間絶縁層のビアホールと接続させるためのトランジション層を形成する工程；
- (d) 前記基板上に、層間絶縁層を形成する工程；
- (e) 前記層間絶縁層に、導体回路及びトランジション層に接続するビアホールを形成する工程。

25

請求項 17 では、基板内に I C チップを收容するため、リードレスで I C チップとの電氣的接続を取ることができる。さらに、I C チップなどの電子部品のダイパッドの接続面に酸化被膜除去処理を施すため、ダイパッドの電気抵抗を下げ、導電性を高めることが可能となる。また、I C チップ部分にトランジ

30 ション層を設けることにより、I C チップ部分が平坦化されるので、上層の層

- 10 -

間絶縁層も平坦化されて、膜厚みも均一になる。そのうえ、上層のバイアホールを形成する際も、形状の安定性を保つことができる。皮膜は完全に除去することが望ましい。

請求項 18 では、酸化被膜を逆スパッタ、プラズマ処理のいずれかで完全に除去することにより IC チップのダイパッドの導電性を高めることが可能となる。

逆スパッタを行う場合は、スパッタリングガスとしてアルゴンなどの不活性ガスをを用い、ダイパッド表面の酸化被膜に逆スパッタリングを行い、酸化被膜を完全に除去させる。プラズマ処理で行う場合は、基板を真空状態にした装置内に入れ、酸素、あるいは、窒素、炭酸ガス、四フッ化炭素中でプラズマを放出させて、ダイパッド表面の酸化被膜を除去させる。

請求項 19 では、被膜除去と、トランジション層の最下層の形成とを、連続的に非酸素雰囲気中で行うため、パッド表面に酸化皮膜が再び形成されることがなく、IC チップのダイパッドとトランジション層との間の導電性と密着性を高めることが可能となる。

請求項 20 の多層プリント配線板は、基板上に層間絶縁層と導体層とが繰り返して形成され、該層間絶縁層には、バイアホールが形成され、該バイアホールを介して電氣的接続される多層プリント配線板において、

前記基板には、電子部品が内蔵され、
前記電子部品のダイパッド上には、最下層の層間絶縁層のバイアホールと接続させるためのトランジション層が形成され、

前記ダイパッドの表面の被膜が除去されていることを技術的特徴とする。

請求項 20 では、基板内に IC チップを収容するため、リードレスで IC チップとの電氣的接続を取ることができる。さらに、IC チップなどの電子部品のダイパッドの接続面に酸化被膜除去処理を施すため、ダイパッドの電気抵抗を下げ、導電性を高めることが可能となる。また、IC チップ部分にトランジション層を設けることにより、IC チップ部分が平坦化されるので、上層の層間絶縁層も平坦化されて、膜厚みも均一である。そのうえ、上層のバイアホールを形成する際も、形状の安定性を保つことができる。皮膜は完全に除去した方がよい。

図面の簡単な説明

- 第1図は、本発明の第1実施形態に係る多層プリント配線板の製造工程図である。
- 5 第2図は、第1実施形態に係る多層プリント配線板の製造工程図である。
第3図は、第1実施形態に係る多層プリント配線板の製造工程図である。
第4図は、第1実施形態に係る多層プリント配線板の製造工程図である。
第5図は、第1実施形態に係る多層プリント配線板の製造工程図である。
第6図は、第1実施形態に係る多層プリント配線板の断面図である。
- 10 第7図で、(A)は、第3図(A)中のトランジション層を拡大して示す図であり、(B)は、第7図(A)のB矢視図であり、(C)、(D)、(E)は、トランジション層の改変例の説明図である。
第8図で、(A)は、第1実施形態に係る多層プリント配線板の斜視図であり、(B)は、該多層プリント配線板の一部を拡大して示す説明図である。
- 15 第9図で、(A)は、第1実施形態の第1改変例に係る多層プリント配線板の斜視図であり、(B)は、該多層プリント配線板の一部を拡大して示す説明図である。
第10図は、第1実施形態の第2改変例に係る多層プリント配線板の断面図である。
- 20 第11図は、第1実施形態の第3改変例に係る多層プリント配線板の断面図である。
第12図は、第1実施形態の第4改変例に係る多層プリント配線板の断面図である。
- 第13図は、第2実施形態に係る多層プリント配線板の製造工程図である。
- 25 第14図は、第2実施形態に係る多層プリント配線板の製造工程図である。
第15図は、第2実施形態に係る多層プリント配線板の製造工程図である。
第16図は、第2実施形態に係る多層プリント配線板の製造工程図である。
第17図は、第2実施形態に係る多層プリント配線板の製造工程図である。
第18図は、第2実施形態に係る多層プリント配線板の断面図である。
- 30 第19図で、(A)は、第13図(D)中のコア基板の平面図であり、(B)

は、第13図(E)の平面図である。

第20図で、(A)は、フォトマスクフィルム載置前のコア基板の平面図であり、(B)は、フォトマスクフィルムを載置した状態のコア基板の平面図である。

5 第21図は、第2実施形態の第1改変例に係る多層プリント配線板の断面図である。

第22図は、第3実施形態に係る多層プリント配線板の製造工程図である。

第23図は、第3実施形態に係る多層プリント配線板の製造工程図である。

第24図は、第3実施形態に係る多層プリント配線板の製造工程図である。

10 第25図は、第3実施形態に係る多層プリント配線板の製造工程図である。

第26図は、第3実施形態に係る多層プリント配線板の断面図である。

第27図で、(A)は、第22図(C)中のダイパッド部分を拡大して示す説明図であり、(B)は、第23図(A)中のダイパッド部分を拡大して示す説明図であり、(C)は、第24図(A)中のダイパッド部分を拡大して示す説明図である。

15

第28図は、第3実施形態の第1改変例に係る多層プリント配線板の断面図である。

第29図は第3実施形態の第1改変例に係るダイパッド部分を拡大して示す図であって、(A)は、酸化被膜除去処理される前の状態を示す図、(B)は、酸化膜除去処理後の状態を示す図、(C)は、ダイパッド上にトランジション層を形成した後を示す図である。

20

第30図は、第3実施形態と比較例の多層プリント配線板を1)断面状態、2)抵抗測定値、3)信頼性試験後の断面状態、4)抵抗測定値の計4項目について評価を行った結果を示す図表である。

25

発明を実施するための最良の形態

以下、本発明の実施形態について図を参照して説明する。

[第1実施形態]

30 先ず、本発明の第1実施形態に係る多層プリント配線板の構成について、多層プリント配線板10の断面を示す第6図を参照して説明する。

第6図に示すように多層プリント配線板10は、ICチップ20を收容するコア基板30と、層間樹脂絶縁層50、層間樹脂絶縁層150とからなる。層間樹脂絶縁層50には、バイアホール60および導体回路58が形成され、層間樹脂絶縁層150には、バイアホール160および導体回路158が形成されている。

ICチップ20には、パッシベーション膜24が被覆され、該パッシベーション膜24の開口内に入出力端子を構成するダイパッド24が配設されている。アルミニウム製のダイパッド24の上には、トランジション層38が形成されている。該トランジション層38は、第1薄膜層33、第2薄膜層36、厚付け膜37の3層構造からなる。

層間樹脂絶縁層150の上には、ソルダーレジスト層70が配設されている。ソルダーレジスト層70の開口部71下の導体回路158には、図示しないドータボード、マザーボード等の外部基板と接続するためのBGA76が設けられている。

第1実施形態の多層プリント配線板10では、コア基板30にICチップ20を予め内蔵させて、該ICチップ20のダイパッド24にはトランジション層を38を配設させている。このため、リード部品や封止樹脂を用いず、ICチップと多層プリント配線板（パッケージ基板）との電氣的接続を取ることができる。また、ICチップ部分にトランジション層38が形成されていることから、ICチップ部分には平坦化されるので、上層の層間絶縁層50も平坦化されて、膜厚みも均一になる。更に、トランジション層によって、上層のバイアホール60を形成する際も形状の安定性を保つことができる。

更に、ダイパッド24上に銅製のトランジション層38を設けることで、ダイパッド24上の樹脂残りを防ぐことができ、また、後工程の際に酸や酸化剤あるいはエッチング液に浸漬させたり、種々のアニール工程を経てもダイパッド24の変色、溶解が発生しない。これにより、ICチップのダイパッドとバイアホールとの接続性や信頼性を向上させる。更に、40 μ m前後の径のダイパッド24上に60 μ m径以上のトランジション層38を介在させることで、60 μ m径のバイアホールを確実に接続させることができる。

引き続き、第6図を参照して上述した多層プリント配線板の製造方法について

て、第1図～第5図を参照して説明する。

(1) 先ず、ガラスクロス等の心材にエポキシ等の樹脂を含浸させたプリプレグを積層した絶縁樹脂基板(コア基板)30を出発材料とする(第1図(A)参照)。次に、コア基板30の片面に、ザグリ加工でICチップ収容用の凹部
5 32を形成する(第1図(B)参照)。ここでは、ザグリ加工により凹部を設けているが、開口を設けた絶縁樹脂基板と開口を設けない樹脂絶縁基板とを張り合わせることで、収容部を備えるコア基板を形成できる。

(2) その後、凹部32に、印刷機を用いて接着材料34を塗布する。このとき、塗布以外にも、ポッティングなどをしてよい。次に、ICチップ20を
10 接着材料34上に載置する(第1図(C)参照)。

(3) そして、ICチップ20の上面を押す、もしくは叩いて凹部32内に完全に収容させる(第1図(D)参照)。これにより、コア基板30を平滑にすることができる。

(4) その後、ICチップ20を収容させたコア基板30の全面に蒸着、スパッタリングなどを行い、全面に導電性の第1薄膜層33を形成させる(第2図
15 (A))。その金属としては、スズ、クロム、チタン、ニッケル、亜鉛、コバルト、金、銅などがよい。特に、ニッケル、クロム、チタンを用いることが、界面での湿分の侵入を抑えられ、さらに膜形成上と電気特性上でふさわしい。厚みとしては、0.001～2.0 μ mの間で形成させるのがよく、特に、0.
20 01～1.0 μ mが更に望ましい。クロムの場合には0.1 μ mの厚みが望ましい。

第1薄膜層33により、ダイパッド24の被覆を行い、トランジション層とICチップにダイパッド24との界面の密着性を高めることができる。また、これら金属でダイパッド24を被覆することで、界面への湿分の侵入を防ぎ、
25 ダイパッドの溶解、腐食を防止し、信頼性を高めることができる。また、この第1薄膜層33によって、リードのない実装方法によりICチップとの接続を取ることができる。ここで、クロム、チタン、ニッケルを用いることが、界面への湿分の侵入を防ぎ、金属密着性が高い。

(5) 第1薄膜層33上に、スパッタ、蒸着、又は、無電解めっきにより、第
30 2薄膜層36を形成させる(第2図(B))。その金属としてはニッケル、銅、

金、銀などがある。電気特性、経済性、また、後程で形成されるビルドアップである導体層は主に銅であることから、銅を用いるとよい。

第2薄膜層を設ける理由は、第1薄膜層では、後述する厚付け層を形成するための電解めっき用のリードを取ることができないためである。第2薄膜層36は、厚付けのリードとして用いられる。その厚みは0.01~5 μ mの範囲で行うのがよい。特に、0.1~3 μ mの間が望ましく、第1薄膜層の被覆とリードに最適である。0.01 μ m未満では、リードとしての役割を果たし得ず、5 μ mを越えると、エッチングの際、下層の第1薄膜層がより多く削れて隙間ができてしまい、湿分が侵入し易くなり、信頼性が低下するからである。

10 なお、望ましい第1薄膜層と第2薄膜層との組み合わせは、クロム-銅、クロム-ニッケル、チタン-銅、チタン-ニッケルなどである。金属との接合性や電気伝達性という点で他の組み合わせよりも優れる。

(6) その後、レジストを塗布し、露光、現像してICチップのダイパッドの上部に開口を設けるようにメッキレジスト35を設け、以下の条件で電解めっきを施し、電解めっき膜(厚付け膜)37を設ける(第2図(C))。

[電解めっき水溶液]

硫酸 2.24 mol/l

硫酸銅 0.26 mol/l

添加剤(アトテックジャパン製、カパラシドHL)

20 19.5 ml/l

[電解めっき条件]

電流密度 1 A/dm²

時間 65分

温度 22 \pm 2 $^{\circ}$ C

25 メッキレジスト35を除去した後、メッキレジスト35下の無電解第2薄膜層36、第1薄膜層33をエッチングで除去することで、ICチップのダイパッド24上にトランジション層38を形成する(第2図(D))。ここでは、メッキレジストによりトランジション層を形成したが、無電解第2薄膜層36の上に電解めっき膜を均一に形成した後、エッチングレジストを形成して、露

光、現像してトランジション層以外の部分の金属を露出させてエッチングを行い、ICチップのダイパッド上にトランジション層を形成させることも可能である。電解めっき膜の厚みは1~20 μm の範囲がよい。それより厚くなると、エッチングの際にアンダーカットが起こってしまい、形成されるトランジション層とバイアホールと界面に隙間が発生することがあるからである。

5 (7) 次に、基板にエッチング液をスプレーで吹きつけ、トランジション層38の表面をエッチングすることにより粗化面38 α を形成する(第3図(A)参照)。無電解めっきや酸化還元処理を用いて粗化面を形成することもできる。第3図(A)中のトランジション層38を拡大して第7図(A)に示し、第7
10 図(A)のB矢視を第7図(B)に示す。トランジション層38は、第1薄膜層33、第2薄膜層36、厚付け膜37の3層構造からなる。第7図(A)に示すように、トランジションは円形に形成されているが、この代わりに、第7図(C)に示すように楕円形に、第7図(D)に示すように矩形に、第7図(E)に示すように小判型に形成することも可能である。

15 (8) 上記工程を経た基板に、厚さ50 μm の熱硬化型樹脂シートを温度50~150 $^{\circ}\text{C}$ まで昇温しながら圧力5 kg/cm^2 で真空圧着ラミネートし、層間樹脂絶縁層50を設ける(第3図(B)参照)。真空圧着時の真空度は、10 m mHg である。

20 (9) 次に、波長10.4 μm の CO_2 ガスレーザにて、ビーム径5 mm 、トップハットモード、パルス幅5.0 μs 、マスクの穴径0.5 mm 、1ショットの条件で、層間樹脂絶縁層50に直径80 μm のバイアホール用開口48を設ける(第3図(C)参照)。クロム酸を用いて、開口48内の樹脂残りを除去する。ダイパッド24上に銅製のトランジション層38を設けることで、ダイパッド24上の樹脂残りを防ぐことができ、これにより、ダイパッド24と
25 後述するバイアホール60との接続性や信頼性を向上させる。更に、40 μm 径前後のダイパッド24上に60 μm 以上の径のトランジション層38を介在させることで、60 μm 径のバイアホール用開口48を確実に接続させることができる。なお、ここでは、過マンガン酸を用いて樹脂残さを除去したが、酸素プラズマを用いてデスマリア処理を行うことも可能である。

30 (10) 次に、クロム酸、過マンガン酸塩などの酸化剤等に浸漬させることに

- 17 -

よって、層間樹脂絶縁層 50 の粗化面 50 α を設ける（第 3 図（D）参照）。該粗化面 50 α は、0.05 ~ 5 μm の範囲で形成されることがよい。その一例として、過マンガン酸ナトリウム溶液 50 g / l、温度 60 °C 中に 5 ~ 25 分間浸漬させることによって、1 ~ 5 μm の粗化面 50 α を設ける。上記以外

5 には、日本真空技術株式会社製の SV-4540 を用いてプラズマ処理を行い、層間樹脂絶縁層 50 の表面に粗化面 50 α を形成することもできる。この際、不活性ガスとしてはアルゴンガスを使用し、電力 200 W、ガス圧 0.6 Pa、温度 70 °C の条件で、2 分間プラズマ処理を実施する。

（11）粗化面 50 α が形成された層間樹脂絶縁層 50 上に、金属層 52 を設ける（第 4 図（A）参照）。金属層 52 は、無電解めっきによって形成させる。予め層間樹脂絶縁層 50 の表層にパラジウムなどの触媒を付与させて、無電解めっき液に 5 ~ 60 分間浸漬させることにより、0.1 ~ 5 μm の範囲でめっき膜である金属層 52 を設ける。その一例として、

〔無電解めっき水溶液〕

15	NiSO ₄	0.003	mol / l
	酒石酸	0.200	mol / l
	硫酸銅	0.030	mol / l
	HCHO	0.050	mol / l
	NaOH	0.100	mol / l
20	α 、 α' - ビピルジル	100	mg / l
	ポリエチレングリコール (PEG)	0.10	g / l

34 °C の液温度で 40 分間浸漬させた。

上記以外でも上述したプラズマ処理と同じ装置を用い、内部のアルゴンガスを交換した後、Ni 及び Cu をターゲットにしたスパッタリングを、気圧 0.6 Pa、温度 80 °C、電力 200 W、時間 5 分間の条件で行い、Ni / Cu 金属層 52 を層間樹脂絶縁層 50 の表面に形成することもできる。このとき、形成される Ni / Cu 金属層 52 の厚さは 0.2 μm である。また、スパッタの代わりに、蒸着、電着等で金属膜を形成することもできる。更に、スパッタ、蒸着、電着などの物理的な方法で薄付け層を形成した後、無電解めっきを施す

30 ことも可能である。

- 18 -

(12) 上記処理を終えた基板30に、市販の感光性ドライフィルムを貼り付け、クロムガラスマスクを載置して、 $40\text{ mJ}/\text{cm}^2$ で露光した後、0.8%炭酸ナトリウムで現像処理し、厚さ $25\text{ }\mu\text{m}$ のめっきレジスト54を設ける。次に、以下の条件で電解めっきを施して、厚さ $18\text{ }\mu\text{m}$ の電解めっき膜56を形成する(第4図(B)参照)。なお、電解めっき水溶液中の添加剤は、アトテックジャパン社製のカパラシドHLである。

[電解めっき水溶液]

	硫酸	2.24 mol/l
	硫酸銅	0.26 mol/l
10	添加剤(アトテックジャパン製、カパラシドHL)	19.5 ml/l

[電解めっき条件]

	電流密度	$1\text{ A}/\text{dm}^2$
	時間	65分
15	温度	$22\pm 2^\circ\text{C}$

(13) めっきレジスト54を5%NaOHで剥離除去した後、そのめっきレジスト下の金属層52を硝酸および硫酸と過酸化水素の混合液を用いるエッチングにて溶解除去し、金属層52と電解めっき膜56からなる厚さ $16\text{ }\mu\text{m}$ の導体回路58及びバイアホール60を形成し、第二銅錯体と有機酸とを含有するエッチング液によって、粗化面58 α 、60 α を形成する(第4図(C)参照)。無電解めっきや酸化還元処理を用いて粗化面を形成することもできる。

(14) 次に、上記(9)~(13)の工程を、繰り返すことにより、さらに上層の層間樹脂絶縁層150及び導体回路158(バイアホール160を含む)を形成する(第5図(A)参照)。

25 (15) 次に、ジエチレングリコールジメチルエーテル(DMDG)に60重量%の濃度になるように溶解させた、クレゾールノボラック型エポキシ樹脂(日本化薬社製)のエポキシ基50%をアクリル化した感光性付与のオリゴマー(分子量4000)46.67重量部、メチルエチルケトンに溶解させた80重量%のビスフェノールA型エポキシ樹脂(油化シェル社製、商品名:エピコート1

001) 1.5重量部、イミダゾール硬化剤(四国化成社製、商品名: 2E4MZ-CN) 1.6重量部、感光性モノマーである多官能アクリルモノマー(共栄化学社製、商品名: R604) 3重量部、同じく多価アクリルモノマー(共栄化学社製、商品名: DPE6A) 1.5重量部、分散系消泡剤(サンノプロ社製、商品名: S-65) 0.71重量部を容器にとり、攪拌、混合して混合組成物を調整し、この混合組成物に対して光重量開始剤としてベンゾフェノン(関東化学社製) 2.0重量部、光増感剤としてのミヒラーケトン(関東化学社製) 0.2重量部を加えて、粘度を25°Cで2.0 Pa・sに調整したソルダーレジスト組成物(有機樹脂絶縁材料)を得る。

10 なお、粘度測定は、B型粘度計(東京計器社製、DVL-B型)で60 rpmの場合はローターNo. 4、6 rpmの場合はローターNo. 3によった。

(16) 次に、基板30に、上記ソルダーレジスト組成物を20 μmの厚さで塗布し、70°Cで20分間、70°Cで30分間の条件で乾燥処理を行った後、ソルダーレジスト開口部のパターンが描画された厚さ5 mmのフォトマスクをソルダーレジスト層70に密着させて1000 mJ/cm²の紫外線で露光し、DMTG溶液で現像処理し、ランド径620 μm、開口径460 μmの開口71を形成する(第5図(B)参照)。

(17) 次に、ソルダーレジスト層(有機樹脂絶縁層)70を形成した基板を、塩化ニッケル(2.3 × 10⁻¹ mol/l)、次亜リン酸ナトリウム(2.8 × 10⁻¹ mol/l)、クエン酸ナトリウム(1.6 × 10⁻¹ mol/l)を含むpH=4.5の無電解ニッケルめっき液に20分間浸漬して、開口部71に厚さ5 μmのニッケルめっき層72を形成する。さらに、その基板を、シアン化金カリウム(7.6 × 10⁻³ mol/l)、塩化アンモニウム(1.9 × 10⁻¹ mol/l)、クエン酸ナトリウム(1.2 × 10⁻¹ mol/l)、次亜リン酸ナトリウム(1.7 × 10⁻¹ mol/l)を含む無電解めっき液に80°Cの条件で7.5分間浸漬して、ニッケルめっき層72上に厚さ0.03 μmの金めっき層74を形成することで、導体回路158に半田パッド75を形成する(第5図(C)参照)。

(18) この後、ソルダーレジスト層70の開口部71に、はんだペーストを印刷して、200°Cでリフローすることにより、BGA76を形成する。これ

により、ICチップ20を内蔵し、BGA76を有する多層プリント配線板10を得ることができる(第6図参照)。BGAの代わりに、PGA(導電性接続ピン)を配設してもよい。

5 上述した実施形態では、層間樹脂絶縁層50、150に熱硬化型樹脂シートを用いた。この熱硬化型樹脂シートには、難溶性樹脂、可溶性粒子、硬化剤、その他の成分が含有されている。それぞれについて以下に説明する。

第1実施形態の熱硬化型樹脂シートにおいて使用し得るエポキシ系樹脂は、酸または酸化剤に可溶性の粒子(以下、可溶性粒子という)が酸または酸化剤に難溶性の樹脂(以下、難溶性樹脂という)中に分散したものである。

10 なお、第1実施形態で使用する「難溶性」「可溶性」という語は、同一の酸または酸化剤からなる溶液に同一時間浸漬した場合に、相対的に溶解速度の早いものを便宜上「可溶性」と呼び、相対的に溶解速度の遅いものを便宜上「難溶性」と呼ぶ。

15 上記可溶性粒子としては、例えば、酸または酸化剤に可溶性の樹脂粒子(以下、可溶性樹脂粒子)、酸または酸化剤に可溶性の無機粒子(以下、可溶性無機粒子)、酸または酸化剤に可溶性の金属粒子(以下、可溶性金属粒子)等が挙げられる。これらの可溶性粒子は、単独で用いても良いし、2種以上併用してもよい。

20 上記可溶性粒子の形状は特に限定されず、球状、破碎状等が挙げられる。また、上記可溶性粒子の形状は、一様な形状であることが望ましい。均一な粗さの凹凸を有する粗化面を形成することができるからである。

25 上記可溶性粒子の平均粒径としては、0.1~10 μ mが望ましい。この粒径の範囲であれば、2種類以上の異なる粒径のものを含有してもよい。すなわち、平均粒径が0.1~0.5 μ mの可溶性粒子と平均粒径が1~3 μ mの可溶性粒子とを含有する等である。これにより、より複雑な粗化面を形成することができ、導体回路との密着性にも優れる。なお、第1実施形態において、可溶性粒子の粒径とは、可溶性粒子の一番長い部分の長さである。

30 上記可溶性樹脂粒子としては、熱硬化性樹脂、熱可塑性樹脂等からなるものが挙げられ、酸あるいは酸化剤からなる溶液に浸漬した場合に、上記難溶性樹脂よりも溶解速度が速いものであれば特に限定されない。

上記可溶性樹脂粒子の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、ポリイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂等からなるものが挙げられ、これらの樹脂の一種からなるものであってもよいし、2種以上の樹脂の混合物からなるものであってもよい。

- 5 また、上記可溶性樹脂粒子としては、ゴムからなる樹脂粒子を用いることもできる。上記ゴムとしては、例えば、ポリブタジエンゴム、エポキシ変性、ウレタン変性、(メタ)アクリロニトリル変性等の各種変性ポリブタジエンゴム、カルボキシル基を含有した(メタ)アクリロニトリル・ブタジエンゴム等が挙げられる。これらのゴムを使用することにより、可溶性樹脂粒子が酸あるいは
- 10 酸化剤に溶解しやすくなる。つまり、酸を用いて可溶性樹脂粒子を溶解する際には、強酸以外の酸でも溶解することができ、酸化剤を用いて可溶性樹脂粒子を溶解する際には、比較的酸化力の弱い過マンガン酸塩でも溶解することができる。また、クロム酸を用いた場合でも、低濃度で溶解することができる。そのため、酸や酸化剤が樹脂表面に残留することがなく、後述するように、粗化
- 15 面形成後、塩化パラジウム等の触媒を付与する際に、触媒が付与されなかつたり、触媒が酸化されたりすることがない。

上記可溶性無機粒子としては、例えば、アルミニウム化合物、カルシウム化合物、カリウム化合物、マグネシウム化合物およびケイ素化合物からなる群より選択される少なくとも一種からなる粒子等が挙げられる。

- 20 上記アルミニウム化合物としては、例えば、アルミナ、水酸化アルミニウム等が挙げられ、上記カルシウム化合物としては、例えば、炭酸カルシウム、水酸化カルシウム等が挙げられ、上記カリウム化合物としては、炭酸カリウム等が挙げられ、上記マグネシウム化合物としては、マグネシア、ドロマイト、塩基性炭酸マグネシウム等が挙げられ、上記ケイ素化合物としては、シリカ、ゼ
- 25 オライト等が挙げられる。これらは単独で用いても良いし、2種以上併用してもよい。

- 上記可溶性金属粒子としては、例えば、銅、ニッケル、鉄、亜鉛、鉛、金、銀、アルミニウム、マグネシウム、カルシウムおよびケイ素からなる群より選択される少なくとも一種からなる粒子等が挙げられる。また、これらの可溶性
- 30 金属粒子は、絶縁性を確保するために、表層が樹脂等により被覆されていても

よい。

上記可溶性粒子を、2種以上混合して用いる場合、混合する2種の可溶性粒子の組み合わせとしては、樹脂粒子と無機粒子との組み合わせが望ましい。両者とも導電性が低いため樹脂フィルムの絶縁性を確保することができる。5
5 もに、難溶性樹脂との間で熱膨張の調整が図りやすく、樹脂フィルムからなる層間樹脂絶縁層にクラックが発生せず、層間樹脂絶縁層と導体回路との間で剥離が発生しないからである。

上記難溶性樹脂としては、層間樹脂絶縁層に酸または酸化剤を用いて粗化面を形成する際に、粗化面の形状を保持できるものであれば特に限定されず、例10
10 えば、熱硬化性樹脂、熱可塑性樹脂、これらの複合体等が挙げられる。また、これらの樹脂に感光性を付与した感光性樹脂であってもよい。感光性樹脂を用いることにより、層間樹脂絶縁層に露光、現像処理を用いてバイアホール用開口を形成することができる。

これらのなかでは、熱硬化性樹脂を含有しているものが望ましい。それによ15
15 り、めっき液あるいは種々の加熱処理によっても粗化面の形状を保持することができるからである。

上記難溶性樹脂の具体例としては、例えば、エポキシ樹脂、フェノール樹脂、フェノキシ樹脂、ポリイミド樹脂、ポリフェニレン樹脂、ポリオレフィン樹脂、フッ素樹脂等が挙げられる。これらの樹脂は単独で用いてもよいし、2種以上20
20 を併用してもよい。熱硬化性樹脂、熱可塑性樹脂、それらの複合体であってもよい。

さらには、1分子中に、2個以上のエポキシ基を有するエポキシ樹脂がより望ましい。前述の粗化面を形成することができるばかりでなく、耐熱性等にも優れてるため、ヒートサイクル条件下においても、金属層に応力の集中が発生せず、金属層の剥離などが起きにくいからである。25
25

上記エポキシ樹脂としては、例えば、クレゾールノボラック型エポキシ樹脂、ビスフェノールA型エポキシ樹脂、ビスフェノールF型エポキシ樹脂、フェノールノボラック型エポキシ樹脂、アルキルフェノールノボラック型エポキシ樹脂、ピフェノールF型エポキシ樹脂、ナフタレン型エポキシ樹脂、ジシクロペンタジエン型エポキシ樹脂、フェノール類とフェノール性水酸基を有する芳香30
30

族アルデヒドとの縮合物のエポキシ化物、トリグリシジルイソシアヌレート、脂環式エポキシ樹脂等が挙げられる。これらは、単独で用いてもよく、2種以上を併用してもよい。それにより、耐熱性等に優れるものとなる。

第1実施形態で用いる樹脂フィルムにおいて、上記可溶性粒子は、上記難溶性樹脂中にほぼ均一に分散されていることが望ましい。均一な粗さの凹凸を有する粗化面を形成することができ、樹脂フィルムにバイアホールやスルーホールを形成しても、その上に形成する導体回路の金属層の密着性を確保することができるからである。また、粗化面を形成する表層部だけに可溶性粒子を含有する樹脂フィルムを用いてもよい。それによって、樹脂フィルムの表層部以外は酸または酸化剤にさらされることがないため、層間樹脂絶縁層を介した導体回路間の絶縁性が確実に保たれる。

上記樹脂フィルムにおいて、難溶性樹脂中に分散している可溶性粒子の配合量は、樹脂フィルムに対して、3～40重量%が望ましい。可溶性粒子の配合量が3重量%未満では、所望の凹凸を有する粗化面を形成することができない場合があり、40重量%を超えると、酸または酸化剤を用いて可溶性粒子を溶解した際に、樹脂フィルムの深部まで溶解してしまい、樹脂フィルムからなる層間樹脂絶縁層を介した導体回路間の絶縁性を維持できず、短絡の原因となる場合がある。

上記樹脂フィルムは、上記可溶性粒子、上記難溶性樹脂以外に、硬化剤、その他の成分等を含有していることが望ましい。

上記硬化剤としては、例えば、イミダゾール系硬化剤、アミン系硬化剤、グアニジン系硬化剤、これらの硬化剤のエポキシアダクトやこれらの硬化剤をマイクロカプセル化したもの、トリフェニルホスフィン、テトラフェニルホスフォニウム・テトラフェニルボレート等の有機ホスフィン系化合物等が挙げられる。

上記硬化剤の含有量は、樹脂フィルムに対して0.05～10重量%であることが望ましい。0.05重量%未満では、樹脂フィルムの硬化が不十分であるため、酸や酸化剤が樹脂フィルムに侵入する度合いが大きくなり、樹脂フィルムの絶縁性が損なわれることがある。一方、10重量%を超えると、過剰な硬化剤成分が樹脂の組成を変性させることがあり、信頼性の低下を招いたりし

てしまうことがある。

上記その他の成分としては、例えば、粗化面の形成に影響しない無機化合物あるいは樹脂等のフィラーが挙げられる。上記無機化合物としては、例えば、シリカ、アルミナ、ドロマイト等が挙げられ、上記樹脂としては、例えば、
5 リイミド樹脂、ポリアクリル樹脂、ポリアミドイミド樹脂、ポリフェニレン樹脂、メラニン樹脂、オレフィン系樹脂等が挙げられる。これらのフィラーを含有させることによって、熱膨脹係数の整合や耐熱性、耐薬品性の向上などを図り多層プリント配線板の性能を向上させることができる。

また、上記樹脂フィルムは、溶剤を含有していてもよい。上記溶剤としては、
10 例えば、アセトン、メチルエチルケトン、シクロヘキサノン等のケトン類、酢酸エチル、酢酸ブチル、セロソルブアセテートやトルエン、キシレン等の芳香族炭化水素等が挙げられる。これらは単独で用いてもよいし、2種類以上併用してもよい。ただし、これらの層間樹脂絶縁層は、350℃以上の温度を加えると溶解、炭化をしてしまう。

15 上記樹脂フィルムを張り付けた後、レーザで開口させて、層間樹脂絶縁層にバイアホールを開口させる。その後、酸あるいは酸化剤に浸漬させて、層間樹脂絶縁層に粗化層を形成する。酸としては、硫酸、リン酸、塩酸、蟻酸などの強酸を用いることができ、酸化剤としてはクロム酸、クロム硫酸、過マンガン塩酸などを用いることができる。それにより、可溶性粒子を溶解あるいは脱落
20 させることによって層間樹脂絶縁層の表面に粗化層を形成させる。その粗化層の形成された層間樹脂絶縁層に、Pbなどの触媒を付与させた後、無電解めっきを施す。無電解めっき膜上にレジストを施して露光、現像を経てめっきレジストの非形成部を形成させる。該非形成部に電解めっきを施してレジストを剥離、エッチングによって層間樹脂絶縁層上の無電解めっき膜を除去してバイア
25 ホールと導体回路を形成させた。

第8図(A)は、第1実施形態に係る多層プリント配線板10の斜視図であり、第8図(B)は、該多層プリント配線板10の一部を拡大して示す説明図である。第1実施形態の多層プリント配線板10の表面には、千鳥格子状に半田バンプ(ボールグリットアレー)76が基板全面に配設されている。第1実
30 施形態では、ICチップ20上にもBGA76を形成することで、ICチップ

20からの配線長さを短縮することができる。

[第1実施形態の第1改変例]

第9図(A)は、第1実施形態の第1改変例に係る多層プリント配線板10の斜視図であり、第9図(B)は、該多層プリント配線板10の一部を拡大して示す説明図である。改変例の多層プリント配線板10の表面には、千鳥格子状に半田バンプ(ボールグリットアレー)76がICチップ20上を除く四隅に配設されている。この改変例では、ICチップ20上を避けることで、ICチップからの熱的、電磁的影響をBGA76が受け難い利点がある。

[第1実施形態の第2改変例]

10 引き続き、第1実施形態の第2改変例に係る多層プリント配線板について、第10図を参照して説明する。上述した第1実施形態では、BGAを配設した場合で説明した。第2改変例では、第1実施形態とほぼ同様であるが、第10図に示すように導電性接続ピン96を介して接続を取るPGA方式に構成されている。

15 [第1実施形態の第3改変例]

次に、第1実施形態の第3改変例に係る多層プリント配線板について、第11図を参照して説明する。

上述した第1実施形態では、コア基板30にザグリで設けた凹部32にICチップを收容した。これに対して、第3改変例では、コア基板30に形成した通孔32にICチップ20を收容してある。この第3改変例では、ICチップ20の裏面側にヒートシンクを直接取り付けることができるため、ICチップ20を効率的に冷却できる利点がある。

[第1実施形態の第4改変例]

次に、第1実施形態の第4改変例に係る多層プリント配線板について、第12図を参照して説明する。

上述した第1実施形態では、多層プリント配線板内にICチップを收容した。これに対して、第4改変例では、多層プリント配線板内にICチップ20を收容すると共に、表面にICチップ120を載置してある。内蔵のICチップ20としては、発熱量の比較的小さいキャッシュメモリが用いられ、表面のICチップ120としては、演算用のCPUが載置されている。

- 26 -

ICチップ20のダイパッド24と、ICチップ120のダイパッド124とは、トランジション層38-バイアホール60-導体回路58-バイアホール160-導体回路158-BGA76Uを介して接続されている。一方、ICチップ120のダイパッド124と、ドータボード90のパッド92とは、

5 BGA76U-導体回路158-バイアホール160-導体回路58-バイアホール60-スルーホール136-バイアホール60-導体回路58-バイアホール160-導体回路158-BGA76Uを介して接続されている。

第4改変例では、歩留まりの低いキャッシュメモリ20をCPU用のICチップ120と別に製造しながら、ICチップ120とキャッシュメモリ20とを近

10 接して配置することが可能になり、ICチップの高速動作が可能となる。この第4改変例では、ICチップを内蔵すると共に表面に載置することで、それぞれの機能が異なるICチップなどの電子部品を実装させることができ、より高機能な多層プリント配線板を得ることができる。

第1実施形態の構造により、リード部品を介さずに、ICチップとプリント

15 配線板との接続を取ることができる。そのため、樹脂封止も不要となる。更に、リード部品や封止樹脂に起因する不具合が起きないので、接続性や信頼性が向上する。また、ICチップのダイパッドとプリント配線板の導電層が直接接続されているので、電気特性も向上させることができる。

更に、従来のICチップの実装方法に比べて、ICチップ～基板～外部基板

20 までの配線長も短くできて、ループインダクタンスを低減できる効果もある。

[第2実施形態]

続いて、本発明の第2実施形態に係る多層プリント配線板の構成について、多層プリント配線板210の断面を示す第18図を参照して説明する。

25 第18図に示すように多層プリント配線板210は、ICチップ220を収容するコア基板230と、層間樹脂絶縁層250、層間樹脂絶縁層350とからなる。層間樹脂絶縁層250には、バイアホール260および導体回路258が形成され、層間樹脂絶縁層350には、バイアホール360および導体回路358が形成されている。

30 ICチップ220には、パッシベーション膜224が被覆され、該パッシベ

ーション膜 224 の開口内に入出力端子を構成するダイパッド 224、及び、位置決めマーク 223 が配設されている。パッド 224 の上には、主として銅からなるトランジション層 238 が形成されている。

5 層間樹脂絶縁層 350 の上には、ソルダーレジスト層 270 が配設されている。ソルダーレジスト層 270 の開口部 271 下の導体回路 358 には、図示しないドータボード、マザーボード等の外部基板と接続するための BGA 276 が設けられている。

10 第 2 実施形態の多層プリント配線板 210 では、コア基板 230 に IC チップ 220 を予め内蔵させて、該 IC チップ 220 のパッド 224 にはトランジション層を 238 を配設させている。このため、リード部品や封止樹脂を用いず、IC チップと多層プリント配線板（パッケージ基板）との電氣的接続を取ることができる。

15 また、ダイパッド 224 上に銅製のトランジション層 238 を設けることで、パッド 224 上の樹脂残りを防ぐことができ、また、後工程の際に酸や酸化剤あるいはエッチング液に浸漬させたり、種々のアニール工程を経てもパッド 224 の変色、溶解が発生しない。

20 更に、後述する製造工程において、IC チップ 220 の位置決めマーク 223 を基準としてコア基板 230 に位置決めマーク 231 を形成し、該位置決めマーク 231 に合わせてバイアホール 260 を形成する。このため、IC チップ 220 のパッド 224 上にバイアホール 260 を正確に位置合わせされ、パッド 224 とバイアホール 260 とを確実に接続させることができる。

引き続き、第 18 図を参照して上述した多層プリント配線板の製造方法について、第 13 図～第 17 図を参照して説明する。

25 (1) 先ず、ガラスクロス等の心材にエポキシ等の樹脂を含浸させたプリプレグを積層した絶縁樹脂基板（コア基板）230 を出発材料とする（第 13 図（A）参照）。次に、コア基板 230 の片面に、ザグリ加工で IC チップ収容用の凹部 232 を形成する（第 13 図（B）参照）。

30 (2) その後、凹部 232 に、印刷機を用いて接着材料 234 を塗布する。このとき、塗布以外にも、ポッティングなどをしてよい。次に、IC チップ 220 を接着材料 234 上に載置する（第 13 図（C）参照）。

(3) そして、ICチップ220の上面を押す、もしくは叩いて凹部232内に完全に收容させる(第13図(D)参照)。第13図(D)中に示すICチップ220及びコア基板230の平面図を第19図(A)に示す。コア基板230の凹部232に收容されたICチップ220は、凹部の加工精度、また、
5 接着材料234を介在させるため、正確にコア基板に対して位置決めができていない。

(4) ICチップ220の4隅に配設された位置決めマーク223をカメラ280で撮影し、該位置決めマーク223を基準として、コア基板230の4隅にレーザで位置決めマーク用凹部231aを穿設する(第13図(E))。第
10 13図(E)中に示すICチップ220及びコア基板230の平面図を第19図(B)に示す。

(5) その後、ICチップ220を收容させたコア基板230の全面に蒸着、スパッタリングなどの物理的な蒸着を行い、全面に導電性の金属膜233を形成させる(第14図(A))。その金属としては、スズ、クロム、チタン、ニ
15 ッケル、亜鉛、コバルト、金、銅などの金属を1種類以上で形成させる。場合によっては、異なる金属を2層以上で形成させてもよい。厚みとしては、0.001~2.0 μ mの間で形成させるのがよい。特に、0.01~1.0 μ mが望ましい。

金属膜233上に、さらに無電解めっき、電解めっき、もしくはそれらの複
20 合めっきにより、めっき膜236を形成させてもよい(第14図(B))。形成されるメッキの種類としては銅、ニッケル、金、銀、亜鉛、鉄などがある。電気特性、経済性、また、後程で形成されるビルドアップである導体層は主に銅であることから、銅を用いるとよい。その厚みは0.01~5.0 μ mの範囲で行うのがよい。0.01 μ m未満では、全面にめっき膜を形成できず、5.
25 0 μ mを越えるとエッチングで除去し難くなったり、位置決めマークが埋まってしまう、認識できない。望ましい範囲は、0.1~3.0 μ mである。スパッタ、蒸着で形成することもできる。

(6) その後、レジスト235 α を施し、パッド224に対応するパターン239a及び位置決めマーク239bの描かれたマスク239を載置する(第
30 4図(C))。このマスク235の位置決めは、リング状に描かれた位置決め

マーク 239b 内に、コア基板 230 側の位置決めマーク用通孔 231a が入るように、上方から光を当て、カメラ 289 により位置決めマーク 231 からの反射光を撮像しながら行う。第 2 実施形態では、位置決めマーク 231 上も銅めっき膜 236 が形成されているため、反射光がレジスト 235 α を透過し
5 易く、基板とマスクの位置合わせが容易にできる。

(7) 露光、現像して IC チップのパッド 224 の上部に開口を設けるようにメッキレジスト 235 を形成し、電解メッキを施して電解めっき膜 237 を設ける (第 14 図 (D))。メッキレジスト 235 を除去した後、メッキレジスト 235 下の無電解めっき膜 236、金属膜 233 を除去することで、IC チップのパッド 224 上にトランジション層 238 を、また、凹部 231a に位置決めマーク 231 を形成する (第 14 図 (E))。
10

(8) 次に、基板にエッチング液をスプレーで吹きつけ、トランジション層 238 の表面をエッチングすることにより粗化面 238 α を形成する (第 15 図 (A) 参照)。無電解めっきや酸化還元処理を用いて粗化面を形成することも
15 できる。

(9) 上記工程を経た基板に、第 1 実施形態と同様の熱硬化樹脂シートを真空圧着ラミネートし、層間樹脂絶縁層 250 を設ける (第 15 図 (B) 参照)。

(10) 次に、層間樹脂絶縁層 250 を透過させてカメラ 280 により位置決めマーク 231 を撮像することで位置合わせを行い、波長 10.4 μm の CO₂ ガスレーザにて、ビーム径 5 mm、パルス幅 5.0 μs 、マスクの穴径 0.5 mm、1 ショットの条件で、層間樹脂絶縁層 250 に直径 80 μm のバイアホール用開口 248 を設ける (第 15 図 (C) 参照)。
20

(11) 次に、層間樹脂絶縁層 250 の表面を粗化し、粗化面 250 α を形成する (第 15 図 (E) 参照)。

(12) 次に、金属膜 252 を層間樹脂絶縁層 250 の表面に形成する (第 16 図 (A) 参照)。
25

(13) 上記処理を終えた基板 230 に、市販の感光性ドライフィルム 254 α を貼り付け、パッドに対応するパターン 253a 及び位置決めマーク 253b の描かれたフォトマスクフィルム 253 を載置する。フォトマスクフィルム 253 載置前のコア基板 230 の平面図を第 20 図 (A) に、フォトマスクフ
30

フィルム253を載置した状態を第20図(B)に示す。このマスク253の位置決めは、リング状に描かれた位置決めマーク253bに、コア基板230側の位置決めマーク231が入るように、上方から光を当て、カメラ289により位置決めマーク231からの反射光を撮像しながら行う。第2実施形態では、位置決めマーク231上にめっき膜237が形成されているため、反射光が層間樹脂絶縁層250及びフィルム254 α を透過し易く、位置決めを正確に行える。なお、上述したように位置決めマーク231を構成する銅めっき膜237に対して粗化処理を施したが、表面の反射率を高めるため、この粗化処理を行わないことも、或いは、粗化処理を行った後、薬液、レーザ等で表面の平滑化処理を行うことも可能である。

(14)、その後、 $100\text{ mJ}/\text{cm}^2$ で露光してから、0.8%炭酸ナトリウムで現像処理し、厚さ $15\ \mu\text{m}$ のめっきレジスト254を設ける(第16図(C))。

(15)次に、第1実施形態と同様の条件で電解めっきを施して、厚さ $15\ \mu\text{m}$ の電解めっき膜256を形成する(第16図(D)参照)。

(16)めっきレジスト254を5%NaOHで剥離除去した後、そのめっきレジスト下の金属層252をエッチングにて溶解除去し、金属層252と電解めっき膜256からなる厚さ $16\ \mu\text{m}$ の導体回路258及びバイアホール260を形成し、エッチング液によって、粗化面258 α 、260 α を形成する(第17図(A)参照)。

(17)次いで、上記(6)～(12)の工程を、繰り返すことにより、さらに上層の層間樹脂絶縁層350及び導体回路358(バイアホール360を含む)を形成する(第17図(B)参照)。

(18)次に、基板230に、第1実施形態と同様のソルダーレジスト組成物を $20\ \mu\text{m}$ の厚さで塗布し、乾燥処理を行った後、フォトマスクをソルダーレジスト層270に密着させて露光し、DMTG溶液で現像処理し、 $200\ \mu\text{m}$ の直径の開口271を形成する(第17図(C)参照)。

(19)次に、ソルダーレジスト層(有機樹脂絶縁層)270を形成した基板を無電解ニッケルめっき液に浸漬して、開口部271に厚さ $5\ \mu\text{m}$ のニッケルめっき層272を形成する。さらに、その基板を、無電解めっき液に浸漬して、

ニッケルめっき層 272 上に厚さ 0.03 μm の金めっき層 274 を形成することで、導体回路 358 に半田パッド 275 を形成する (第 17 図 (D) 参照)。

(20) この後、ソルダーレジスト層 270 の開口部 271 に、はんだペーストを印刷して、200°C でリフローすることにより、BGA 276 を形成する。

- 5 これにより、IC チップ 220 を内蔵し、BGA 276 を有する多層プリント配線板 210 を得ることができる (第 18 図参照)。BGA の代わりに PGA (導電性接続ピン) を配設してもよい。

[第 2 実施形態の第 1 改変例]

- 10 引き続き、本発明の第 2 実施形態の第 1 改変例に係る多層プリント配線板について、第 21 図を参照して説明する。

上述した第 2 実施形態では、多層プリント配線板内に IC チップを收容した。これに対して、第 2 実施形態の第 1 改変例では、多層プリント配線板内に IC チップ 220 を收容すると共に、表面に IC チップ 320 を載置してある。内蔵の IC チップ 220 としては、発熱量の比較的小さいキャッシュメモリが用い
15 られ、表面の IC チップ 320 としては、演算用の CPU が載置されている。

この第 2 実施形態の第 1 改変例においては、コア基板 230 のスルーホール 336 を構成する貫通孔 335 が、コア基板の位置決めマーク 231 を基準として形成されている。

20 [第 3 実施形態]

続いて、本発明の第 3 実施形態に係る多層プリント配線板の構成について、多層プリント配線板 410 の断面を示す第 26 図を参照して説明する。

第 26 図に示すように多層プリント配線板 410 は、IC チップ 420 を收容するコア基板 430 と、層間樹脂絶縁層 450、層間樹脂絶縁層 550 とからなる。層間樹脂絶縁層 450 には、ビアホール 460 および導体回路 45
25 8 が形成され、層間樹脂絶縁層 550 には、ビアホール 560 および導体回路 558 が形成されている。

IC チップ 420 には、IC 保護膜 (パッシベーション+ポリイミド) 422 が被覆され、該 IC 保護膜 422 の開口内に入出力端子を構成するアルミニ
30 ウム製のダイパッド 424 が配設されている。ダイパッド 424 の表面には、

- 32 -

酸化被膜426が形成されている。ダイパッド424上には、トランジション層438が形成され、ダイパッド424とトランジション層438との接触面の酸化被膜426は除去されている。

5 層間樹脂絶縁層550の上には、ソルダーレジスト層470が配設されている。ソルダーレジスト層470の開口部471下の導体回路558には、図示しないドータボード、マザーボード等の外部基板と接続するための半田バンプ476、又は、図示しない導電性接続ピンが設けられている。

本実施形態の多層プリント配線板410では、コア基板430にICチップ420を予め内蔵させて、ICチップ420のダイパッド424にはトランジション層438を配設させている。このため、バイアホールを形成する際のアライメントが行い易く、ダイパッドピッチ150 μ m以下、パッドサイズ20 μ m以下でもビルドアップ層が安定して形成できる。トランジション層を形成させていないダイパッドのまま、フォトエッチングにより層間絶縁層のバイアホールを形成させると、バイアホール径がダイパッド径よりも大きいと、バイアホール底残渣除去、層間樹脂絶縁層表面粗化处理として行うデスマリア処理時にダイパッド表面の保護層であるポリイミド層を溶解、損傷する。一方、レーザーの場合、バイアホール径がダイパッド径より大きいときには、ダイパッド及びパシベーション、ポリミド層（ICの保護膜）がレーザーによって破壊される。更に、ICチップのパッドが非常に小さく、バイアホール径がダイパッドサイズより大きくなると、フォトエッチング法でも、レーザー法でも位置合わせが非常に困難であり、ダイパッドとバイアホールとの接続不良が多発する。

これに対して、ダイパッド424上にトランジション層438を設けることで、ダイパッドピッチ150 μ m以下、パッドサイズ20 μ m以下になってもダイパッド424上にバイアホール460を確実に接続させることができ、パッド424とバイアホール460との接続性や信頼性を向上させる。更に、ICチップのパッド上により大きな径のトランジション層を介在させることで、デスマリア、めっき工程などの後工程の際に、酸やエッチング液に浸漬させたり、種々のアニール工程を経ても、ダイパッド及びICの保護膜（パシベーション、ポリミド層）を溶解、損傷する危険がなくなる。

30 また、アルミニウム製のダイパッド424の表面に形成された酸化被膜42

6が、ダイパッド424とトランジション層438との接触面において、後述する酸化被膜除去処理により除去されているため、ダイパッド424の電気抵抗を下げ、導電性を高めることが可能となる。

引き続き、第26図を参照して上述した多層プリント配線板の製造方法について、第22図～第27図を参照して説明する。

(1) 先ず、ガラスクロス等の心材にエポキシ等の樹脂を含浸させたプリプレグを積層した絶縁樹脂基板(コア基板)430を出発材料とする(第22図(A)参照)。次に、コア基板430の片面に、ザグリ加工でICチップ收容用の凹部432を形成する(第22図(B)参照)。

10 (2) その後、凹部432に、印刷機を用いて接着材料434を塗布する。このとき、塗布以外にも、ポッティングなどをしてよい。次に、ICチップ420を接着材料434上に載置する。ICチップ420には、IC保護膜(パッシベーション+ポリイミド)422が被覆され、IC保護膜422の開口内に入出力端子を構成するダイパッド424が配設されている。また、ダイパッド424の表面は酸化被膜426に覆われている(第22図(C)参照)。ここで、ICチップ420のダイパッド424部分を拡大した説明図を第27図(A)に示す。

15 (3) そして、ICチップ420の上面を押す、もしくは叩いて凹部432内に完全に收容させる(第22図(D)参照)。これにより、コア基板430を平滑にすることができる。

20 (4) 次に、ICチップ420を收容させたコア基板430を真空状態にしたスパッタリング装置内に入れ、スパッタリングガスとして不活性ガスであるアルゴンを用い、ダイパッド424表面の露出している酸化被膜426をターゲットにして逆スパッタリングを行い、露出した酸化被膜426を除去させる(第23図(A)参照)。ここで、ICチップ420のダイパッド424部分を拡大した説明図を第27図(B)に示す。これにより、ダイパッド424の電気抵抗を下げ、導電性を高めることが可能となり、かつトランジション層との密着性が向上する。ここでは、酸化被膜除去処理として逆スパッタを用いたが、逆スパッタ以外にもプラズマ処理を用いることもできる。プラズマ処理で行う
25
30 場合は、基板を真空状態にした装置内に入れ、酸素、あるいは、窒素、炭酸ガ

5 ス、四フッ化炭素中でプラズマを放出させて、ダイパッド表面の酸化被膜を除去させる。更に、逆スパッタ、プラズマ処理以外にも、ダイパッド表面を酸により処理し、酸化被膜を除去することも可能である。酸化被膜除去処理には、
10 5 燐酸を用いることが好適である。ここでは、酸化皮膜を除去しているが、ダイパッドに防錆用の窒化膜等の皮膜が形成されている際にも、電気導電性を高めるため除去処理を行うことが好適である。

(5) その後、連続的に同じ装置を用い、ICチップを酸素雰囲気中に晒すことなく、コア基板430の全面にCr及びCuをターゲットにしたスパッタリングを行い、全面に導電性の金属膜433を形成させる(第23図(B)参照)。
10 金属膜433としては、スズ、クロム、チタン、ニッケル、亜鉛、コバルト、
15 金、銅などの金属を1層以上形成させるものがよい。厚みとしては、0.001~2.0μmの間で形成させるのがよい。特に、0.01~1.0μmが望ましい。クロムの厚みは、スパッタ層にクラックが入らず、かつ銅スパッタ層との密着が十分とれる厚みにする。第3実施形態では、被膜除去と、トランジ
15 ション層の最下層(金属膜)433の形成とを、同一の装置で連続して非酸素
雰囲気中で行うため、パッド表面に酸化皮膜が再び形成されることがなく、IC
チップのダイパッド424とトランジション層438との間の導電性を高めることが可能となる。

金属膜433上に、無電解めっき、電解めっき、もしくは、その複合めっき
20 により、めっき膜436を形成させてもよい(第23図(C)参照)。形成されるメッキの種類としては銅、ニッケル、金、銀、亜鉛、鉄などがある。電気特性、経済性、また、後程で形成されるビルドアップである導体層は主に銅であることから、銅を用いるとよい。その厚みは0.01~5μmの範囲で行うのがよい。特に、0.1~3μmが望ましい。スパッタ、蒸着で形成することもできる。なお、望ましい第1薄膜層と第2薄膜層との組み合わせは、クロム-銅、
25 クロム-ニッケル、チタン-銅、チタン-ニッケルなどである。金属との接合性や電気伝達性という点で他の組み合わせよりも優れる。

(6) その後、レジストを塗布、あるいは、感光性フィルムをラミネートし、露光、現像してICチップ420のパッドの上部に開口を設けるようにメッキ
30 レジスト435を設け、電解めっき膜437を設ける(第23図(D)参照)。

電解めっき膜437の厚みは1~20 μ m程度がよい。メッキレジスト435を除去した後、メッキレジスト435下の無電解めっき膜436、金属膜433をエッチングで除去することで、ICチップのパッド424上にトランジション層438を形成する(第24図(A)参照)。また、ICチップ420のダイパッド424部分を拡大した説明図を第27図(C)に示す。

ここでは、メッキレジストによりトランジション層438を形成したが、無電解めっき膜436の上に電解めっき膜437を均一に形成した後、エッチングレジストを形成して、露光、現像してトランジション層以外の部分の金属を露出させてエッチングを行い、ICチップ420のダイパッド424上にトランジション層438を形成させることも可能である。この場合、電解めっき膜437の厚みは1~20 μ mの範囲がよい。それより厚くなると、エッチングの際にアンダーカットが起こってしまい、形成されるトランジション層とバイアホールとの界面に隙間が発生することがあるからである。

(7) 次に、基板にエッチング液をスプレーで吹きつけ、トランジション層438の表面をエッチングすることにより粗化面438 α を形成する(第24図(B)参照)。無電解めっきや酸化還元処理を用いて粗化面を形成することもできる。

(8) 上記工程を経た基板に、第1実施形態と同様に熱硬化型樹脂シートを真空圧着ラミネートし、層間樹脂絶縁層450を設ける(第24図(C)参照)。

(9) 次に、CO₂ガスレーザにて層間樹脂絶縁層450にバイアホール用開口448を設ける(第24図(D)参照)。その後、クロム酸、過マンガン酸などの酸化剤を用いて開口448内の樹脂残りを除去してもよい。ダイパッド424上に銅製のトランジション層438を設けることで、バイアホールを形成する際のアライメントをしやすくし、ダイパッド424上にバイアホールを確実に接続させ、パッドとバイアホールとの接続性や信頼性を向上させる。これにより、ビルドアップ層が安定して形成できる。ICチップのパッド上により大きな径のトランジション層を介在させることで、バイアホール底残渣除去、層間樹脂絶縁層表面粗化处理として行うデスマリア処理時、めっき工程などの後工程の際に、酸やエッチング液に浸漬させたり、種々のアニール工程を経ても、ダイパッド424及びICの保護膜(パシベーション、ポリミド層)422を

溶解、損傷する危険がなくなる。なお、ここでは、過マンガン酸を用いて樹脂残さを除去したが、酸素プラズマを用いてデスマリア処理を行うことも可能である。

5 (10) 次に、層間樹脂絶縁層450の表面を粗化し、粗化面450 α を形成する(第25図(A)参照)。なお、この粗化工程は省略することもできる。

(11) 次に、層間樹脂絶縁層450の表面にパラジウム触媒を付与した後、無電解めっき液に基板を浸漬し、無電解めっき膜452を層間樹脂絶縁層450の表面に形成する(第25図(B)参照)。

10 (12) 上記処理を終えた基板430に、市販の感光性ドライフィルムを貼り付け、クロムガラスマスクを載置して、40mJ/cm²で露光した後、0.8%炭酸ナトリウムで現像処理し、厚さ25 μ mのめっきレジスト454を設ける。次に、第1実施形態と同様の条件で電解めっきを施して、厚さ18 μ mの電解めっき膜456を形成する(第25図(C)参照)。

15 (13) めっきレジスト454を5%NaOHで剥離除去した後、そのめっきレジスト下の無電解めっき膜452をエッチングにて溶解除去し、無電解めっき膜452と電解めっき膜456からなる厚さ16 μ mの導体回路458及びビアホール460を形成し、エッチング液によって、粗化面458 α 、460 α を形成する(第25図(D)参照)。以降の工程は、上述した第1実施形態の(13)~(17)と同様の工程であるため説明を省略する。

20 [第3実施形態の第1改変例]

引き続き、本発明の第3実施形態の第1改変例に係る多層プリント配線板について、第28図及び第29図を参照して説明する。第28図は、多層プリント配線板510の断面を示し、第29図は、ダイパッド424部分を拡大して示す図であって、第29図(A)は、酸化被膜除去処理される前の状態を示す図、第29図(B)は、酸化膜除去処理後の状態を示す図、第29図(C)は、ダイパッド424上にトランジション層438を形成した後を示す図である。

上述した第3実施形態では、BGAを配設した場合で説明した。第3実施形態の第1改変例では、第3実施形態とほぼ同様であるが、第28図に示すように導電性接続ピン496を介して接続を取るPGA方式に構成されている。

30 第3実施形態の第1改変例の製造方法では、第29図(B)に示すようにダ

- イパッド424の酸化被膜426の一部分を逆スパッタ、プラズマ処理、酸処理のいずれかの酸化膜除去処理を施して除去する。その後、第29図(C)に示すようにダイパッド424上に、金属膜433及び無電解めっき膜436、電解めっき膜437からなるトランジション層438を形成させる。これにより、第3実施形態と同様にダイパッド426の電気抵抗を下げ、導電性を高めることが可能となる。

[比較例]

皮膜除去を行わない以外は、第3実施形態と同じようにトランジション層を形成して多層プリント配線板を得た。

10 試験結果

第3実施形態と比較例の多層プリント配線板を1)断面状態、2)抵抗測定値、3)信頼性試験後の断面状態、4)抵抗測定値の計4項目について評価を行った結果を第30図中の図表に示す。

1) 断面状態

- 15 トランジション層を形成した後、断面を切断して、パッド上の酸化膜の有無について、顕微鏡(×100)で観察した。

2) 抵抗測定値

トランジション層形成後に、接続抵抗を測定した。測定した数値は、20カ所を測定した平均である。

20 3) 信頼性試験後の断面状態

多層プリント配線板形成後に、ヒートサイクル試験((130℃/3分) + (-60℃/3分)を1サイクルとして1000サイクル実施した)終了後に、断面を切断して、パッド上の酸化皮膜の有無、及び、トランジション層の剥離の有無について、顕微鏡(×100)で観察した。

25 4) 信頼性試験後の抵抗測定値

多層プリント配線板形成後に、ヒートサイクル試験((130℃/3分) + (-60℃/3分)を1サイクルとして1000サイクル実施した)終了後に、接続抵抗を測定した。測定した数値は、20カ所を測定した平均である。

- 30 第30図中の図表に示すように、第3実施形態の多層プリント配線板は、酸化膜もなく、接続抵抗値も小さいので、電氣的な接続に問題を生じることがな

- 38 -

かった。また、信頼性試験後も劣化が少なかった。ちなみに、ヒートサイクル試験を2000サイクル繰り返した後も、それほど抵抗値の増加は見られなかった。

5 比較例は、酸化膜が残り、接続抵抗値も大きい。場合によって全く電気的接続が取れない箇所も見受けられた。信頼性試験後は更にその傾向が顕著に現れた。

請求の範囲

1. 基板上に層間絶縁層と導体層とが繰り返して形成され、該層間絶縁層には、ビアホールが形成され、該ビアホールを介して電氣的接続される多層プリント配線板において、
- 5 前記基板には、電子部品が内蔵されていることを特徴とする多層プリント配線板。
 2. 表面に電子部品が実装されていることを特徴とする請求項1に記載の多層プリント配線板。
 3. 前記基板には、外部基板と接続する端子が配設されていることを特徴とする請求項1または2に記載の多層プリント配線板。
- 10 4. 基板上に層間絶縁層と導体層とが繰り返して形成され、該層間絶縁層には、ビアホールが形成され、該ビアホールを介して電氣的接続される多層プリント配線板において、

前記基板には、電子部品が内蔵され、
- 15 前記該電子部品のパッド部分には、最下層の層間絶縁層のビアホールと接続するためのランジション層が形成されていることを特徴とする多層プリント配線板。
 5. 前記基板は、パッケージ基板であることを特徴とする請求項1～4に記載の多層プリント配線板。
- 20 6. 電子部品が内蔵された基板上に層間樹脂絶縁層と導体層とが繰り返して形成される多層プリント配線板において、

前記該電子部品のパッド部分には、最下層の層間樹脂絶縁層のビアホールと接続するためのランジション層が少なくとも2層で形成されていることを特徴とする多層プリント配線板。
- 25 7. 前記ランジション層の幅は、パッドの幅の1.0～3.0倍であることを特徴とする請求項6の多層プリント配線板。
8. 電子部品が内蔵された基板上に層間樹脂絶縁層と導体層とが繰り返して形成される多層プリント配線板において、

前記該電子部品のパッド部分には、最下層の層間樹脂絶縁層のビアホール
- 30 と接続するためのランジション層が第1薄膜層、第2薄膜層、厚付け層で形

成されていることを特徴とする多層プリント配線板。

9. 前記第1薄膜層は、スズ、クロム、チタン、ニッケル、亜鉛、コバルト、金、銅の中から選ばれる1種類以上であることを特徴とする請求項8に記載の多層プリント配線板。

5 10. 前記第2薄膜層は、ニッケル、銅、金、銀の中から選ばれる1種類以上であることを特徴とする請求項8に記載の多層プリント配線板。

11. 電子部品が内蔵された基板上に層間樹脂絶縁層と導体層とが繰り返し形成される多層プリント配線板において、

10 少なくとも(a)～(c)を経て、電子部品上にトランジション層を形成させる多層プリント配線板の製造方法：

(a) 前記電子部品が埋め込まれた基板の全面に第1薄膜層、第2薄膜層を形成する工程、

(b) 前記薄膜層上にレジストを施して、レジストの非形成部に厚付け層を形成する工程

15 (c) エッチングにより薄膜層を除去する工程。

12. 前記第1薄膜層は、スパッタ、蒸着のいずれかで行われる請求項11に記載の多層プリント配線板の製造方法。

13. 前記第2薄膜層は、スパッタ、蒸着、無電解めっきのいずれかで行われる請求項11に記載の多層プリント配線板の製造方法。

20 14. 基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にビアホールを形成し、該ビアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の(a)～(c)工程を備えることを特徴とする多層プリント配線板の製造方法：

(a) 前記基板に電子部品を收容する工程；

25 (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークを形成する工程；

(c) 前記基板の位置決めマークに基づき加工若しくは形成を行う工程。

30 15. 基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にビアホールを形成し、該ビアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の(a)～(d)工程を備えるこ

とを特徴とする多層プリント配線板の製造方法：

- (a) 前記基板に電子部品を収容する工程；
 - (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークをレーザで形成する工程；
- 5 (c) 前記基板の位置決めマークに金属膜を形成する工程；
- (d) 前記基板の位置決めマークに基づき加工若しくは形成を行う工程。

16. 基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にビアホールを形成し、該ビアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下の(a)～(e)工程を備えること

10 とを特徴とする多層プリント配線板の製造方法：

- (a) 前記基板に電子部品を収容する工程；
- (b) 前記電子部品の位置決めマークに基づき、前記基板に位置決めマークをレーザで形成する工程；
- (c) 前記基板の位置決めマークに金属膜を形成する工程。

15 (d) 前記基板に層間絶縁層を形成する工程；

(e) 前記基板の位置決めマークに基づき前記層間絶縁層にビアホール用開口を加工若しくは形成する工程。

17. 基板上に層間絶縁層と導体層とを繰り返し形成し、該層間絶縁層にビアホールを形成し、該ビアホールを介して電氣的接続させる多層プリント配線板の製造方法であって、少なくとも以下(a)～(e)の工程を備えること

20 とを特徴とする多層プリント配線板の製造方法：

- (a) 前記基板に電子部品を収容する工程；
- (b) 前記電子部品のダイパッドの表面の被膜を除去する工程；
- (c) 前記ダイパッド上に、最下層の層間絶縁層のビアホールと接続させる

25 ためのトランジション層を形成する工程；

(d) 前記基板上に、層間絶縁層を形成する工程；

(e) 前記層間絶縁層に、導体回路及びトランジション層に接続するビアホールを形成する工程。

18. 前記被膜除去を、逆スパッタ、プラズマ処理のいずれかで行うことを
30 特徴とする請求項17に記載の多層プリント配線板の製造方法。

- 42 -

19. 前記被膜除去と、トランジション層の最下層の形成とを、非酸素雰囲気中で行うことを特徴とする請求項18の多層プリント配線板の製造方法。

20. 基板上に層間絶縁層と導体層とが繰り返し形成され、該層間絶縁層には、ビアホールが形成され、該ビアホールを介して電氣的接続される多層

5 プリント配線板において、

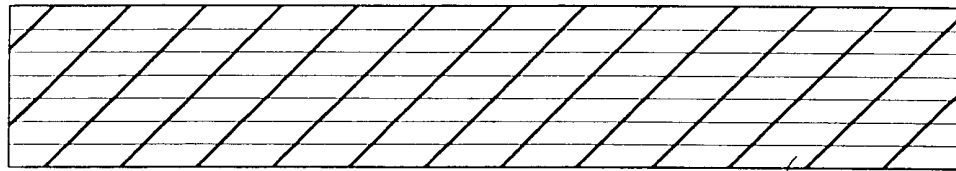
前記基板には、電子部品が内蔵され、

前記電子部品のダイパッド上には、最下層の層間絶縁層のビアホールと接続させるためのトランジション層が形成され、

前記ダイパッドの表面の被膜が除去されていることを特徴とする多層プリン

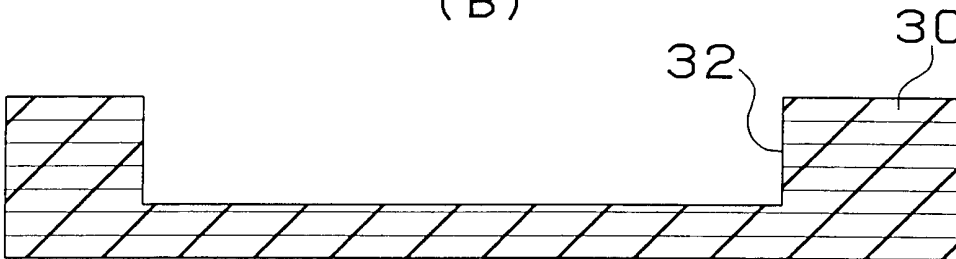
10 ト配線板。

1/30
第1図
(A)



30

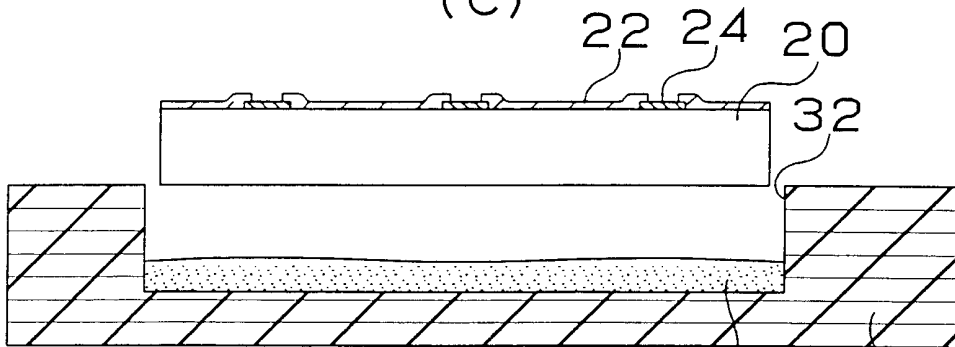
(B)



32

30

(C)



22

24

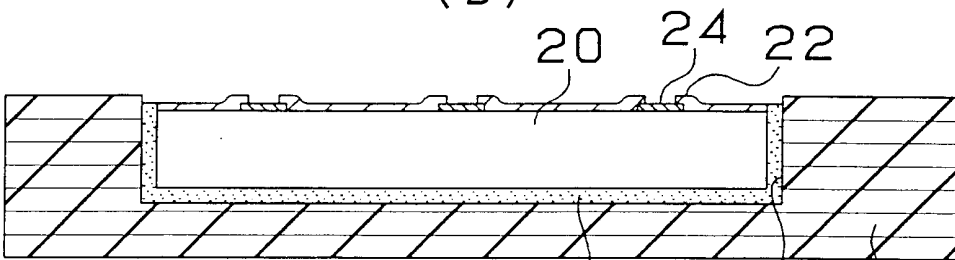
20

32

34

30

(D)



20

24

22

34

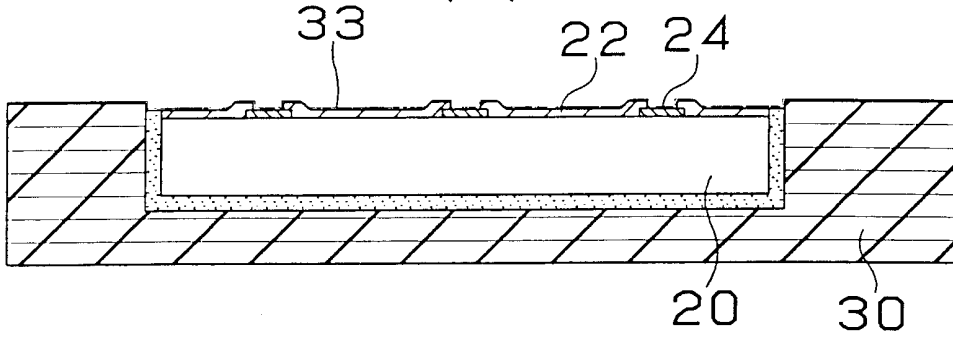
32

30

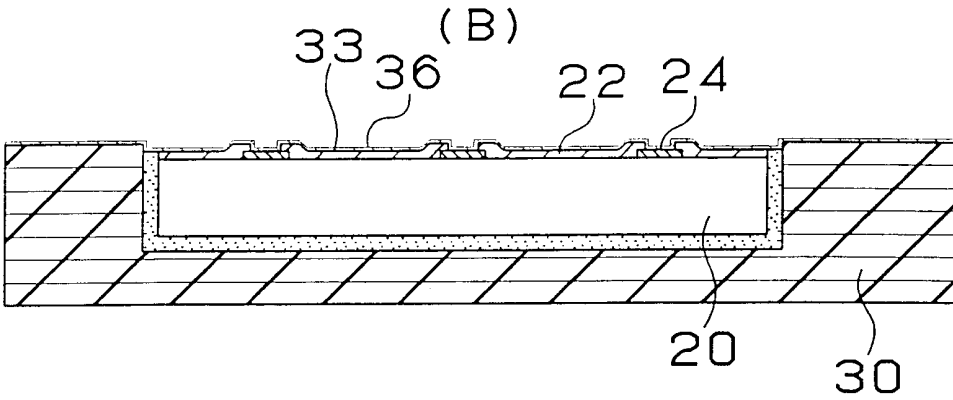
2/30

第2図

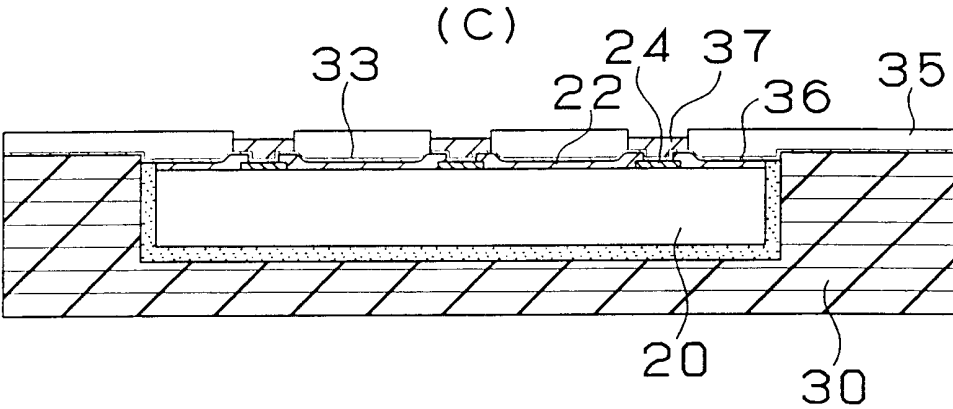
(A)



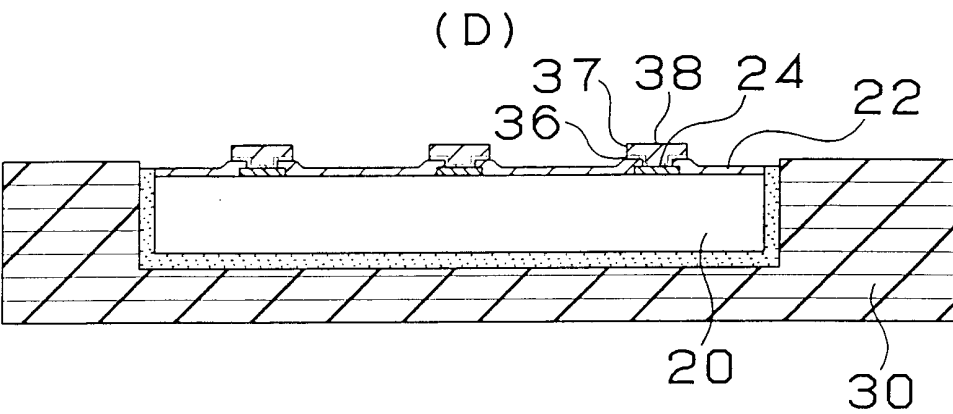
(B)



(C)

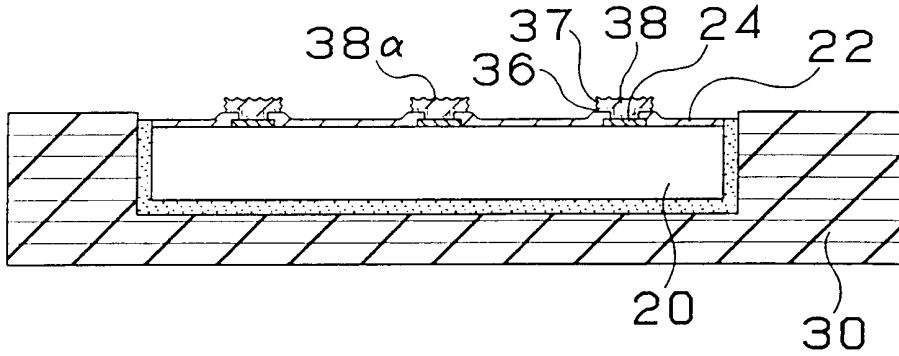


(D)

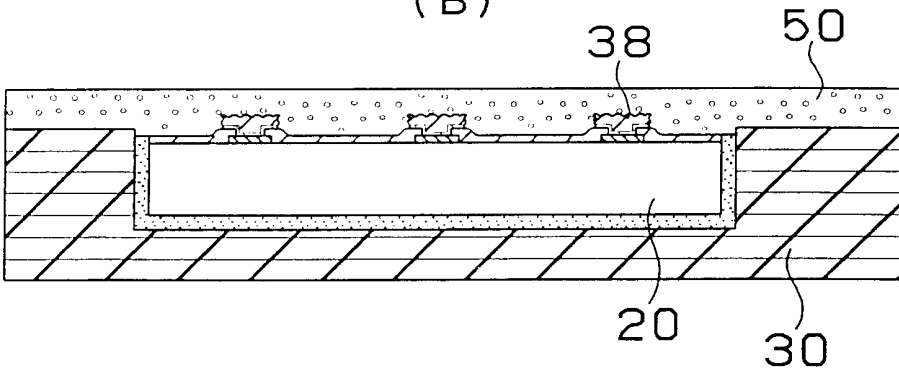


3/30
第3図

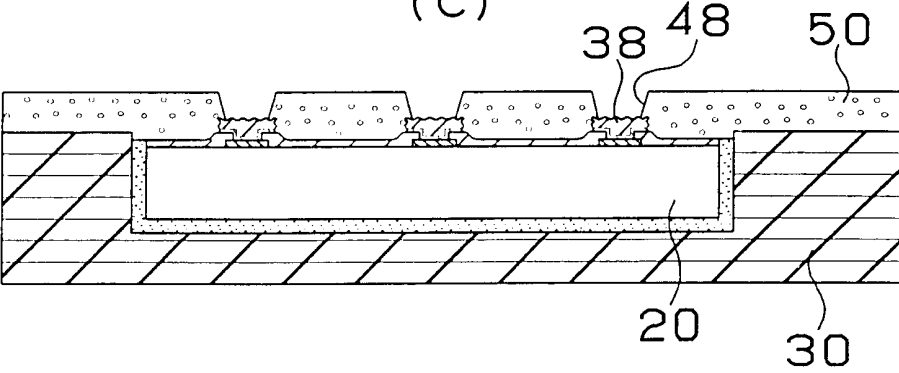
(A)



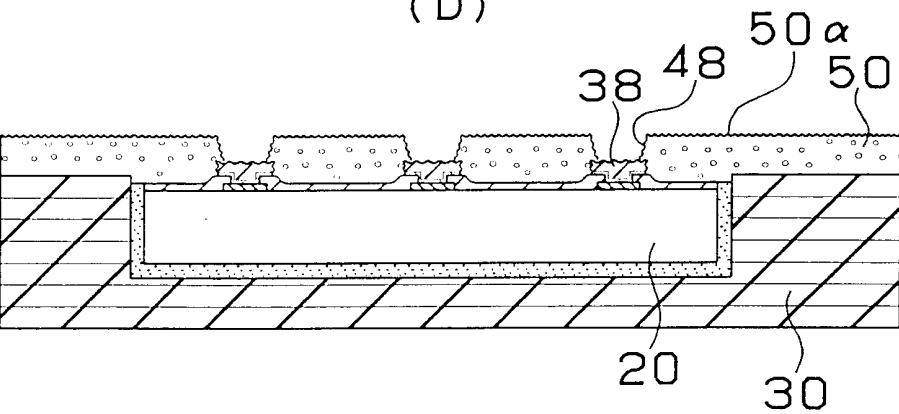
(B)



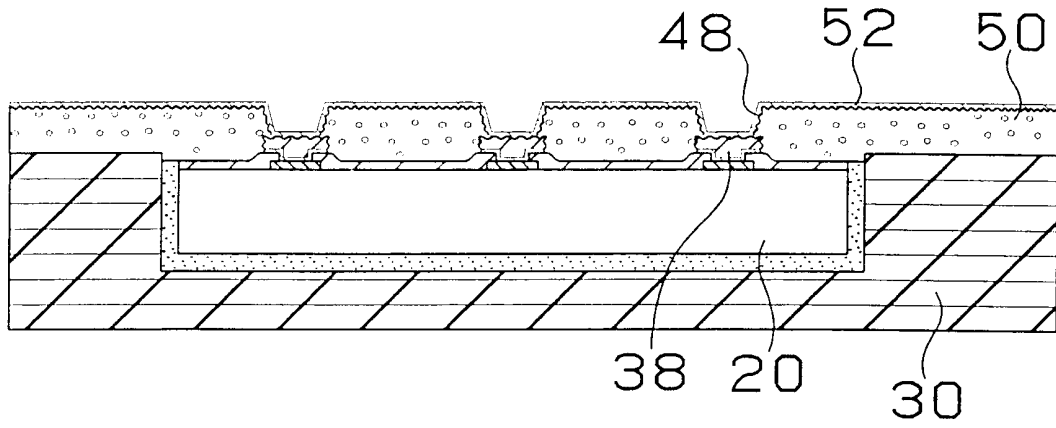
(C)



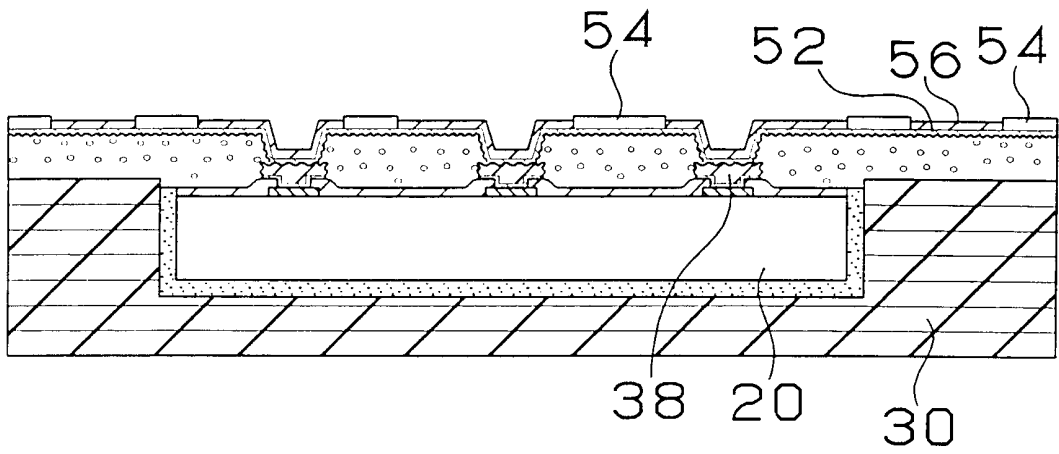
(D)



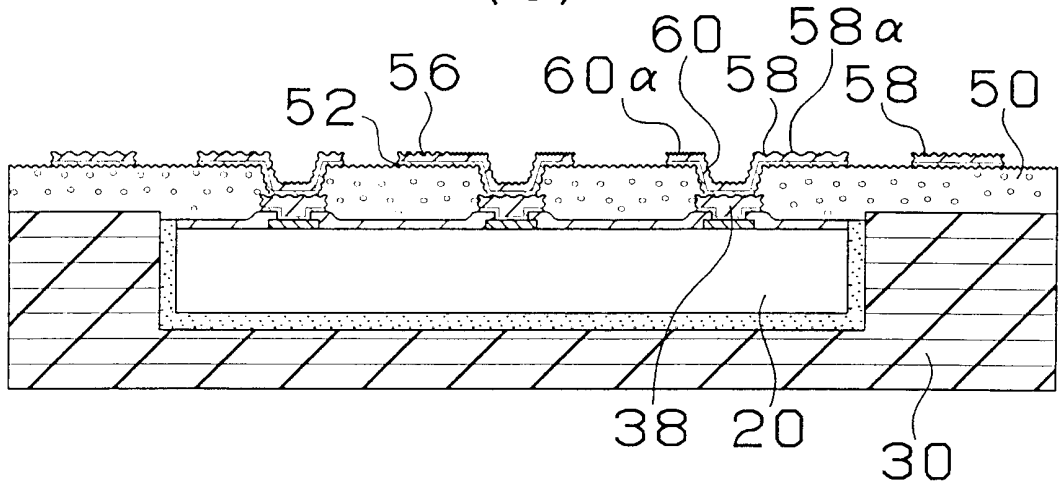
4/30
第4図
(A)



(B)

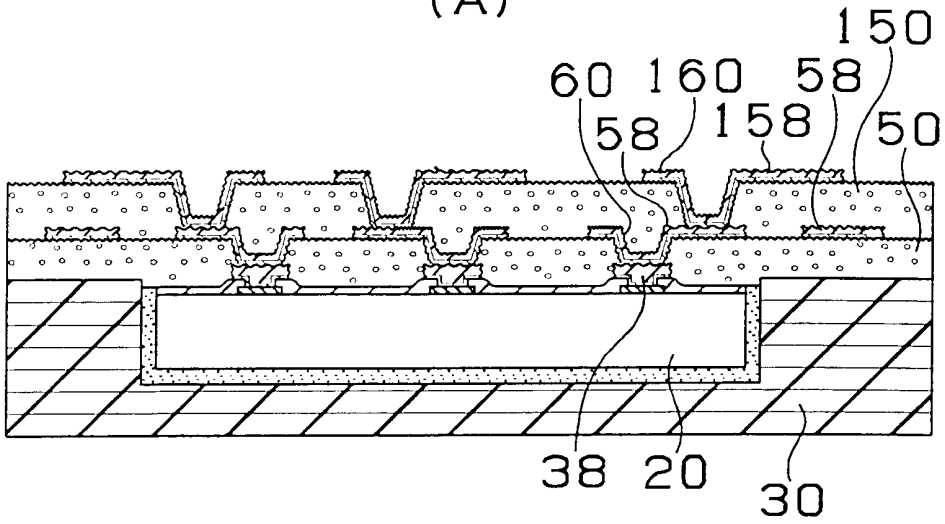


(C)

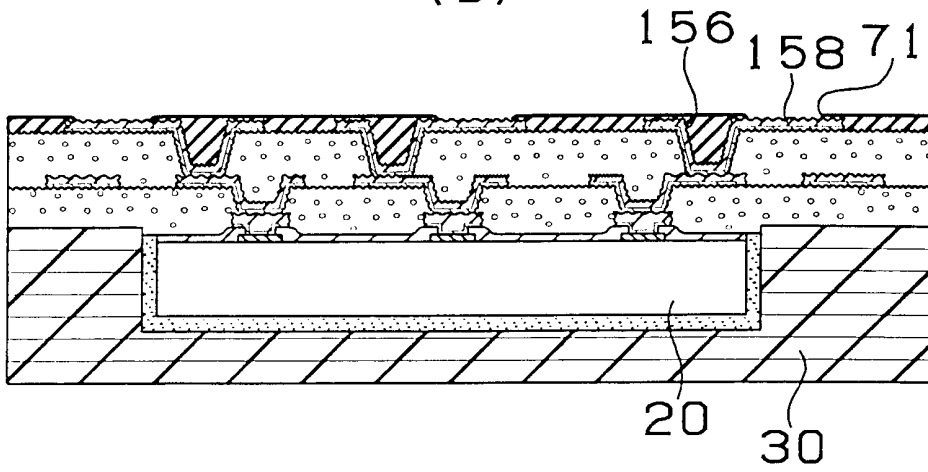


5/30
第5図

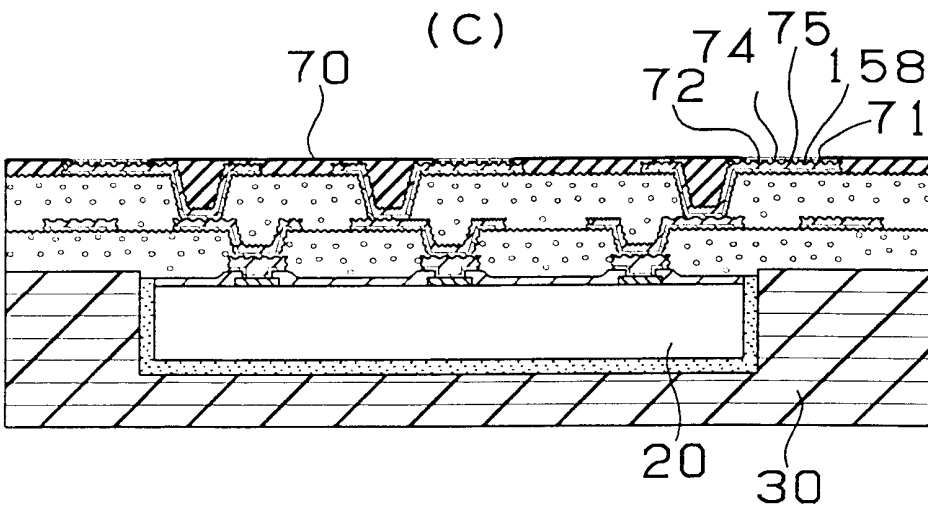
(A)



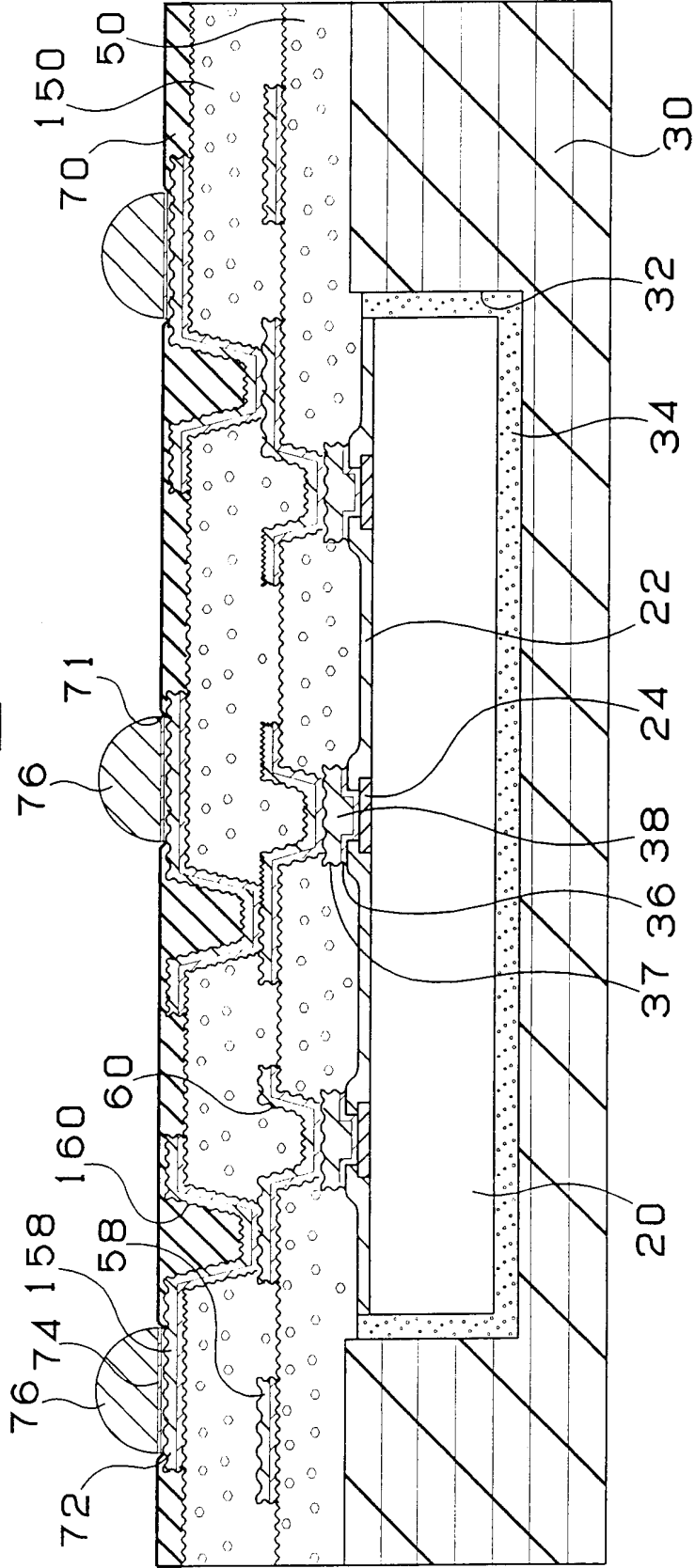
(B)



(C)



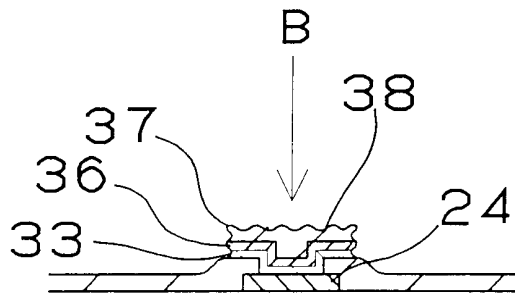
第6図



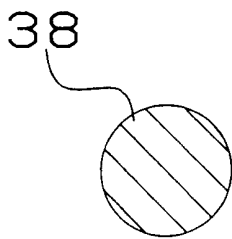
7/30

第7図

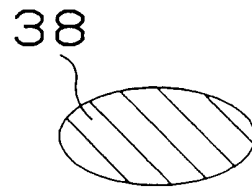
(A)



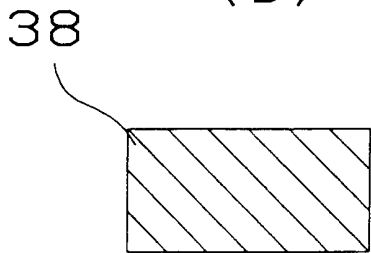
(B)



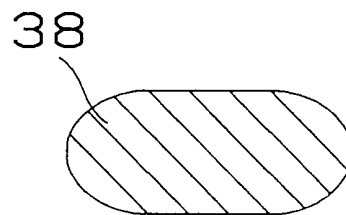
(C)



(D)

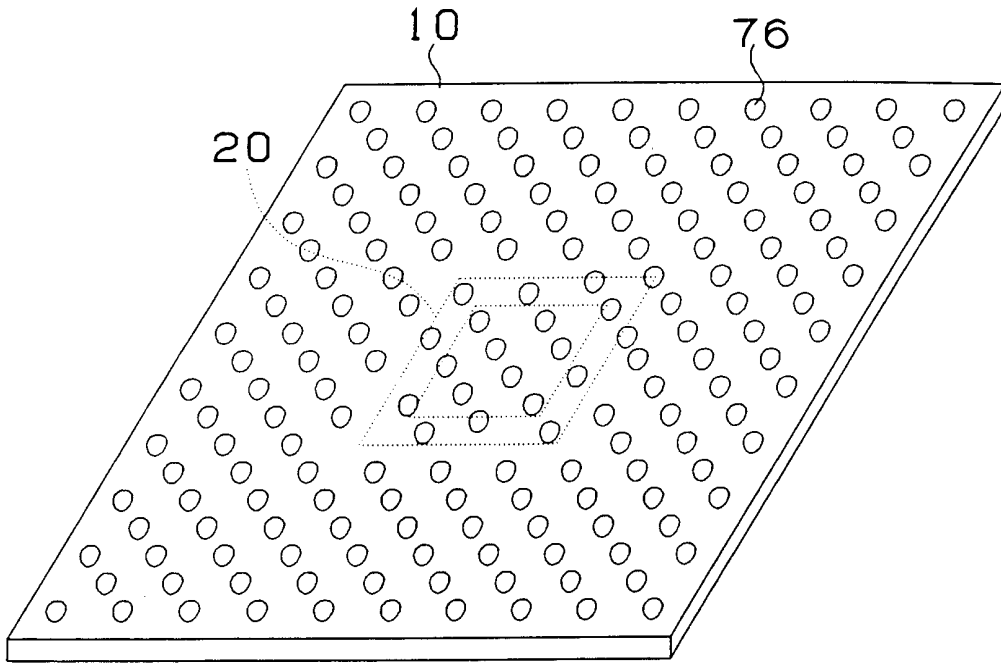


(E)

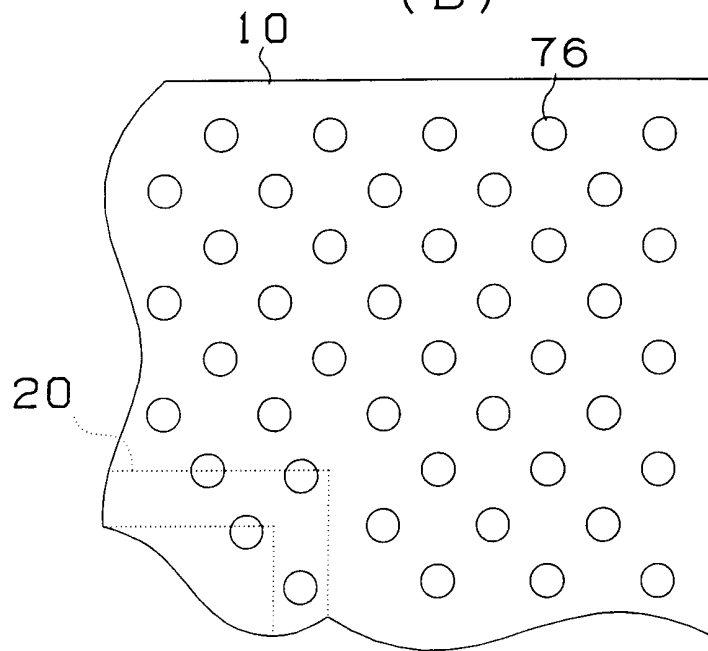


8/30
第8図

(A)

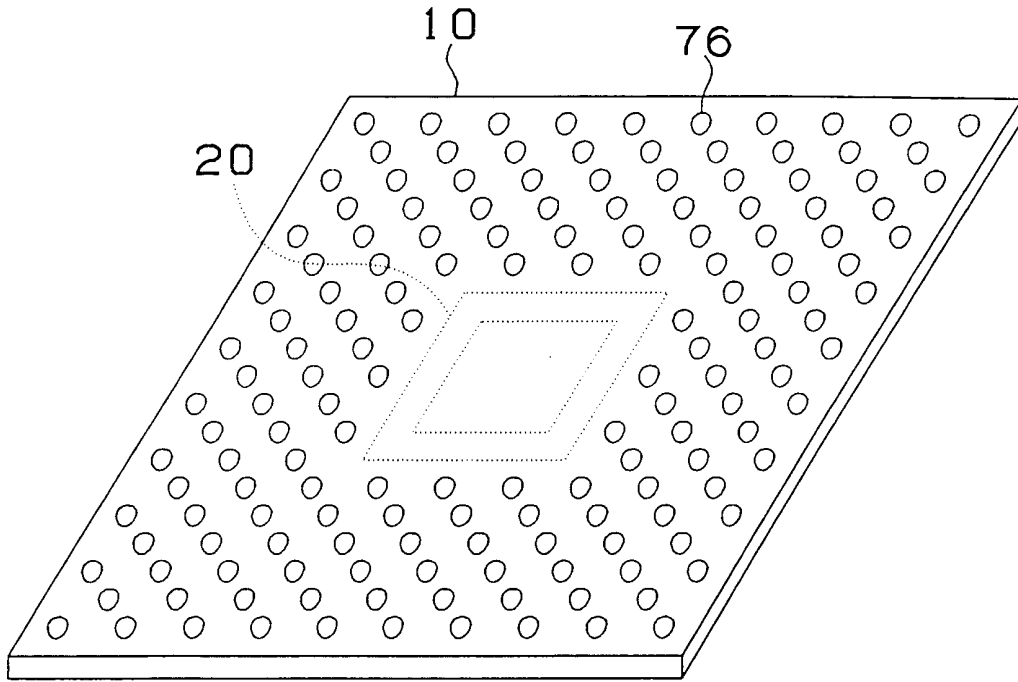


(B)

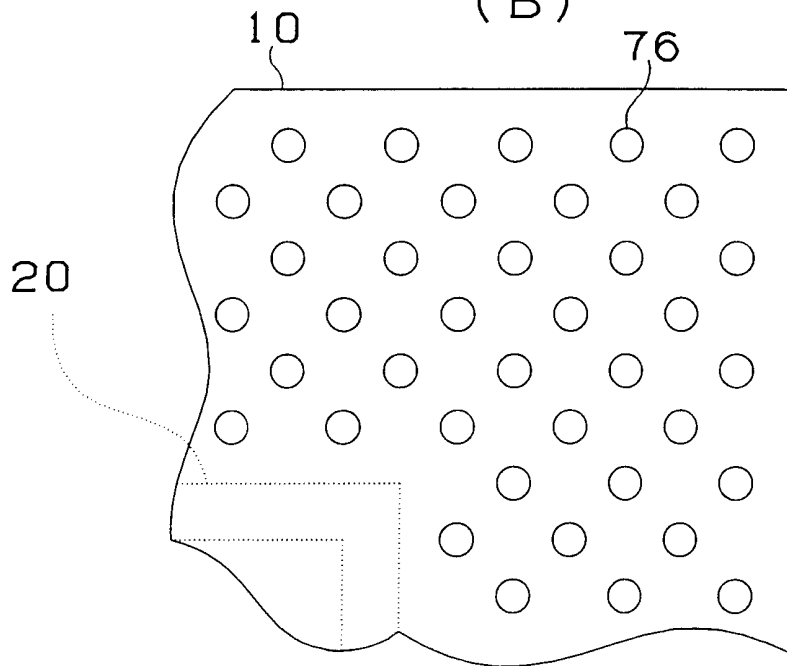


9/30
第9図

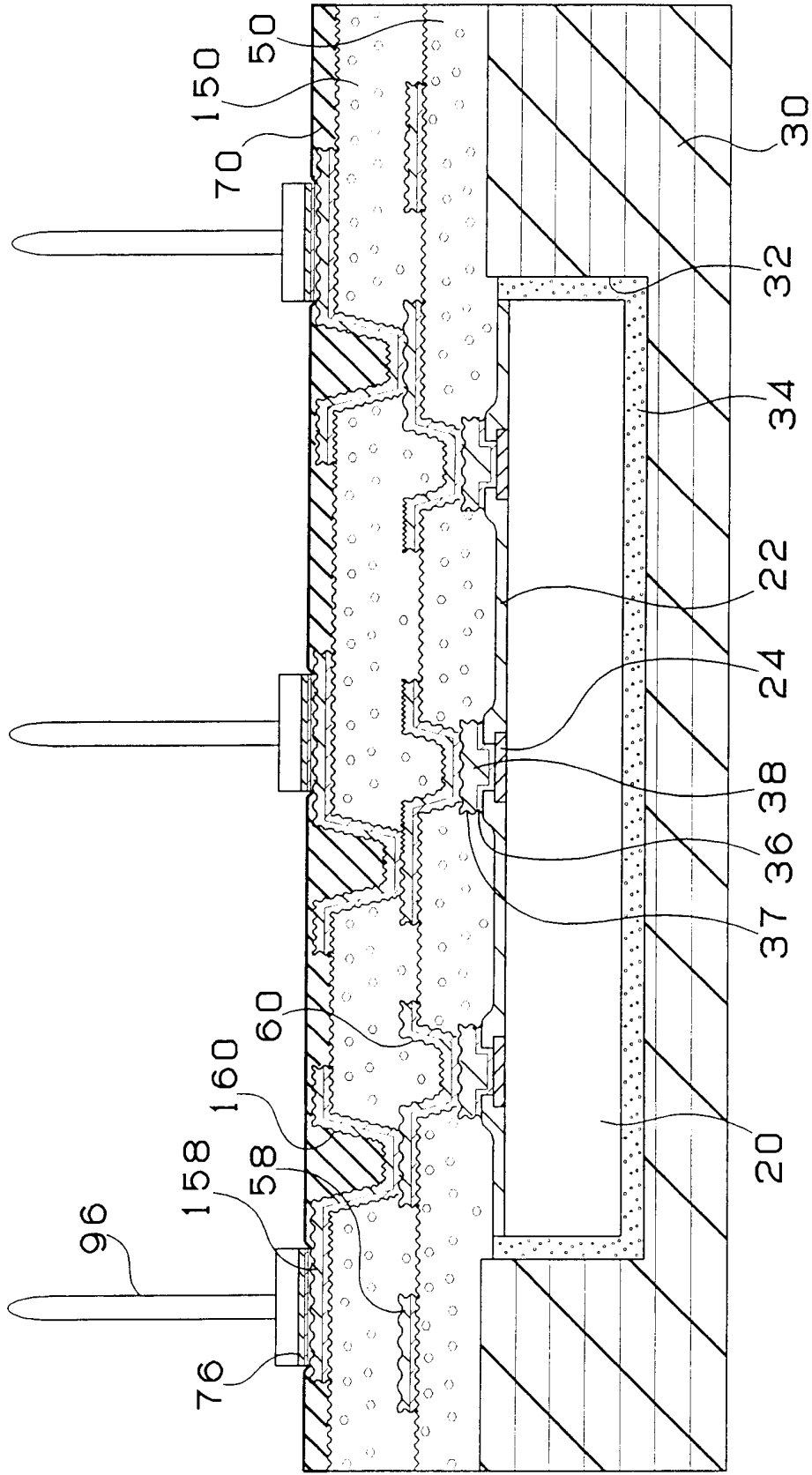
(A)



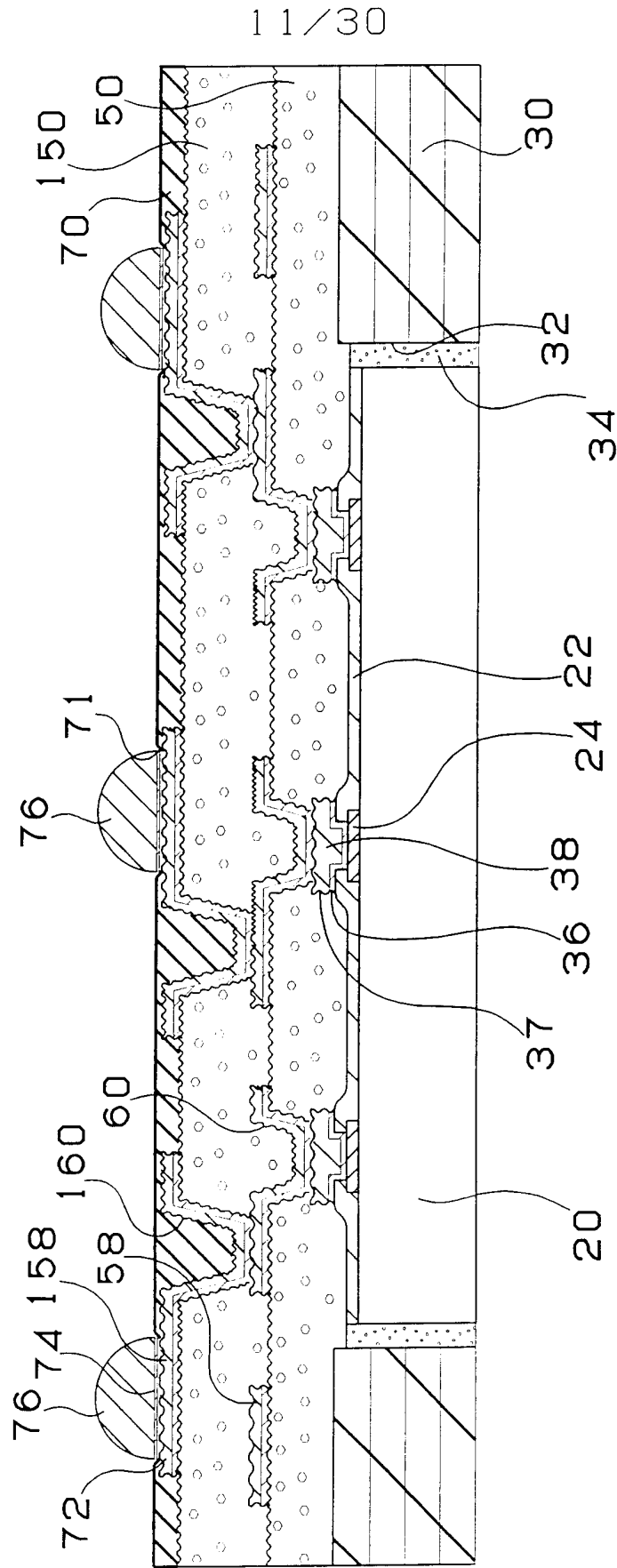
(B)



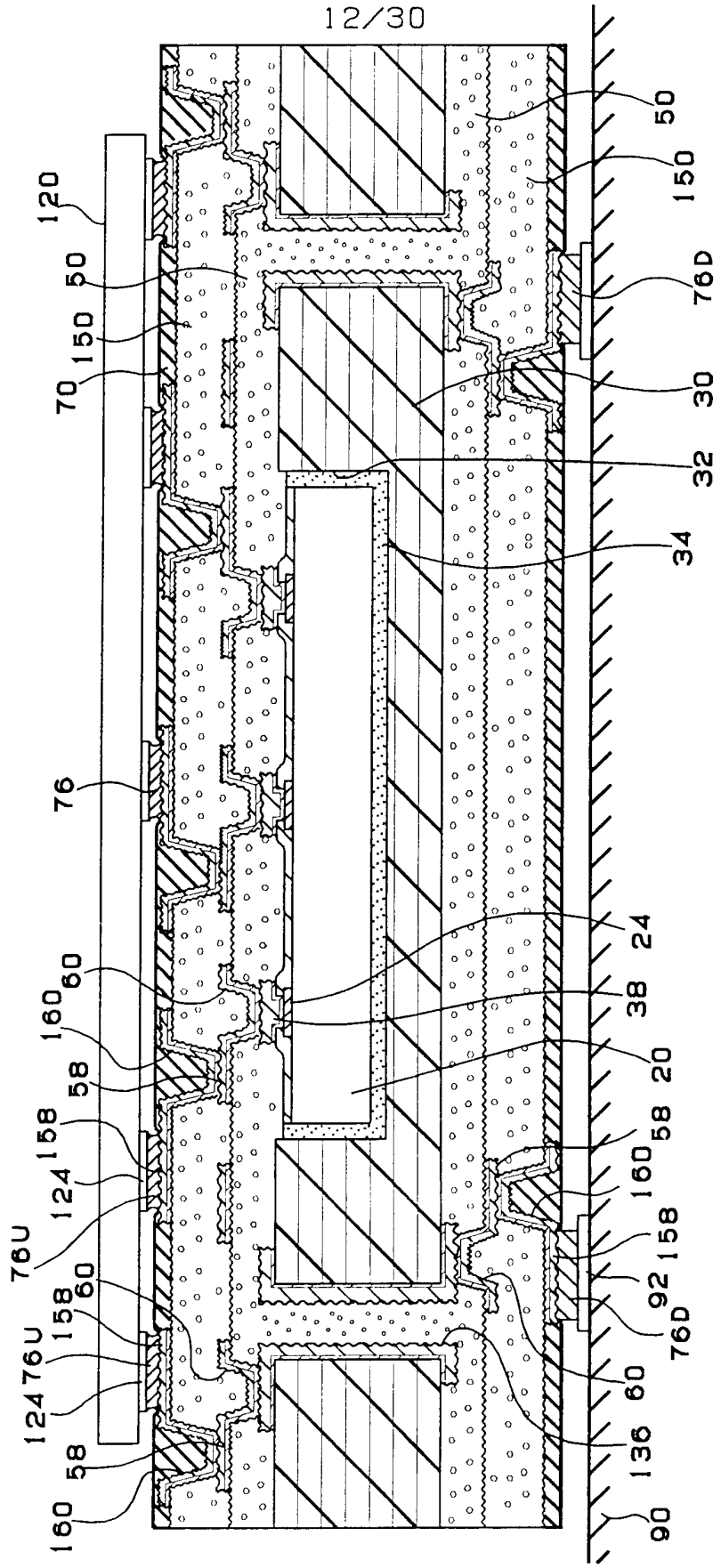
第10図



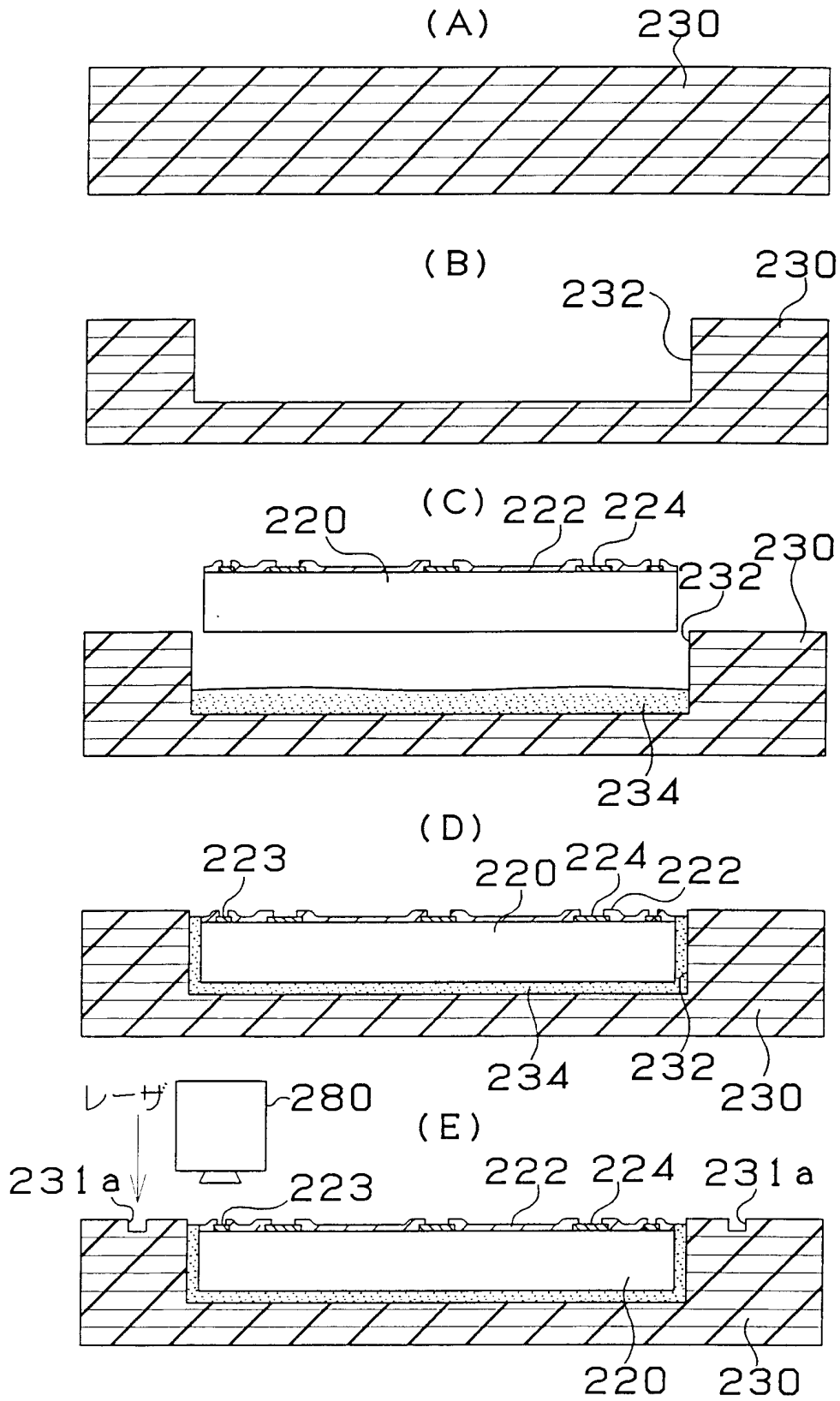
第11図



第12図



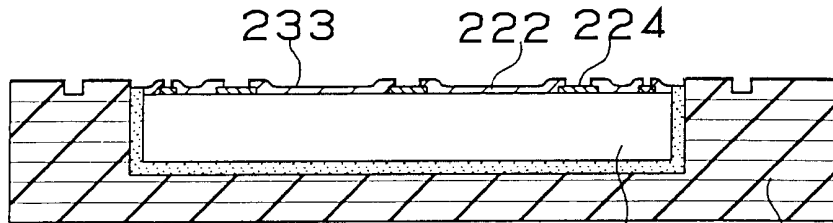
13/30
第13図



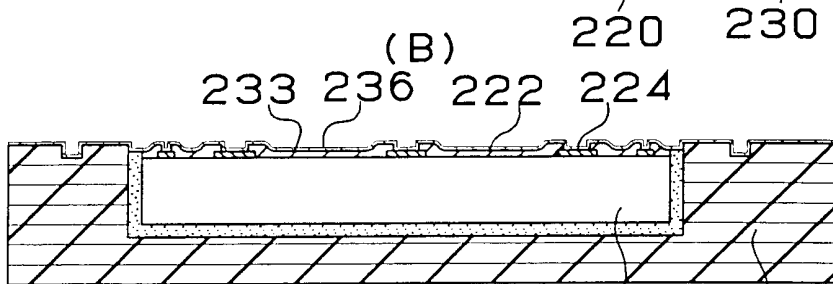
14/30

第14図

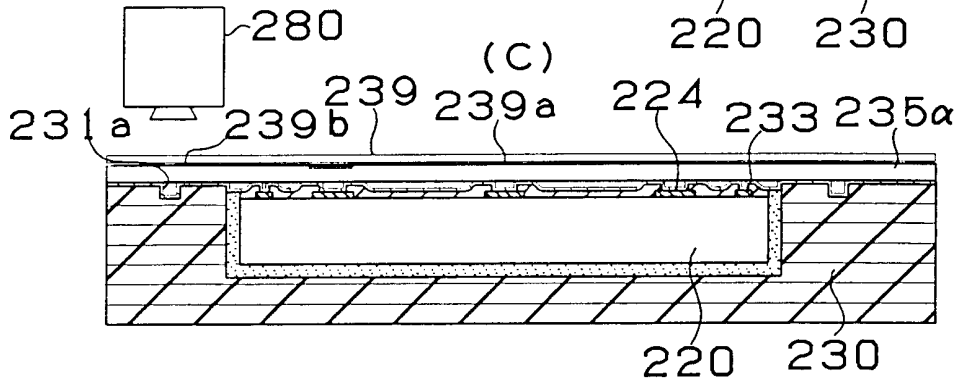
(A)



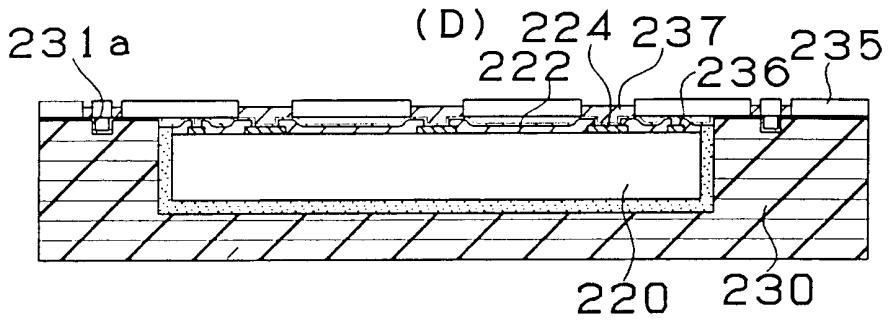
(B)



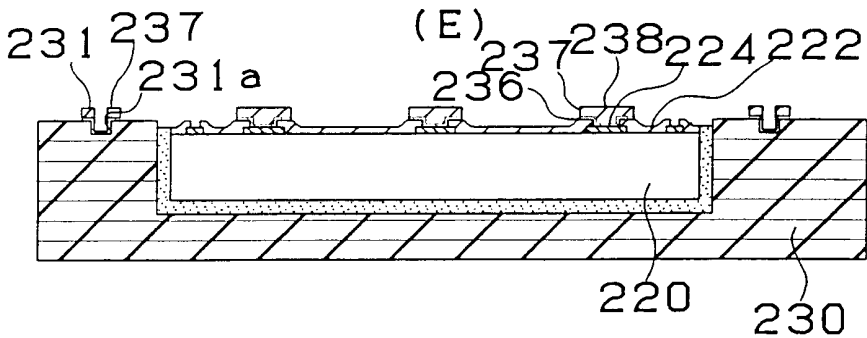
(C)



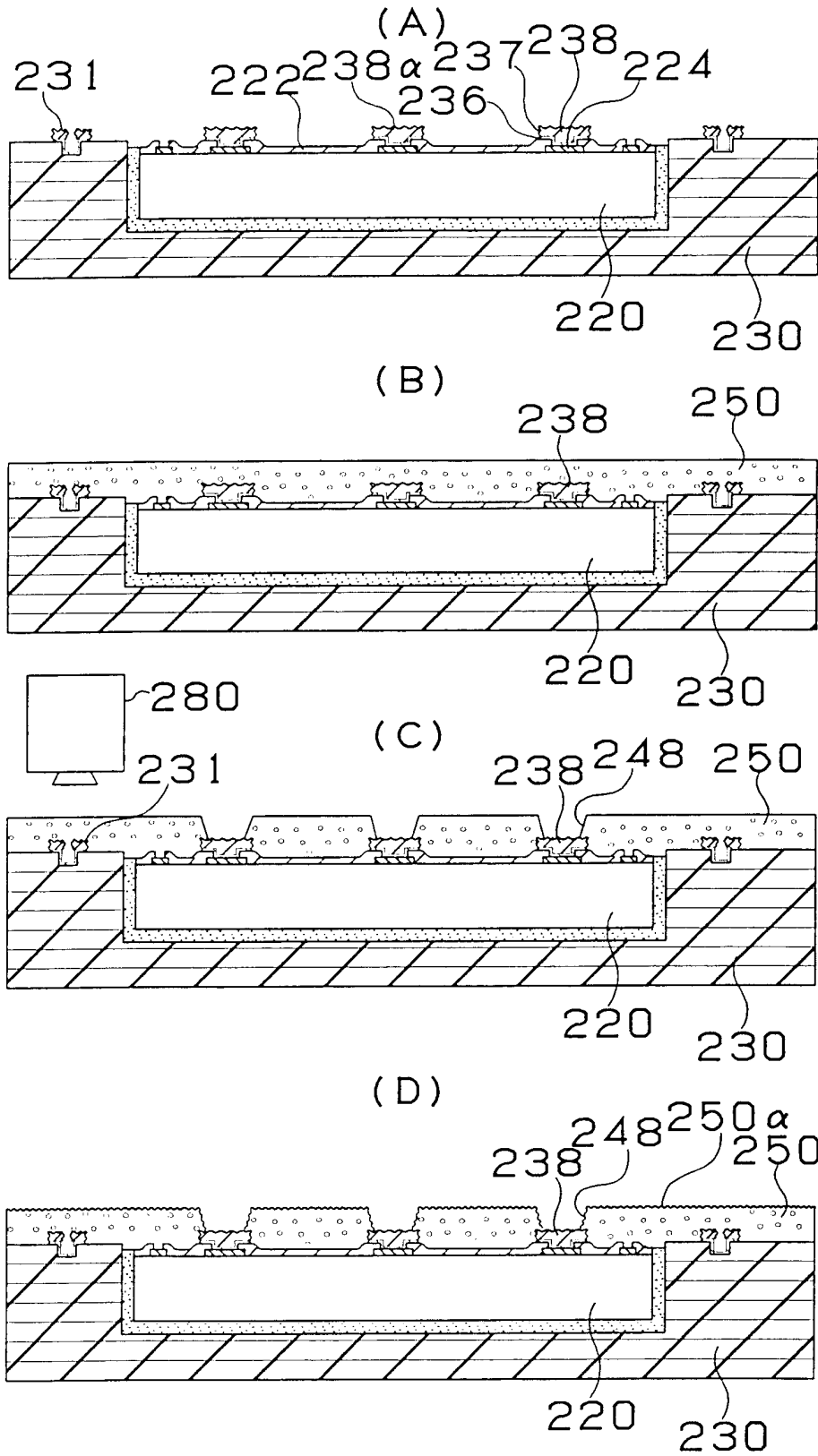
(D)



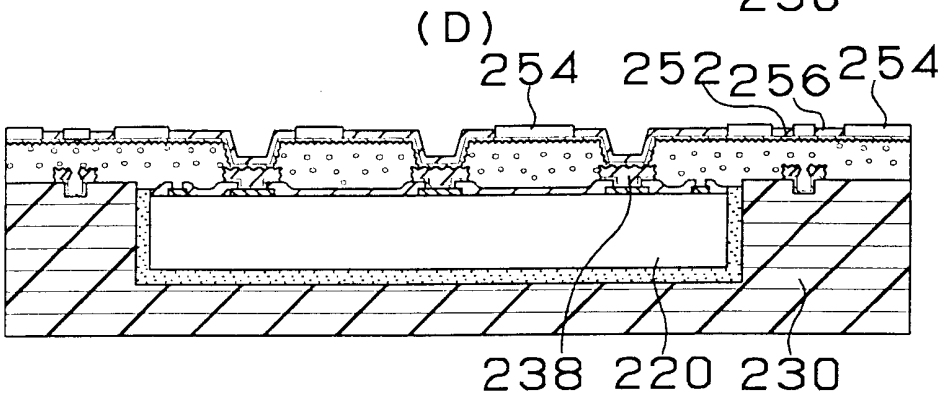
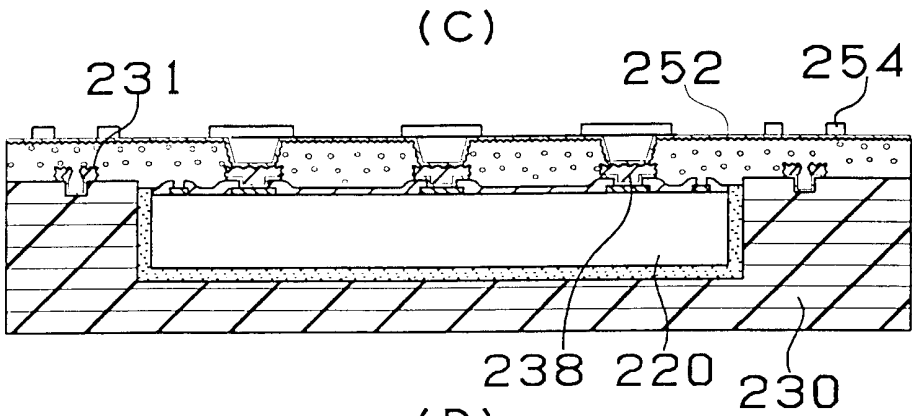
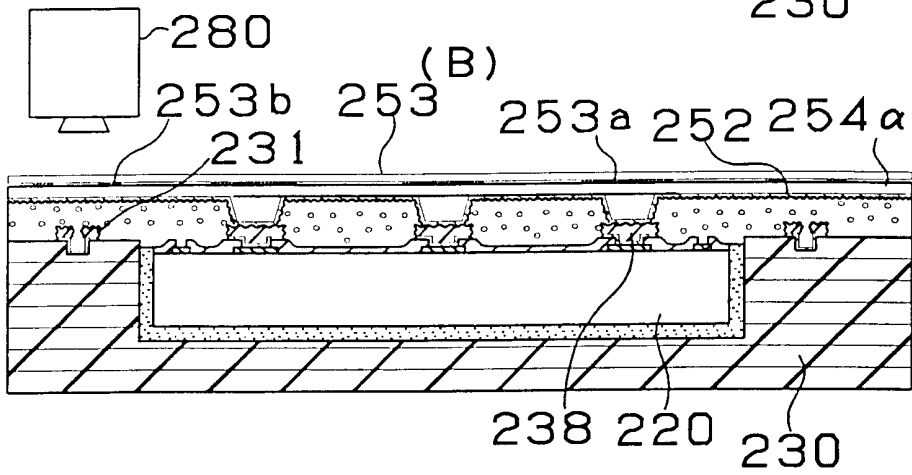
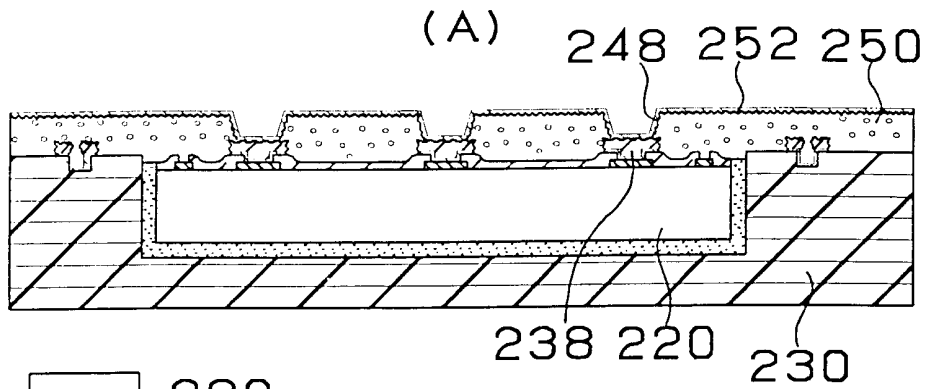
(E)



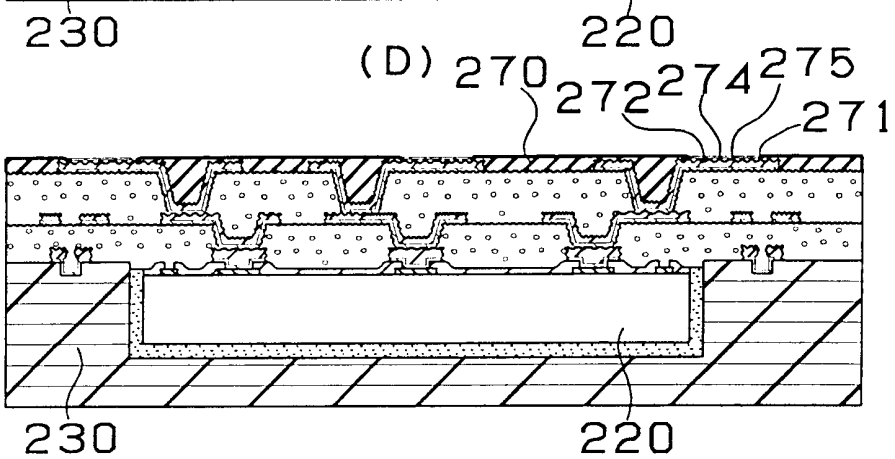
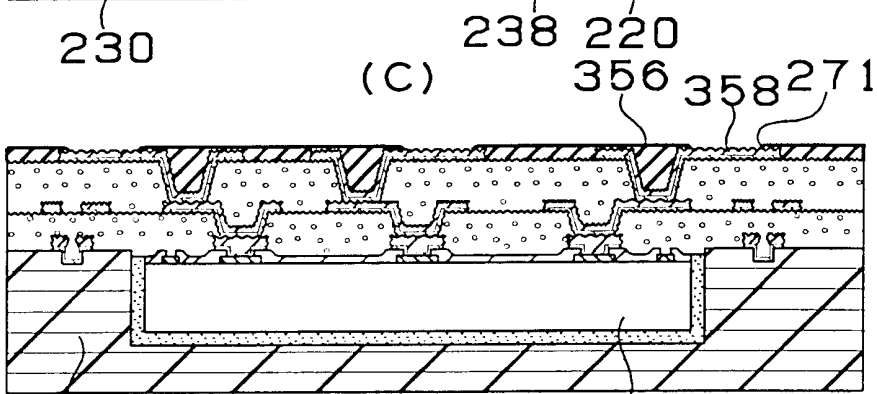
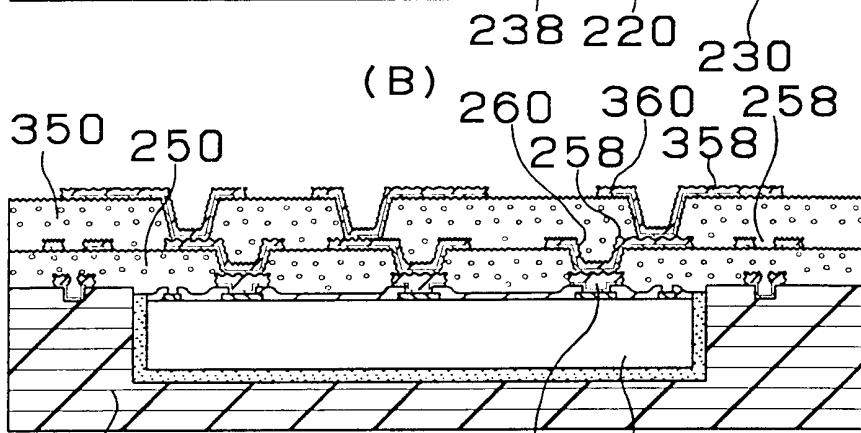
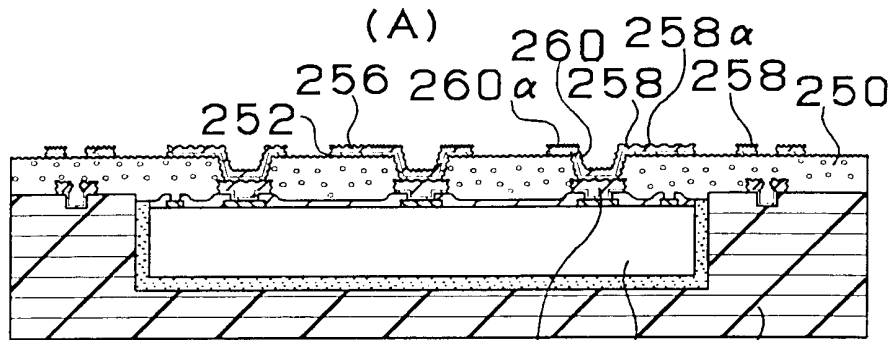
15/30
第15図



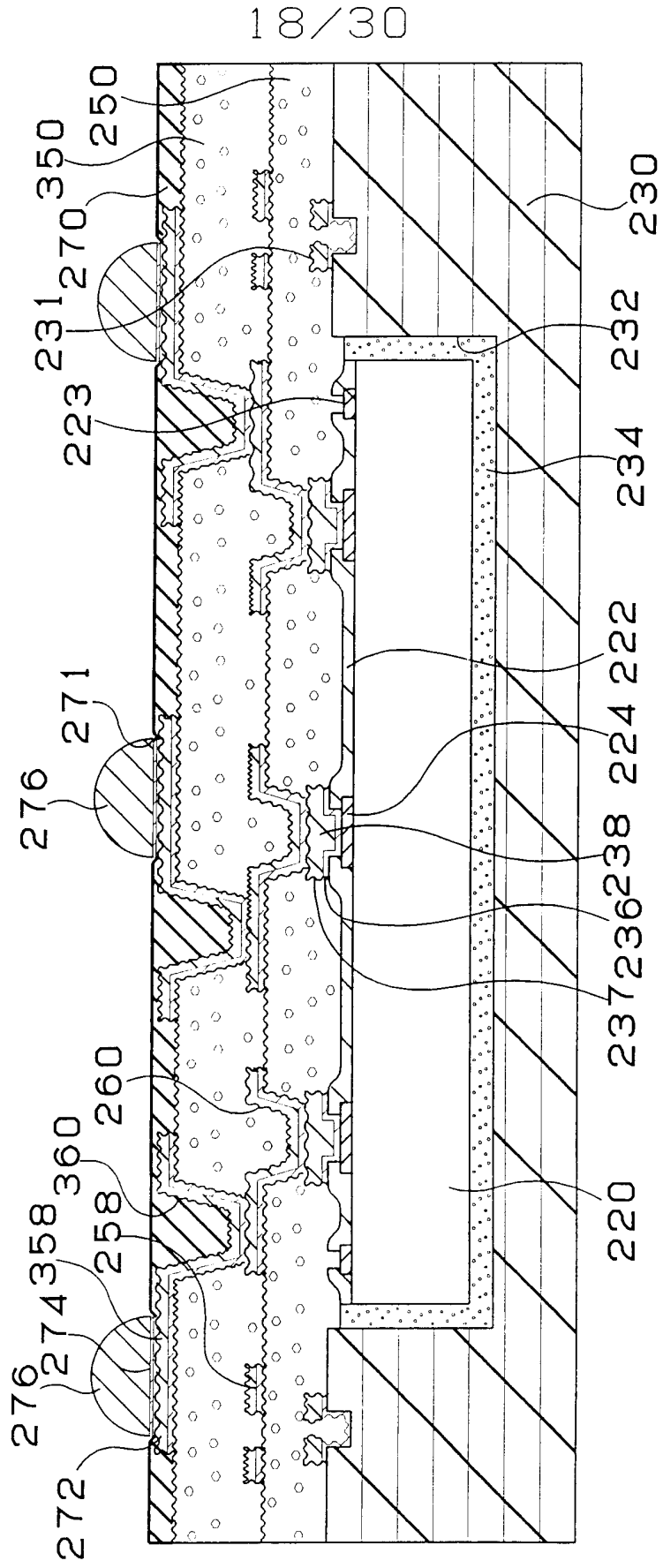
16/30
第16図



17/30
第17図

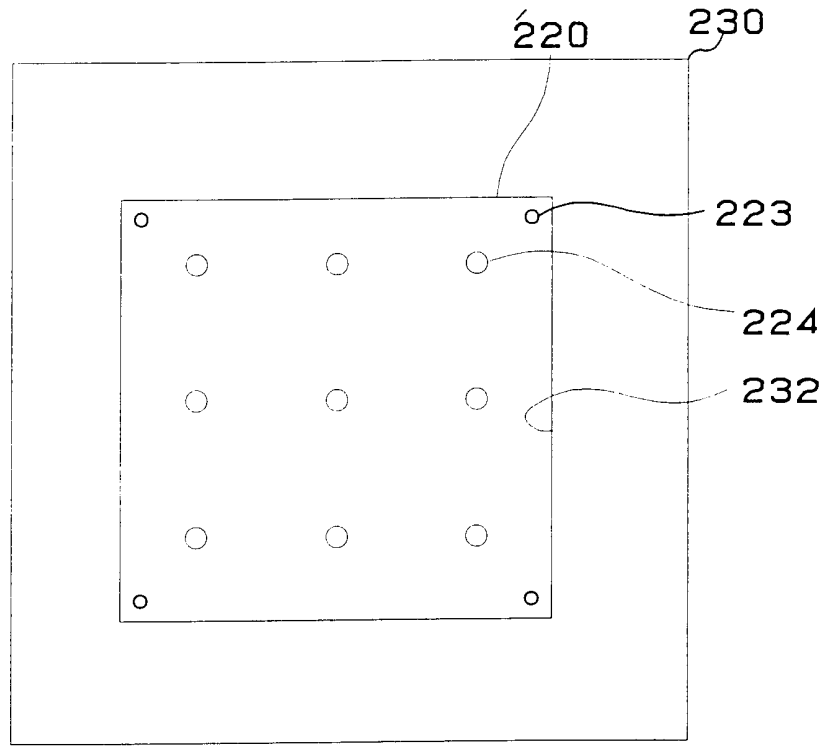


第18図

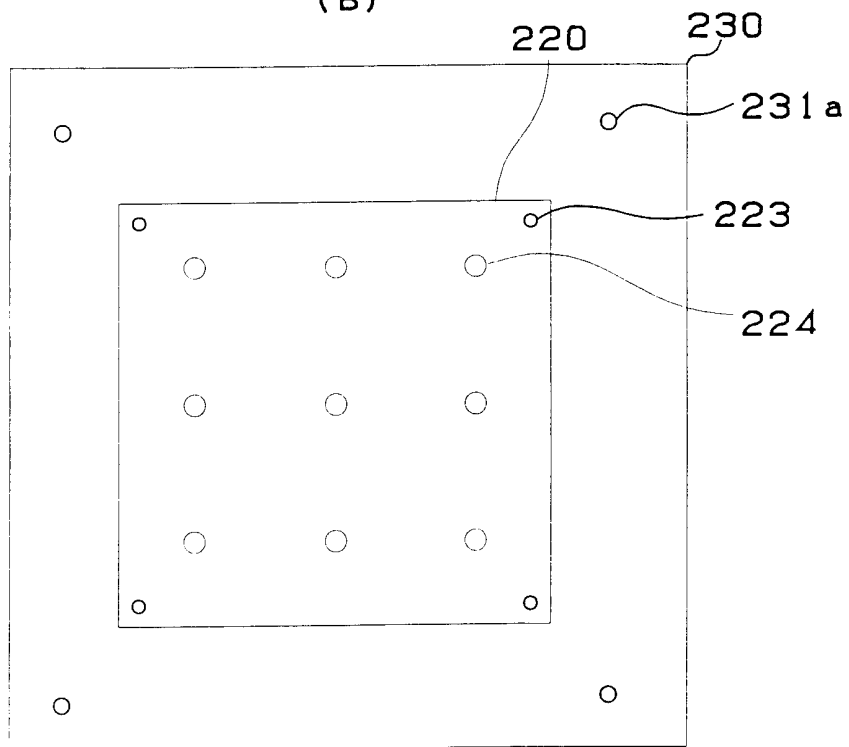


19/30
第19図

(A)

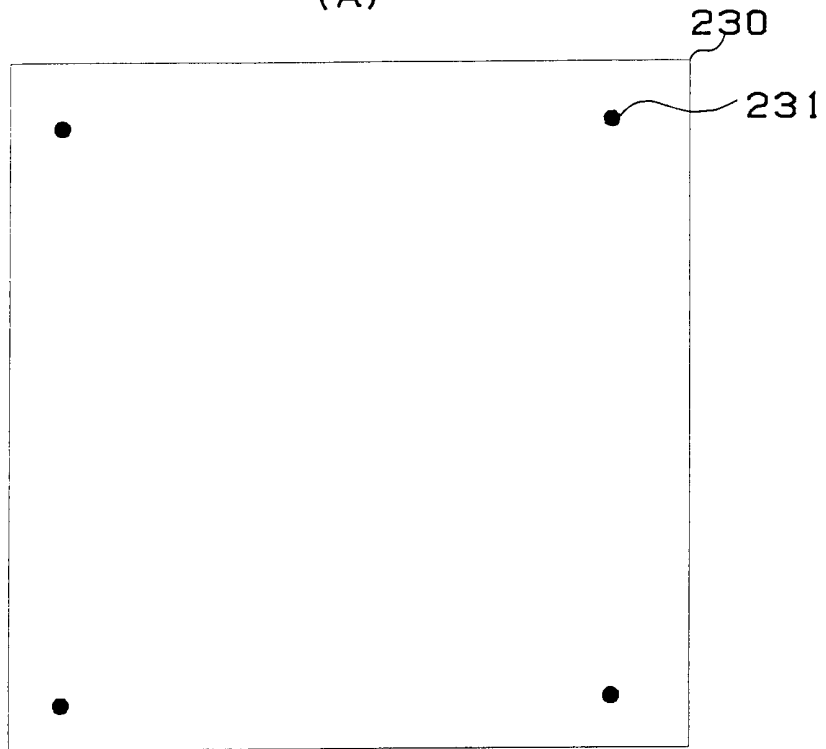


(B)

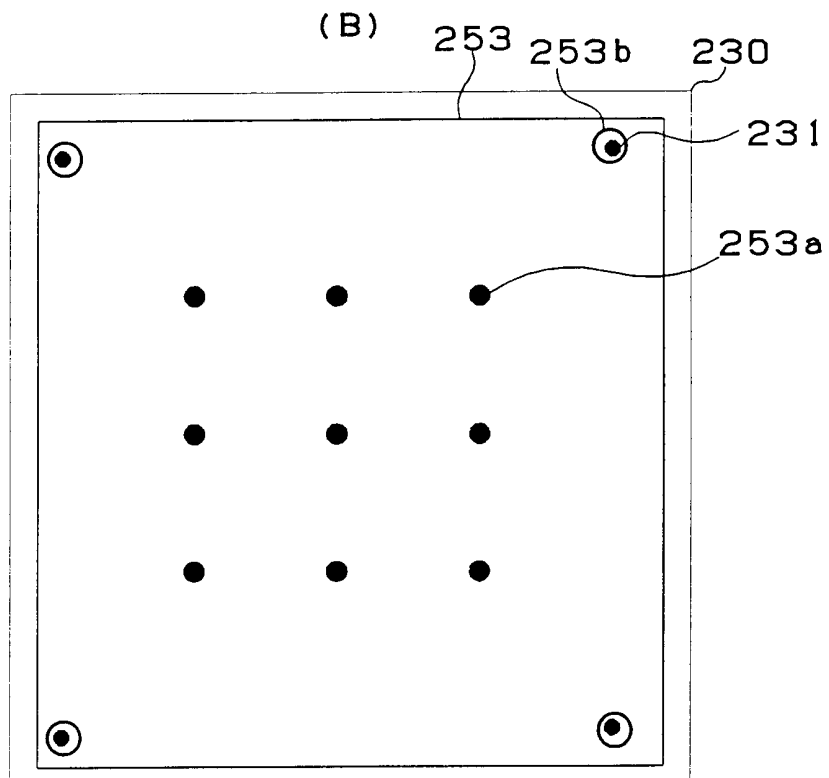


20/30
第20図

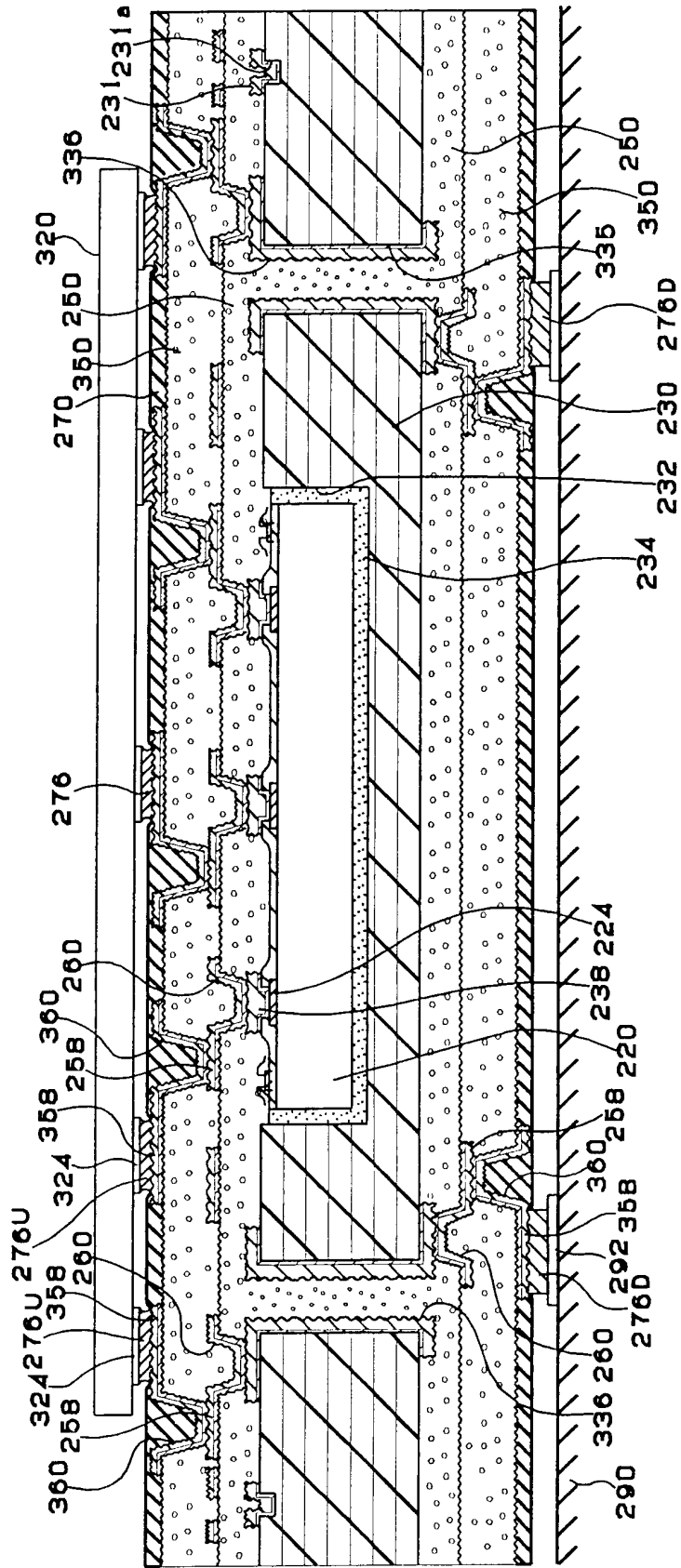
(A)



(B)

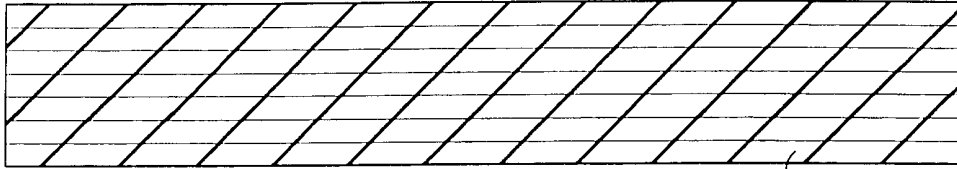


第21図



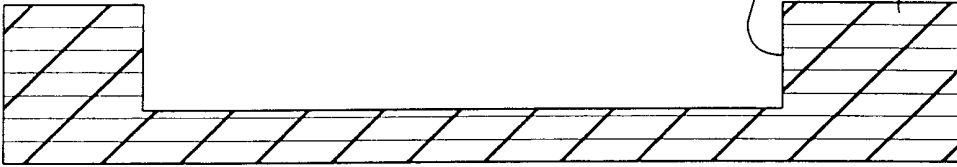
22/30
第22図

(A)



430

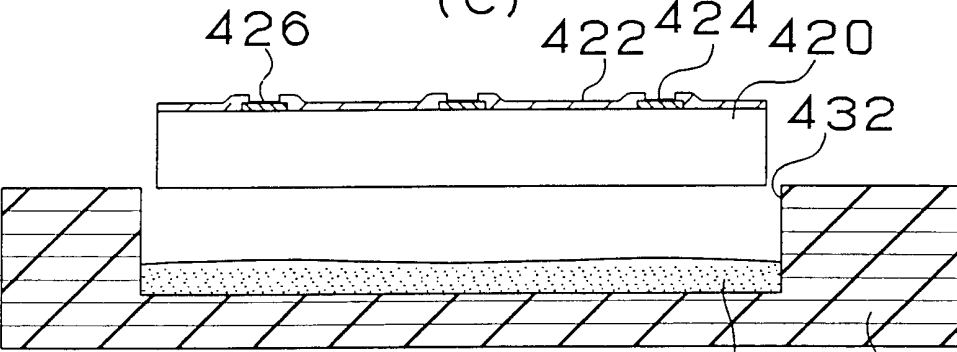
(B)



432

430

(C)



426

422

424

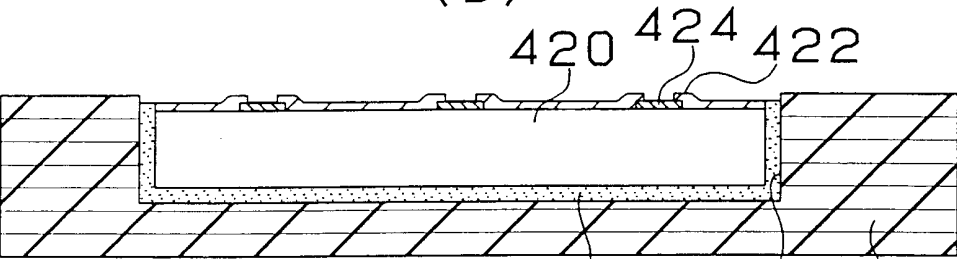
420

432

434

430

(D)



420

424

422

434

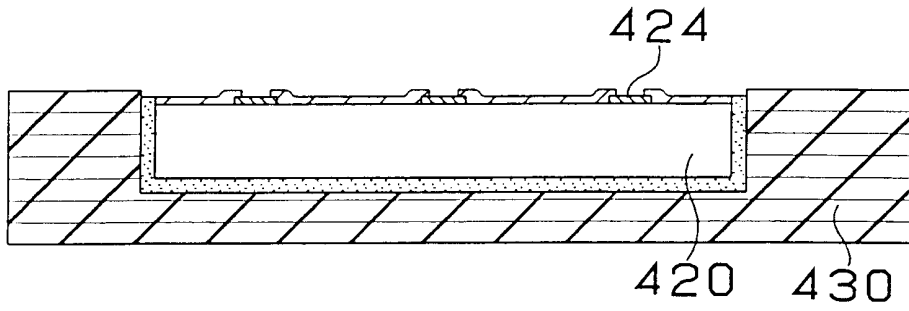
432

430

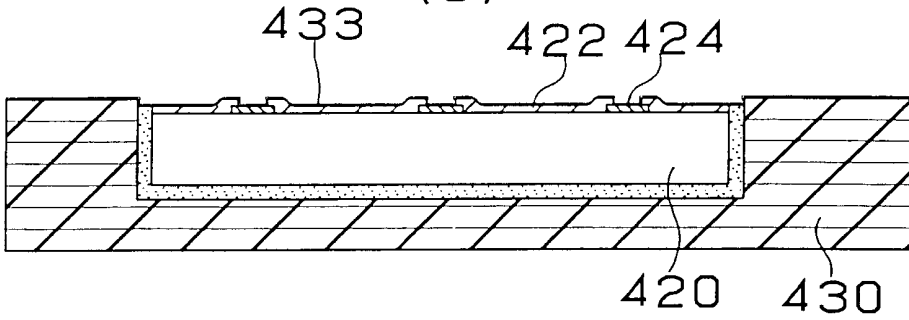
23/30

第23図

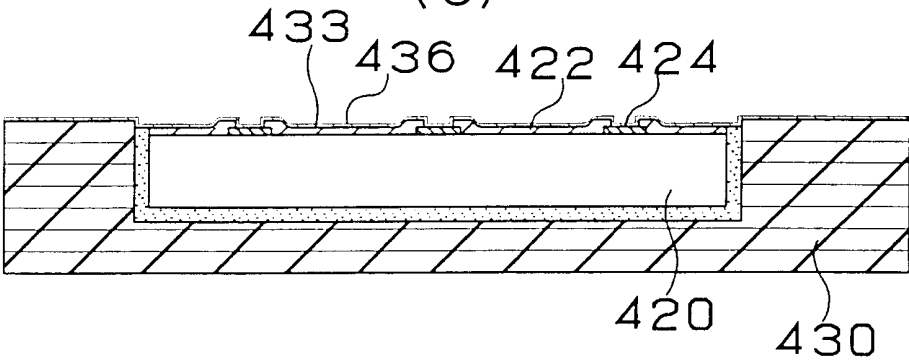
(A)



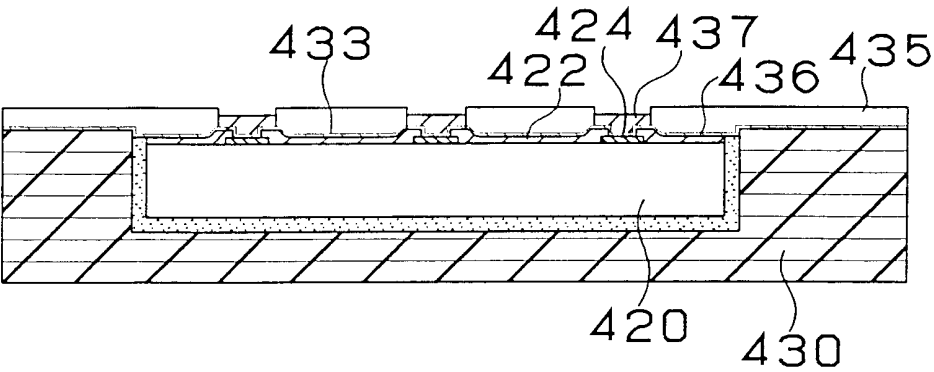
(B)



(C)

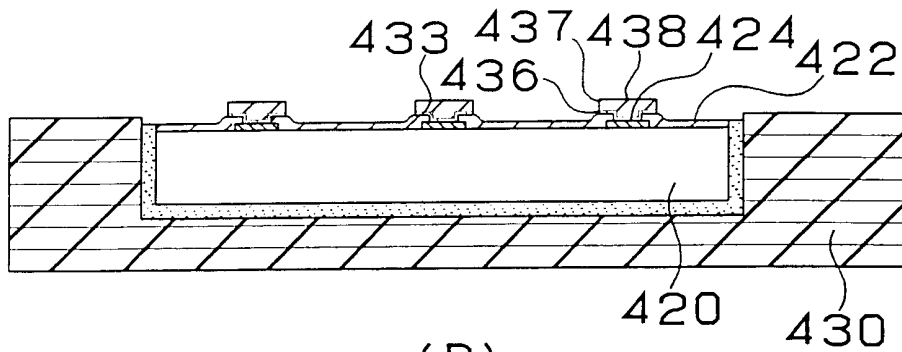


(D)

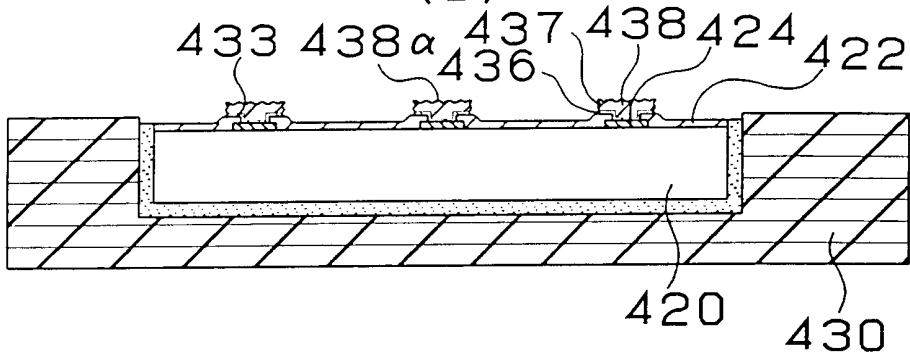


24/30
第24図

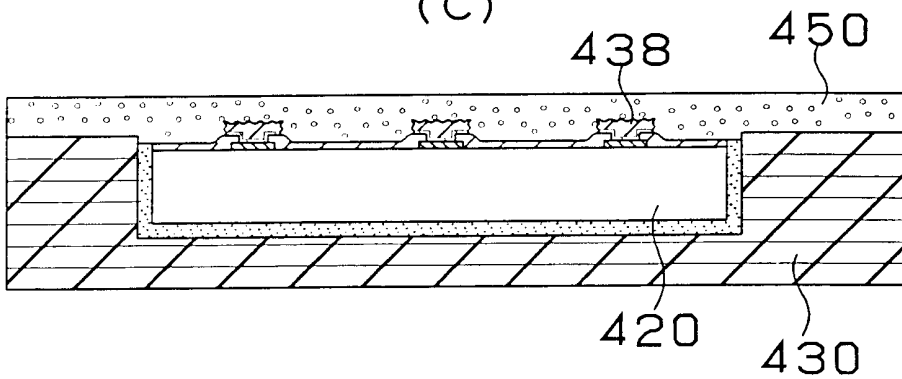
(A)



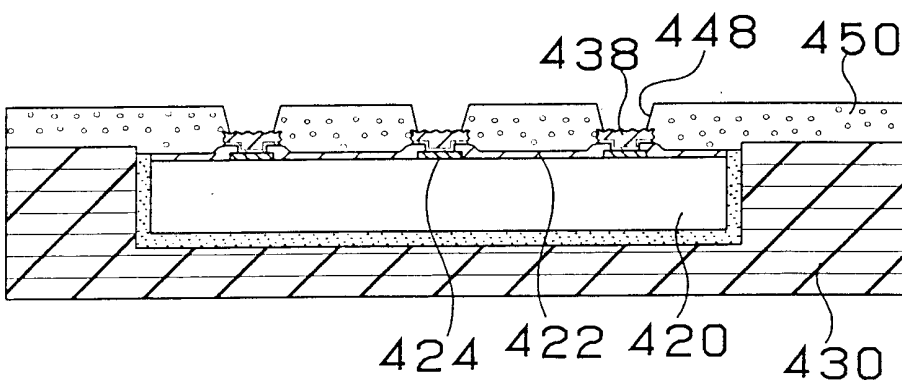
(B)



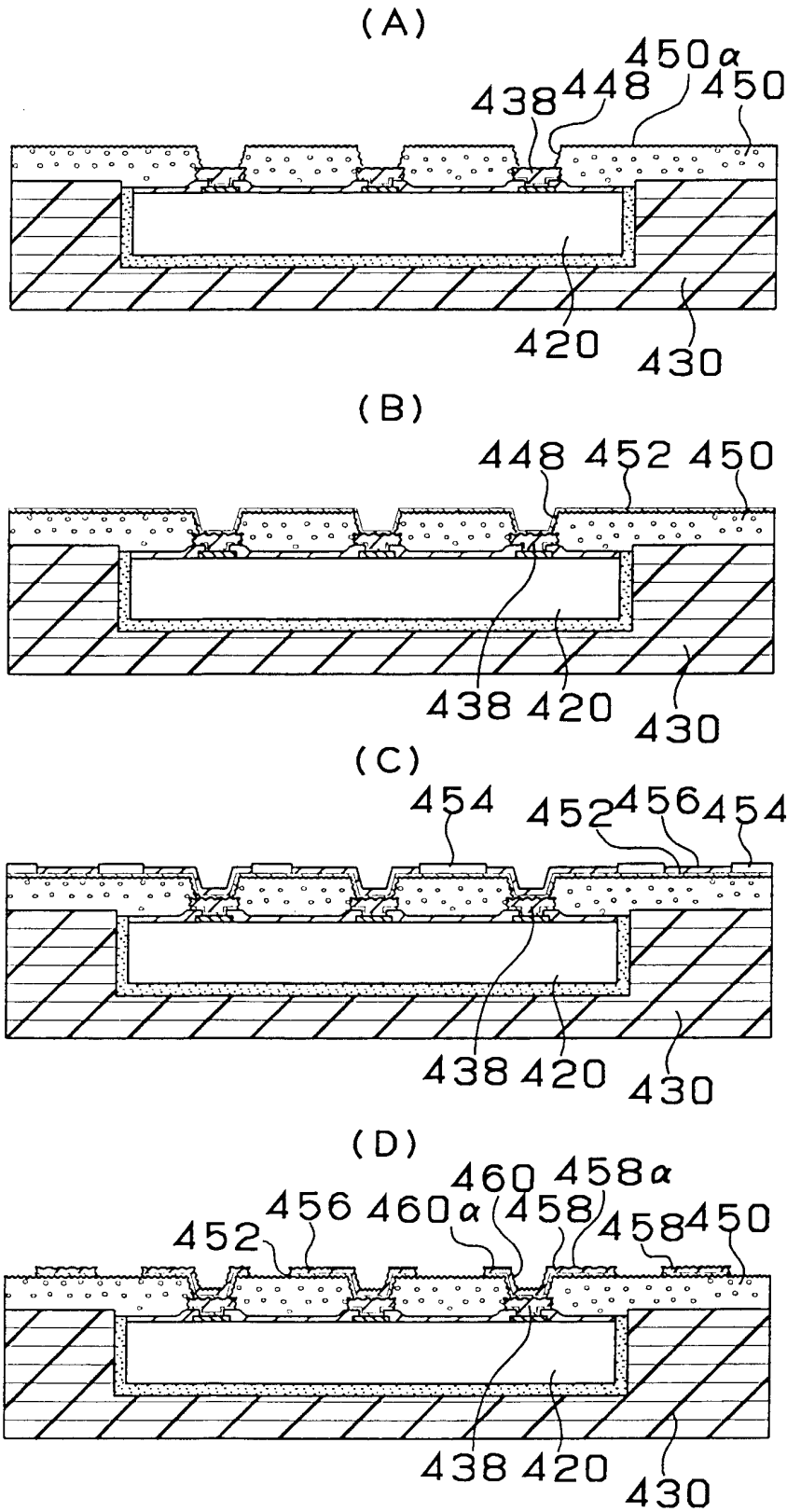
(C)



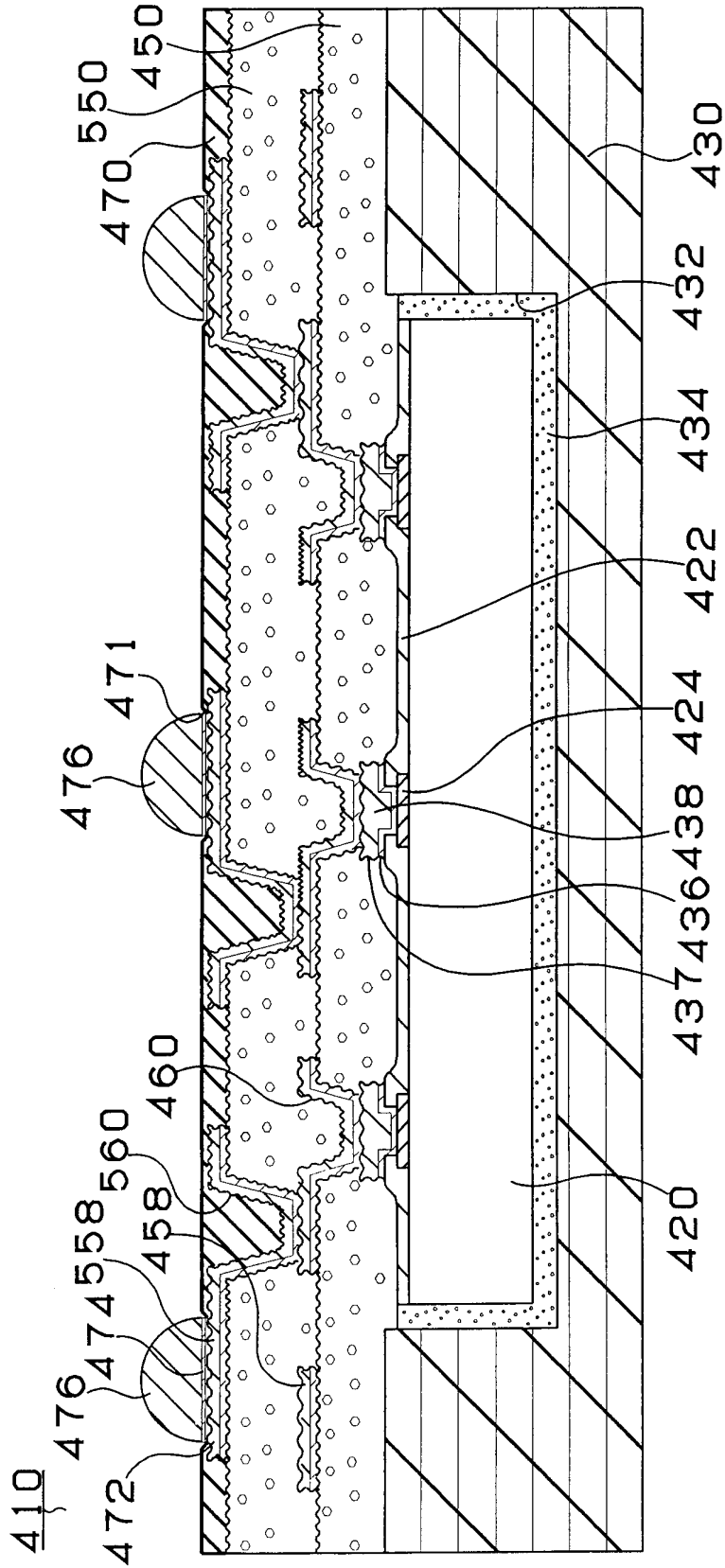
(D)



25/30
第25図



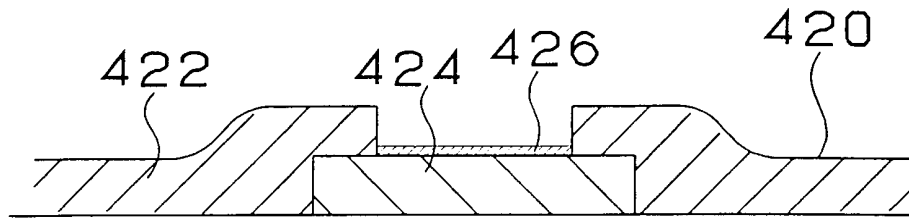
第26図



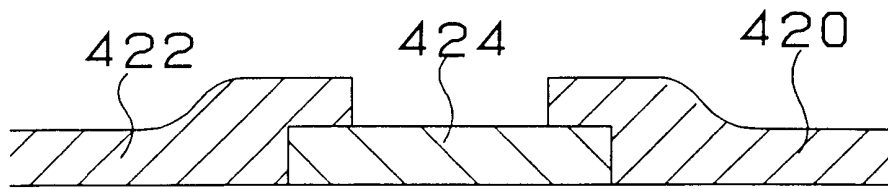
27/30

第27図

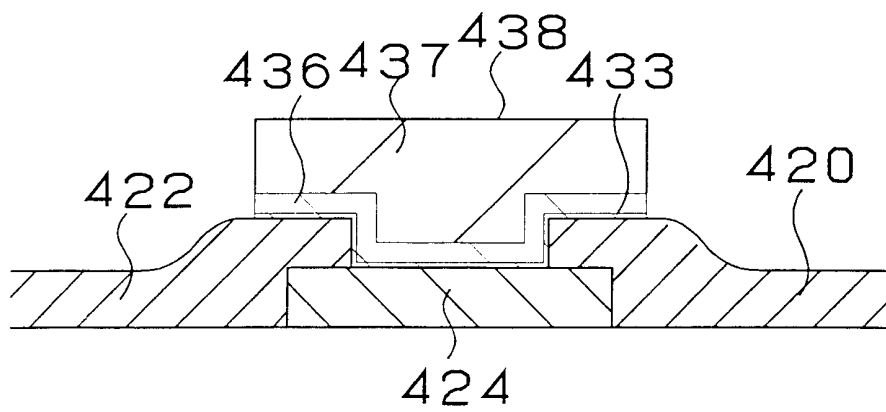
(A)



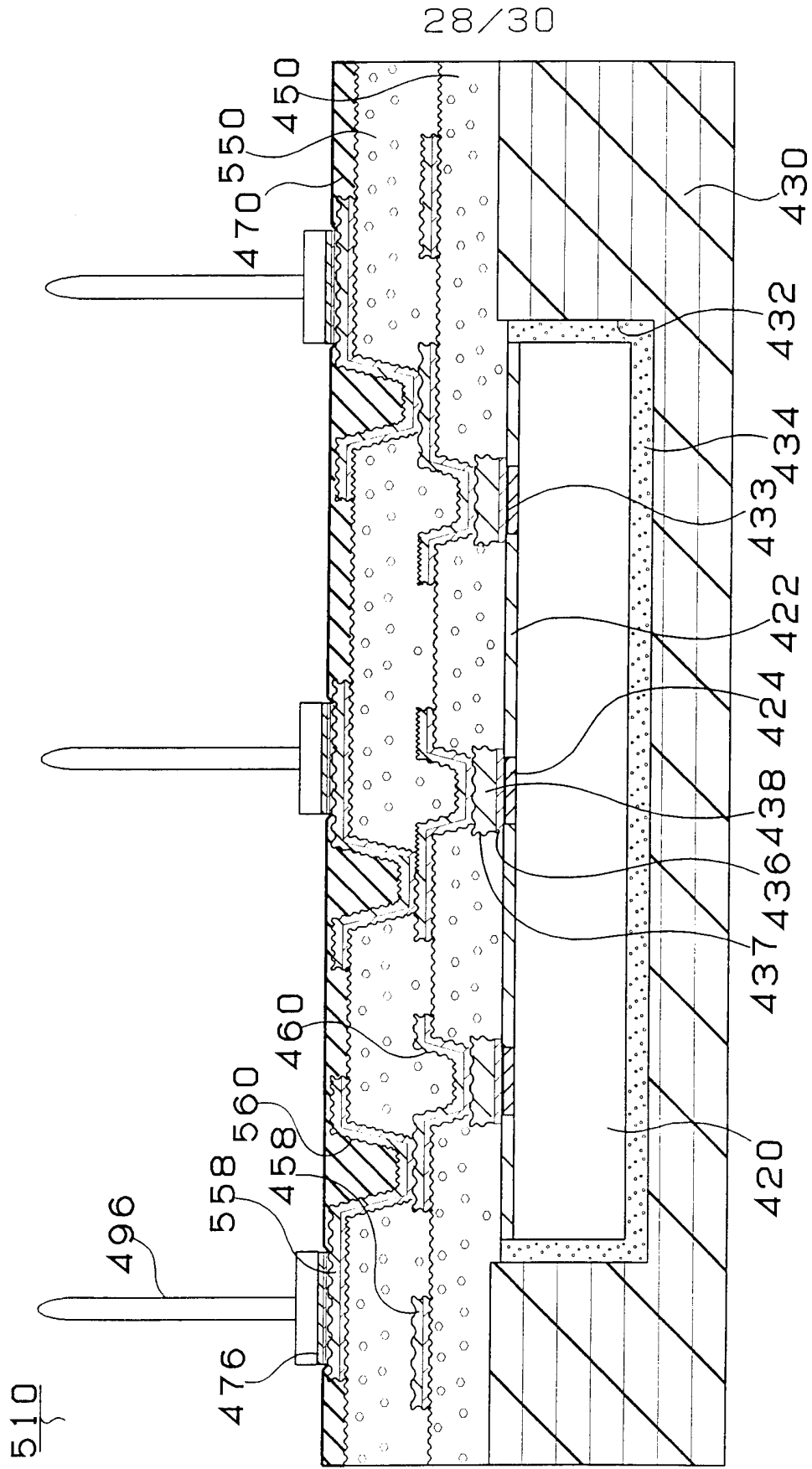
(B)



(C)

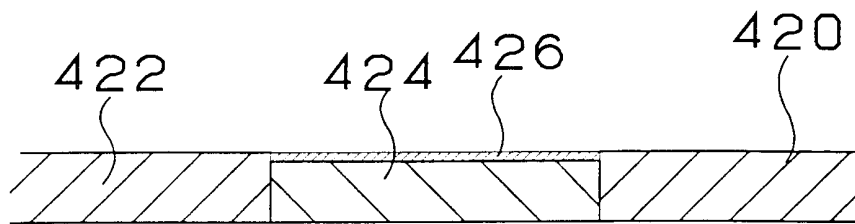


第28図

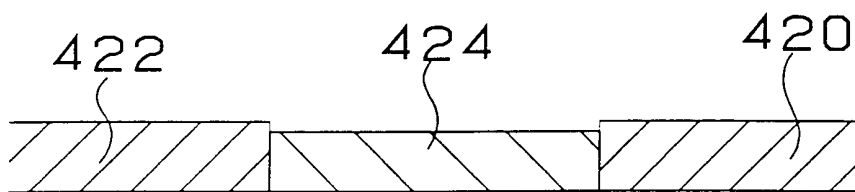


29/30
第29図

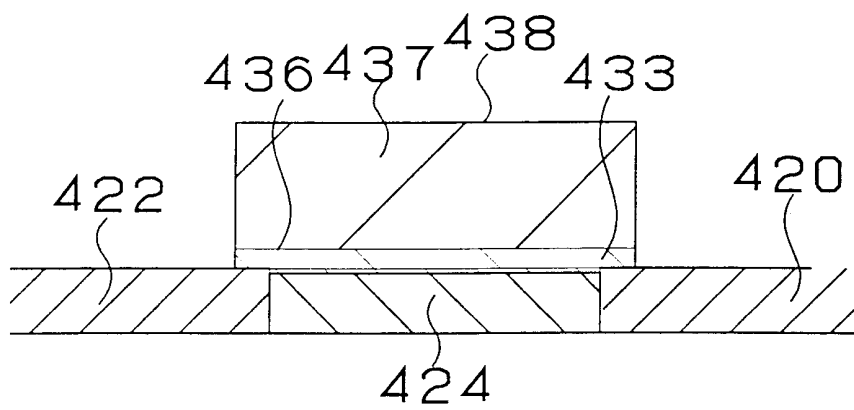
(A)



(B)



(C)



30/30

第30図

評価結果

分類	項目	実施例	比較例
トランジション形成後	酸化膜の有無	なし	あり
	接続抵抗値	0.095Ω	14.6Ω
信頼性試験後	酸化膜の有無	なし	あり
	トランジションの剥離の有無	なし	あり
	接続抵抗値	0.105Ω	17.8Ω

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP01/00177

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl⁷ H05K3/46

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl⁷ H05K 3/00-3/46
H01L21/321, 21/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1926-1996 Toroku Jitsuyo Shinan Koho 1994-2001
Kokai Jitsuyo Shinan Koho 1971-2001 Jitsuyo Shinan Toroku Koho 1996-2001

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP, 11-233678, A (Sumitomo Metal (SMI) Electronics Devices Inc.), 27 August, 1999 (27.08.99) (Family: none)	1, 3, 5 2, 4, 6-13, 17-20
Y	JP, 11-274734, A (Sony Corporation), 08 October, 1999 (08.10.99) (Family: none)	2
Y	JP, 11-145174, A (Sony Corporation), 28 May, 1999 (28.05.99) (Family: none)	4, 6-13, 17-20
Y	JP, 10-199886, A (Rohm Co., Ltd.), 31 July, 1998 (31.07.98) (Family: none)	7
A	WO, 99/30542, A1 (IBIDEN CO., LTD.), 17 June, 1999 (17.06.99) & JP, 11-233950, A & EP, 1039789, A1	14-16

Further documents are listed in the continuation of Box C. See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier document but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 04 April, 2001 (04.04.01)	Date of mailing of the international search report 17 April, 2001 (17.04.01)
Name and mailing address of the ISA/ Japanese Patent Office	Authorized officer
Facsimile No.	Telephone No.

A. 発明の属する分野の分類 (国際特許分類 (IPC))		
Int. Cl ⁷ H05K3/46		
B. 調査を行った分野		
調査を行った最小限資料 (国際特許分類 (IPC))		
Int. Cl ⁷ H05K 3/00-3/46 H01L21/321, 21/60		
最小限資料以外の資料で調査を行った分野に含まれるもの		
日本国実用新案公報 1926-1996年 日本国公開実用新案公報 1971-2001年 日本国登録実用新案公報 1994-2001年 日本国実用新案登録公報 1996-2001年		
国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
X Y	JP, 11-233678, A (株式会社住友金属エレクトロデバイス) 27. 8月. 1999 (27. 08. 99) (ファミリーなし)	1, 3, 5 2, 4, 6-13, 17-20
Y	JP, 11-274734, A (ソニー株式会社) 8. 10月. 1999 (08. 10. 99) (ファミリーなし)	2
<input checked="" type="checkbox"/> C欄の続きにも文献が列挙されている。 <input type="checkbox"/> パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願		
の日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日	04. 04. 01	国際調査報告の発送日
		17.04.01
国際調査機関の名称及びあて先		特許庁審査官 (権限のある職員)
日本国特許庁 (ISA/JP)		中川 隆司
郵便番号100-8915		3S 8509
東京都千代田区霞が関三丁目4番3号		電話番号 03-3581-1101 内線 3390

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	JP, 11-145174, A (ソニー株式会社) 28. 5月. 1999 (28. 05. 99) (ファミリーなし)	4, 6-13, 17-20
Y	JP, 10-199886, A (ローム株式会社) 31. 7月. 1998 (31. 07. 98) (ファミリーなし)	7
A	WO, 99/30542, A1 (IBIDEN CO., LTD.) 17. 6月. 1999 (17. 06. 99) & JP, 11-233950, A & EP, 1039789, A1	14-16