(19)日本国特許庁(JP)　(12)特　許　公　報(B2)　(11)特許番号

特許第5511005号
(P5511005)

(45)発行日　平成26年6月4日(2014.6.4)　(24)登録日　平成26年4月4日(2014.4.4)

(51)Int.Cl.		F I		
H04J 11/00	(2006.01)	H04J	11/00	Z
H04W 28/06	(2009.01)	H04W	28/06	１１０
H04W 72/04	(2009.01)	H04W	72/04	１３３

請求項の数 4　(全 25 頁)

(21)出願番号　特願2010-116104 (P2010-116104)
(22)出願日　平成22年5月20日 (2010.5.20)
(65)公開番号　特開2011-244303 (P2011-244303A)
(43)公開日　平成23年12月1日 (2011.12.1)
審査請求日　平成25年4月2日 (2013.4.2)

(73)特許権者　000004237
日本電気株式会社
東京都港区芝五丁目７番１号
(73)特許権者　392026693
株式会社ＮＴＴドコモ
東京都千代田区永田町二丁目１１番１号
(74)代理人　110000121
アイアット国際特許業務法人
(72)発明者　織尾　正雄
東京都港区芝五丁目７番１号　日本電気株式会社内

審査官　藤江　大望

最終頁に続く

(54)【発明の名称】受信装置および受信方法、並びにプログラム

(57)【特許請求の範囲】
【請求項１】
ＬＴＥ（Ｌｏｎｇ　Ｔｅｒｍ　Ｅｖｏｌｕｔｉｏｎ）に準拠して、送信アンテナ毎に周波数軸上のＲＥ（Ｒｅｓｏｕｒｃｅ　Ｅｌｅｍｅｎｔ）を単位としてマッピングされた信号を受信する受信装置において、
ＯＦＤＭ（Ｏｒｔｈｏｇｏｎａｌ　Ｆｒｅｑｕｅｎｃｙ　Ｄｉｖｉｓｉｏｎ　Ｍｕｌｔｉｐｌｅｘｉｎｇ）ｓｙｍｂｏｌにマッピングされたＰＤＣＣＨ（Ｐｈｙｓｉｃａｌ　Ｄｏｗｎｌｉｎｋ　Ｃｏｎｔｒｏｌ　Ｃｈａｎｎｅｌ）をデマッピングするＰＤＣＣＨデマッピング部を有し、
上記ＰＤＣＣＨデマッピング部は、
上記ＲＥのグループであり通し番号が付されているＲＥＧ（Ｒｅｓｏｕｒｃｅ　Ｅｌｅｍｅｎｔ　Ｇｒｏｕｐ）に対して、上記通し番号の順に、そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨ（Ｐｈｙｓｉｃａｌ　Ｃｏｎｔｒｏｌ　Ｆｏｒｍａｔ　Ｉｎｄｉｃａｔｏｒ　Ｃｈａｎｎｅｌ）またはＰＨＩＣＨ（Ｐｈｙｓｉｃａｌ　ＨＡＲＱ（Ｈｙｂｒｉｄ　Ａｕｔｏｍａｔｉｃ　Ｒｅｐｅａｔ　Ｒｅｑｕｅｓｔ）　Ｉｎｄｉｃａｔｏｒ　Ｃｈａｎｎｅｌ）のいずれもマッピングされておらず、かつ、上記注目ＲＥＧに付された上記通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する判定手段と、
上記注目ＲＥＧにＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ上記注目ＲＥＧに付された上記通し番号が上記現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に

対応する場合に、上記注目しているＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピング実行手段と
を有する
ことを特徴とする受信装置。
【請求項２】
請求項１記載の受信装置において、
前記ＰＤＣＣＨデマッピング部は、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに起動され、
前記現在のＯＦＤＭ　ｓｙｍｂｏｌ番号は、前記ＰＤＣＣＨデマッピング部が起動されるときのパラメータのひとつとして与えられる
ことを特徴とする受信装置。
【請求項３】
ＬＴＥに準拠して、送信アンテナ毎に周波数軸上のＲＥを単位としてマッピングされた信号を受信する受信方法において、
上記ＲＥのグループであり通し番号が付されているＲＥＧに対して、上記通し番号の順に、
そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨの少なくとも一方がマッピングされているか否かを判定する第１の判定ステップと、
上記注目ＲＥＧに付された上記通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する第２の判定ステップと、
上記注目ＲＥＧに、ＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ上記注目ＲＥＧに付された上記通し番号が上記現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、上記注目ＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピングステップと
を実行する
ことを特徴とする受信方法。
【請求項４】
ＬＴＥに準拠して、送信アンテナ毎に周波数軸上のＲＥを単位としてマッピングされた信号を受信する受信装置のコンピュータに、
上記ＲＥのグループであり通し番号が付されているＲＥＧに対して、上記通し番号の順に、
そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨの少なくとも一方がマッピングされているか否かを判定する第１の判定ステップと、
上記注目ＲＥＧに付された上記通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する第２の判定ステップと、
上記注目ＲＥＧに、ＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ上記注目ＲＥＧに付された上記通し番号が上記現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、上記注目ＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピングステップと
を実行する
処理を行わせるプログラム。
【発明の詳細な説明】
【技術分野】
【０００１】
本発明は受信装置および受信方法、並びにプログラムに関する。
【背景技術】
【０００２】
通信方式の規格であるＬＴＥ（Ｌｏｎｇ　Ｔｅｒｍ　Ｅｖｏｌｕｔｉｏｎ）では、Ｄｏ

ｗｎｌｉｎｋの無線通信方式としてＯＦＤＭＡ（Ｏｒｔｈｏｇｏｎａｌ　Ｆｒｅｑｕｅｎｃｙ　Ｄｉｖｉｓｉｏｎ　Ｍｕｌｔｉｐｌｅｘｉｎｇ　Ａｃｃｅｓｓ）が採用されている。

【０００３】

図１０は、従来の通信システムの概略の構成を示すブロック図である。

【０００４】

まず、送信側について説明する。

【０００５】

送信側ではユーザの各データに対して、符号化部１０１において、誤り訂正符号化や誤り検出符号化およびサイズ調整が行われる。続いて、変調部１０２において、符号化部１０１から供給された符号化部出力データが各種変調方式に応じたＩＱ平面上の各点に割り当てられ、また、適時、空間多重や送信ダイバーシチ等のＰｒｅｃｏｄｉｎｇが行われ、各送信アンテナ向けのデータが生成される。

【０００６】

続いて、マッピング部１０３において、変調部１０２から供給された変調部出力データが送信アンテナ毎に周波数軸上の各ＲＥ（Ｒｅｓｏｕｒｃｅ　Ｅｌｅｍｅｎｔ）にマッピングされる。１つのＯＦＤＭ　ｓｙｍｂｏｌ分のマッピング後、ＩＦＦＴ（Ｉｎｖｅｒｓｅ　Ｆａｓｔ　Ｆｏｕｒｉｅｒ　Ｔｒａｎｓｆｏｒｍ）部１０４において、マッピング部１０３からの出力が送信アンテナ毎に時間軸上のデータに変換され、搬送波変調部１０５において、ＩＦＦＴ部１０４からの出力が送信アンテナ毎に搬送波変調されて、送信データとして各送信アンテナ（図示せず）から送信される。

【０００７】

ここで、周波数軸上でのマッピング単位をＲＥと称し、ＩＦＦＴをかける際の単位時間をＯＦＤＭ　ｓｙｍｂｏｌと称する。

【０００８】

次に、受信側について説明する。

【０００９】

受信側では、搬送波復調部１０６において、受信データから時間軸上のデータが取り出される。時間軸上のデータはＦＦＴ（Ｆａｓｔ　Ｆｏｕｒｉｅｒ　Ｔｒａｎｓｆｏｒｍ）部１０７において、周波数軸上のデータに変換され、デマッピング部１０８において、各ＲＥにマッピングされたデータが取り出される。取り出されたデータは、復調部１０９において、各変調方式に応じた復調処理がなされ、最後に、復号部１１０にて誤り訂正や誤り検出が行われる。

【００１０】

ＬＴＥにおいては、１つのＳｕｂ－ｆｒａｍｅの先頭に配置されているＯＦＤＭ　ｓｙｍｂｏｌから最大４つのＯＦＤＭ　ｓｙｍｂｏｌを用いて、ＰＣＦＩＣＨ（Ｐｈｙｓｉｃａｌ　Ｃｏｎｔｒｏｌ　Ｆｏｒｍａｔ　Ｉｎｄｉｃａｔｏｒ　Ｃｈａｎｎｅｌ）、ＰＨＩＣＨ（Ｐｈｙｓｉｃａｌ　ＨＡＲＱ　Ｉｎｄｉｃａｔｏｒ　Ｃｈａｎｎｅｌ）およびＰＤＣＣＨ（Ｐｈｙｓｉｃａｌ　Ｄｏｗｎｌｉｎｋ　Ｃｏｎｔｒｏｌ　Ｃｈａｎｎｅｌ）が送信される。

ＰＣＦＩＣＨは、ＰＤＣＣＨが送信されるＯＦＤＭ　Ｓｙｍｂｏｌ数を受信端末に通知するためのデータである。ＰＨＩＣＨは、ＨＡＲＱ（Ｈｙｂｒｉｄ　Ａｕｔｏｍａｔｉｃ　Ｒｅｐｅａｔ　Ｒｅｑｕｅｓｔ）　Ｉｎｄｉｃａｔｏｒを受信端末に通知するためのデータである。ＰＤＣＣＨは、ＰＤＳＣＨ（Ｐｈｙｓｉｃａｌ　Ｄｏｗｎｌｉｎｋ　Ｓｈａｒｅｄ　Ｃｈａｎｎｅｌ）を受信するための各種パラメータやＴＰＣ（Ｔｒａｎｓｍｉｔ　Ｐｏｗｅｒ　Ｃｏｎｔｒｏｌ）などを受信端末に通知するためのデータである。

【００１１】

ここで、ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨのマッピング方法が、非特許文献１に規定されている。

【００１２】

非特許文献１で規定されているように、ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨは、ＲＥＧ（Ｒｅｓｏｕｒｃｅ　Ｅｌｅｍｅｎｔ　Ｇｒｏｕｐ）を単位としてマッピングされる。

【００１３】

図１１は、ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨのマッピングの概略を示す図である。図１１において、斜線の付された四角は、各送信アンテナのＲＳ（Ｒｅｆｅｒｅｎｃｅ　Ｓｉｇｎａｌ）が配置されているＲＥを示す。ここで、ＲＳは、パイロット信号である。

【００１４】

１つのＲＥＧは、図１１中のＡで示されるように、ＲＳが有るＯＦＤＭ　ｓｙｍｂｏｌでは６つのＲＥで構成され、図１１中のＢで示されるように、ＲＳの無いＯＦＤＭ　ｓｙｍｂｏｌでは４つのＲＥで構成される。図１１に示されるように、ＲＳのマッピング位置は、各送信アンテナともに６ＲＥ周期である。マッピングのオフセット位置は、基地局のセルＩＤにより決められる。なお、ＲＥＧ内のマッピングではＲＳが除かれる。

【００１５】

非特許文献１の６．８．５節によると、ＰＤＣＣＨのマッピングには、ＰＨＩＣＨおよびＰＣＦＩＣＨのマッピング情報が必要となる。その概略を図１２に示す。ＰＤＣＣＨは、ＲＥＧを単位として、ＰＣＦＩＣＨおよびＰＨＩＣＨを除く位置に、時間方向にＯＦＤＭ　ｓｙｍｂｏｌ毎にマッピングされる。さらに、このマッピングが、を低周波数側から順次高周波方向に行われる。なお、図１２中の各ＲＥＧに記載の数値はＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号である。

【００１６】

非特許文献１の６．８．５節で規定されているＰＤＣＣＨのマッピングフローを図１３のフローチャートに示す。

【００１７】

ステップＳ１０１において、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｍ”が０に初期化され、ＲＥ番号ｋ’が０に初期化される。

【００１８】

ステップＳ１０２において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が０に初期化される。ステップＳ１０３において、ＲＥ番号ｋ’とＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’とを要素とする配列（ｋ’、ｌ’）が、ＲＥＧ　ｉｎｄｅｘ　ｐａｉｒと等しいか否かが判定される。ＲＥＧ　ｉｎｄｅｘ　ｐａｉｒのｋ’は、ＲＳが有る場合、６の倍数となり、ＲＳが無い場合、４の倍数となる。

【００１９】

ステップＳ１０３において、配列（ｋ’、ｌ’）が、ＲＥＧ　ｉｎｄｅｘ　ｐａｉｒと等しいと判定された場合、手続きはステップＳ１０４に進み、ＲＥＧ（ｋ’、ｌ’）に、ＰＣＦＩＣＨがマッピングされているか否かが判定される。

【００２０】

ステップＳ１０４において、ＲＥＧ（ｋ’、ｌ’）に、ＰＣＦＩＣＨがマッピングされていないと判定された場合、手続きはステップＳ１０５に進み、ＲＥＧ（ｋ’、ｌ’）に、ＰＨＩＣＨがマッピングされているか否かが判定される。

【００２１】

ステップＳ１０５において、ＲＥＧ（ｋ’、ｌ’）に、ＰＨＩＣＨがマッピングされていないと判定された場合、手続きはステップＳ１０６に進み、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔが、ＲＥＧ（ｋ’、ｌ’）にマッピングされる。ステップＳ１０７において、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｍ”が１だけインクリメントされ、手続きはステップＳ１０８に進む。

【００２２】

ステップＳ１０３において、配列（ｋ’、ｌ’）が、ＲＥＧ　ｉｎｄｅｘ　ｐａｉｒと等しくないと判定された場合、ステップＳ１０４において、ＲＥＧ（ｋ’、ｌ’）に、Ｐ

ＣＦＩＣＨがマッピングされていると判定された場合、およびステップＳ１０５において、ＲＥＧ（ｋ’、ｌ’）に、ＰＨＩＣＨがマッピングされていると判定された場合、手続きはステップＳ１０８に進む。

【００２３】

ステップＳ１０８において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が１だけインクリメントされる。

【００２４】

ステップＳ１０９において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が番号Ｌ未満であるか否か、すなわち、ＰＤＣＣＨがマッピングされている最大のＯＦＤＭ　ｓｙｍｂｏｌ（番号Ｌ）に達したか否かが判定される。

【００２５】

ステップＳ１０９において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が番号Ｌ未満であると判定された場合、ＰＤＣＣＨがマッピングされている最大のＯＦＤＭ　ｓｙｍｂｏｌ（番号Ｌ）に達していないので、手続きはステップＳ１０３に戻り、上述した処理が繰り返される。

【００２６】

ステップＳ１０９において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が番号Ｌ未満でないと判定された場合、ＰＤＣＣＨがマッピングされている最大のＯＦＤＭ　ｓｙｍｂｏｌ（番号Ｌ）に達したので、手続きはステップＳ１１０に進み、ＲＥ番号ｋ’が１だけインクリメントされる。

【００２７】

ステップＳ１１１において、ＲＥ番号ｋ’がＰＤＣＣＨがマッピングされている最大のＲＥに達したか否かが判定され、ＲＥ番号ｋ’がＰＤＣＣＨがマッピングされている最大のＲＥに達していないと判定された場合、手続きはステップＳ１０２に戻り、上述した処理が繰り返される。

【００２８】

ステップＳ１１１において、ＲＥ番号ｋ’がＰＤＣＣＨがマッピングされている最大のＲＥに達したと判定された場合、ＰＤＣＣＨのマッピングの処理は終了する。

【００２９】

このように、ＲＥ番号が基準とされて、ＰＤＣＣＨがマッピングされる。

【先行技術文献】

【非特許文献】

【００３０】

【非特許文献１】３ＧＰＰ　ＴＳ　３６．２１１、”Ｐｈｙｓｉｃａｌ　Ｃｈａｎｎｅｌｓ　ａｎｄ　Ｍｏｄｕｌａｔｉｏｎ”

【発明の概要】

【発明が解決しようとする課題】

【００３１】

図１２のフローチャートに示される手順によれば、ＬＴＥにおけるＰＤＣＣＨのマッピングは、低周波数側から時間方向にＯＦＤＭ　ｓｙｍｂｏｌ毎に行われ、さらに、これが順次周波数方向に進められる。ＰＤＣＣＨのマッピングは、ＰＣＦＩＣＨおよびＰＨＩＣＨがマッピングされているＲＥＧを避けて行なう必要がある。

【００３２】

ここで、図１２のフローチャートに示されるマッピング手順をそのまま単純に逆にたどってデマッピングを実現しようとすると、時間方向の全ＯＦＤＭ　ｓｙｍｂｏｌの受信後でなければＰＤＣＣＨをデマッピングできず、処理時間のオーバーヘッドが増加してしまう。また、ＲＲＥ(Ｒａｗ　ＲＥ)データを格納するメモリも最大４つのＯＦＤＭ　ｓｙｍｂｏｌ分必要になり、回路規模が増大してしまう。

【００３３】

そこで、本発明は、上記課題を解決すること、すなわち、処理時間のオーバーヘッドが

小さく、小さい回路規模またはメモリでＰＤＣＣＨをデマッピングできる受信装置および受信方法、並びにプログラムを提供することを目的とする。

【課題を解決するための手段】

【００３４】

本発明の第１の観点によると、ＬＴＥに準拠して、送信アンテナ毎に周波数軸上のＲＥを単位としてマッピングされた信号を受信する受信装置において、ＯＦＤＭ　ｓｙｍｂｏｌにマッピングされたＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピング部を有し、このＰＤＣＣＨデマッピング部は、ＲＥのグループであり通し番号が付されているＲＥＧに対して、通し番号の順に、そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨのいずれもマッピングされておらず、かつ、注目ＲＥＧに付された通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する判定手段と、注目ＲＥＧにＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ注目ＲＥＧに付された通し番号が現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、注目しているＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピング実行手段とを有することを特徴とする受信装置が提供される。

【００３５】

ＰＤＣＣＨデマッピング部は、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに起動され、現在のＯＦＤＭ　ｓｙｍｂｏｌ番号は、ＰＤＣＣＨデマッピング部が起動されるときのパラメータのひとつとして与えられる。

【００３６】

本発明の第２の観点によると、ＬＴＥに準拠して、送信アンテナ毎に周波数軸上のＲＥを単位としてマッピングされた信号を受信する受信方法において、ＲＥのグループであり通し番号が付されているＲＥＧに対して、通し番号の順に、そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨの少なくとも一方がマッピングされているか否かを判定する第１の判定ステップと、注目ＲＥＧに付された通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する第２の判定ステップと、注目ＲＥＧに、ＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ注目ＲＥＧに付された通し番号が現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、注目ＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピングステップとを実行することを特徴とする受信方法が提供される。

【００３７】

本発明の第３の観点によると、ＬＴＥに準拠して、送信アンテナ毎に周波数軸上のＲＥを単位としてマッピングされた信号を受信する受信装置のコンピュータに、ＲＥのグループであり通し番号が付されているＲＥＧに対して、通し番号の順に、そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨの少なくとも一方がマッピングされているか否かを判定する第１の判定ステップと、注目ＲＥＧに付された通し番号が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応するか否かを判定する第２の判定ステップと、注目ＲＥＧに、ＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ注目ＲＥＧに付された通し番号が現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、注目ＲＥＧのＰＤＣＣＨをデマッピングするＰＤＣＣＨデマッピングステップとを実行するを行わせるプログラムが提供される。

【発明の効果】

【００３８】

本発明によれば、処理時間のオーバーヘッドが小さく、小さい回路規模またはメモリでＰＤＣＣＨをデマッピングできる受信装置および受信方法、並びにプログラムを提供することができる。

【図面の簡単な説明】

【００３９】
【図１】受信装置に設けられるデマッピング回路の構成の例を示すブロック図である。
【図２】ＲＥＧ配置を示す図である。
【図３】ＲＥＧ配置を示す図である。
【図４】ＰＤＣＣＨのデマッピングの処理を説明するフローチャートである。
【図５】ＰＣＦＩＣＨのマッピングイメージを示す図である。
【図６】ＰＨＩＣＨのマッピングイメージを示す図である。
【図７】ＰＨＩＣＨのマッピングイメージを示す図である。
【図８】現ＯＦＤＭ　ｓｙｍｂｏｌ番号l'_{now}を用いたデマッピング動作を説明する図である。
【図９】コンピュータのハードウェアの構成例を示すブロック図である。
【図１０】従来の通信システムの概略の構成を示すブロック図である。
【図１１】ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨのマッピングの概略を示す図である。
【図１２】ＰＤＣＣＨのマッピングに必要な、ＰＨＩＣＨおよびＰＣＦＩＣＨのマッピング情報を示す図である。
【図１３】従来のＰＤＣＣＨのマッピングフローを説明するフローチャートである。
【発明を実施するための形態】
【００４０】
以下、本発明の一実施の形態の受信装置について、図１～図８を参照しながら説明する。
【００４１】
図１は、例えば、携帯電話機などである受信装置に設けられるデマッピング回路の構成の例を示すブロック図である。デマッピング回路には、ＰＣＦＩＣＨデマッピング部１１、ＰＨＩＣＨデマッピング部１２、およびＰＤＣＣＨデマッピング部１３が設けられる。ＰＣＦＩＣＨデマッピング部１１は、ＰＣＦＩＣＨがマッピングされているＲＥＧのＲＥＧ番号を出力する。ＰＨＩＣＨデマッピング部１２は、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔがマッピングされているＲＥＧのＲＥＧ番号を出力する。ＰＤＣＣＨデマッピング部１３は、ＰＤＣＣＨがマッピングされているＲＥＧのＲＥＧ番号を出力する。
【００４２】
ＰＣＦＩＣＨデマッピング部１１およびＰＨＩＣＨデマッピング部１２は、ＰＤＣＣＨデマッピング部１３に、ＰＤＣＣＨデマッピングのためのパラメータを出力する。
【００４３】
ＰＤＣＣＨデマッピング部１３には、メモリ２１、内部パラメータ記憶部２２、ＲＥＧカウンタ２３、コンパレータ２４、カウンタ２５、ＲＥＧペア部２６、および制御部２７が設けられる。ＰＤＣＣＨデマッピング部１３は、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに起動され、起動時のパラメータのひとつとして、現在のＯＦＤＭ　ｓｙｍｂｏｌ番号l'_{now}が与えられる。
【００４４】
メモリ２１は、ＰＣＦＩＣＨデマッピング部１１およびＰＨＩＣＨデマッピング部１２が出力する各種のパラメータを格納する。
【００４５】
また、内部パラメータ記憶部２２は、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号
【数１】

$$MIN_{quadruplet}^{PCFICH}$$

ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号

【数２】

$$MIN_{quadruplet}^{PHICH}[l'_i]$$

およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号

【数３】

$$MIN_{unit}^{PHICH}[l'_i]$$

を記憶する。ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数１］、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数２］、およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号［数３］の詳細は後述する。

【００４６】

ＲＥＧカウンタ２３は、各ＣＨのＲＥＧをカウントする。コンパレータ２４は、ＲＥＧの判別を行う。すなわち、コンパレータ２４は、通し番号ｌ’が付されているＲＥＧに対して、通し番号ｌ’の順に、そのときに注目されたＲＥＧである注目ＲＥＧに、ＰＣＦＩＣＨまたはＰＨＩＣＨのいずれもマッピングされておらず、かつ、注目ＲＥＧに付された通し番号ｌ’が、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとに入力される現在のＯＦＤＭ　ｓｙｍｂｏｌ番号l'_{now}に対応するか否かを判定する。カウンタ２５は、ＰＤＣＣＨ番号やＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’をカウントする。ＲＥＧペア部２６は、注目ＲＥＧにＰＣＦＩＣＨおよびＰＨＩＣＨがいずれもマッピングされておらず、かつ注目ＲＥＧに付された通し番号ｌ’が現在のＯＦＤＭ　ｓｙｍｂｏｌ番号に対応する場合に、注目しているＲＥＧのＰＤＣＣＨをデマッピングする。制御部２７は、ＰＤＣＣＨデマッピング部１３全体を制御する。

【００４７】

ＰＣＦＩＣＨデマッピング部１１は、ＰＣＦＩＣＨのデマッピングを行なう。また、このとき、ＰＣＦＩＣＨデマッピング部１１は、ＰＤＣＣＨのデマッピングのためにＰＣＦＩＣＨがマッピングされている最小のＲＥＧ番号に対応するＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数１］を探索し出力する。ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数１］は、ＰＤＣＣＨデマッピング部１３内のメモリ２１に格納される。

【００４８】

ＰＨＩＣＨデマッピング部１２は、ＰＨＩＣＨのデマッピングを行なう。また、このとき、ＰＨＩＣＨデマッピング部１２は、ＰＤＣＣＨのデマッピングのためにＰＨＩＣＨがマッピングされている最小のＲＥＧ番号に対応するＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数２］およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号［数３］を探索し出力する。ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数２］およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号［数３］は、ＰＤＣＣＨデマッピング部１３内のメモリ２１に格納される。

【００４９】

内部パラメータ記憶部２２は、図４のフローチャートを参照して説明する初期化の手続き（ステップＳ１３）において、パラメータとしての、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号

【数４】

$$n_{quadruplet}^{PCFICH}$$

ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号

【数５】

$$n_{quadruplet}^{PHICH}(l')$$

およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号

【数６】

$$n_{unit}^{PHICH}(l')$$

を、それぞれ、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数１］、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号［数２］、およびＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号［数３］に初期化する。また、内部パラメータ記憶部２２は、図４のフローチャートを参照して説明するＰＣＦＩＣＨ関連の更新の手続き（ステップＳ２４）およびＰＨＩＣＨ関連の更新の手続き（ステップＳ２６）において、各パラメータを更新する。

【００５０】

ＲＥＧカウンタ２３は、ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨ用にＲＥＧ番号をカウントする。ＲＥＧカウンタ２３は、図４のフローチャートを参照して説明する初期化の手続き（ステップＳ１３）において、同初期化後の内部パラメータにより初期化される。

【００５１】

ＲＥＧカウンタ２３は、制御部２７に制御されて、図４のフローチャートを参照して説明するＰＣＦＩＣＨ関連の更新の手続き（ステップＳ２４）およびＰＨＩＣＨ関連の更新の手続き（ステップＳ２６）において、ＰＣＦＩＣＨ関連の更新およびＰＨＩＣＨ関連の更新を行なう。また、ＰＤＣＣＨ用にＲＥＧ番号をカウントするＲＥＧカウンタ２３は、ＯＦＤＭ　ｓｙｍｂｏｌ分設けられ、制御部２７に制御されて、ＲＥＧ番号を適時１インクリメントする。

【００５２】

すなわち、ＲＥＧカウンタ２３は、ＰＣＦＩＣＨ、ＰＨＩＣＨ、およびＰＤＣＣＨ用のそれぞれについて、ＲＥＧ番号をカウントし、ＲＥＧカウンタ２３のそれぞれのカウント値は、それぞれのＲＥＧ番号を示す。

【００５３】

コンパレータ２４は、ＲＥＧカウンタ２３からＰＤＣＣＨ用のＲＥＧカウント値を受取り、ＲＥＧ番号で示されるＲＥＧがＰＤＣＣＨのＲＥＧであるか否かを判定する。この判定は、図４のフローチャートを参照して説明するステップＳ２２の手続きにおいて行われる。ここでＲＥＧであると判定されると、コンパレータ２４は、続いて、ＲＥＧカウンタ２３からＰＣＦＩＣＨ用のＲＥＧカウント値を受取り、ＰＣＦＩＣＨ用のＲＥＧカウント値が、ＰＤＣＣＨ用のＲＥＧカウント値と同じであるか否か判定し、その結果を制御部２７に返す。

【００５４】

次に、コンパレータ２４は、ＲＥＧカウンタ２３からＰＨＩＣＨ用のＲＥＧカウント値を受取り、同様に、ＰＨＩＣＨ用のＲＥＧカウント値が、ＰＤＣＣＨ用のＲＥＧカウント値と同じであるか否か判定し、その結果を制御部２７に返す。ＰＤＣＣＨ用のＲＥＧカウント値が、ＰＣＦＩＣＨ用のＲＥＧカウント値と等しくなく、ＰＨＩＣＨ用のＲＥＧカウント値とも等しくなければ、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧが、ＰＤＣＣＨがマッピングされているＲＥＧであるとみなすことができるため、ＲＥＧペア部２６にその旨出力する。

【００５５】

カウンタ２５は、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｍ”とＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’をカウントし、適時、制御部２７の制御にしたがって、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｍ”とＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’を初期化するか、または１だけインクリメントする。

【００５６】

カウンタ２５によるＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’は、コンパレータ２４において、現在のＯＦＤＭ　ｓｙｍｂｏｌ番号l'_{now}と比較される。コンパレータ２４は、これらの値が合致する場合に、ＲＥＧペア部２６にその旨を出力する。現在のＯＦＤＭ　ｓｙ

ｍｂｏｌ番号ｌ'$_{now}$は、ひとつのＯＦＤＭ　ｓｙｍｂｏｌが受信されるごとにＰＤＣＣＨデマッピング部１３に入力され、制御部２７を介してコンパレータ２４に供給される。

【００５７】

制御部２７は、図４のフローチャートを参照して説明する手続きに従って、内部パラメータ記憶部２２、ＲＥＧカウンタ２３、コンパレータ２４、およびカウンタ２５を制御する。

【００５８】

なお、その他のパラメータは、外部から入力される。

【００５９】

ここで、図１３のフローチャートに示されるマッピング手順をそのまま単純に逆にたどってデマッピングを実現しようとすると、ＲＥ番号（図１３におけるｋ’）を基準としてデマッピングを行うことになる。この場合、ＰＣＦＩＣＨおよびＰＨＩＣＨがマッピングされているＲＥＧの先頭のＲＥ番号を、すべてメモリに保持しておく必要がある。これは、回路規模の増加をまねいてしてしまう。そこで、本実施の形態では、ＰＤＣＣＨのデマッピングのために、ＲＥ番号の代わりに、ＲＥＧに付けられている通し番号のＲＥＧ番号を用いている。

【００６０】

ＲＥＧの配置は、１ＲＢ（Ｒｅｓｏｕｒｃｅ　Ｂｌｏｃｋ）毎に共通である。よって、ＰＤＣＣＨのデマッピングは、１ＲＢ単位に行なうこととする。図２および図３は、取りうる全てのＲＥＧ配置を示す図である。図２は、送信アンテナの数が１または２である場合の、ＲＥＧ配置を示す図である。図３は、送信アンテナの数が４である場合の、ＲＥＧ配置を示す図である。図２および図３における四角は、それぞれ、１つのＲＥＧを示す。なお、図２および図３において、横方向は、時間方向を示し、縦方向は、周波数方向を示す。

【００６１】

１ＲＢ内のＲＥＧは、ＲＳ無しのＯＦＤＭ　ｓｙｍｂｏｌでは上段、中段、下段の３つに分けて配置される。よって１ＲＢのデマッピング処理は３段階を基本とする。なお、図２および図３の各ＲＥＧのセル（四角）内にある数値は、１ＲＢ内のＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号を示す。ここで、簡単のため図２および図３ではＰＣＦＩＣＨやＰＨＩＣＨを考慮していないが、実際には、ＰＤＣＣＨは、ＰＣＦＩＣＨやＰＨＩＣＨがマッピングされているＲＥＧを避けてマッピングされる必要があるため、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号は、図２および図３に示される数値とはならない場合がある。

【００６２】

次に、図４のフローチャートを参照して、ＰＤＣＣＨのデマッピングの処理を説明する。ステップＳ１１において、ＰＣＦＩＣＨデマッピング部１１は、ＰＣＦＩＣＨをデマッピングする。ＰＣＦＩＣＨは、ＯＦＤＭ　ｓｙｍｂｏｌ＃０にマッピングされている。図５は、ＰＣＦＩＣＨのマッピングイメージを示す図である。図５における四角は、それぞれ、１つのＲＥＧを示し、斜線の付されている四角は、ＰＣＦＩＣＨがデマッピングされているＲＥＧを示す。図５において、四角に付されている数字は、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号を示す。

【００６３】

ここで、ＰＣＦＩＣＨのマッピングパターンを計算するアルゴリズムは、非特許文献１によれば、式（１）で表される。ｋはマッピングパターンとなる。１つのＯＦＤＭ　ｓｙｍｂｏｌ分のＲＢ数

【数７】

$$N_{RB}^{DL}$$

は、システム帯域幅により６，１５，２５，５０，７５，１００の６通りとなる。１つの

ＲＢ分のＳＣ（Ｓｕｂ－ｃａｒｒｉｅｒ）数
【数８】
N_{sc}^{RB}
は、定数であり、１２となる。また、
【数９】
$\lfloor x \rfloor$
は、床関数である。
【数１０】

$$PCFICH\ symbol-quadruplet\ 番号\#0 \qquad k=\overline{k}$$
$$PCFICH\ symbol-quadruplet\ 番号\#1 \qquad k=\overline{k}+\lfloor N_{\mathrm{RB}}^{\mathrm{DL}}/2 \rfloor \cdot N_{sc}^{\mathrm{RB}}/2$$
$$PCFICH\ symbol-quadruplet\ 番号\#2 \qquad k=\overline{k}+\lfloor 2N_{\mathrm{RB}}^{\mathrm{DL}}/2 \rfloor \cdot N_{sc}^{\mathrm{RB}}/2$$
$$PCFICH\ symbol-quadruplet\ 番号\#3 \qquad k=\overline{k}+\lfloor 3N_{\mathrm{RB}}^{\mathrm{DL}}/2 \rfloor \cdot N_{sc}^{\mathrm{RB}}/2$$

・・・式（１）

【００６４】
ただし、式（１）において、ｋは
【数１１】
$N_{RB}^{DL}\ N_{sc}^{RB}$
の剰余とする。また、
【数１２】
$\overline{k}$
は、式（２）で計算される。
【数１３】

$$\overline{k}=(N_{sc}^{\mathrm{RB}}/2)\cdot(N_{\mathrm{ID}}^{\mathrm{cell}} \bmod 2N_{\mathrm{RB}}^{\mathrm{DL}})$$

・・・式（２）

【数１４】
N_{ID}^{cell}
は、基地局毎に振られた番号（Ｐｈｙｓｉｃａｌ－ｌａｙｅｒ　ｃｅｌｌ　ｉｄｅｎｔｉｔｙ）であり、０～５０３の値域をとる。
【００６５】
上記数式を見ると、［数１２］は
【数１５】
$(N_{sc}^{RB}/2)$
つまり６の倍数であることが分かる。ＰＣＦＩＣＨがマッピングされるＯＦＤＭ　ｓｙｍｂｏｌ＃０はＲＳ有りのため、ＲＥＧサイズも同様に６となる。したがって、ＰＣＦＩＣＨがマッピングされるＲＥＧ番号は、式（３）により算出できる。ここで、
【数１６】
$\overline{k'}$
は［数１２］を［数１５］で除算することにより計算される。

【数１７】

$$\pi_{REG}^{PCFICH}[0] = \overline{k'}$$
$$\pi_{REG}^{PCFICH}[1] = \overline{k'} + \lfloor N_{RB}^{DL}/2 \rfloor$$
$$\pi_{REG}^{PCFICH}[2] = \overline{k'} + \lfloor 2N_{RB}^{DL}/2 \rfloor$$
$$\pi_{REG}^{PCFICH}[3] = \overline{k'} + \lfloor 3N_{RB}^{DL}/2 \rfloor$$

・・・式（３）

【００６６】

ただし、［数１６］は

【数１８】

$$2N_{RB}^{DL}$$

の剰余とする。また、

【数１９】

$$\pi_{REG}^{PCFICH}[i]$$

についても同様に、［数１８］の剰余とする。これは、たとえば、式（３）の右辺第２項の加算結果が［数１８］以上になる場合に、加算結果から［数１８］を減算するなどで求められる。ＰＤＣＣＨのデマッピングのために、［数１９］が最小となるＰＣＦＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号を求めて［数１］とする。ここで、ｉはＰＣＦＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号として、０～３の値をとる。

【００６７】

次に、ステップＳ１２において、ＰＨＩＣＨデマッピング部１２は、ＰＨＩＣＨをデマッピングする。

【００６８】

ＰＨＩＣＨは、通常ＯＦＤＭ ｓｙｍｂｏｌ＃０にマッピングされるが、Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎの場合、複数のＯＦＤＭ ｓｙｍｂｏｌにマッピングされる。

【００６９】

図６は、通常のＰＨＩＣＨのマッピングイメージを示す図である。図７は、Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎの場合における、ＰＨＩＣＨのマッピングイメージを示す図である。図７の右側は、Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎでかつＭＢＳＦＮ ｓｕｂｆｒａｍｅの場合における、ＰＨＩＣＨのマッピングイメージを示す。Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎでかつＭＢＳＦＮ ｓｕｂｆｒａｍｅの場合において、２ＯＦＤＭ ｓｙｍｂｏｌ上に、２ＲＥＧ毎に交互にマッピングされるが、図７では簡略化して１ＲＥＧ毎に交互にマッピングされるものとして表されている。

【００７０】

図６および図７における四角は、それぞれ、１つのＲＥＧを示し、斜線の付されている四角は、ＰＨＩＣＨがマッピングされているＲＥＧを示す。図６および図７において、四角に付されている数字は、ＰＨＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号を示す。

【００７１】

ここで、ＰＨＩＣＨのマッピングパターンを計算するアルゴリズムは、非特許文献１によれば次の通りとなる。まず、式（４）により、ＰＨＩＣＨがマッピングされるＯＦＤＭ ｓｙｍｂｏｌ番号ｌｉ’が決定される。

【数２０】

$$l'_i = \begin{cases} 0 & \text{normal PHICH duration, all subframes} \\ (\lfloor m'/2 \rfloor + i + 1) \bmod 2 & \text{extended PHICH duration, MBSFN subframes} \\ (\lfloor m'/2 \rfloor + i + 1) \bmod 2 & \text{extended PHICH duration, subframe 1 and 6 in frame structure type 2} \\ i & \text{otherwise} \end{cases}$$

・・・式（４）

ＰＨＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｉは、０～２の値をとる。ＰＨＩＣＨ ｍａｐｐｉｎｇ ｕｎｉｔ番号ｍ’は、Ｎｏｒｍａｌ ＣＰ時において、ＰＨＩＣＨ ｇｒｏｕｐ番号（０～２５）、ＥｘｔｅｎｄｅｄＣＰ時において、ＰＨＩＣＨ ｇｒｏｕｐ番号（０～５０）を２で割って小数点以下を切り捨てた値をとる。

【００７２】

ＰＨＩＣＨは、Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎでかつＭＢＳＦＮ ｓｕｂｆｒａｍｅの場合、２ＯＦＤＭ ｓｙｍｂｏｌに、また単にＥｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎの場合、３ＯＦＤＭ ｓｙｍｂｏｌにマッピングされる。ＰＨＩＣＨは、Ｎｏｒｍａｌ ＰＨＩＣＨ ｄｕｒａｔｉｏｎの場合、ＯＦＤＭ ｓｙｍｂｏｌ＃０にマッピングされる。

【００７３】

続いて各ＯＦＤＭ ｓｙｍｂｏｌにおけるＰＨＩＣＨがマッピングされるＲＥＧ番号が次のように決定される。

【００７４】

Ｅｘｔｅｎｄｅｄ ＰＨＩＣＨ ｄｕｒａｔｉｏｎでかつＭＢＳＦＮ ｓｕｂｆｒａｍｅの場合、式（５）により、ＰＨＩＣＨがマッピングされるＲＥＧ番号が決定される。

【数２１】

$$\pi_{REG}^{PHICH}[m',i] = \begin{cases} (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_1 \rfloor + m') \bmod n_{l'_1} & i=0 \\ (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_1 \rfloor + m' + \lfloor n_{l'_1} / 3 \rfloor) \bmod n_{l'_1} & i=1 \\ (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_1 \rfloor + m' + \lfloor 2n_{l'_1} / 3 \rfloor) \bmod n_{l'_1} & i=2 \end{cases}$$

・・・式（５）

【００７５】

その他の場合、式（６）により、ＰＨＩＣＨがマッピングされるＲＥＧ番号が決定される。

【数２２】

$$\pi_{REG}^{PHICH}[m',i] = \begin{cases} (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_0 \rfloor + m') \bmod n_{l'_1} & i=0 \\ (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_0 \rfloor + m' + \lfloor n_{l'_1} / 3 \rfloor) \bmod n_{l'_1} & i=1 \\ (\lfloor N_{ID}^{cell} \cdot n_{l'_1} / n_0 \rfloor + m' + \lfloor 2n_{l'_1} / 3 \rfloor) \bmod n_{l'_1} & i=2 \end{cases}$$

・・・式（６）

【００７６】

ここで、ｉ番目のＰＨＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔがマッピングされるＲＥＧ番号は、

【数２３】

$$\pi_{REG}^{PHICH}[m',i]$$

で表される。ＯＦＤＭ ｓｙｍｂｏｌ番号ｌ$_{i}$’のＲＥＧ数

【数２４】

$$n_{l'_1}$$

は、ＯＦＤＭ　ｓｙｍｂｏｌ＃０の場合、ＰＣＦＩＣＨがマッピングされたＲＥＧを除いたＲＥＧ数となる。

【００７７】

ＰＨＩＣＨのデマッピング時に、［数２３］が最小になる位置のＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｉとＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号ｍ’が探索され、それぞれ［数２］および［数３］に格納される。ここで、Ｅｘｔｅｎｄｅｄ　ＰＨＩＣＨ　ｄｕｒａｔｉｏｎの場合、ＰＨＩＣＨが複数ＯＦＤＭ　ｓｙｍｂｏｌにマッピングされる。この場合、ＯＦＤＭ　ｓｙｍｂｏｌ毎にメモリ２１に保持される。

【００７８】

ステップＳ１３において、内部パラメータ記憶部２２、ＲＥＧカウンタ２３、カウンタ２５は、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号およびＲＥＧ番号、ＰＣＦＩＣＨがマッピングされている最小のＲＥＧ番号、並びにＰＨＩＣＨがマッピングされている最小のＲＥＧ番号をそれぞれ初期化する。

【００７９】

すなわち、ＲＥＧカウンタ２３は、ｍ”に０を設定することで、ＰＤＣＣＨ　ｓｙｍｂｏｌ　ｑｕａｄｒｕｐｌｅｔ番号を初期化する。

【００８０】

また、内部パラメータ記憶部２２は、式（７）に示されるように、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ　ｑｕａｄｒｕｐｌｅｔ番号を初期化する。

【数２５】

$$n_{quadruplet}^{PCFICH} = MIN_{quadruplet}^{PCFICH}$$

・・・式（７）

【００８１】

さらに、ＲＥＧカウンタ２３は、式（８）に示されるように、ＰＣＦＩＣＨ　ＲＥＧ番号を初期化する。

【数２６】

$$n_{REG}^{PCFICH}[0] = \overline{k'} + \lfloor n_{quadruplet}^{PCFICH} \cdot N_{RB}^{DL}/2 \rfloor$$

・・・式（８）

【００８２】

さらに、変数ｉを０から１ずつインクリメントして、変数ｉが、ＰＤＣＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌ未満である間、式（９）および式（１０）により、内部パラメータ記憶部２２において、ＰＨＩＣＨ　ｓｙｍｂｏｌ　ｑｕａｄｒｕｐｌｅｔ番号、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号、およびＰＨＩＣＨ　ＲＥＧ番号が初期化される。

【数２７】

$$n_{quadruplet}^{PHICH}[i] = MIN_{quadruplet}^{PHICH}[i]$$

$$n_{unit}^{PHICH}[i] = MIN_{unit}^{PHICH}[i]$$

$$n_{REG}^{PHICH}[i] = \pi_{REG}^{PHICH}\left[n_{quadruplet}^{PHICH}[i],\ n_{unit}^{PHICH}[i]\right]$$

・・・式（９）

【００８３】

なお、変数iは０から、ＰＤＣＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌ未満までインクリメントされるが、ＰＨＩＣＨ　ｓｙｍｂｏｌ　ｑｕａｄｒｕｐｌｅｔ番号、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号、およびＰＨＩＣＨ　ＲＥＧ番号の式（９）による初期化は、変数iが、ＰＨＩＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌ’未満の場合に行われる。

【００８４】

変数ｉが、１ずつインクリメントされて、ＰＤＣＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌ未満でなくなった場合、あるいは、変数iが、ＰＨＩＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌ’未満でなくなった場合、式（１０）に示されるように、内部パラメータ記憶部２２において、ＰＨＩＣＨがマッピングされていないＯＦＤＭ　ｓｙｍｂｏｌでは実在しない大きな値で初期化される。

【数２８】

$$n_{quadruplet}^{PHICH}[i]=4$$

$$n_{unit}^{PHICH}[i]=51$$

$$n_{REG}^{PHICH}[i]=301$$

・・・式（１０）

【００８５】

なお、

【数２９】

$$n_{REG}^{PCFICH}[1]\sim n_{REG}^{PCFICH}[3]$$

には実在しない大きな値として３０１などを代入してもよいが、そもそもＰＣＦＩＣＨの判定をｌ’＝０のときにのみ行なうようにしてもよい。

【００８６】

ここで、１つのＲＢに含まれるＲＥＧについて説明する。

【００８７】

１つのＲＢに含まれるＲＥＧの数は、そのＯＦＤＭ　ｓｙｍｂｏｌにＲＳがマッピングされているか否かにより決まり、ＲＳ有りの場合、２、無しの場合、３となる。ここで、処理を単純化するため、１つのＲＢに含まれるＲＥＧの数はすべて３であると仮定する。

【００８８】

以下、それぞれ周波数の低いＲＥＧから下段、中段、上段と称する。ＲＳの有無はＯＦＤＭ　ｓｙｍｂｏｌ、ＴｘＡｎｔ数およびＣＰ長に依存する。ＲＥＧの数が２の場合、中段がない、ということになり、後段の処理にて「ＲＥＧではない」と判定され、ステップＳ２３～ステップＳ３０の手続きがスキップされることになる。

【００８９】

なお、Ｅｘｔｅｎｄｅｄ　ＣＰかつ狭帯域（ＲＢ数が１０以下）でＣＦＩが３の場合のみ、ＯＦＤＭ　ｓｙｍｂｏｌ＃３のＲＥＧ数が２となり、中段がないということになる。このとき、ＴｘＡｎｔ数が４本の場合はＯＦＤＭ　ｓｙｍｂｏｌ＃２、それ以外の場合はＯＦＤＭ　ｓｙｍｂｏｌ＃１と＃２の上段のＲＥＧより先に、ＯＦＤＭ　ｓｙｍｂｏｌ＃３の上段のＲＥＧにＰＤＣＣＨをマッピングする必要があるので注意を要する。

【００９０】

ステップＳ１４およびステップＳ１５において、次に説明するステップＳ２１～Ｓ３２の手続きが、１つのＲＢ内の、下段、中段、上段について繰り返される。

【００９１】

ステップＳ２１において、カウンタ２５は、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌｉ’を０にする。ステップＳ２２において、コンパレータ２４は、ＲＥＧカウンタ２３からＰＤＣＣＨ用のＲＥＧカウント値を受取り、ＰＤＣＣＨのＲＥＧであるか否かを判定し、ＲＥＧであると判定された場合、手続きはステップＳ２３に進む。

【００９２】

ステップＳ２２において、ＲＥＧであると判定された場合、手続きはステップＳ２３に進む。

【００９３】

ステップＳ２３において、コンパレータ２４は、ＲＥＧカウンタ２３からＰＣＦＩＣＨ用のＲＥＧカウント値を受取り、ＰＣＦＩＣＨ用のＲＥＧカウント値が、ＰＤＣＣＨ用の

ＲＥＧカウント値と同じであるか否か判定することで、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＣＦＩＣＨがマッピングされているか否かを判定する。

【００９４】

ステップＳ２３において、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＣＦＩＣＨがマッピングされていると判定された場合、手続きはステップＳ２４に進み、ＲＥＧカウンタ２３において、ＰＣＦＩＣＨ関連の更新がなされる。

【００９５】

すなわち、ＰＣＦＩＣＨがマッピングされているＲＥＧに到達した場合、そのＲＥＧへのＰＤＣＣＨのマッピングはスキップされる。この時、ＰＣＦＩＣＨがマッピングされているＲＥＧについては、次のＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号のものに更新される。式（１１）に示される演算により、ＰＣＦＩＣＨ　ｓｙｍｂｏｌ　ｑｕａｄｒｕｐｌｅｔ番号が更新され、式（１２）に示される演算により、ＰＣＦＩＣＨ　ＲＥＧ番号が更新される。ＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ数は４であるため、ｍｏｄ　４の演算となる。また

【数３０】

$$n_{REG}^{PCFICH}[0]$$

も

【数３１】

$$2N_{\mathrm{RB}}^{\mathrm{DL}}$$

の剰余とする。

【数３２】

$$n_{quadruplet}^{PCFICH} = \left(n_{quadruplet}^{PCFICH} + 1\right) \bmod 4$$

・・・式（１１）

【数３３】

$$n_{REG}^{PCFICH}[0] = \overline{k'} + \lfloor n_{quadruplet}^{PCFICH} \cdot N_{RB}^{DL}/2 \rfloor$$

・・・式（１２）

【００９６】

ステップＳ２４の後、手続きはステップＳ３０に進む。

【００９７】

ステップＳ２３において、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＣＦＩＣＨがマッピングされていないと判定された場合、手続きはステップＳ２５に進む。ステップＳ２５において、コンパレータ２４は、ＲＥＧカウンタ２３からＰＨＩＣＨ用のＲＥＧカウント値を受取り、ＰＨＩＣＨ用のＲＥＧカウント値が、ＰＤＣＣＨ用のＲＥＧカウント値と同じであるか否か判定することで、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＨＩＣＨがマッピングされているか否かを判定する。

【００９８】

ステップＳ２５において、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＨＩＣＨがマッピングされていると判定された場合、手続きはステップＳ２６に進み、ＲＥＧカウンタ２３において、ＰＨＩＣＨ関連の更新がなされる。

【００９９】

すなわち、ＰＨＩＣＨがマッピングされているＲＥＧに到達した場合、そのＲＥＧへのＰＤＣＣＨのマッピングはスキップされる。この時、ＰＨＩＣＨがマッピングされているＲＥＧについては、次のＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号のものに更新される。ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ数は３であるため、ｍｏｄ　３の演算となる。なお、ここでは説明簡略化のためにＭＢＳＦＮのケースを考慮せず記載する。

【０１００】
より詳細には、式（１３）で示される条件が成り立つ場合、式（１４）に示される演算により、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号が更新される。
【数３４】
$$n_{unit}^{PHICH}(l') = N_{unit}^{PHICH}$$
・・・式（１３）
【数３５】
$$n_{quadruplet}^{PHICH}(l') = \left(n_{quadruplet}^{PHICH}(l')+1\right) \bmod 3$$
・・・式（１４）
【０１０１】
すなわち、式（１３）で示される条件が成り立つ、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号
【数３６】
$$n_{unit}^{PHICH}(l')$$
がＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ数
【数３７】
$$N_{unit}^{PHICH}$$
に達していたら、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号
【数３８】
$$n_{quadruplet}^{PHICH}(l')$$
が更新されて、式（１５）に示されるように、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号
【数３９】
$$n_{unit}^{PHICH}(l')$$
が０に初期化される。
【数４０】
$$n_{unit}^{PHICH}(l') = 0$$
・・・式（１５）
【０１０２】
式（１３）で示される条件が成り立たない場合、式（１６）に示されるように、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ番号
【数４１】
$$n_{unit}^{PHICH}(l')$$
が１だけインクリメントされる。
【数４２】
$$n_{unit}^{PHICH}(l') = n_{unit}^{PHICH}(l')+1$$
・・・式（１６）
【０１０３】
式（１３）～式（１６）に示される更新の後、式（１７）に示されるように、ＰＨＩＣＨがマッピングされるＲＥＧ番号

【数４３】

$$n_{REG}^{PHICH}(l')$$

が更新される。

【数４４】

$$n_{REG}^{PHICH}[l'] = \pi_{REG}^{PHICH}\lfloor n_{quadruplet}^{PHICH}[l'], n_{unit}^{PHICH}[l']\rfloor$$

・・・式（１７）

【０１０４】

ここで、ＭＢＳＦＮのケースを考慮しない場合、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔは、ＰＨＩＣＨ　ｍａｐｐｉｎｇ　ｕｎｉｔ単位に連続にマッピングされるため、ＰＨＩＣＨがマッピングされているＲＥＧの更新は

【数４５】

$$\pi_{REG}^{PHICH}[m',i]$$

を参照せずに、

【数４６】

$$n_{REG}^{PHICH}(l')$$

を１だけインクリメントすることで算出できる。なお、ＭＢＳＦＮのケースでは２ＲＥＧ単位にＯＦＤＭ　ｓｙｍｂｏｌが代わるため、３だけインクリメントされることになる。また、ＰＨＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号

【数４７】

$$n_{quadruplet}^{PHICH}(l')$$

の更新時にも２ＲＥＧ単位の考慮が必要となる。

【０１０５】

ステップＳ２６の後、手続きはステップＳ３０に進む。

【０１０６】

ステップＳ２５において、ＰＤＣＣＨ用のＲＥＧカウント値で示されるＲＥＧにＰＨＩＣＨがマッピングされていないと判定され、ステップＳ２７において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が現ＯＤＦＭ　ｓｙｍｂｏｌ番号l'_{now}と合致する場合だけ、手続きはステップＳ２８に進む。ステップＳ２８では、ＲＥＧペア部２６が、ＰＤＣＣＨのデマッピングを行なう。すなわち、ＲＥＧペア部２６は、ＰＤＣＣＨ用のＲＥＧカウント値で示される、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号のＲＥＧをデマッピングする。ここで、ここで、ｎＲＳは、ＲＥＧ内のＲＳ数を示し、０または２である。

【０１０７】

ステップＳ２８の終了後、あるいはステップＳ２７でＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が現ＯＤＦＭ　ｓｙｍｂｏｌ番号l'_{now}と合致していない場合には、手続きはステップＳ２９に進む。ステップＳ２９において、内部パラメータ記憶部２２は、ＰＤＣＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号ｍ”を１だけインクリメントする。ステップＳ３０において、ＲＥＧカウンタ２３は、ＯＦＤＭ　ｓｙｍｂｏｌ毎のＲＥＧ番号を１だけインクリメントする。

【０１０８】

ステップＳ３１において、ＲＥＧカウンタ２３は、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’を１だけインクリメントする。ステップＳ３１において、コンパレータ２４は、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が、ＰＤＣＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌに達したか否かを判定する。ステップＳ３１において、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が、ＰＤＣＣＨがマッピングされているＯＦＤＭ　ｓｙｍｂｏｌ数Ｌに達していないと判定された場合、手続きは、ステップＳ２２に戻り、上述した処理が繰り返される。

【０１０９】
ステップＳ１４およびステップＳ１５において、１つのＲＢ内の、下段、中段、上段について上述した処理が繰り返されると、手続きはステップＳ１６に進み、制御部２７は、ｎＲＥＧ［０］が１つのＯＦＤＭ　ｓｙｍｂｏｌ分のＲＢ数［数７］の２倍に等しいか否かを判定し、ｎＲＥＧ［０］が１つのＯＦＤＭ　ｓｙｍｂｏｌ分のＲＢ数［数７］の２倍に等しくないと判定された場合、手続きはステップＳ１４に戻り、上述した処理が繰り返される。
【０１１０】
ステップＳ１６において、ｎＲＥＧ［０］が１つのＯＦＤＭ　ｓｙｍｂｏｌ分のＲＢ数［数７］の２倍に等しいと判定された場合、ＰＤＣＣＨのデマッピングの処理は終了する。
【０１１１】
このように、ＰＤＣＣＨのデマッピングでは、ＲＥ番号の代わりに、ＲＥＧに番号がふられて用いられる。そして、ＰＤＣＣＨのデマッピング時、ＰＣＦＩＣＨおよびＰＨＩＣＨがマッピングされているＲＥＧの番号を昇順に算出しながら避けることにより、従来必要であった「ＰＣＦＩＣＨおよびＰＨＩＣＨがマッピングされているＲＥＧの先頭のＲＥ番号を全て保持するためのメモリ」を不要とすることができる。すなわち、ＬＴＥにおいて、小規模回路にてＰＤＣＣＨデマッピングすることが可能になる。
【０１１２】
また、ＰＤＣＣＨのデマッピングに現ＯＦＤＭ　ｓｙｍｂｏｌ番号を示すｌ'$_{now}$というパラメータを追加し、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が現ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ'$_{now}$と合致する場合だけ、デマッピングを実行する。
【０１１３】
ＰＤＣＣＨのデマッピングは、ＰＣＦＩＣＨまたはＯＨＩＣＨがマッピングされているＲＥＧを飛ばして行われる。ＰＣＦＩＣＨまたはＯＨＩＣＨがマッピングされているＲＥＧを見つけるには、一連のＲＥＧを順番にサーチする必要がある。一方、ＰＤＣＣＨデマッピングは、ＲＥＧの順番を考慮する必要はない。そこで、ＯＦＤＭ　ｓｙｍｂｏｌごとにすべてのＲＥＧについてのサーチを行い、現在のＯＦＤＭ　ｓｙｍｂｏｌのＲＥＧだけ、ＰＤＣＣＨデマッピングを行う。
【０１１４】
図８は、現ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ'$_{now}$を用いたデマッピング動作を説明する図であり、現ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ'$_{now}$を考慮せずにデマッピングを実行する場合と、ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ’が現ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ'$_{now}$と合致する場合だけデマッピングを実行する場合との、動作タイミングの比較例を示す。
【０１１５】
現ＯＦＤＭ　ｓｙｍｂｏｌ番号ｌ'$_{now}$を考慮せずにデマッピングを実行する場合、すなわち一連のＲＥＧごとに処理を行う場合には、ＲＥＧのサーチは１回で良い。しかし、それらのＲＥＧをすべて受信した後でなければ、処理を開始できない。これに対して、ＯＦＤＭシンボルごとに処理を行う場合には、ＲＥＧのサーチ（図４に示す処理）をそのたびに行う必要があるが、１個のＯＦＤＭ　ｓｙｍｂｏｌ分のＲＲＥ受信ごとにＰＤＣＣＨのデマッピングを行うことができるため、処理オーバーヘッドとＲＲＥデータを格納するメモリを削減することができる。
【０１１６】
なお、以上の説明ではＰＣＦＩＣＨがマッピングされた最小のＲＥＧ番号に対応するＰＣＦＩＣＨ　ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号を探索し、ＰＤＣＣＨのデマッピングではそこから順次ＰＣＦＩＣＨのデマッピングパタンを生成して使用する方法を記載したが、そもそもＰＣＦＩＣＨのデマッピングパタン４つを保持しておいて順次使用するようにしてもよいし、または４つのパタンを並び替えて使用するようにしてもよい。
【０１１７】

さらに、ＰＨＩＣＨがマッピングされた最小のＲＥＧ番号に対応するＰＨＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号およびＰＨＩＣＨ ｍａｐｐｉｎｇ ｕｎｉｔ番号を探索し、ＰＤＣＣＨのデマッピングではまずＰＨＩＣＨ ｓｙｍｂｏｌ－ｑｕａｄｒｕｐｌｅｔ番号とＰＨＩＣＨ ｍａｐｐｉｎｇ ｕｎｉｔ番号を初期化してからＰＨＩＣＨのＲＥＧ番号を初期化したが、ＰＨＩＣＨデマッピング時にＰＨＩＣＨがマッピングされた最小のＲＥＧ番号を探索しているので、それを保持しておいてＰＤＣＣＨのデマッピングで利用してもよい。

【０１１８】

上述した一連の処理は、ハードウェアにより実行することもできるし、ソフトウエアにより実行することもできる。一連の処理をソフトウエアにより実行する場合には、そのソフトウエアを構成するプログラムが、専用のハードウェアに組み込まれているコンピュータ、または、各種のプログラムをインストールすることで、各種の機能を実行することが可能な、例えば汎用のパーソナルコンピュータなどに、プログラム記録媒体からインストールされる。

【０１１９】

図９は、上述した一連の処理をプログラムにより実行するコンピュータのハードウェアの構成例を示すブロック図である。

【０１２０】

コンピュータにおいて、ＣＰＵ（Ｃｅｎｔｒａｌ Ｐｒｏｃｅｓｓｉｎｇ Ｕｎｉｔ）５１，ＲＯＭ（Ｒｅａｄ Ｏｎｌｙ Ｍｅｍｏｒｙ）５２，ＲＡＭ（Ｒａｎｄｏｍ Ａｃｃｅｓｓ Ｍｅｍｏｒｙ）５３は、バス５４により相互に接続されている。

【０１２１】

バス５４には、さらに、入出力インタフェース５５が接続されている。入出力インタフェース５５には、キーボード、マウス、マイクロホンなどよりなる入力部５６、ディスプレイ、スピーカなどよりなる出力部５７、ハードディスクや不揮発性のメモリなどよりなる記憶部５８、ネットワークインタフェースなどよりなる通信部５９、磁気ディスク、光ディスク、光磁気ディスク、あるいは半導体メモリなどのリムーバブルメディア６１を駆動するドライブ６０が接続されている。

【０１２２】

以上のように構成されるコンピュータでは、ＣＰＵ５１が、例えば、記憶部５８に記憶されているプログラムを、入出力インタフェース５５及びバス５４を介して、ＲＡＭ５３にロードして実行することにより、上述した一連の処理が行われる。

【０１２３】

コンピュータ（ＣＰＵ５１）が実行するプログラムは、例えば、磁気ディスク（フレキシブルディスクを含む）、光ディスク（ＣＤ-ＲＯＭ（Ｃｏｍｐａｃｔ Ｄｉｓｃ-Ｒｅａｄ Ｏｎｌｙ Ｍｅｍｏｒｙ），ＤＶＤ（Ｄｉｇｉｔａｌ Ｖｅｒｓａｔｉｌｅ Ｄｉｓｃ）等）、光磁気ディスク、もしくは半導体メモリなどよりなるパッケージメディアであるリムーバブルメディア６１に記録して、あるいは、ローカルエリアネットワーク、インターネット、デジタル衛星放送といった、有線または無線の伝送媒体を介して提供される。

【０１２４】

そして、プログラムは、リムーバブルメディア６１をドライブ６０に装着することにより、入出力インタフェース５５を介して、記憶部５８に記憶することで、コンピュータにインストールすることができる。また、プログラムは、有線または無線の伝送媒体を介して、通信部５９で受信し、記憶部５８に記憶することで、コンピュータにインストールすることができる。その他、プログラムは、ＲＯＭ５２や記憶部５８にあらかじめ記憶しておくことで、コンピュータにあらかじめインストールしておくことができる。

【０１２５】

なお、コンピュータが実行するプログラムは、本明細書で説明する順序に沿って時系列に処理が行われるプログラムであっても良いし、並列に、あるいは呼び出しが行われたと

き等の必要なタイミングで処理が行われるプログラムであっても良い。

【０１２６】

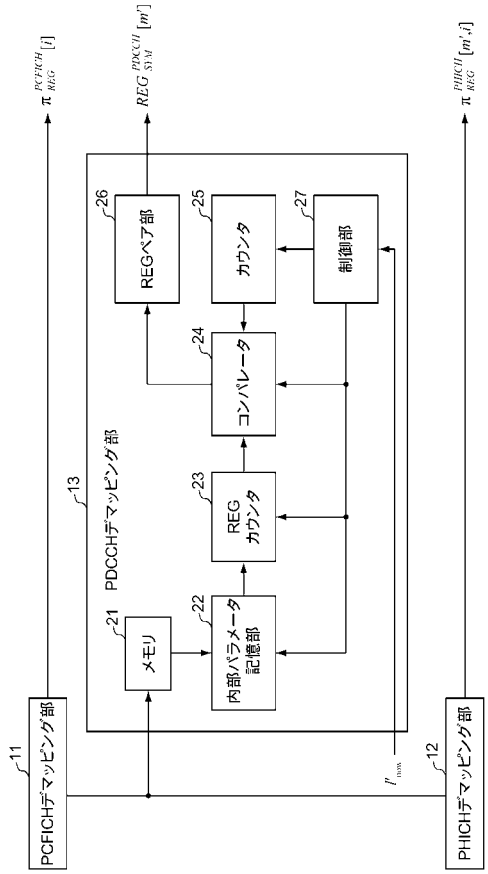
また、本発明の実施の形態は、上述した実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲において種々の変更が可能である。

【符号の説明】

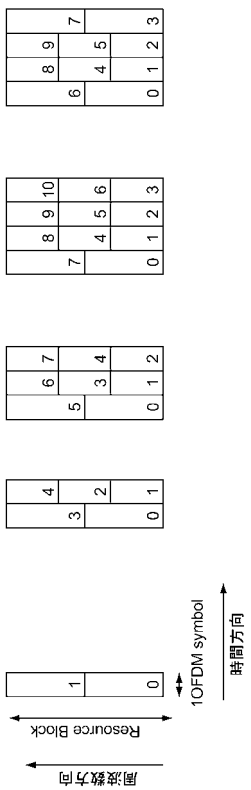
【０１２７】

１１　ＰＣＦＩＣＨデマッピング部
１２　ＰＨＩＣＨデマッピング部
１３　ＰＤＣＣＨデマッピング部
２１　メモリ
２２　内部パラメータ記憶部
２３　ＲＥＧカウンタ
２４　コンパレータ
２５　カウンタ
２６　ＲＥＧペア部
２７　制御部

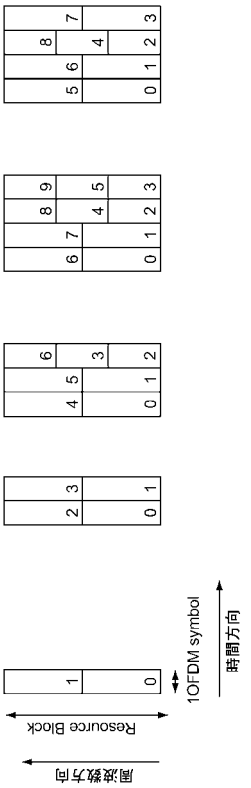
【図１】



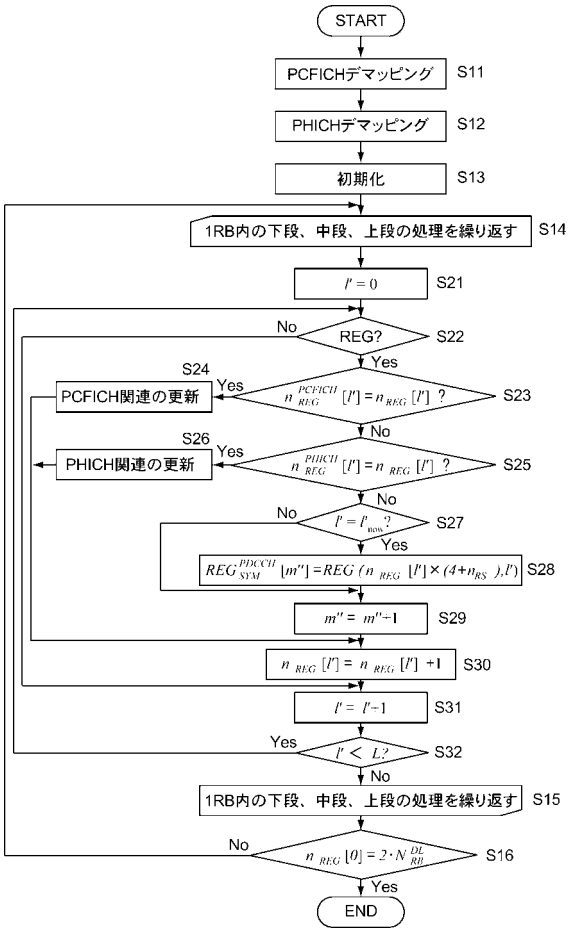
【図２】



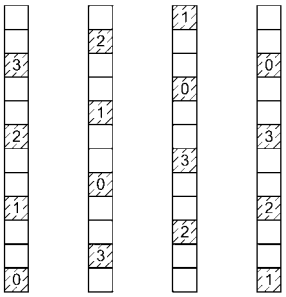
【図３】



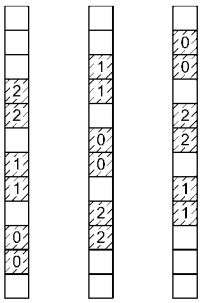
【図４】



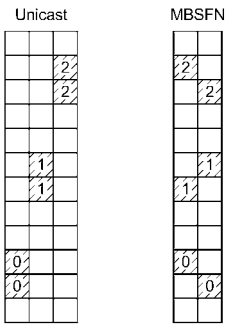
【図５】



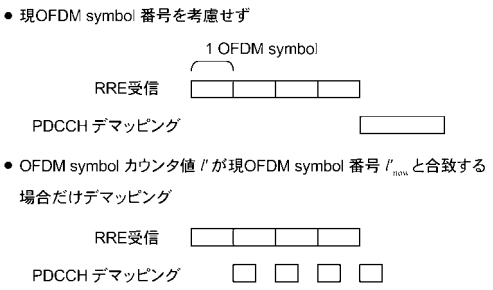
【図６】



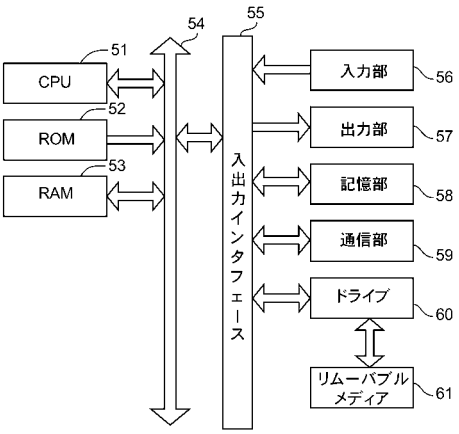
【図７】



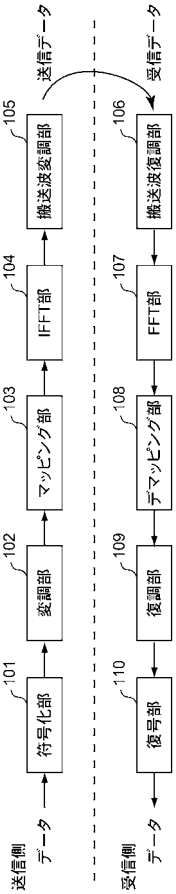
【図８】



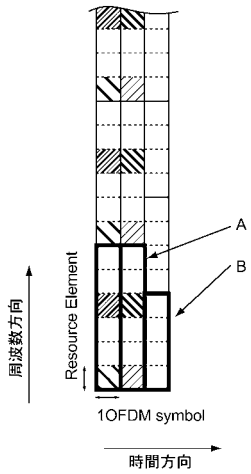
【図９】



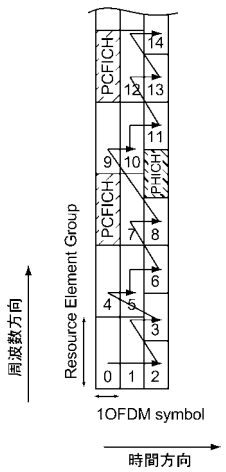
【図１０】



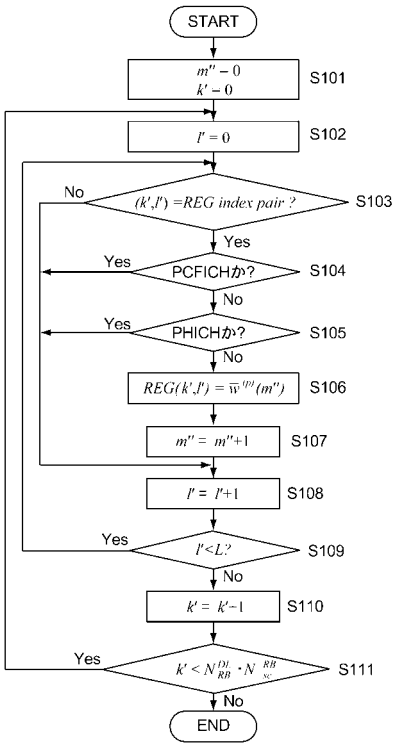
【図１１】



【図１２】



【図１３】


START
$m''=0$
$k'=0$
S101
$l'=0$
S102
No
(k',l') =REG index pair ?
S103
Yes
Yes
PCFICHか?
S104
No
Yes
PHICHか?
S105
No
$REG(k',l')=\bar{w}^{(i)}(m'')$
S106
$m''=m''+1$
S107
$l'=l'+1$
S108
Yes
$l'<L'$?
S109
No
$k'=k'-1$
S110
Yes
$k'<N_{RB}^{DL}\cdot N_{sc}^{RB}$
S111
No
END

フロントページの続き

(56)参考文献 国際公開第２００９／１２８４０４（WO，Ａ１）
国際公開第２００９／０２２８７９（WO，Ａ１）
国際公開第２０１０／０１３９６０（WO，Ａ１）
Motorola, Search Space Definition: Reduced PDCCH Blind Detectionfor Split PDCCH Search Space[online], 3GPP TSG-RAN WG1#51b R1-080079, インターネット＜URL:http://www.3gpp.org/ftp/tsg_ran/WG1_RL1/TSGR1_51b/Docs/R1-080079.zip＞

(58)調査した分野(Int.Cl.，ＤＢ名)
Ｈ０４Ｊ １１／００
Ｈ０４Ｗ ４／００ － ９９／００