



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0073683
(43) 공개일자 2020년06월24일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
 <i>H01L 29/778</i> (2006.01) <i>H01L 21/02</i> (2006.01)
 <i>H01L 21/285</i> (2006.01) <i>H01L 29/06</i> (2006.01)
 <i>H01L 29/861</i> (2006.01)</p> <p>(52) CPC특허분류
 <i>H01L 29/778</i> (2013.01)
 <i>H01L 21/0242</i> (2013.01)</p> <p>(21) 출원번호 10-2018-0162126
 (22) 출원일자 2018년12월14일
 심사청구일자 2018년12월14일</p> | <p>(71) 출원인
 한국과학기술원
 대전광역시 유성구 대학로 291(구성동)</p> <p>(72) 발명자
 최성율
 대전광역시 유성구 대학로 291(구성동)
 신광혁
 대전광역시 유성구 대학로 291(구성동)</p> <p>(74) 대리인
 특허법인 다해</p> |
|---|---|

전체 청구항 수 : 총 8 항

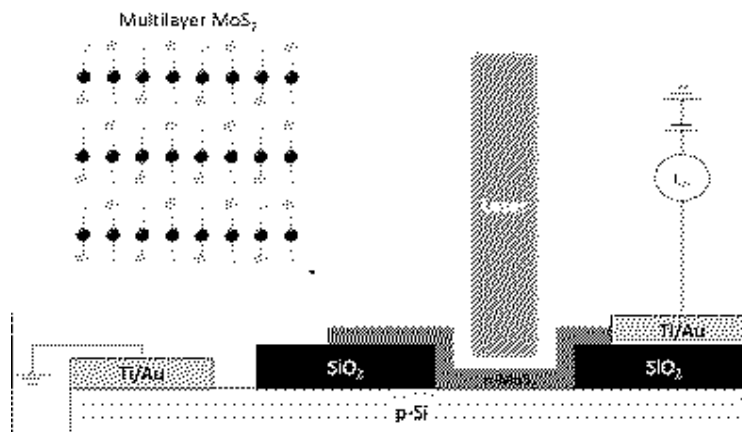
(54) 발명의 명칭 이차원 반도체 소재를 이용한 전자소자

(57) 요약

이차원 반도체 소재; 및 상기 이차원 반도체 소재와 접하는 또 다른 이종 소재를 포함하며,

상기 이종 소재는 상기 이차원 반도체 소재와 상이한 타입의 불순물이 도핑되었거나, 상기 이차원 반도체 소재와 상이한 밴드 갭을 갖는 것을 특징으로 하는 전자소자가 제공된다.

대표도 - 도1



(52) CPC특허분류

H01L 21/28568 (2013.01)

H01L 29/0646 (2013.01)

H01L 29/861 (2013.01)

H01L 2924/10722 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 2018016173

부처명 과학기술정보통신부

연구관리전문기관 한국연구재단

연구사업명 원천기술개발사업

연구과제명 레이저-소재 상호 작용 기반 디스플레이 핵심소재 개발

기 여 율 1/1

주관기관 한국과학기술원

연구기간 2018.02.01 ~ 2019.01.31

명세서

청구범위

청구항 1

이차원 반도체 소재; 및

상기 이차원 반도체 소재와 접하는 또 다른 이종 소재를 포함하며,

상기 이종 소재는 상기 이차원 반도체 소재와 상이한 타입의 불순물이 도핑되었거나, 상기 이차원 반도체 소재와 상이한 밴드 갭을 갖는 것을 특징으로 하는 전자소자.

청구항 2

제 1항에 있어서,

상기 이차원 반도체 소재는 전이금속 칼코겐 화합물을 포함하는 것을 특징으로 하는 전자소자.

청구항 3

제 2항에 있어서,

상기 또 다른 이종 소재는, 상기 이차원 반도체 소재와는 상이한 타입의 불순물이 도핑된 실리콘 기판이며, 상기 이차원 반도체 소재의 두께에 따라 상기 이차원 반도체 소재와 상기 실리콘 기판 간의 PN 접합에 따른 공핍층 두께가 제어되는 것을 특징으로 하는 전자소자.

청구항 4

제 3항에 있어서,

상기 전자소자는 포토 다이오드인 것을 특징으로 하는 전자소자.

청구항 5

제 1항에 있어서,

상기 이종소재는 상기 이차원 반도체 소재보다는 넓은 밴드갭을 갖는 반도체 소재인 것을 특징으로 하는 전자소자.

청구항 6

제 5항에 있어서,

상기 전자소자는 트랜지스터이며, 상기 이차원 반도체 소재와 상기 이종소재 간의 상이한 밴드갭에 의하여 상기 트랜지스터에는 2차원 전자 가스(2DEG)가 형성된 것을 특징으로 하는 전자소자.

청구항 7

제 6항에 있어서,

상기 이차원 반도체 소재는 MoS₂, 상기 이종소재는 GaS이며, 상기 GaS는 상기 게이트 전극과 접하는 것을 특징으로 하는 전자소자.

청구항 8

제 6항에 있어서,

상기 이종소재는 결정질이며, 상기 이종소재는 상기 게이트 전극으로 전기장 인가시 누설전류를 차단하는 절연성을 갖는 것을 특징으로 하는 전자소자.

발명의 설명

기술 분야

[0001] 본 발명은 이차원 반도체 소재를 이용한 전자소자에 관한 것으로, 보다 상세하게는 이차원 반도체 소재와 또 다른 소재 물질간의 관계를 이용한 전자소자에 관한 것이다.

배경 기술

[0002] 2차원 반도체 소재는 우수한 전기적, 기계적, 광학적 특성으로 많은 연구자들의 주목을 받아왔다. 2차원 반도체는 통상 수평방향으로 강한 공유결합을 하고, 수직방향으로는 약한 반 데르발스 결합을 가지는 층상구조의 반도체 소재를 지칭하는데, 현재 2차원 반도체 소재, 예를 들어 전이금속 칼코겐 화합물을 이용한 다양한 소자 활용 방법이 개시되고 있으나, 효과적인 소자로의 응용은 개시되고 있지 않은 상황이다.

[0003] 예를 들어 대한민국 공개특허 10-2017-0098053호는 전이금속 칼코겐 화합물을 기판 상에서 채널 소재로 이용한 박막 트랜지스터 기술을 개시하고 있다. 하지만, 이는 일반적인 채널소재로서 이차원 반도체 소재를 활용하는 것으로, 실제로 이차원 물질과 접하는 이중물질간의 접합(junction)을 이용하여 소자 특성을 향상시킨 기술은 개시하지 못하는 상황이다.

발명의 내용

해결하려는 과제

[0004] 따라서, 본 발명이 해결하고자 하는 과제는 이차원 반도체 소재와 또 다른 소재 물질간의 관계를 이용한 전자소자를 제공하는 것이다.

과제의 해결 수단

[0005] 상기 과제를 해결하기 위하여, 본 발명은 이차원 반도체 소재; 및 상기 이차원 반도체 소재와 접하는 또 다른 이중 소재를 포함하며, 상기 이중 소재는 상기 이차원 반도체 소재와 상이한 타입의 불순물이 도핑되었거나, 상기 이차원 반도체 소재와 상이한 밴드 갭을 갖는 것을 특징으로 하는 전자소자를 제공한다.

[0006] 본 발명의 일 실시예에서, 상기 이차원 반도체 소재는 전이금속 칼코겐 화합물을 포함한다.

[0007] 본 발명의 일 실시예에서, 상기 또 다른 이중 소재는, 상기 이차원 반도체 소재와는 상이한 타입의 불순물이 도핑된 실리콘 기판이며, 상기 이차원 반도체 소재의 두께에 따라 상기 이차원 반도체 소재와 상기 실리콘 기판간의 PN 접합에 특성이 제어된다.

[0008] 본 발명의 일 실시예에서, 상기 전자소자는 포토 다이오드이다,

[0009] 본 발명의 일 실시예에서, 상기 이중소재는 상기 이차원 반도체 소재보다는 넓은 밴드갭을 갖는다.

[0010] 본 발명의 일 실시예에서, 상기 전자소자는 트랜지스터이며, 상기 이차원 반도체 소재와 상기 이중소재 간의 상이한 밴드갭에 의하여 상기 트랜지스터에는 2차원 전자 가스(2DEG)가 형성된다.

[0011] 본 발명의 일 실시예에서, 상기 이차원 반도체 소재는 MoS₂, 상기 이중소재는 GaS이며, 상기 GaS는 상기 게이트 전극과 접한다.

[0012] 본 발명의 일 실시예에서, 상기 이중소재는 결정질이며, 상기 이중소재는 상기 게이트 전극으로 전기장 인가시 누설전류를 차단하는 절연성을 갖는다.

발명의 효과

[0013] 본 발명에 따르면 이차원 소재, 예를 들어 전이금속 칼코겐 화합물 박막과 이와 접하는 또 다른 소재물질(예를 들어 도핑된 실리콘 기판이나 GaS와 같이 상이한 밴드갭을 가지는 반도체 물질)간의 접합 특성을 이용하여 향상된 특성의 소자를 제공할 수 있다.

도면의 간단한 설명

[0014] 도 1은 본 발명의 Si-MoS₂ 포토다이오드의 단면도와 광학 실험조건을 나타내는 도면이다.

도 2는 본 발명의 일 실시예에 따라 제조된 Si-MoS₂ 포토다이오드의 광학현미경 사진이고, 도 3은 MoS₂ 두께에 따른 광반응성을 측정한 결과이다.

도 4는 본 발명의 일 실시예에 따라 제조한 포토다이오드의 MoS₂ 두께에 따른 저주파 노이즈 특성 분석결과이다.

도 5는 본 발명의 2차원 반도체 기반의 MoS₂-GaS 이중접합구조 기반 고속트랜지스터 소자의 에너지 밴드 다이어그램이다.

도 6은 MoS₂-GaS 이중접합구조 고속트랜지스터 소자의 전자현미경 단면도이다.

도 7은 MoS₂-GaS 이중접합구조 고속트랜지스터 소자의 광학현미경 상면도이다.

도 8은 본 발명에 따른 MoS₂-GaS 트랜지스터 *I*-*V* 특성 결과이다.

발명을 실시하기 위한 구체적인 내용

- [0015] 본 발명은 상술한 과제를 해결하기 위하여, 상술한 2차원 소재, 예를 들어 전이금속 칼코겐 화합물 박막과 이와 접하는 또 다른 소재물질(예를 들어 도핑된 실리콘 기판이나 GaS와 같이 상이한 밴드갭을 가지는 반도체 물질) 간의 접합 특성을 이용하여 향상된 특성의 소자를 제공하는 것이다.
- [0016] 본 발명의 일 실시예에서는 범용적으로 사용되는 반도체인 실리콘과 이차원 반도체 소재를 접합시켜, 우수한 반응성을 나타내는 광검출 소자를 제조하였다. 특히, 반 테르발스 층상구조를 가지는 이차원 반도체는 실리콘과 접합하면 이상적인 스텝 접합(step junction) 또는 계단 전함(abrupt junction)을 가지는 PN 접합을 형성할 수 있다.
- [0017] 일반적으로 두 반도체의 도핑농도만 알면 PN 접합의 공핍층의 두께를 알 수 있는데, 본 발명을 따르면 특히 원자층 레벨로 조절할 수 있는 2차원 소재의 두께 조절을 통해 공핍층의 두께에 대응하는 소재 특성 제어(예를 들어 노이즈 특성)가 가능하다는 장점이 있다.
- [0018] 본 발명의 일 실시예에서는 대표적인 2차원 n-타입 반도체인 MoS₂와 p-타입으로 도핑된 실리콘을 접합하여 포토다이오드 소자를 제작하였고, 이 때 MoS₂의 두께를 조절하여 광반응성과 저주파 노이즈특성을 확인하였다. 이는 PN 접합에서 형성되는 공핍층에 두께에 맞게 2차원 소재의 두께를 최적화 하면 포토다이오드 소자의 광반응성과 노이즈특성을 개선할 수 있다는 효과를 나타낸다.
- [0019] 본 발명의 또 다른 일 실시예에서는 서로 다른 밴드갭(고밴드갭-저밴드갭)을 가지는 2차원 반도체 소재를 적층하여 이중접합구조의 채널 소재를 제조하고, 두 반도체의 계면에서 에너지 우물(energy well)과 얇은 층의 2차원 전자 가스(2-dimensional electron gas, 2DEG)를 형성한다.
- [0020] 이러한 2DEG 채널은 GaAs/GaAlAs 이중접합구조에서 잘 알려져 있으며, 높은 이동도를 확보할 수 있어서 고속트랜지스터로 널리 활용되고 있으나, 2차원 반도체 소재의 적층구조에서는 아직 연구된 바가 없다. 즉, 수직방향으로의 댕글링 본드가 없는 층상구조인 2차원 소재를 반 테르발스 접합으로 이중접합구조를 형성하면 격lattice mismatch에 의한 결함을 제거할 수 있고, 산화물-2차원 반도체 계면보다 더욱 부드럽고, 트랩이 적어서 전하 산란(charge scattering)과 조도산란(roughness scattering)을 줄여 트랜지스터의 이동도를 증가시킬 수 있다.
- [0021] 본 발명의 일 실시예에서 전자소자는 트랜지스터로서, 그 채널소재는 상기 이차원 반도체 소재와 상기 이중소재가 접한된 구조로, 상기 이중소재는 상기 게이트 전극으로부터의 누설전류를 차단하는 절연체 역할을 수행할 수 있다.
- [0022] 이하 본 발명의 2가지 실시예를 통하여 이차원 반도체 소재와 이중물질간의 접합을 활용한 소자를 보다 상세히 설명한다. 하기 실시예, 실험예의 번호로 1은 실리콘과의 접합을 이용한 포토다이오드의 예이고, 2는 GaS 박막과의 접합을 이용한 트랜지스터 소자의 예이다.

[0024] 실시예 1

[0025] 먼저, 90 nm의 두께를 가지는 SiO₂가 증착된 실리콘 웨이퍼 조각에 400 nm 크기의 정사각형을 포토리소그래피

를 이용하여 패터닝하고, 샘플을 buffered oxide etchant (BOE)에 2분동안 담그어서 SiO_2 를 에칭하였다.

[0026] 이후 90 nm의 두께를 가지는 SiO_2 가 증착된 다른 실리콘 웨이퍼 조각에 MoS_2 crystal flake를 스카치 테이프로 기계적 박리를 진행하였다. 그 후 현미경을 이용하여 20 nm ~ 90 nm의 두께를 가지는 MoS_2 를 찾는다. 원하는 MoS_2 flake의 위치를 찾고 polypropylene carbonate (PPC)을 스핀코팅하였다. 그 다음 polydimethylsiloxane (PDMS)와 align 장비 및 현미경을 이용하여, SiO_2 가 정사각형으로 에칭되어 실리콘이 드러난 샘플에 MoS_2 를 전사하여 PN접합을 형성하였다. 이후 포토리소그래피를 이용하여 전극을 패터닝하고, 열증착기를 이용하여 Ti/Au (10 nm/40 nm)를 증착한 후 리프트오프하여 완성하였다.

[0028] 실시예 2

[0029] 90 nm의 두께를 가지는 SiO_2 가 증착된 실리콘 웨이퍼 조각에 MoS_2 crystal flake를 스카치 테이프로 기계적 박리를 진행하였다. 그 후 현미경을 이용하여 10 nm 이하의 얇은 MoS_2 flake를 찾는다. 트랜지스터의 소스-드레인을 형성하기 위해 포토리소그래피를 이용하여 패터닝하고, 열증착기를 이용하여 전극을 Ti/Au (10 nm/40 nm)를 증착하고 리프트오프를 하였다. 이후 다른 90 nm- SiO_2 웨이퍼 조각에 GaS crystal flake를 스카치 테이프로 기계적 박리를 진행하였다. 얇은 GaS flake의 위치를 찾고 polypropylene carbonate를 스핀코팅하였다. 그 다음 PDMS와 align 장비 및 현미경을 이용하여 제작된 MoS_2 소스-드레인 소자 위에 얇은 GaS flake를 전사하였다. 이후 포토리소그래피를 이용하여 게이트 전극을 패터닝하고, 열증착기를 이용하여 Pd/Au (2 nm/20 nm)를 증착한 후 리프트오프하여 완성하였다.

[0031] 실험예 1

[0032] 도 1은 본 발명의 Si-MoS₂ 포토다이오드의 단면도와 광학 실험조건을 나타내는 도면이다.

[0033] 도 1을 참조하면, p-type 실리콘 기판 상에, n-type 이차원 반도체 소재 박막(MoS_2)를 접합시킨 구조의 포토다이오드가 개시된다. 도 1에 따른 포토다이오드에서는 실리콘과 접촉된 전극을 접지하고, MoS_2 와 접지된 전극에 전압을 인가하면서 Si-MoS₂ PN junction에 laser 빛을 조사하여 실험을 진행하였다.

[0034] 도 2는 본 발명의 일 실시예에 따라 제조된 Si-MoS₂ 포토다이오드의 광학현미경 사진이고, 도 3은 MoS_2 두께에 따른 광반응성을 측정한 결과이다.

[0035] 도 3을 참조하면, 서로 다른 두께의 MoS_2 를 이용하여 Si-MoS₂ 포토다이오드를 제작하고 광반응성을 확인한 결과 MoS_2 의 두께가 48 nm일 때 가장 높았다.

[0036] 도 4는 본 발명의 일 실시예에 따라 제조한 포토다이오드의 MoS_2 두께에 따른 저주파 노이즈 특성 분석결과이다.

[0037] 도 4를 참조하면, 두께가 48 nm일 때 노이즈크기가 가장 낮은 것을 알 수 있다. 이를 통해 MoS_2 의 두께를 정밀하게 조절하여 PN junction의 공핍층 두께를 제어하면 광반응성과 노이즈 특성을 최적화할 수 있다.

[0040] 실험예 2

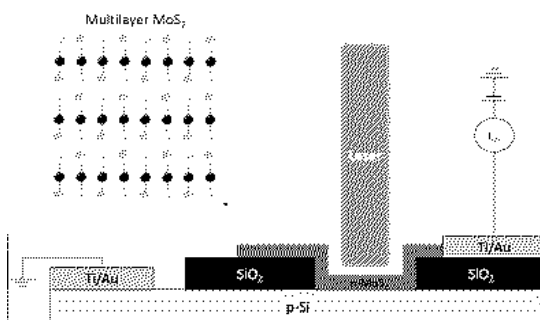
[0041] 도 5는 본 발명의 2차원 반도체 기반의 MoS_2 -GaS 이중접합구조 기반 고속트랜지스터 소자의 에너지 밴드 다이어그램이다.

[0042] 도 5를 참조하면, MoS_2 의 경우 두께에 따라 대략 1.2 ~ 1.8 eV의 밴드갭을 가지며, GaS의 경우 3.3 ~ 3.4 eV의 밴드갭을 가진다. 따라서, 서로 다른 밴드갭을 가지고 적절한 에너지 밴드 오프셋을 가진다면, 이중접합구조 계면에서 양자우물(quantum well) 및 2DEG를 형성할 것으로 예상할 수 있다. 이때 GaS는 게이트 전극과 Schottky 접합을 형성하고 있기 때문에 게이트 누설 전류를 막는 절연체 역할을 할 수 있다.

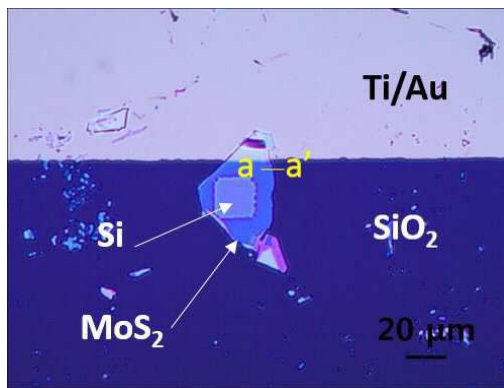
- [0043] 도 6은 MoS_2 -GaS 이중접합구조 고속트랜지스터 소자의 전자현미경 단면도이다.
- [0044] 도 6을 참조하면, 본 발명과 같이 2차원 형태의 층상구조 반도체를 적층하면 도 6에서 보이는 것과 같이 표면이 매끄러운 반 테르발스 접합을 형성할 수 있다.
- [0045] 도 7은 MoS_2 -GaS 이중접합구조 고속트랜지스터 소자의 광학현미경 상면도이다.
- [0046] 도 7을 참조하면, 범용적으로 사용되는 포토리소그래피 공정을 이용하여 MoS_2 -GaS 고속트랜지스터 소자를 도 7과 같이 제조할 수 있다.
- [0047] 도 8은 본 발명에 따른 MoS_2 -GaS 트랜지스터 I - V 특성 결과이다.
- [0048] 도 8을 참조하면, 트랜스퍼 커브와 아웃풋 커브를 확인하여 트랜지스터가 정상적으로 동작되는 것을 알 수 있다.
- [0049] 도 9는 본 발명에 따른 트랜지스터(GaS/MoS_2)의 에너지 밴드갭 다이어그램이다.
- [0050] 도 9를 참조하면, 본 발명에 따른 두 반도체 간에는 전도 밴드 오프셋(conduction band offset)에 의한 양자 우물(quantum well (QW))이 계면에 생성된다. 상기 생성된 2DEG는 양자우물에 제한(confine)되고, 이는 게이트 절연체 내부나 MoS_2 채널 내에 존재하는 결함(defect)로부터 공간적으로 떨어져 있어 불순물 산란(impurity scattering)을 줄여주어 전자 이동도를 향상시킨다.
- [0051] 본 발명에서는 이와 같이 밴드갭 에너지가 조절된 반도체간 계면에서 양자 우물이 형성되는데, 통상 사용되는 게이트 절연막인 Al_2O_3 는 절연체로서 반도체 특성을 갖는 GaS와 비교하여 캐리어 밀도가 작아 MoS_2 채널의 밴드 밴딩(band banding)을 일으키기 어렵고 그 결과 양자점 형성이 어렵다.
- [0052] 따라서 Al_2O_3 의 경우는 트랜지스터가 채널이 제한(confine) 되어 있지 않으며 게이팅 전기장이 강해질 수록 채널이 절연체에 가까워지고, 절연체 내부에 존재하는 결함에 의한 불순물 산란 효과를 많이 받는다.
- [0053] 하지만, 결정질 GaS의 경우는 비정질 Al_2O_3 보다 결함 밀도(defect density)가 적을 뿐만 아니라, 두 반도체의 적층으로 구성되어 있어서 게이팅에 따른 영향이 적다. 따라서, 본 발명에 따른 트랜지스터는 GaS- MoS_2 적층구조를 이용, 채널 이동도를 증가시킬 수 있다.

도면

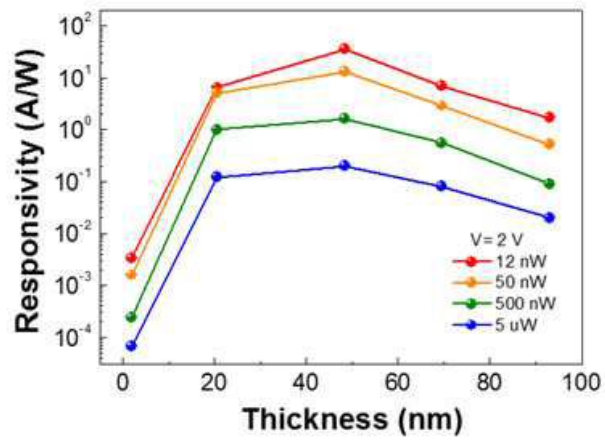
도면1



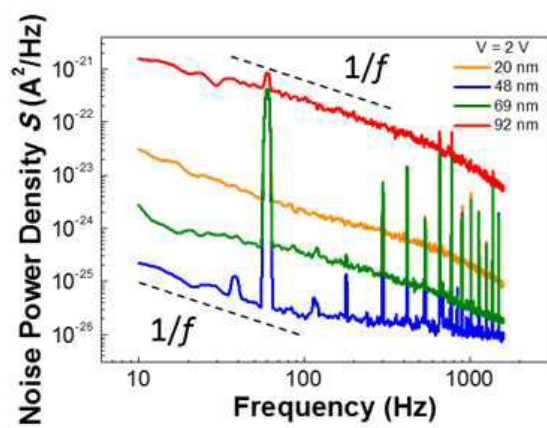
도면2



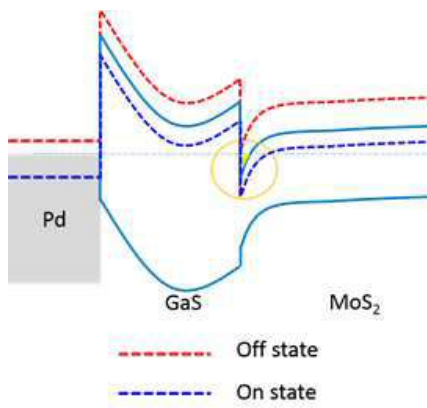
도면3



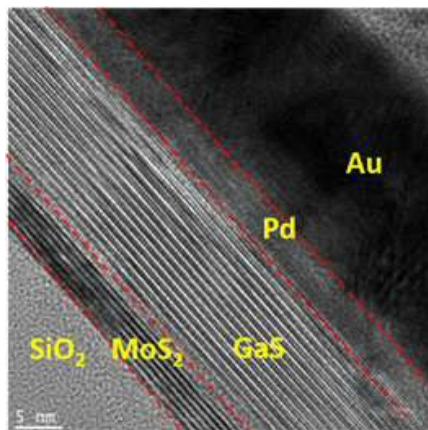
도면4



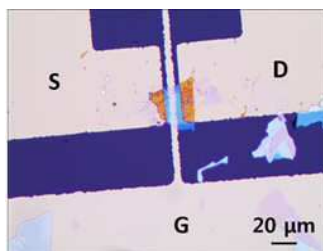
도면5



도면6



도면7



도면8

