

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2009-513014

(P2009-513014A)

(43) 公表日 平成21年3月26日(2009.3.26)

(51) Int.Cl.

H01L 21/338 (2006.01)
H01L 29/812 (2006.01)
H01L 29/778 (2006.01)

F 1

H01L 29/80
H01L 29/80
H01L 29/80

Q
U
H

テーマコード(参考)

5 F 1 O 2

審査請求 未請求 予備審査請求 未請求 (全 19 頁)

(21) 出願番号 特願2008-536553 (P2008-536553)
(86) (22) 出願日 平成18年9月1日 (2006.9.1)
(85) 翻訳文提出日 平成20年6月16日 (2008.6.16)
(86) 国際出願番号 PCT/SG2006/000255
(87) 国際公開番号 WO2007/046773
(87) 国際公開日 平成19年4月26日 (2007.4.26)
(31) 優先権主張番号 200506897-8
(32) 優先日 平成17年10月19日 (2005.10.19)
(33) 優先権主張国 シンガポール(SG)

(71) 出願人 506094703
ティンギ テクノロジーズ プライベート
リミテッド
シンガポール, シンガポール 1182
58, サイエンス パーク 1, ザ
キュリー, サイエンス パーク ドライ
ヴ 83 ナンヴァー 03-01/02
(74) 代理人 100094318
弁理士 山田 行一
(74) 代理人 100123995
弁理士 野田 雅一
(74) 代理人 100107456
弁理士 池田 成人

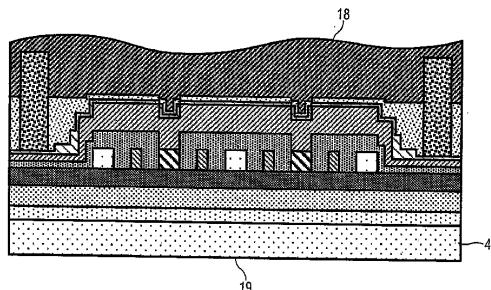
最終頁に続く

(54) 【発明の名称】トランジスタの製造

(57) 【要約】

高電子移動度トランジスタ等のトランジスタを複数製造する方法であって、各トランジスタが1つの共通基板上に複数のエピタキシャル層を備えており、(a)複数のエピタキシャル層の第1の表面に複数のソースコンタクトを形成するステップと、(b)第1の表面に少なくとも1つのドレインコンタクトを形成するステップと、(c)第1の表面に少なくとも1つのゲートコンタクトを形成するステップと、(d)ゲートコンタクト、ソースコンタクト及びドレインコンタクトの上及び間に少なくとも1つの絶縁層を形成するステップと、(e)ソースコンタクトの接続用の少なくとも1つの絶縁層の少なくとも一部分を覆って導電層を形成するステップと、(f)導電層の上に少なくとも1つのヒートシンク層を形成するステップと、を含む、方法が提供される。

【選択図】図 1 1



【特許請求の範囲】**【請求項 1】**

複数のトランジスタを製造する方法であって、
各前記トランジスタは、1つの共通基板上に複数のエピタキシャル層を備えており、
前記複数のエピタキシャル層の第1の表面に複数のソースコンタクトを形成するステップと、
前記第1の表面に少なくとも1つのドレインコンタクトを形成するステップと、
前記第1の表面に少なくとも1つのゲートコンタクトを形成するステップと、
前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレインコンタクトの上
及び間に、前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレインコンタクトを絶縁する少なくとも1つの絶縁層を形成するステップと、
前記少なくとも1つの絶縁層の少なくとも一部分を覆い、且つ貫通して前記複数のソースコンタクトに接続される導電層を形成するステップと
前記導電層上に少なくとも1つのヒートシンク層を形成するステップと
を含む方法。

【請求項 2】

前記トランジスタが高電子移動度トランジスタであり、
前記複数のエピタキシャル層が、窒化ガリウムの層と、窒化アルミニウムガリウムの層と、 n^+ 型窒化アルミニウムガリウムの層と、窒化ガリウムの最終層とを備え、前記第1の表面が前記窒化ガリウムの最終層の上にあり、
前記少なくとも1つの絶縁層が、電気絶縁性でありながら熱伝導性の材料であり、
前記導電層が、前記少なくとも1つの絶縁層内の複数のビアを通じて前記複数のソースコンタクトに接続される、請求項1に記載の方法。

【請求項 3】

前記導電層上に、導電性金属の比較的厚い層を形成する、請求項1又は2に記載の方法。
。

【請求項 4】

前記比較的厚い層を形成する前に、前記導電層上にシード層を形成する、請求項3に記載の方法。

【請求項 5】

前記シード層が複数のシード層を備え、前記複数のシード層のうちの第1のシード層が前記導電層に形成され、前記第1のシード層の材料が第1の熱膨張率を有し、
前記第1のシード層上に第2のシード層が形成され、前記第2のシード層の材料が、前記第1の熱膨張率よりも大きい第2の熱膨張率を有する、請求項4に記載の方法。

【請求項 6】

前記第1のシード層及び前記第2のシード層のうちの1つが、それに形成された層の前記複数のエピタキシャル層内への拡散に対するバリアを提供する拡散バリアである、請求項5に記載の方法。

【請求項 7】

前記比較的厚い層が、構造支持材、ヒートシンク、放熱器及び接続部からなる群から選択される少なくとも1つである、請求項3～6のいずれか一項に記載の方法。

【請求項 8】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記導電層に至る少なくとも1つのビアを形成し、次に充填することによって、ソース接続を形成する、請求項1～7のいずれか一項に記載の方法。

【請求項 9】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのドレインコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ドレン接続を形成する、請求項1～8のいずれか一項に記載の方法。

【請求項 10】

10

20

30

40

50

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ゲート接続を形成する、請求項1～9のいずれか一項に記載の方法。

【請求項11】

前記比較的厚い層を形成した後に前記共通基板を除去するステップと、前記共通基板の代わりに、電気絶縁性且つ熱伝導性の材料の追加の層を形成するステップとをさらに含む、請求項3～7のいずれか一項に記載の方法。

【請求項12】

前記複数のエピタキシャル層を貫通して前記導電層に至る少なくとも1つのビアを形成し、次に充填することによって、ソース接続を形成する、請求項11に記載の方法。 10

【請求項13】

前記複数のエピタキシャル層を貫通して前記少なくとも1つのドレインコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ドレイン接続を形成する、請求項11又は12に記載の方法。

【請求項14】

前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ゲート接続を形成する、請求項11～13のいずれか一項に記載の方法。

【請求項15】

前記比較的厚い層を形成する前に、パターンめっきを行う、請求項3～14のいずれか一項に記載の方法。 20

【請求項16】

複数のトランジスタを備え、各前記トランジスタが、
 (a) 第1の表面を有する複数のエピタキシャル層と、
 (b) すべて前記第1の表面上にある、複数のソースコンタクト、少なくとも1つのドレインコンタクト、及び少なくとも1つのゲートコンタクトと、
 (c) 前記複数のソースコンタクト、前記少なくとも1つのドレインコンタクト及び前記少なくとも1つのゲートコンタクトの上及び間にあり、前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレインコンタクトを絶縁する少なくとも1つの絶縁層と、
 (d) 前記少なくとも1つの絶縁層の少なくとも一部分を覆い且つ貫通して前記複数のソースコンタクトに接続される導電層と、
 (f) 前記導電層上に少なくとも1つのヒートシンク層と
 を備える、装置。 30

【請求項17】

前記少なくとも1つのヒートシンク層が、前記導電層によって覆われていない前記少なくとも1つの絶縁層の残部を覆う、請求項16に記載の装置。

【請求項18】

前記少なくとも1つの絶縁層が、電気絶縁性且つ熱伝導性である、請求項17に記載の装置。 40

【請求項19】

前記複数のエピタキシャル層が、窒化ガリウムの層と、窒化アルミニウムガリウムの層と、n⁺型窒化アルミニウムガリウムの層と、窒化ガリウムの最終層とを備え、前記第1の表面が前記窒化ガリウムの最終層の上にある、請求項16～18のいずれか一項に記載の装置。

【請求項20】

前記導電層が、前記少なくとも1つの絶縁層内の複数のビアを通って前記複数のソースコンタクトに接続される、請求項16～19のいずれか一項に記載の装置。

【請求項21】

前記導電層上に、導電性金属の比較的厚い層をさらに備える、請求項16～20のいず 50

れか一項に記載の装置。

【請求項 2 2】

前記導電層と前記比較的厚い層との間に少なくとも 1 つのシード層をさらに備える、請求項 2 1 に記載の装置。

【請求項 2 3】

前記シード層が複数のシード層を備え、前記複数のシード層のうちの第 1 のシード層が前記導電層上にあり、前記第 1 のシード層の材料が第 1 の熱膨張率を有し、

前記第 1 のシード層上に第 2 のシード層があり、前記第 2 のシード層の材料が、前記第 1 の熱膨張率よりも大きい第 2 の熱膨張率を有する、請求項 2 2 に記載の装置。

【請求項 2 4】

前記第 1 のシード層及び前記第 2 のシード層のうちの 1 つが、それに形成された層の前記複数のエピタキシャル層内への拡散に対するバリアを提供する拡散バリアである、請求項 2 3 に記載の装置。

【請求項 2 5】

前記比較的厚い層が、構造支持材、ヒートシンク、放熱器及び接続部からなる群から選択される少なくとも 1 つである、請求項 2 1 ~ 2 4 のいずれか一項に記載の装置。

【請求項 2 6】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記導電層に至るソース接続をさらに備える、請求項 1 6 ~ 2 5 のいずれか一項に記載の装置。

【請求項 2 7】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも 1 つのドレインコンタクトに至るドレイン接続をさらに備える、請求項 1 6 ~ 2 6 のいずれか一項に記載の装置。

【請求項 2 8】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも 1 つのゲートコンタクトに至るゲート接続をさらに備える、請求項 1 6 ~ 2 7 のいずれか一項に記載の装置。

【請求項 2 9】

前記比較的厚い層が形成された後に、前記共通基板が除去される、請求項 1 6 ~ 2 5 のいずれか一項に記載の装置。

【請求項 3 0】

前記複数のエピタキシャル層を貫通して前記導電層に至るソース接続をさらに備える、請求項 2 9 に記載の装置。

【請求項 3 1】

前記複数のエピタキシャル層を貫通して少なくとも 1 つの前記ソースコンタクトに至るドレイン接続をさらに備える、請求項 2 9 又は 3 0 に記載の装置。

【請求項 3 2】

前記複数のエピタキシャル層を貫通して前記少なくとも 1 つのゲートコンタクトに至るゲート接続をさらに備える、請求項 2 9 ~ 3 1 のいずれか一項に記載の装置。

【請求項 3 3】

前記少なくとも 1 つのヒートシンク層が、前記比較的厚い層、前記少なくとも 1 つのシード層、前記導電層、及び前記少なくとも 1 つの絶縁層を備える、請求項 2 2 ~ 2 5 のいずれか一項に記載の装置。

【請求項 3 4】

前記トランジスタが高電子移動度トランジスタである、請求項 1 6 ~ 3 3 のいずれか一項に記載の装置。

【請求項 3 5】

前記共通基板の代わりに、電気絶縁性且つ熱伝導性の材料の層をさらに備える、請求項 2 9 ~ 3 2 のいずれか一項に記載の装置。

【発明の詳細な説明】

10

20

30

40

50

【技術分野】**【0001】**

本発明はトランジスタの製造に関し、詳細には、これらに限定しないが、窒化ガリウム高電子移動度トランジスタ（「HEMT」）の製造、及びそのように製造されたトランジスタに関する。

【背景技術】**【0002】**

HEMTデバイスが数年前から提案されている。それらは、1チップ当たり100Wを超えることがある高出力、1~40GHzとなりうる高周波を扱うことができ、そして600℃を超える温度で動作することができる。

10

【発明の開示】**【発明が解決しようとする課題】****【0003】**

このような動作では熱が多く発生し、すべてのデバイスがそのような温度に耐えられるとは限らず、またHEMTデバイスは他の様々なデバイスと共に用いられることがあるため、放熱が重要となる。

【課題を解決するための手段】**【0004】**

第1の好ましい態様によれば、複数のトランジスタを製造する方法であって、各トランジスタは1つの基板上に複数のエピタキシャル層を備えており、

20

複数のエピタキシャル層の第1の表面に複数のソースコンタクトを形成するステップと、

第1の表面に少なくとも1つのドレインコンタクトを形成するステップと、

第1の表面に少なくとも1つのゲートコンタクトを形成するステップと、

ゲートコンタクト、複数のソースコンタクト及びドレインコンタクトの上及び間に、ゲートコンタクト、複数のソースコンタクト及びドレインコンタクトを絶縁する少なくとも1つの絶縁層を形成するステップと、

少なくとも1つの絶縁層の少なくとも一部分を覆い且つ貫通して複数のソースコンタクトに接続される導電層を形成するステップと、

導電層上に少なくとも1つのヒートシンク層を形成するステップと

30

を含む方法が提供される。

【0005】

第2の好ましい態様によれば、複数のトランジスタを備え、各トランジスタが、

第1の表面を有する複数のエピタキシャル層と、

すべて第1の表面上にある、複数のソースコンタクト、少なくとも1つのドレインコンタクト、及び少なくとも1つのゲートコンタクトと、

ゲートコンタクト、複数のソースコンタクト及びドレインコンタクトの上及び間にあり、ゲートコンタクト、複数のソースコンタクト及びドレインコンタクトを絶縁する少なくとも1つの絶縁層と、

少なくとも1つの絶縁層の少なくとも一部分を覆い且つ貫通して複数のソースコンタクトに接続される導電層と、

40

導電層上に少なくとも1つのヒートシンク層と

を備える、装置が提供される。

【0006】

トランジスタは、高電子移動度トランジスタとすることができます。複数のエピタキシャル層は、窒化ガリウムの層、窒化アルミニウムガリウムの層、n⁺型窒化アルミニウムガリウムの層、及び窒化ガリウムの最終層を備えることができる。第1の表面は、窒化ガリウムの最終層の上にあってもよい。この導電層は、少なくとも1つの絶縁層内の複数のビアを通って複数のソースコンタクトに接続することができる。この少なくとも1つの絶縁層は、熱伝導性且つ電気絶縁性とすることができます。

50

【0007】

熱伝導性金属の比較的厚い層を導電層上に形成してもよい。この比較的厚い層を形成する前に、導電層上に少なくとも1つのシード層を形成することができる。

【0008】

基板及びエピタキシャル層を貫通してドレインコンタクト、ゲートコンタクト及び導電層に至るビアを形成し、次いで充填することによって、ドレイン接続、ゲート接続及びソース接続をそれぞれ形成することができる。

【0009】

あるいは、基板を除去し、エピタキシャル層を貫通してドレインコンタクト、ゲートコンタクト、及び導電層に至るビアを形成し、次いで充填することによって、ドレイン接続、ゲート接続、及びソース接続を、それぞれ形成することができる。この場合、基板の代わりに、熱伝導性でありながら電気絶縁性である材料の追加の層を使用してもよい。

10

【発明を実施するための最良の形態】

【0010】

本発明が完全に理解され、容易に実用的に実施されることができるよう、以下、本発明の好ましい実施形態を非限定的な例としてのみ、添付の説明図を参照して説明する。

【0011】

図1は、製造の開始時の構造を示している。サファイア基板1は、サファイア基板1の上にバッファ層2を有し、そのバッファ層2上にはエピタキシャル層3がある。エピタキシャル層3は、GaN層4、AlGaN層5、及びn⁺型AlGaN層6と、最終GaN層7を備える。

20

【0012】

次いで、ソース8及びドレイン9のコンタクトを、最終GaN層の表面上に形成し(図2)、各トランジスタには1つのソース8及び1つのドレインコンタクト9がある。次いで、ゲートコンタクト10を、各ソースコンタクト8と各ドレインコンタクト9との間に形成する(図3)。このようにして、各ゲート10がアクティブ化されたときに、ソースコンタクト8の両側に1つずつある2つのドレイン9に1つのソース8から電流が流れることになる。

【0013】

図4に示すように、次いで、例えばAlNのパッシベーション層11などの電気絶縁層を形成して、熱伝導を可能にしながらコンタクト8、9、10を電気的に絶縁する。層11は、熱伝導性であることが好ましい。パッシベーション層11を覆ってレジストを塗布し(図5)、パッシベーション層11を貫通してソースコンタクト8に至るビア12を形成し、レジストを除去する。導電性及び熱伝導性の金属の追加の層13を、パッシベーション層13を覆うように形成する。この層16はまた、ビア12を充填する。これはソースコンタクト8に接続される(図6)。このようにして、コンタクト8、9及び10はすべて同一平面内になる。

30

【0014】

図7に示すように、導電性金属層13と、導電性金属層13で覆われていないパッシベーション層11とを覆うように、少なくとも1つの追加の層14を形成する。この追加の層14は、シード層である。

40

【0015】

このシード層14は、複数の層、例えば、異なる金属の3つの層であってもよい。第1のシード層は、導電層13によく密着するべきであり、クロム又はチタンの層とすることができます。その後に、それぞれタンタル及び銅であってもよい第2層及び第3層が続くことができる。すべてのシード層に、別の材料を使用することができる。この第2のシード層は、第2のシード層上に置かれた銅又は他の材料(例えば、第3のシード層など)がエピタキシャル層3内に拡散することを防ぐ、拡散バリアの役割をすることができる。第3のシード層は、後続の電気めっきのためのシード層の役割をする。

【0016】

50

図示の通り、2つの層15及び層16があり、層15は拡散バリアの役割をし、もう一方の層16はシード層である。

【0017】

シード層の熱膨張率は、GaNの熱膨張率3.17とは異なってもよい。コンタクト層13の熱膨張率はGaNの熱膨張率とは異なってもよく（シード層及びコンタクト層の熱膨張率はそれぞれ14.2及び13.4である）、層15及び16は比較的薄く（数ナノメートル）、下地のGaNエピタキシャル層にとって重大な応力の問題をもたらさない。しかし、後で加えられる銅めっきは数百ミクロンにもなる厚さとなることがあり、したがって重大な応力の問題をもたらす可能性がある。このように、シード層は応力を緩和するために用いることができる。これは、以下のうちの1つ又は複数によってなされることができる。

- ・応力を吸収するのに十分な柔軟性を有すること
- ・応力を吸収するのに十分な内部スリップ性を有すること
- ・応力に耐えるのに十分な剛性を有すること
- ・段階的な熱膨張率を有すること

【0018】

段階的な熱膨張率の場合は、第1層の熱膨張率が第2層のものより低く、第2層の熱膨張率が第3の層のものより低いといったことが好ましい。例えば、図のように第1層15を、6.3の熱膨張率を有するタンタルとし、第2層6を、16.5の熱膨張率を有する銅とすることができます。このように、熱膨張率は、パッシベーション層13から外側に向かって銅層18まで段階づけられる。別の選択肢は、温度によって1つの金属層が膨張するともう1つの金属層が収縮するといったように異なる膨張率を有することである。

【0019】

もし外側の銅層18がコンタクト層13とパッシベーション層11に直接形成されると、それらの熱膨張率の差によりクラッキング、分離、及び／又は不具合が生じることがある。異なる材質の複数のシード層、特にそれぞれが異なる熱膨張率を有する金属を堆積させることにより、熱膨張の応力がシード層を介して拡散され、クラッキング、分離及び／又は不具合の可能性が低くなる。もし1又は複数の中間層がある場合は、この中間層は層15と層16の間の膨張率を有し、且つ第1層15の膨張率から最終層16の膨張率へと徐々に変化しているべきである。中間層は無くてもよく、あるいは（1、2、3といった）必要又は要望に応じた任意の数の中間層があつてもよい。

【0020】

新たな基板及び／又はヒートシンクとしての役割をする、銅などの比較的厚い金属の層18のパターンめっきを得るために、厚いレジスト17のパターンを標準的なフォトリソグラフィによってシード層15に形成し（図8）、この厚いレジスト17の間及び上を覆って残る金属18をめっきし（図9）、单一金属のサポート層18を形成する。

【0021】

次いで、例えば、ケリー[M.K.ケリー、O.アンバカー、R.ディミトロフ、R.ハリドシュ、M.シュツツマンの「phys. stat. sol.」(a) 159, R3 (1997)]に記載されたものなどの周知の技術に従って、サファイヤ基板1の除去又はリフトオフを行う（図10及び図11）。この基板1は研磨又はウェットエッティングによって除去してもよい。これにより、GaN層4の最下面19が露出される。除去の質を向上するためにも、また構造的強度を得るためにも、エピタキシャル層3をそのまま残しながら基板のリフトオフを行うことが好ましい。除去の際エピタキシャル層3をそのまま残すことにより、エピタキシャル層3の電気的性質及び機械的性質が維持される。

【0022】

最初の基板1を除去した後は、この厚くめっきされた金属18は新たな機械的支持材の1つ又は複数としての役割をすることができる、そして半導体デバイスの動作中は、ヒートシンク、放熱部及び接続層のうちの1つ又は複数の役割をすることができる。最終GaN層7が比較的薄いので、活性層3中に生じた熱をより容易にこの厚い層18に導くことが

できる。さらに、層 11、13 及び 14 は、それぞれが熱伝導性である。

【0023】

シード層 14 は電気絶縁層でもよいが、優れた熱伝導体、例えば AlN である必要がある。

【0024】

厚い層 18 は寄生容量を生じさせ、寄生容量は動作速度を遅くする。層 18 とエピタキシャル層 3 の間の距離を増やすことによって、この寄生容量は減少する。

【0025】

この時点では露出されている GaN 層 4 の表面 19 にレジスト層を塗布し、エッチングを行って、エピタキシャル層 13 を貫通してドレインコンタクト 9 に至る少なくとも 1 つのビア 20 を形成する(図 12)。次いで、ビア 20 を充填して(図 13)、ドレイン接続 21 を形成する。図 14 は、ドレイン接続 20、ソースコンタクト 8、ゲートコンタクト 10 を示している。

10

【0026】

エピタキシャル層 3 を貫通してゲートコンタクト 10 に至る別のビア 22 を形成し(図 15)、このビア 22 を充填して、ゲート接続 23 を形成する。

【0027】

図 16 は、ゲート接続 23 及びドレイン接続 20 とソースコンタクト 8 を示している。

【0028】

図 17 及び図 18 は、ソース接続 8 を得るための同様の工程を示している。エピタキシャル層 3 を貫通してソースコネクタ層 13 に至るビア 24 を形成し、このビア 24 を充填して、ソース接続 25 を形成する。

20

【0029】

図 19 は、このソース接続 25 の図を示している。

【0030】

次いでエッチングを行って(図 20)、厚いレジスト 17 の末端が露出されるまで、エピタキシャル層 3、パッシベーション層 11 及び導電層 13 を貫通するギャップ 26 を形成する。次いで、厚いレジスト 17 をダイ分割のために除去する。

【0031】

これにより、接続 20、23 及び 25 が残り、デバイスを電気的に接続することができる。あるいは、図 22 に示すように、図 17 と図 18 の工程を回避して上述のダイ分割を行ってもよい。そうすると、ソースコンタクト層 13 のための電気的接続は片方又は両方の側 26 となる。

30

【0032】

要望に応じて、基板 1 をそのまま残し、例えばレーザーによって穴を開けて、接続 20、23 及び 25 を形成することができる。あるいは、図 21 に示すように、熱伝導性でありながら電気絶縁性である材料(例えば AlN)の追加の層 27 を、基板 1 の代わりに加えることができる。

【0033】

このように、上記 HEMT デバイスは、デバイスのためのコンタクト、ヒートシンク、熱拡散器及び物理的支持材のうちの 1 つ又は複数の役割をする比較的厚い金属層 18 を備えた状態で用いることができる。パッシベーション層 11、導電層 13、シード層 14 及び比較的厚い層 18 の組み合わせによる効果は、それらがすべて熱伝導性であるため、それらすべてを組み合わせてエピタキシャル層 3 から熱を外部へ導き出すこと、及びそれらが組み合わされてヒートシンクとなることである。

40

【0034】

以上、本発明を好ましい実施形態に即して詳細に示し説明してきたが、関連技術の当業者には理解されるように、本発明から逸脱することなく、その構成及び設計の細部に様々な改良又は変形を加えることができる。

【図面の簡単な説明】

50

【0035】

- 【図1】製造工程の第1の段階でのデバイスの略図である。
- 【図2】製造工程の第2の段階でのデバイスの略図である。
- 【図3】製造工程の第3の段階でのデバイスの略図である。
- 【図4】製造工程の第4の段階でのデバイスの略図である。
- 【図5】製造工程の第5の段階でのデバイスの略図である。
- 【図6】製造工程の第6の段階でのデバイスの略図である。
- 【図7】製造工程の第7の段階でのデバイスの略図である。
- 【図8】製造工程の第8の段階でのデバイスの略図である。
- 【図9】製造工程の第9の段階でのデバイスの略図である。
- 【図10】製造工程の第10の段階でのデバイスの略図である。
- 【図11】製造工程の第11の段階でのデバイスの略図である。
- 【図12】製造工程の第12の段階でのデバイスの略図である。
- 【図13】製造工程の第13の段階でのデバイスの略図である。
- 【図14】図13の線及び矢印の方向14-14に沿った全断面図である。
- 【図15】製造工程の第14の段階でのデバイスの略図である。
- 【図16】図15の線及び矢印の方向16-16に沿った全断面図である。
- 【図17】製造工程の第15の段階でのデバイスの略図である。
- 【図18】製造工程の第16の段階でのデバイスの略図である。
- 【図19】図18の線及び矢印の方向19-19に沿った全断面図である。
- 【図20】製造工程の第17の段階でのデバイスの略図である。
- 【図21】製造工程の最終の段階でのデバイスの略図である。
- 【図22】製造工程の代替の最終の段階でのデバイスの略図である。

10

20

【図1】

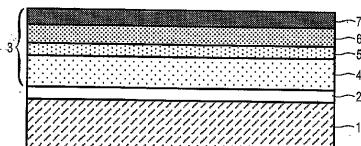


FIG. 1

【図4】

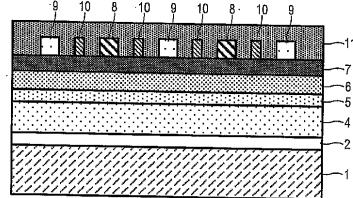


FIG. 4

【図2】

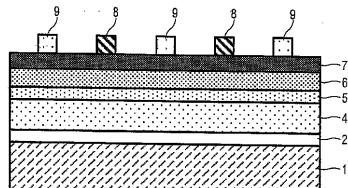


FIG. 2

【図5】

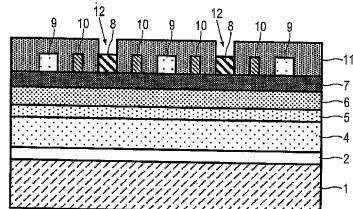


FIG. 5

【図3】

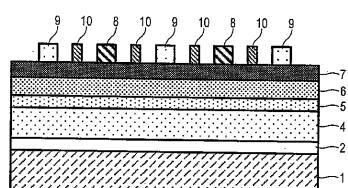


FIG. 3

【図6】

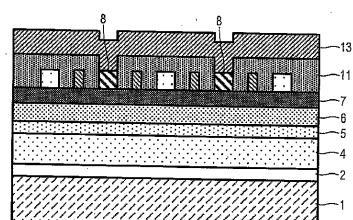


FIG. 6

【図 7】

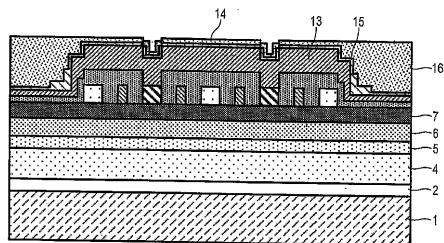


FIG. 7

【図 8】

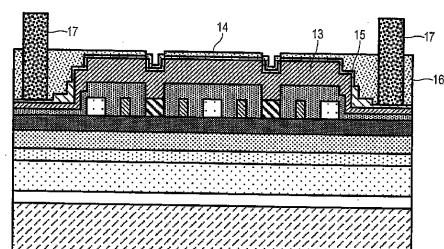


FIG. 8

【図 9】

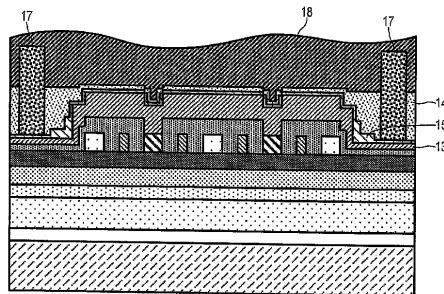


FIG. 9

【図 10】

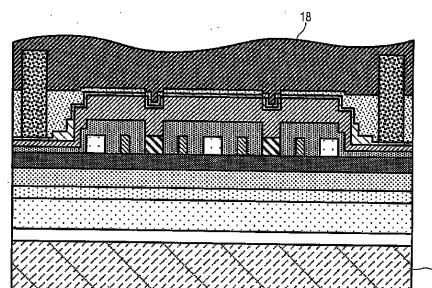


FIG. 10

【図 11】

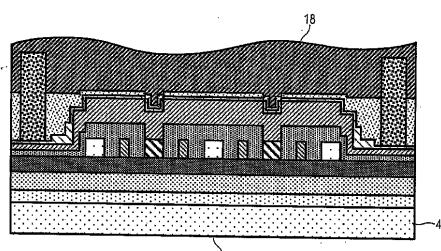


FIG. 11

【図 13】

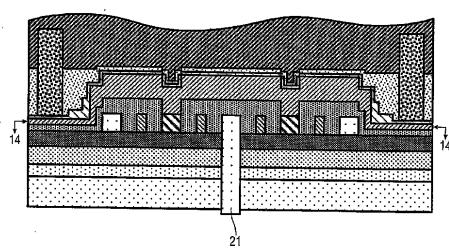


FIG. 13

【図 12】

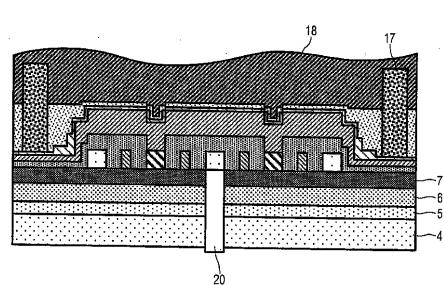


FIG. 12

【図 14】

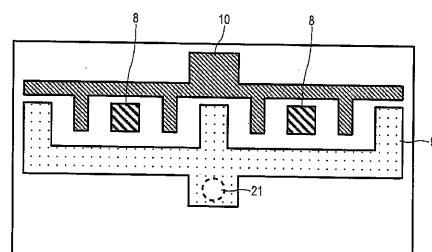


FIG. 14

【図 15】

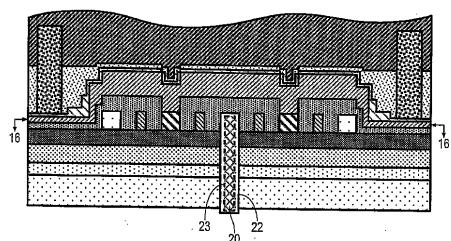


FIG. 15

【図 17】

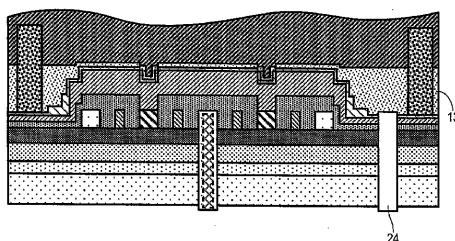


FIG. 17

【図 16】

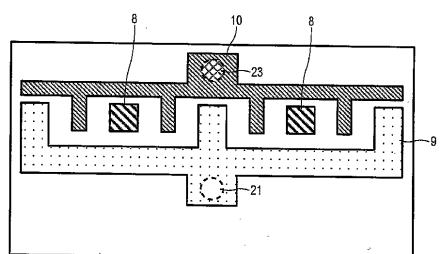


FIG. 16

【図 18】

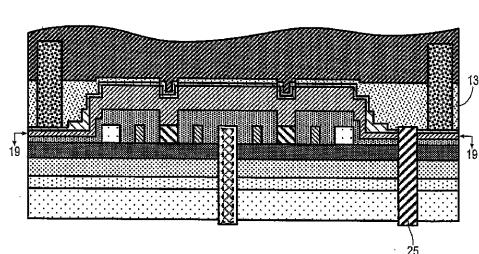


FIG. 18

【図 19】

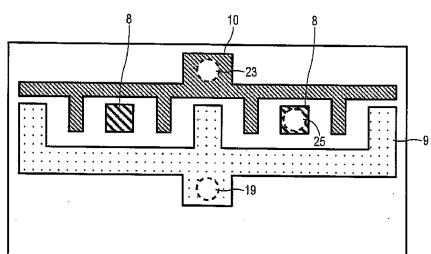


FIG. 19

【図 21】

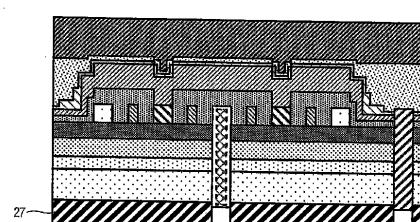


FIG. 21

【図 20】

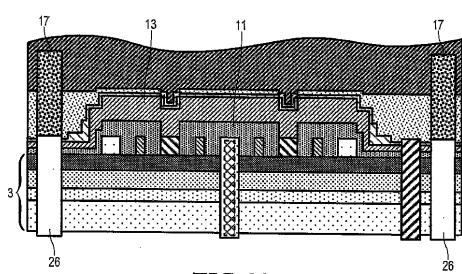


FIG. 20

【図 22】

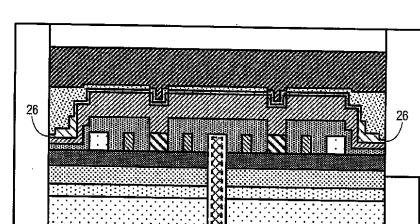


FIG. 22

【手続補正書】

【提出日】平成19年8月14日(2007.8.14)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

複数のトランジスタを製造する方法であって、

各前記トランジスタは、1つの共通基板上に複数のエピタキシャル層を備えており、

前記複数のエピタキシャル層の第1の表面に複数のソースコンタクトを形成するステップと、

前記第1の表面に少なくとも1つのドレインコンタクトを形成するステップと、

前記第1の表面に少なくとも1つのゲートコンタクトを形成するステップと、

前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレインコンタクトの上及び間に、前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレインコンタクトを絶縁する少なくとも1つの絶縁層を形成するステップと、

前記少なくとも1つの絶縁層の少なくとも一部分を覆い、且つ貫通して前記複数のソースコンタクトに接続される導電層を形成するステップと、

前記導電層上に少なくとも1つのシード層を形成するステップと、

前記シード層上に少なくとも1つのヒートシンク層を形成するステップとを含む方法。

【請求項2】

前記トランジスタが高電子移動度トランジスタであり、

前記複数のエピタキシャル層が、窒化ガリウムの層と、窒化アルミニウムガリウムの層と、 n^+ 型窒化アルミニウムガリウムの層と、窒化ガリウムの最終層とを備え、前記第1の表面が前記窒化ガリウムの最終層の上にあり、

前記少なくとも1つの絶縁層が、電気絶縁性でありながら熱伝導性の材料であり、

前記導電層が、前記少なくとも1つの絶縁層内の複数のビアを通じて前記複数のソースコンタクトに接続される、請求項1に記載の方法。

【請求項3】

前記少なくとも1つのヒートシンク層が、前記導電層上に形成された導電性金属の比較的厚い層である、請求項1又は2に記載の方法。

【請求項4】

前記シード層が複数のシード層を備え、前記複数のシード層のうちの第1のシード層が前記導電層に形成され、前記第1のシード層の材料が第1の熱膨張率を有し、

前記第1のシード層上に第2のシード層が形成され、前記第2のシード層の材料が、前記第1の熱膨張率よりも大きい第2の熱膨張率を有する、請求項1～3のいずれか一項に記載の方法。

【請求項5】

前記第1のシード層及び前記第2のシード層のうちの1つが、それに形成された層の前記複数のエピタキシャル層内への拡散に対するバリアを提供する拡散バリアである、請求項4に記載の方法。

【請求項6】

前記導電性金属の比較的厚い層が、構造支持材、ヒートシンク、放熱器及び接続部からなる群から選択される少なくとも1つである、請求項3に記載の方法。

【請求項7】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記導電層に至る少なくとも1つのビアを形成し、次に充填することによって、ソース接続を形成する、請求項1～6

のいずれか一項に記載の方法。

【請求項 8】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのドレンコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ドレン接続を形成する、請求項1～7のいずれか一項に記載の方法。

【請求項 9】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ゲート接続を形成する、請求項1～8のいずれか一項に記載の方法。

【請求項 10】

前記少なくとも1つのヒートシンク層を形成した後に前記共通基板を除去するステップと、前記共通基板の代わりに、電気絶縁性且つ熱伝導性の材料の追加の層を形成するステップとをさらに含む、請求項1～6のいずれか一項に記載の方法。

【請求項 11】

前記複数のエピタキシャル層を貫通して前記導電層に至る少なくとも1つのビアを形成し、次に充填することによって、ソース接続を形成する、請求項10に記載の方法。

【請求項 12】

前記複数のエピタキシャル層を貫通して前記少なくとも1つのドレンコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ドレン接続を形成する、請求項10又は11に記載の方法。

【請求項 13】

前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至る少なくとも1つのビアを形成し、次に充填することによって、ゲート接続を形成する、請求項10～12のいずれか一項に記載の方法。

【請求項 14】

前記少なくとも1つのヒートシンク層を形成する前に、パターンめっきを行う、請求項1～13のいずれか一項に記載の方法。

【請求項 15】

複数のトランジスタを備え、各前記トランジスタが、
(a) 第1の表面を有する複数のエピタキシャル層と、
(b) すべて前記第1の表面上にある、複数のソースコンタクト、少なくとも1つのドレンコンタクト、及び少なくとも1つのゲートコンタクトと、
(c) 前記複数のソースコンタクト、前記少なくとも1つのドレンコンタクト及び前記少なくとも1つのゲートコンタクトの上及び間にあり、前記ゲートコンタクト、前記複数のソースコンタクト及び前記ドレンコンタクトを絶縁する少なくとも1つの絶縁層と、
(d) 前記少なくとも1つの絶縁層の少なくとも一部分を覆い且つ貫通して前記複数のソースコンタクトに接続される導電層と、
(f) 前記導電層上に少なくとも1つのヒートシンク層と、
(g) 前記導電層と前記少なくとも1つのヒートシンク層との間に少なくとも1つのシード層と
を備える、装置。

【請求項 16】

前記少なくとも1つのヒートシンク層が、前記導電層によって覆われていない前記少なくとも1つの絶縁層と前記導電層とを覆う、請求項15に記載の装置。

【請求項 17】

前記少なくとも1つの絶縁層が、電気絶縁性且つ熱伝導性である、請求項16に記載の装置。

【請求項 18】

前記複数のエピタキシャル層が、窒化ガリウムの層と、窒化アルミニウムガリウムの層

と、 n^+ 型窒化アルミニウムガリウムの層と、窒化ガリウムの最終層とを備え、前記第1の表面が前記窒化ガリウムの最終層の上にある、請求項15～17のいずれか一項に記載の装置。

【請求項19】

前記導電層が、前記少なくとも1つの絶縁層内の複数のピアを通って前記複数のソースコンタクトに接続される、請求項15～18のいずれか一項に記載の装置。

【請求項20】

前記少なくとも1つのヒートシンク層が、前記導電層上にある導電性金属の比較的厚い層である、請求項16～19のいずれか一項に記載の装置。

【請求項21】

前記シード層が複数のシード層を備え、前記複数のシード層のうちの第1のシード層が前記導電層上にあり、前記第1のシード層の材料が第1の熱膨張率を有し、

前記第1のシード層上に第2のシード層があり、前記第2のシード層の材料が、前記第1の熱膨張率よりも大きい第2の熱膨張率を有する、請求項15～20のいずれか一項に記載の装置。

【請求項22】

前記第1のシード層及び前記第2のシード層のうちの1つが、それに形成された層の前記複数のエピタキシャル層内への拡散に対するバリアを提供する拡散バリアである、請求項21に記載の装置。

【請求項23】

前記比較的厚い層が、構造支持材、ヒートシンク、放熱器及び接続部からなる群から選択される少なくとも1つである、請求項20に記載の装置。

【請求項24】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記導電層に至るソース接続をさらに備える、請求項15～23のいずれか一項に記載の装置。

【請求項25】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのドレンコンタクトに至るドレン接続をさらに備える、請求項15～24のいずれか一項に記載の装置。

【請求項26】

前記共通基板及び前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至るゲート接続をさらに備える、請求項15～25のいずれか一項に記載の装置。

【請求項27】

前記導電性金属の比較的厚い層が形成された後に、前記共通基板が除去される、請求項20～23のいずれか一項に記載の装置。

【請求項28】

前記複数のエピタキシャル層を貫通して前記導電層に至るソース接続をさらに備える、請求項27に記載の装置。

【請求項29】

前記複数のエピタキシャル層を貫通して少なくとも1つの前記ソースコンタクトに至るドレン接続をさらに備える、請求項27又は28に記載の装置。

【請求項30】

前記複数のエピタキシャル層を貫通して前記少なくとも1つのゲートコンタクトに至るゲート接続をさらに備える、請求項27～29のいずれか一項に記載の装置。

【請求項31】

前記少なくとも1つのヒートシンク層が、前記導電性金属の比較的厚い層、前記少なくとも1つのシード層、前記導電層、及び前記少なくとも1つの絶縁層を備える、請求項21～23のいずれか一項に記載の装置。

【請求項32】

前記トランジスタが高電子移動度トランジスタである、請求項 15～31 のいずれか一項に記載の装置。

【請求項 33】

前記共通基板の代わりに、電気絶縁性且つ熱伝導性の材料の層をさらに備える、請求項 27～30 のいずれか一項に記載の装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0013

【補正方法】変更

【補正の内容】

【0013】

図 4 に示すように、次いで、例えば A1N のパッシベーション層 11 などの電気絶縁層を形成して、熱伝導を可能にしながらコンタクト 8、9、10 を電気的に絶縁する。層 11 は、熱伝導性であることが好ましい。パッシベーション層 11 を覆ってレジストを塗布し（図 5）、パッシベーション層 11 を貫通してソースコンタクト 8 に至るビア 12 を形成し、レジストを除去する。導電性及び熱伝導性の金属の追加の層 13 を、パッシベーション層 11 を覆うように形成する。この層 13 はまた、ビア 12 を充填する。これはソースコンタクト 8 に接続される（図 6）。このようにして、コンタクト 8、9 及び 10 はすべて同一平面内になる。

【国際調査報告】

INTERNATIONAL SEARCH REPORT		International application No. PCT/SG2006/000255																				
A. CLASSIFICATION OF SUBJECT MATTER																						
Int. Cl. <i>H01L 27/082 (2006.01) H01L 21/02 (2006.01) H01L 29/737 (2006.01)</i>																						
According to International Patent Classification (IPC) or to both national classification and IPC																						
B. FIELDS SEARCHED																						
Minimum documentation searched (classification system followed by classification symbols)																						
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched																						
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used) DWPI and keywords: transistors, HEMT, HFET, HBT, bipolar, high electron mobility, hetero-junction, epitaxial, GaN, gallium nitride, aluminium gallium nitride, heat, sink, dissipate, source, drain, gate, connection, contact, insulator, conductive, layer, surface, heat, material, and other similar terms.																						
C. DOCUMENTS CONSIDERED TO BE RELEVANT																						
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.																				
Y	US 2005/0127397 A1 (BORGES ET AL) 16 June 2005 See figure 9, paragraphs 55-70	1-3, 7-14, 16-21, 25-35																				
Y	US 2002/0117681 A1 (WEEKS ET AL) 29 August 2002 See figures 7 and 8, paragraphs 59-61	1-3, 7-14, 16-21, 25-35																				
Y	US 5192987 A (KHAN ET AL) 9 March 1993 See figures 1, 3, 5, 6, and columns 1-4	1-3, 7-14, 16-21, 25-35																				
<input checked="" type="checkbox"/> Further documents are listed in the continuation of Box C		<input checked="" type="checkbox"/> See patent family annex																				
<p>* Special categories of cited documents:</p> <table> <tr> <td>"A"</td> <td>document defining the general state of the art which is not considered to be of particular relevance</td> <td>"T"</td> <td>later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention</td> </tr> <tr> <td>"E"</td> <td>earlier application or patent but published on or after the international filing date</td> <td>"X"</td> <td>document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone</td> </tr> <tr> <td>"L"</td> <td>document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)</td> <td>"Y"</td> <td>document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art</td> </tr> <tr> <td>"O"</td> <td>document referring to an oral disclosure, use, exhibition or other means</td> <td>"&"</td> <td>document member of the same patent family</td> </tr> <tr> <td>"P"</td> <td>document published prior to the international filing date but later than the priority date claimed</td> <td></td> <td></td> </tr> </table>			"A"	document defining the general state of the art which is not considered to be of particular relevance	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention	"E"	earlier application or patent but published on or after the international filing date	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone	"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art	"O"	document referring to an oral disclosure, use, exhibition or other means	"&"	document member of the same patent family	"P"	document published prior to the international filing date but later than the priority date claimed		
"A"	document defining the general state of the art which is not considered to be of particular relevance	"T"	later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention																			
"E"	earlier application or patent but published on or after the international filing date	"X"	document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone																			
"L"	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y"	document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art																			
"O"	document referring to an oral disclosure, use, exhibition or other means	"&"	document member of the same patent family																			
"P"	document published prior to the international filing date but later than the priority date claimed																					
Date of the actual completion of the international search 25 October 2006		Date of mailing of the international search report 6 NOV 2006																				
Name and mailing address of the ISA/AU AUSTRALIAN PATENT OFFICE PO BOX 200, WODEN ACT 2606, AUSTRALIA E-mail address: pct@ipaustralia.gov.au Facsimile No. (02) 6285 3929		Authorized officer Lynn Bloomfield Telephone No : (02) 6283 2851																				

INTERNATIONAL SEARCH REPORT

International application No. PCT/SG2006/000255
--

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	US 2004/0130037 A1 (MISHRA ET AL) 8 July 2004 See figures 3, 4, 9-11 and paragraphs 46-52, 60-65	1-3, 7-14, 16-21, 25-35
A	US 2005/0164482 A1 (SAXLER) 28 July 2005 See entire document	
A	US 4107720 A (PUCEL ET AL) 15 August 1978 See entire document	
	Claims 1-3, 7-14, 16-21, 25-35 are not inventive when document US 2005/0127397 is combined with either US 2002/0117681, US 5192987, or US 2004/0130037.	

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/SG2006/000255

This Annex lists the known "A" publication level patent family members relating to the patent documents cited in the above-mentioned international search report. The Australian Patent Office is in no way liable for these particulars which are merely given for the purpose of information.

Patent Document Cited in Search Report			Patent Family Member				
US	4107720	CA	1027257	DE	2548483	FR	2290041
		GB	1482337	JP	51067076	US	4016643
US	2002117681	EP	1378012	US	6611002	US	2004130002
		WO	02069410	WO	2005022639		
US	5192987	US	5296395				
US	2004130037	AU	2003300000	CA	2511005	CN	1757119
		EP	1579509	US	6825559	US	2005006669
		US	2005067716	WO	2004061973		
US	2005164482	CA	2554003	EP	1706895	US	7033912
		US	2006138455	WO	2005074013		
US	2005127397	AU	2002306569	EP	1386354	US	6956250
		US	2002117695	WO	02069373		

Due to data integration issues this family listing may not include 10 digit Australian applications filed since May 2001.

END OF ANNEX

フロントページの続き

(81)指定国 AP(BW,GH,GM,KE,LS,MW,MZ,NA,SD,SL,SZ,TZ,UG,ZM,ZW),EA(AM,AZ,BY,KG,KZ,MD,RU,TJ,TM),EP(AT,BE,BG,CH,CY,CZ,DE,DK,EE,ES,FI,FR,GB,GR,HU,IE,IS,IT,LT,LU,LV,MC,NL,PL,PT,RO,SE,SI,SK,TR),OA(BF,BJ,CF,CG,CI,CM,GA,GN,GQ,GW,ML,MR,NE,SN,TD,TG),AE,AG,AL,AM,AT,AU,AZ,BA,BB,BG,BR,BW,BY,BZ,CA,CH,CN,CO,CR,CU,CZ,DE,DK,DM,DZ,EC,EE,EG,ES,FI,GB,GD,GE,GH,GM,HN,HR,HU,ID,IL,IN,IS,JP,KE,KG,KM,KN,KP,KR,KZ,LA,L,C,LK,LR,LS,LT,LU,LV,LY,MA,MD,MG,MK,MN,MW,MX,MY,MZ,NA,NG,NI,NO,NZ,OM,PG,PH,PL,PT,RO,RS,RU,SC,SD,SE,SG,SK,SL,SM,SV,SY,TJ,TM,TN,TR,TT,TZ,UA,UG,US,UZ,VC,VN,ZA,ZM,ZW

(72)発明者 ユアン , シュー

シンガポール , シンガポール 118258 , ナンバー 03 - 01 , サイエンス パーク
ドライヴ 83

(72)発明者 カン , シュー ジュン

シンガポール , シンガポール 118258 , ナンバー 03 - 01 , サイエンス パーク
ドライヴ 83

(72)発明者 リン , シ ミン

シンガポール , シンガポール 118258 , ナンバー 03 - 01 , サイエンス パーク
ドライヴ 83

F ターム(参考) 5F102 FA00 GA01 GB02 GC01 GD01 GJ10 GL04 GM04 GM08 GQ01
GS09 GV05 HC00 HC01 HC30