

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2023 年 11 月 16 日 (16.11.2023)



(10) 国际公布号
WO 2023/216239 A1

(51) 国际专利分类号:
G09G 3/3208 (2016.01) **G09G 3/3266** (2016.01)
G09G 3/3258 (2016.01)

(21) 国际申请号: PCT/CN2022/092727

(22) 国际申请日: 2022 年 5 月 13 日 (13.05.2022)

(25) 申请语言: 中文

(26) 公布语言: 中文

(30) 优先权:
202210494260.3 2022年5月7日 (07.05.2022) CN

(71) 申请人: 武汉华星光电半导体显示技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS SEMICONDUCTOR DISPLAY TECHNOLOGY CO., LTD.) [CN/CN]; 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。

(72) 发明人: 鲁凯 (LU, Kai); 中国湖北省武汉市东湖新技术开发区高新大道 666 号光谷生物创新园 C5 栋 305 室, Hubei 430079 (CN)。

(74) 代理人: 深圳紫藤知识产权代理有限公司 (PURPLEVINE INTELLECTUAL PROPERTY (SHENZHEN) CO., LTD.); 中国广东省深圳市南山区粤海街道大冲社区华润置地大厦 C 座 2901, Guangdong 518052 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(54) Title: DISPLAY PANEL

(54) 发明名称: 显示面板

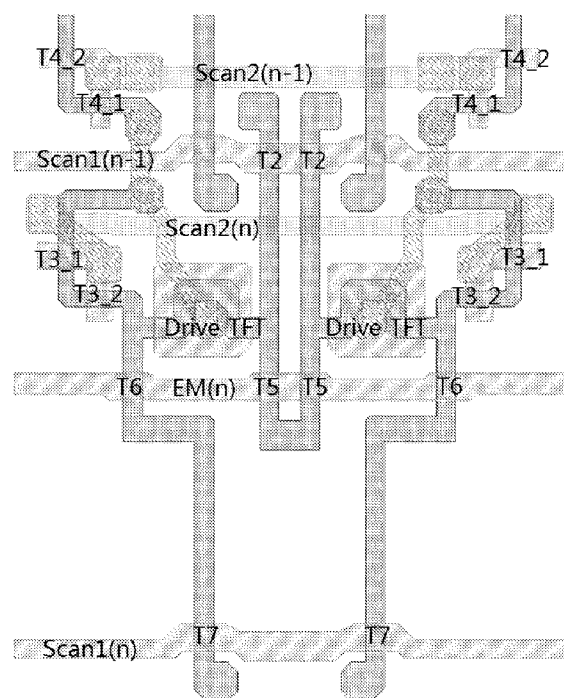


图 2

(57) Abstract: A display panel. A width-to-length ratio of a sub-channel (111) of a compensation transistor (T3) close to a drive transistor (Drive TFT) is less than a width-to-length ratio of a channel (22) of a first initialization transistor (T4), so that a pull-up effect of electric leakage of the compensation transistor (T3) on a potential of a gate of the drive transistor (Drive TFT) and a pull-down effect of the first initialization transistor (T4) on the potential of the gate of the drive transistor (Drive TFT) can cancel each other, avoiding a change in the potential of the gate of the drive transistor (Drive TFT) caused by electric leakage of transistors, and mitigating the problem of display flicker.

(57) 摘要: 一种显示面板, 使补偿晶体管 (T3) 靠近驱动晶体管 (Drive TFT) 的子沟道 (111) 的宽长比小于第一初始化晶体管 (T4) 的沟道 (22) 的宽长比, 使补偿晶体管 (T3) 漏电对驱动晶体管 (Drive TFT) 的栅极的电位的拉升影响和第一初始化晶体管 (T4) 对驱动晶体管 (Drive TFT) 的栅极的电位的拉低影响抵消, 避免各晶体管的漏电导致驱动晶体管 (Drive TFT) 的栅极电位变化, 改善显示闪烁的问题。

(84) 指定国(除另有指明, 要求每一种可提供的地区
保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA,
RW, SC, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM,
AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG,
CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU,
IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,
RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM,
GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告(条约第21条(3))。

显示面板

技术领域

[0001] 本申请涉及显示技术领域，尤其是涉及一种显示面板。

背景技术

[0002] OLED (Organic Light-Emitting Diode, 有机发光二极管) 显示器件由于自发光、可实现柔性等优点被广泛应用。现有OLED显示器件会采用基于LTPS (Low Temperature Poly-silicon, 低温多晶硅) 技术的驱动电路对像素进行驱动，但在实际使用过程中，由于与驱动晶体管的栅极连接的晶体管为双栅设计的晶体管，位于双栅结构之间的半导体图案容易受到其他信号的耦合，导致电位较高，在发光阶段向驱动晶体管漏电，且在实际过程中，存在部分晶体管的向驱动晶体管的栅极漏电导致驱动晶体管的栅极电位提高，部分晶体管向驱动晶体管的栅极漏电导致驱动晶体管的栅极电位降低，总体会导致驱动晶体管的栅极电位升高，从而一帧内显示亮度变化，且在低频显示时出现明显的闪烁现象。

[0003] 所以，现有显示面板存在不同晶体管对驱动晶体管的栅极的漏电影响不平衡所导致的显示闪烁的问题。

发明概述

技术问题

[0004] 本申请实施例提供一种显示面板，用以缓解现有显示面板存在不同晶体管对驱动晶体管的栅极的漏电影响不平衡所导致的显示闪烁的问题。

问题的解决方案

技术解决方案

[0005] 为解决上述问题，本申请提供的技术方案如下：

[0006] 本申请实施例提供一种显示面板，该显示面板包括阵列设置的多个发光器件和驱动所述发光器件的像素驱动电路，所述像素驱动电路包括：

[0007] 第一初始化晶体管，与第一初始化信号线连接，用于在第一扫描信号的控制下，向第一节点输入第一初始化信号；

- [0008] 开关晶体管，用于在第二扫描信号的控制下，向第二节点输入数据信号；
- [0009] 驱动晶体管，与第一节点和第二节点电连接，用于在第一节点和第二节点电位的控制下，驱动所述发光器件发光；
- [0010] 补偿晶体管，通过所述第一节点和第三节点与所述驱动晶体管相连，用于在第三扫描信号的控制下，补偿所述驱动晶体管的阈值电压；
- [0011] 其中，所述补偿晶体管包括至少两个子沟道，所述补偿晶体管中靠近所述驱动晶体管的子沟道的宽长比小于所述第一初始化晶体管的沟道的宽长比。
- [0012] 在一些实施例中，所述第一初始化晶体管包括至少两个子沟道，所述补偿晶体管中靠近所述驱动晶体管的子沟道的宽长比小于所述第一初始化晶体管中靠近所述驱动晶体管的子沟道的宽长比。
- [0013] 在一些实施例中，所述补偿晶体管包括第一沟道，所述第一初始化晶体管包括第二沟道，所述第一沟道至少包括第一子沟道和第二子沟道，所述第二沟道至少包括第三子沟道和第四子沟道，所述第一子沟道位于所述第二子沟道靠近所述驱动晶体管的一侧，所述第三子沟道位于所述第四子沟道靠近所述驱动晶体管的一侧，所述第一子沟道的宽长比小于所述第三子沟道的宽长比，且所述第一沟道的宽长比小于所述第一初始化晶体管的第二沟道的宽长比。
- [0014] 在一些实施例中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比大于所述第四子沟道的宽长比。
- [0015] 在一些实施例中，所述第二子沟道的宽长比等于所述第四子沟道的宽长比，或者所述第二子沟道的宽长比小于所述第四子沟道的宽长比。
- [0016] 在一些实施例中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比，且所述第二子沟道的宽长比等于所述第四子沟道的宽长比。
- [0017] 在一些实施例中，所述第三子沟道的宽长比大于所述第四子沟道的宽长比，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，且所述第一子沟道的宽长比等于所述第四子沟道的宽长比。
- [0018] 在一些实施例中，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比。

- [0019] 在一些实施例中，所述补偿晶体管包括相连的第一栅极和第二栅极、第一有源图案，所述第一初始化晶体管包括相连的第三栅极和第四栅极、第二有源图案，在所述第一子沟道，所述第一有源图案所述第一栅极存在第一重合区域，在所述第二子沟道，所述第一有源图案与所述第二栅极存在第二重合区域，在所述第三子沟道，所述第二有源图案与所述第三栅极存在第三重合区域，在所述第四子沟道，所述第二有源图案与所述第四栅极存在第四重合区域；
- [0020] 其中，位于所述第一重合区域的第一有源图案的宽度与所述第一栅极的宽度的比值等于位于所述第二重合区域的第一有源图案的宽度与第二栅极的宽度的比值，位于所述第三重合区域的第二有源图案的宽度与所述第三栅极的宽度的比值等于位于所述第四重合区域的第二有源图案的宽度与所述第四栅极的宽度的比值，且位于所述第一重合区域的第一有源图案的宽度与所述第一栅极的宽度的比值小于位于所述第三重合区域的第二有源图案的宽度与第三栅极的宽度的比值。
- [0021] 在一些实施例中，位于所述第一重合区域的第一栅极的宽度等于位于所述第二重合区域的第二栅极的宽度，位于所述第三重合区域的第三栅极的宽度等于位于所述第四重合区域的第四栅极的宽度，且位于所述第一重合区域的第一栅极的宽度大于位于所述第三重合区域的第三栅极的宽度。
- [0022] 在一些实施例中，位于所述第一重合区域的第一有源图案的宽度等于位于所述第二重合区域的第一有源图案的宽度，位于所述第三重合区域的第二有源图案的宽度等于位于所述第四重合区域的第二有源图案的宽度，且位于所述第一重合区域的第一有源图案的宽度等于位于所述第三重合区域的第二有源图案的宽度。
- [0023] 在一些实施例中，位于所述第一重合区域的第一有源图案的宽度等于位于所述第二重合区域的第一有源图案的宽度，位于所述第三重合区域的第二有源图案的宽度等于位于所述第四重合区域的第二有源图案的宽度，且位于所述第一重合区域的第一有源图案的宽度小于位于所述第三重合区域的第二有源图案的宽度。
- [0024] 在一些实施例中，位于所述第一重合区域的第一栅极的宽度等于位于所述第二

重合区域的第二栅极的宽度，位于所述第三重合区域的第三栅极的宽度等于位于所述第四重合区域的第四栅极的宽度，且位于所述第一重合区域的第一栅极的宽度等于或者大于位于所述第三重合区域的第三栅极的宽度。

[0025] 在一些实施例中，所述第一初始化晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管包括第一栅极和第二栅极，所述第一初始化晶体管包括第三栅极和第四栅极，所述第一栅极和所述第二栅极在所述第一有源图案上的投影存在间距，所述第三栅极和所述第四栅极在所述第二有源图案上的投影存在间距。

[0026] 在一些实施例中，横向设置的相邻像素驱动电路对称设置，相邻像素驱动电路中的第一初始化晶体管连接至同一初始化信号线，相邻像素驱动电路中的补偿晶体管连接至同一扫描线。

[0027] 在一些实施例中，所述像素驱动电路还包括第二初始化晶体管，所述第二初始化晶体管与第二初始化信号线连接，用于在第四扫描信号的控制下，向所述发光器件阳极输入第二初始化信号；

[0028] 第一发光控制晶体管，通过第二节点与所述驱动晶体管相连，用于在发光控制信号的控制下，导通电源高电位信号线向所述驱动晶体管的电流；

[0029] 第二发光控制晶体管，通过第三节点与所述驱动晶体管相连，用于在发光控制信号的控制下，导通所述驱动晶体管流向所述发光器件阳极的电流。

[0030] 在一些实施例中，所述像素驱动电路还包括存储电容，所述存储电容一端与所述电源高电位信号线连接，所述存储电容另一端与所述第一节点连接。

[0031] 在一些实施例中，所述显示面板包括：

[0032] 衬底；

[0033] 像素驱动电路层，包括多个像素驱动电路；

[0034] 其中，所述像素驱动电路包括依次层叠设置在所述衬底上的半导体层、第一金属层、第二金属层和第三金属层，所述半导体层包括所述第一有源图案和所述第二有源图案，所述第一金属层包括第一栅极、第二栅极、第三栅极和第四栅极。

[0035] 在一些实施例中，所述第二金属层形成有存储电容的极板。

[0036] 在一些实施例中，所述第三金属层形成有源极和漏极。

发明的有益效果

有益效果

[0037] 本申请提供一种显示面板；该显示面板包括阵列设置的多个发光器件和驱动发光器件的像素驱动电路，像素驱动电路包括第一初始化晶体管、开关晶体管、驱动晶体管和补偿晶体管，第一初始化晶体管与第一初始化信号线连接，用于在第一扫描信号的控制下，向第一节点输入第一初始化信号，开关晶体管用于在第二扫描信号的控制下，向第二节点输入数据信号，驱动晶体管与第一节点和第二节点电连接，用于在第一节点和第二节点电位的控制下，驱动发光器件发光，补偿晶体管通过第一节点和第三节点与驱动晶体管相连，用于在第三扫描信号的控制下，补偿驱动晶体管的阈值电压；其中，补偿晶体管包括至少两个子沟道，补偿晶体管中靠近驱动晶体管的子沟道的宽长比小于第一初始化晶体管的沟道的宽长比。本申请通过使补偿晶体管靠近驱动晶体管的子沟道的宽长比小于第一初始化晶体管的沟道的宽长比，可以减小补偿晶体管的漏电对驱动晶体管的栅极的影响或者增大第一初始晶体管的漏电对驱动晶体管的栅极的影响，从而使补偿晶体管漏电对驱动晶体管的栅极的电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极的电位的拉低影响抵消，从而避免各晶体管的漏电导致驱动晶体管的栅极电位变化，改善显示闪烁的问题。

对附图的简要说明

附图说明

[0038] 图1为本申请实施例提供的显示面板的电路图。

[0039] 图2为本申请实施例提供的显示面板的第一种透视图。

[0040] 图3为图2中的显示面板的半导体层的分解图。

[0041] 图4为图2中的显示面板的第一金属层的分解图。

[0042] 图5为图2中的显示面板的第二金属层的分解图。

[0043] 图6为图2中的显示面板的第三金属层的分解图。

[0044] 图7为图2中的显示面板中栅极和有源图案的示意图。

[0045] 图8为本申请实施例提供的显示面板的第二种透视图。

[0046] 图9为本申请实施例提供的显示面板的第三种透视图。

[0047] 图10为本申请实施例提供的显示面板的第三种透视图。

发明实施例

本发明的实施方式

[0048] 下面将结合本申请实施例中的附图，对本申请实施例中的技术方案进行清楚、完整地描述。显然，所描述的实施例仅仅是本申请一部分实施例，而不是全部的实施例。基于本申请中的实施例，本领域技术人员在没有作出创造性劳动前提下所获得的所有其他实施例，都属于本申请保护的范围。

[0049] 本申请实施例针对现有显示面板存在不同晶体管对驱动晶体管的栅极的漏电影响不平衡所导致的显示闪烁的问题，提供一种显示面板和显示装置，用以缓解上述技术问题。

[0050] 如图1、图2、图7所示，本申请实施例提供一种显示面板，该显示面板包括阵列设置的多个发光器件LED和驱动所述发光器件LED的像素驱动电路，所述像素驱动电路包括：

[0051] 第一初始化晶体管T4，与第一初始化信号线VI-1连接，用于在第一扫描信号的控制下，向第一节点Q输入第一初始化信号；

[0052] 开关晶体管T2，用于在第二扫描信号的控制下，向第二节点A输入数据信号；

[0053] 驱动晶体管Drive TFT，与第一节点Q和第二节点A连接，用于在第一节点Q和第二节点A电位的控制下，驱动所述发光器件LED发光；

[0054] 补偿晶体管T3，通过所述第一节点Q和第三节点B与所述驱动晶体管Drive TFT相连，用于在第三扫描信号的控制下，补偿所述驱动晶体管Drive TFT的阈值电压；

[0055] 其中，所述补偿晶体管T3包括至少一个子沟道，所述补偿晶体管T3中靠近所述驱动晶体管Drive TFT的子沟道的宽长比小于所述第一初始化晶体管T4的沟道的宽长比。

[0056] 本申请实施例提供一种显示面板，该显示面板通过使补偿晶体管靠近驱动晶体管的子沟道的宽长比小于第一初始化晶体管的沟道的宽长比，可以减小补偿晶体管的漏电对驱动晶体管的栅极的影响或者增大第一初始晶体管的漏电对驱动

晶体管的栅极的影响，从而使补偿晶体管漏电对驱动晶体管的栅极的电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极的电位的拉低影响抵消，从而避免各晶体管的漏电导致驱动晶体管的栅极电位变化，改善显示闪烁的问题。

[0057] 在一种实施例中，所述第一初始化晶体管包括至少两个子沟道，所述补偿晶体管中靠近所述驱动晶体管的子沟道的宽长比小于第一初始化晶体管中靠近所述驱动晶体管的子沟道的宽长比。由于向驱动晶体管漏电和驱动晶体管向外漏电时，主要与直接连接驱动晶体管的薄膜晶体管的子沟道有关，因此，使与驱动晶体管连接的补偿晶体管的子沟道的宽长比小于第一初始化晶体管的子沟道的宽长比，使两者对驱动晶体管的栅极的电位的作用抵消，改善显示闪烁的问题。

[0058] 在一种实施例中，如图1至图7所示，所述补偿晶体管T3包括第一沟道21，所述第一初始化晶体管T4包括第二沟道22，所述第一沟道21至少包括第一子沟道111和第二子沟道112，所述第二沟道22至少包括第三子沟道113和第四子沟道114，所述第一子沟道111位于所述第二子沟道112靠近所述驱动晶体管Drive TFT的一侧，所述第三子沟道113位于所述第四子沟道114靠近所述驱动晶体管Drive TFT的一侧，所述第一子沟道111的宽长比小于所述第三子沟道113的宽长比（例如如图7中可以使 $W1/L1$ 小于 $W3/L3$ ），所述第一沟道21的宽长比小于所述第二沟道22的宽长比（例如如图7中可以使 $W1/L1+W2/L2$ 小于 $W3/L3+W4/L4$ ）。通过使第一子沟道的宽长比小于第三子沟道的宽长比，使第一沟道的宽长比小于第二沟道的宽长比，进一步使补偿晶体管漏电对驱动晶体管的栅极的电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极的电位的拉低影响相近甚至相同，改善显示闪烁的问题。

[0059] 针对补偿晶体管和第一初始化晶体管的漏电不平衡导致驱动晶体管的栅极电位变化的问题。在一种实施例中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比大于所述第四子沟道的宽长比。通过使第一子沟道的宽长比小于第二子沟道的宽长比，使得补偿晶体管的第一子沟道的漏电减小，从而使补偿晶体管对驱动晶体管的栅极的漏电影响减小；通过使第三子沟道的宽长比大于第四子沟道的宽长比，使第一初始化晶体管的第三子沟

道的漏电增大，从而使第一初始化晶体管对驱动晶体管的栅极的漏电影响增大，使得补偿晶体管对驱动晶体管的栅极电位拉升影响和第一初始化晶体管对驱动晶体管的栅极电位拉低影响平衡，从而避免驱动晶体管的栅极的电位受到影响，改善显示闪烁的问题。

[0060] 具体的，如图8所示，可以通过增大第一栅极的宽度，减小第一子沟道的宽长比，通过减小第三栅极的宽度，增大第三子沟道的宽长比，从而使得第一子沟道的宽长比小于第二子沟道的宽长比，第三子沟道的宽长比大于第四子沟道的宽长比，使补偿晶体管对驱动晶体管的栅极电位的拉升影响与第一初始化晶体管对驱动晶体管的栅极电位的拉低影响达到平衡，避免驱动晶体管的栅极电位受到漏电影响导致显示闪烁，且由于第一子沟道的宽长比减小，第三子沟道的宽长比增大，使得补偿晶体管和第一初始化晶体管对驱动晶体管的栅极的影响效果接近甚至相同，改善显示闪烁的问题。

[0061] 在一种实施例中，所述第二子沟道的宽长比等于所述第四子沟道的宽长比，或者所述第二子沟道的宽长比小于所述第四子沟道的宽长比。通过将第二子沟道的宽长比设置为等于第四子沟道的宽长比，无需改变第二子沟道和第四子沟道的设计；通过使第二子沟道的宽长比小于第四子沟道的宽长比，进一步增大补偿晶体管的第一沟道的宽长比与第一初始化晶体管的第二沟道的宽长比的差值，使补偿晶体管对驱动晶体管的栅极电位的漏电影响和第一初始化晶体管对驱动晶体管的栅极电位的漏电影响达到平衡，改善显示闪烁的问题。

[0062] 针对补偿晶体管和第一初始化晶体管的漏电不平衡导致驱动晶体管的栅极电位变化的问题。在一种实施例中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比，且所述第二子沟道的宽长比等于所述第四子沟道的宽长比。通过使第一子沟道的宽长比小于第二子沟道的宽长比，则仅需要改变补偿晶体管的第一子沟道的设计，无需改变第一初始化晶体管的设计，使补偿晶体管对驱动晶体管的栅极电位的影响降低，使补偿晶体管对驱动晶体管的栅极电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极电位的拉低影响抵消，改善显示闪烁的问题。

[0063] 具体的，如图9所示，可以增大第一栅极的宽度，减小第一子沟道的宽长比，

使补偿晶体管对驱动晶体管的栅极电位的拉升影响降低，从而改善显示闪烁的问题。

[0064] 针对补偿晶体管和第一初始化晶体管的漏电不平衡导致驱动晶体管的栅极电位变化的问题。在一种实施例中，所述第三子沟道的宽长比大于所述第四子沟道的宽长比，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，且所述第一子沟道的宽长比等于所述第四子沟道的宽长比。通过使第三子沟道的宽长比大于第四子沟道的宽长比，增大第三子沟道的宽长比，则可以增大第一初始化晶体管对驱动晶体管的栅极电位的影响，使补偿晶体管对驱动晶体管的栅极电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极电位的拉低影响抵消，改善显示闪烁的问题。

[0065] 具体的，如图10所示，通过增大与驱动晶体管栅极直接连接的T4-1的第三栅极的宽度，使第三子沟道的宽长比增大，则可以增大第一初始化晶体管对驱动晶体管的栅极的影响，使第一初始化晶体管对驱动晶体管的栅极电位的拉低影响与补偿晶体管对驱动晶体管的栅极电位的拉升影响平衡，改善显示闪烁的问题。

[0066] 针对补偿晶体管和第一初始化晶体管的漏电不平衡导致驱动晶体管的栅极电位变化的问题。在一种实施例中，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比。通过使第一子沟道的宽长比等于第二子沟道的宽长比，第三子沟道的宽长比等于第四子沟道的宽长比，可以减小第一子沟道和第二子沟道的宽长比，从而减小第一沟道的宽长比，和/或增大第三子沟道和第四子沟道的宽长比，从而增大第二沟道的宽长比，使补偿晶体管对驱动晶体管的栅极电位的拉升影响降低，和/或第一初始化晶体管对驱动晶体管的栅极电位的拉低影响增大，使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响抵消，改善显示闪烁的问题。

[0067] 在一种实施例中，如图1至图7所示，所述补偿晶体管T3包括相连的第一栅极131和第二栅极132、第一有源图案11，所述第一初始化晶体管T4包括相连的第三栅极133和第四栅极134、第二有源图案12，在所述第一子沟道111，所述第一有源图案11与所述第一栅极131存在第一重合区域121，在所述第二子沟道112，所

述第一有源图案11与所述第二栅极132存在第二重合区域122，在所述第三子沟道113，所述第二有源图案12与所述第三栅极133存在第三重合区域123，在所述第四子沟道114，所述第二有源图案12与所述第四栅极134存在第四重合区域124；

[0068] 其中，位于所述第一重合区域121的第一有源图案11的宽度 W_1 与所述第一栅极131的宽度 L_1 的比值 W_1/L_1 等于位于所述第二重合区域122的第一有源图案11的宽度 W_2 与第二栅极132的宽度 L_2 的比值 W_2/L_2 ，位于所述第三重合区域123的第二有源图案12的宽度 W_3 与所述第三栅极133的宽度 L_3 的比值 W_3/L_3 等于位于所述第四重合区域124的第二有源图案12的宽度 W_4 与所述第四栅极134的宽度 L_4 的比值 W_4/L_4 ，且位于所述第一重合区域121的第一有源图案11的宽度 W_1 与所述第一栅极131的宽度 L_1 的比值 W_1/L_1 小于位于所述第三重合区域123的第二有源图案12的宽度 W_3 与第三栅极133的宽度 L_3 的比值 W_3/L_3 。通过使得第一重合区域的第一有源图案的宽度与第一栅极的宽度的比值小于第三重合区域的第二有源图案的宽度与第三栅极的宽度的比值，使补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的第二沟道的宽长比，则可以使补偿晶体管对驱动晶体管的栅极电位的影响相较于第一初始化晶体管对驱动晶体管的栅极电位的影响降低，使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响达到平衡，从而改善显示闪烁的问题。

[0069] 需要说明的是，在图1至图6中，以T3-1和T3-2分别表示补偿晶体管T3对应第一栅极和第二栅极的部分，以T4-1和T4-2分别表示第一初始化晶体管T4对应第三栅极和第四栅极的部分，且在图7中，通过示出补偿晶体管和第一初始化晶体管的栅极和有源图案以对补偿晶体管和第一初始化晶体管进行详细说明，具体如下述实施例所述。

[0070] 需要说明的是，从图1、图2均可以看到，补偿晶体管T3的两个栅极会连接，因此，在图1、图2中第一栅极和第二栅极实际是一个栅极的两个部分，以图2为例，第一栅极和第二栅极是栅极中相互垂直的两个部分，因此，未具体标注第一栅极和第二栅极，同理可知，第一初始化晶体管T4的第三栅极和第四栅极也是栅极中相互垂直的两个部分，因此，为了具体说明第一栅极、第二栅极、第三

栅极和第四栅极对应的部分，在图7中以标号131、标号132、标号133和标号134分别表示第一栅极、第二栅极、第三栅极和第四栅极。

- [0071] 需要说明的是，在图7中示出的位于横向的第一有源图案的各部分宽度相等，位于横向的第一有源图案的各部分的宽度相等，位于纵向的第一有源图案的宽度相等，位于纵向的第二有源图案的宽度相等，且第一栅极中各部分的宽度相等、第二栅极中各部分的宽度相等、第三栅极中各部分的宽度相等、第四栅极中各部分的宽度相等。但本申请实施例不限于此，例如位于重合区域的栅极的宽度与位于不重合区域的栅极的宽度可以不等，例如第一重合区域的第一栅极的宽度与位于第一重合区域外的第一栅极的宽度不相等。
- [0072] 具体的，在各栅极的各部分的宽度不等时，由于栅极形成时通过刻蚀形成，使得仅需要改变掩模版的形状，无需增加工艺步骤。且对于栅极的宽度的变化，可以根据需求设定，例如需要增加第一重合区域的第一栅极的宽度，则可以使得第一栅极的整体宽度增大，以减小第一栅极的宽度，例如需要减小第三重合区域的第三栅极的宽度，则可以仅减小位于第三重合区域的第三栅极的宽度，不改变或者增加位于第三重合区域外的第三栅极的宽度，避免增大第三栅极的阻抗。同理，对于第二栅极、第四栅极的设计也可以采用上述类同方式，在此不再赘述。
- [0073] 在一种实施例中，如图7所示，位于所述第一重合区域121的第一栅极131的宽度 L_1 等于位于所述第二重合区域122的第二栅极132的宽度 L_2 ，位于所述第三重合区域123的第三栅极133的宽度 L_3 等于位于所述第四重合区域124的第四栅极134的宽度 L_4 ，且位于所述第一重合区域121的第一栅极131的宽度 L_1 大于位于所述第三重合区域123的第三栅极133的宽度 L_3 。通过改变补偿晶体管和/或第一初始化晶体管的栅极的宽度，使得补偿晶体管和/或第一初始化晶体管的沟道的宽长比变化，则可以调节补偿晶体管和/或第一初始化晶体管对驱动晶体管的栅极的影响，使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响抵消，改善显示面板的闪烁问题。
- [0074] 具体的，可以通过增大位于第一重合区域的第一栅极的宽度和增大位于第二重合区域的第二栅极的宽度，以使位于第一重合区域的第一栅极的宽度大于位于

第三重合区域的第三栅极的宽度，且由于第一栅极和第二栅极的宽度增大，可以减小第一栅极和第二栅极的阻抗。

[0075] 具体的，还可以通过减小位于第三重合区域的第三栅极的宽度和减小位于第四重合区域的第四栅极的宽度，以使位于第一重合区域的第一栅极的宽度大于位于第三重合区域的第三栅极的宽度。

[0076] 具体的，还可以通过同时增大位于第一重合区域的第一栅极的宽度和增大位于第二重合区域的第二栅极的宽度，减小位于第三重合区域的第三栅极的宽度和减小位于第四重合区域的第四栅极的宽度，通过减小补偿晶体管的第一沟道的宽长比，同时增大第一初始化晶体管的第二沟道的宽长比，使第一初始化晶体管的第二沟道的宽长比增大，则可以减小补偿晶体管对驱动晶体管的栅极电位的影响，增大第一初始化晶体管对驱动晶体管的栅极电位的影响，从而使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响平衡，改善显示闪烁的问题。

[0077] 在一种实施例中，如图7所示，位于所述第一重合区域121的第一有源图案11的宽度 W_1 等于位于所述第二重合区域122的第一有源图案11的宽度 W_2 ，位于所述第三重合区域123的第二有源图案12的宽度 W_3 等于位于所述第四重合区域124的第二有源图案12的宽度 W_4 ，且位于所述第一重合区域121的第一有源图案11的宽度 W_1 等于位于所述第三重合区域123的第二有源图案12的宽度 W_3 。通过使第一有源图案和第二有源图案的宽度相等，在设计像素驱动电路时，无需改变第一有源图案和第二有源图案的设计，可以通过栅极的宽度改变第一沟道和第二沟道的宽长比，从而使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响平衡，改善显示闪烁的问题的同时，可以不改变有源图案的掩模版。

[0078] 针对补偿晶体管和第一初始化晶体管的漏电不平衡导致驱动晶体管的栅极电位变化的问题。在一种实施例中，位于所述第一重合区域的第一有源图案的宽度等于位于所述第二重合区域的第一有源图案的宽度，位于所述第三重合区域的第二有源图案的宽度等于位于所述第四重合区域的第二有源图案的宽度，且位于所述第一重合区域的第一有源图案的宽度小于位于所述第三重合区域的第二有源图案的宽度。通过使位于第一重合区域的第一有源图案的宽度小于位于第

三重合区域的第二有源图案的宽度，使补偿晶体管对驱动晶体管的栅极电位的影响相较于第一初始化晶体管对驱动晶体管的栅极电位的影响降低，则补偿晶体管对驱动晶体管的栅极电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极电位的拉低影响达到平衡，改善显示闪烁的问题。

[0079] 具体的，可以通过减小位于第一重合区域的第一有源图案的宽度和减小位于第二重合区域的第一有源图案的宽度，使得补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的第二沟道的宽长比。还可以通过增大位于第三重合区域的第二有源图案的宽度和增大位于第四重合区域的第二有源图案的宽度，使得补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的第二沟道的宽长比。还可以通过减小位于第一重合区域的第一有源图案的宽度和减小位于第二重合区域的第一有源图案的宽度，同时，减小位于第三重合区域的第二有源图案的宽度和减小位于第四重合区域的第二有源图案的宽度，可以减小补偿晶体管的第一沟道的宽长比，增大第一初始化晶体管的第二沟道的宽长比，降低补偿晶体管对驱动晶体管的栅极电位的影响，提高第一初始化晶体管对驱动晶体管的栅极电位的影响，使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响抵消，改善显示闪烁的问题。

[0080] 在一种实施例中，位于所述第一重合区域的第一栅极的宽度等于位于所述第二重合区域的第二栅极的宽度，位于所述第三重合区域的第三栅极的宽度等于位于所述第四重合区域的第四栅极的宽度，且位于所述第一重合区域的第一栅极的宽度等于或者大于位于所述第三重合区域的第三栅极的宽度。通过使位于第一重合区域的第一栅极的宽度等于位于第三重合区域的第三栅极的宽度，无需改变栅极的设计，无需更改栅极的掩模版，而位于第一重合区域的第一有源图案的宽度小于位于第三重合区域的第二有源图案的宽度，可以使补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的第二沟道的宽长比，则可以使补偿晶体管对驱动晶体管的栅极电位的影响相较于第一初始化晶体管对驱动晶体管的栅极电位的影响降低，使补偿晶体管和第一初始化晶体管对驱动晶体管的栅极电位的影响达到平衡，从而改善显示闪烁的问题。

[0081] 通过使位于所述第一重合区域的第一栅极的宽度大于位于所述第三重合区域的

第三栅极的宽度，可以使补偿晶体管的第一沟道的宽长比相较于第一初始化晶体管的第二沟道的宽长比更小，进一步缩小或者消除补偿晶体管和第一初始化晶体管对驱动晶体管的栅极的影响，改善显示闪烁的问题。

[0082] 需要说明的是，上述实施例以第一子沟道的宽长比等于所述第二子沟道的宽长比，第三子沟道的宽长比等于第四子沟道的宽长比为例对栅极和有源图案的设计进行了详细说明，但本申请实施例不限于此，例如在第一子沟道的宽长比小于第二子沟道的宽长比，第三子沟道的宽长比大于第四子沟道的宽长比时，也可以采用与上述实施例类同的方式对栅极和有源图案进行设计。

[0083] 在一种实施例中，所述第一初始化晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管包括第一栅极和第二栅极，所述第一初始化晶体管包括第三栅极和第四栅极，所述第一栅极和所述第二栅极在所述第一有源图案上的投影存在间距，所述第三栅极和所述第四栅极在所述第二有源图案上的投影存在间距。本申请针对低温多晶硅薄膜晶体管会采用双栅设计，双栅之间的半导体图案容易受到其他信号的耦合，导致电位较高，在发光阶段向驱动晶体管漏电，通过设置屏蔽金属，减小对驱动晶体管的栅极的漏电，改善显示闪烁。

[0084] 在一种实施例中，横向设置的相邻像素驱动电路对称设置，相邻像素驱动电路中的第一初始化晶体管连接至同一初始化信号线，相邻像素驱动电路中的补偿晶体管连接至同一扫描线。通过将相邻像素驱动电路中的第一初始化晶体管连接至同一初始化信号线，使相邻像素驱动电路中的补偿晶体管连接至同一扫描线，减小子像素的占用空间，可以提高显示面板的开口率，且由于无需将两个子像素之间的部分走线断开，降低了工艺难度，提高了显示面板的良率。

[0085] 在一种实施例中，如图1、图2所示，所述像素驱动电路还包括第二初始化晶体管T7，所述第二初始化晶体管T7与第二初始化信号线VI-2连接，用于在第四扫描信号的控制下，向所述发光器件LED阳极输入第二初始化信号；

[0086] 第一发光控制晶体管T5，通过第二节点A与所述驱动晶体管Drive TFT相连，用于在发光控制信号的控制下，导通电源高电位信号线VDD向所述驱动晶体管Drive TFT的电流；

- [0087] 第二发光控制晶体管T6，通过第三节点B与所述驱动晶体管Drive TFT相连，用于在发光控制信号的控制下，导通所述驱动晶体管Drive TFT流向所述发光器件LED阳极的电流。
- [0088] 在一种实施例中，所述显示面板包括：
- [0089] 衬底；
- [0090] 像素驱动电路层，包括多个像素驱动电路；
- [0091] 其中，所述像素驱动电路包括依次层叠设置在所述衬底上的半导体层、第一金属层、第二金属层和第三金属层，所述半导体层包括所述第一有源图案和所述第二有源图案，所述第一金属层包括第一栅极、第二栅极、第三栅极和第四栅极。
- [0092] 在一种实施例中，所述第二金属层形成有存储电容的极板。
- [0093] 在一种实施例中，所述第三金属层形成有源极和漏极。
- [0094] 如图3至图6所示，图3为图2中半导体层的透视图，图4为图2中的第一金属层的透视图，图5为图2中的第二金属层的透视图，图6为图2中的第三金属层透视图。
- [0095] 在一种实施例中，如图1所示，所述像素驱动电路还包括存储电容Cst，所述存储电容Cst一端与所述电源高电位信号线VDD连接，所述存储电容Cst另一端与所述第一节点Q连接。
- [0096] 可以理解的是，在本申请实施例中，如图1所示，数据线Data传输数据信号，第一初始化信号线VI-1传输第一初始化信号、第二初始化信号线VI-2传输第二初始化信号，第一扫描信号线Scan2 (n-1) 传输第一扫描信号，第二扫描信号线Scan1 (n-1) 传输第二扫描信号，第三扫描信号线Scan2 (n) 传输第三扫描信号，第四扫描信号线Scan1 (n) 传输第四扫描信号，发光控制信号线EM (n) 传输发光控制信号，电源低电位信号线VSS传输低电位。
- [0097] 需要说明的是，Scan1和Scan2表示两组扫描线，Scan (n-1) 和Scan (n) 表示两级扫描线。
- [0098] 需要说明的是，图2中以两个子像素中的像素驱动电路示出各元件的设置以及连接关系，且为了便于查看补偿晶体管和第一初始化晶体管的设计，未示出部

分元件和走线，例如图2中未示出第一初始化信号线VI-1。

[0099] 具体的，如图3所示，分别以Drive TFT、T2、T3、T4、T5、T6、T7表示各晶体管的有源图案的设置位置，且可以看到第一有源图案和第二有源图案具有弯折结构；如图4所示，分别以Drive TFT、T2、T3、T4、T5、T6、T7表示各晶体管的栅极，从图4可以看到，补偿晶体管T3的第一栅极和第二栅极为相互垂直的两个部分，第一初始化晶体管T4的第三栅极和第四栅极为相互垂直的两个部分；如图5、图6所示，示出了各走线的结构以及设置位置，且从图5和图6可以看到，在图2中，位于不同膜层的元件可以通过过孔并通过对应膜层的金属连接，因此，图5、图6中存在未标示的部分，该未标示的部分标示此处存在过孔连接，此走线可以作为连接走线。

[0100] 需要说明的是，上述实施例以图1所示的像素驱动电路和图2中的透视图对补偿晶体管和第一初始化晶体管的设置方式进行了详细说明，但本申请实施例不限于此，例如像素驱动电路采用其他设计方式，例如还有其他双栅设计的晶体管连接至驱动晶体管，也可以对其他双栅设计的晶体管的沟道进行设计，改善显示闪烁。

[0101] 需要说明的是，图8、图9、图10中示出的显示面板与图2中的显示面板仅存在补偿晶体管和第一初始化晶体管的结构区别，图8、图9、图10中示出的显示面板的分解图可以类比图2中的显示面板的分解图确定，在此不再赘述。

[0102] 同时，本申请实施例提供一种显示装置，该显示装置包括上述实施例任一所述的显示面板和电子元件。

[0103] 根据上述实施例可知：

[0104] 本申请实施例提供一种显示面板和显示装置；该显示面板包括阵列设置的多个发光器件和驱动发光器件的像素驱动电路，像素驱动电路包括第一初始化晶体管、开关晶体管、驱动晶体管和补偿晶体管，第一初始化晶体管与第一初始化信号线连接，用于在第一扫描信号的控制下，向第一节点输入第一初始化信号，开关晶体管用于在第二扫描信号的控制下，向第二节点输入数据信号，驱动晶体管用于在第一节点和第二节点电位的控制下，驱动发光器件发光，补偿晶体管通过第一节点和第三节点与驱动晶体管相连，用于在第三扫描信号的控制

下，补偿驱动晶体管的阈值电压；其中，补偿晶体管包括相连的第一栅极和第二栅极、第一有源图案，第一初始化晶体管包括相连的第三栅极和第四栅极、第二有源图案，补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的第二沟道的宽长比，第一沟道包括第一子沟道和第二子沟道，第二沟道包括第三子沟道和第四子沟道，第一子沟道位于第二子沟道靠近驱动晶体管的一侧，第三子沟道位于第四子沟道靠近驱动晶体管的一侧，第一子沟道的宽长比小于第三子沟道的宽长比。本申请通过使补偿晶体管的第一沟道的宽长比小于第一初始化晶体管的宽长比，并使第一子沟道的宽长比小于第三子沟道的宽长比，可以减小补偿晶体管的漏电对驱动晶体管的栅极的影响或者增大第一初始晶体管的漏电对驱动晶体管的栅极的影响，从而使补偿晶体管漏电对驱动晶体管的栅极的电位的拉升影响和第一初始化晶体管对驱动晶体管的栅极的电位的拉低影响抵消，从而避免各晶体管的漏电导致驱动晶体管的栅极电位变化，改善显示闪烁的问题。

[0105] 在上述实施例中，对各个实施例的描述都各有侧重，某个实施例中未详述的部分，可以参见其他实施例的相关描述。

[0106] 以上对本申请实施例所提供的一种显示面板和显示装置进行了详细介绍，本文中应用了具体个例对本申请的原理及实施方式进行了阐述，以上实施例的说明只是用于帮助理解本申请的技术方案及其核心思想；本领域的普通技术人员应当理解：其依然可以对前述各实施例所记载的技术方案进行修改，或者对其中部分技术特征进行等同替换；而这些修改或者替换，并不使相应技术方案的本质脱离本申请各实施例的技术方案的范围。

权利要求书

- [权利要求 1] 一种显示面板，其中，所述显示面板包括阵列设置的多个发光器件和驱动所述发光器件的像素驱动电路，所述像素驱动电路包括：
- 第一初始化晶体管，与第一初始化信号线连接，用于在第一扫描信号的控制下，向第一节点输入第一初始化信号；
- 开关晶体管，用于在第二扫描信号的控制下，向第二节点输入数据信号；
- 驱动晶体管，与第一节点和第二节点电连接，用于在第一节点和第二节点电位的控制下，驱动所述发光器件发光；
- 补偿晶体管，通过所述第一节点和第三节点与所述驱动晶体管相连，用于在第三扫描信号的控制下，补偿所述驱动晶体管的阈值电压；
- 其中，所述补偿晶体管包括至少两个子沟道，所述补偿晶体管中靠近所述驱动晶体管的子沟道的宽长比小于所述第一初始化晶体管的沟道的宽长比。
- [权利要求 2] 如权利要求1所述的显示面板，其中，所述第一初始化晶体管包括至少两个子沟道，所述补偿晶体管中靠近所述驱动晶体管的子沟道的宽长比小于所述第一初始化晶体管中靠近所述驱动晶体管的子沟道的宽长比。
- [权利要求 3] 如权利要求2所述的显示面板，其中，所述补偿晶体管包括第一沟道，所述第一初始化晶体管包括第二沟道，所述第一沟道至少包括第一子沟道和第二子沟道，所述第二沟道至少包括第三子沟道和第四子沟道，所述第一子沟道位于所述第二子沟道靠近所述驱动晶体管的一侧，所述第三子沟道位于所述第四子沟道靠近所述驱动晶体管的一侧，所述第一子沟道的宽长比小于所述第三子沟道的宽长比，且所述第一沟道的宽长比小于所述第一初始化晶体的第二沟道的宽长比。
- [权利要求 4] 如权利要求3所述的显示面板，其中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比大于所述第四子沟道的宽长比。

- [权利要求 5] 如权利要求4所述的显示面板，其中，所述第二子沟道的宽长比等于所述第四子沟道的宽长比，或者所述第二子沟道的宽长比小于所述第四子沟道的宽长比。
- [权利要求 6] 如权利要求3所述的显示面板，其中，所述第一子沟道的宽长比小于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比，且所述第二子沟道的宽长比等于所述第四子沟道的宽长比。
- [权利要求 7] 如权利要求3所述的显示面板，其中，所述第三子沟道的宽长比大于所述第四子沟道的宽长比，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，且所述第一子沟道的宽长比等于所述第四子沟道的宽长比。
- [权利要求 8] 如权利要求3所述的显示面板，其中，所述第一子沟道的宽长比等于所述第二子沟道的宽长比，所述第三子沟道的宽长比等于所述第四子沟道的宽长比。
- [权利要求 9] 如权利要求8所述的显示面板，其中，所述补偿晶体管包括相连的第一栅极和第二栅极、第一有源图案，所述第一初始化晶体管包括相连的第三栅极和第四栅极、第二有源图案，在所述第一子沟道，所述第一有源图案所述第一栅极存在第一重合区域，在所述第二子沟道，所述第一有源图案与所述第二栅极存在第二重合区域，在所述第三子沟道，所述第二有源图案与所述第三栅极存在第三重合区域，在所述第四子沟道，所述第二有源图案与所述第四栅极存在第四重合区域；其中，位于所述第一重合区域的第一有源图案的宽度与所述第一栅极的宽度的比值等于位于所述第二重合区域的第一有源图案的宽度与第二栅极的宽度的比值，位于所述第三重合区域的第二有源图案的宽度与所述第三栅极的宽度的比值等于位于所述第四重合区域的第二有源图案的宽度与所述第四栅极的宽度的比值，且位于所述第一重合区域的第一有源图案的宽度与所述第一栅极的宽度的比值小于位于所述第三重合区域的第二有源图案的宽度与第三栅极的宽度的比值。

- [权利要求 10] 如权利要求9所述的显示面板，其中，位于所述第一重合区域的第一栅极的宽度等于位于所述第二重合区域的第二栅极的宽度，位于所述第三重合区域的第三栅极的宽度等于位于所述第四重合区域的第四栅极的宽度，且位于所述第一重合区域的第一栅极的宽度大于位于所述第三重合区域的第三栅极的宽度。
- [权利要求 11] 如权利要求10所述的显示面板，其中，位于所述第一重合区域的第一有源图案的宽度等于位于所述第二重合区域的第一有源图案的宽度，位于所述第三重合区域的第二有源图案的宽度等于位于所述第四重合区域的第二有源图案的宽度，且位于所述第一重合区域的第一有源图案的宽度等于位于所述第三重合区域的第二有源图案的宽度。
- [权利要求 12] 如权利要求9所述的显示面板，其中，位于所述第一重合区域的第一有源图案的宽度等于位于所述第二重合区域的第一有源图案的宽度，位于所述第三重合区域的第二有源图案的宽度等于位于所述第四重合区域的第二有源图案的宽度，且位于所述第一重合区域的第一有源图案的宽度小于位于所述第三重合区域的第二有源图案的宽度。
- [权利要求 13] 如权利要求12所述的显示面板，其中，位于所述第一重合区域的第一栅极的宽度等于位于所述第二重合区域的第二栅极的宽度，位于所述第三重合区域的第三栅极的宽度等于位于所述第四重合区域的第四栅极的宽度，且位于所述第一重合区域的第一栅极的宽度等于或者大于位于所述第三重合区域的第三栅极的宽度。
- [权利要求 14] 如权利要求1所述的显示面板，其中，所述第一初始化晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管为低温多晶硅薄膜晶体管，所述补偿晶体管包括第一栅极和第二栅极，所述第一初始化晶体管包括第三栅极和第四栅极，所述第一栅极和所述第二栅极在所述第一有源图案上的投影存在间距，所述第三栅极和所述第四栅极在所述第二有源图案上的投影存在间距。
- [权利要求 15] 如权利要求1所述的显示面板，其中，横向设置的相邻像素驱动电路对称设置，相邻像素驱动电路中的第一初始化晶体管连接至同一初始

化信号线，相邻像素驱动电路中的补偿晶体管连接至同一扫描线。

[权利要求 16] 如权利要求1所述的显示面板，其中，所述像素驱动电路还包括第二初始化晶体管，所述第二初始化晶体管与第二初始化信号线连接，用于在第四扫描信号的控制下，向所述发光器件阳极输入第二初始化信号；

第一发光控制晶体管，通过第二节点与所述驱动晶体管相连，用于在发光控制信号的控制下，导通电源高电位信号线向所述驱动晶体管的电流；

第二发光控制晶体管，通过第三节点与所述驱动晶体管相连，用于在发光控制信号的控制下，导通所述驱动晶体管流向所述发光器件阳极的电流。

[权利要求 17] 如权利要求16所述的显示面板，其中，所述像素驱动电路还包括存储电容，所述存储电容一端与所述电源高电位信号线连接，所述存储电容另一端与所述第一节点连接。

[权利要求 18] 如权利要求1所述的显示面板，其中，所述显示面板包括：
衬底；

像素驱动电路层，包括多个像素驱动电路；

其中，所述像素驱动电路包括依次层叠设置在所述衬底上的半导体层、第一金属层、第二金属层和第三金属层，所述半导体层包括所述第一有源图案和所述第二有源图案，所述第一金属层包括第一栅极、第二栅极、第三栅极和第四栅极。

[权利要求 19] 如权利要求18所述的显示面板，其中，所述第二金属层形成有存储电容的极板。

[权利要求 20] 如权利要求18所述的显示面板，其中，所述第三金属层形成有源极和漏极。

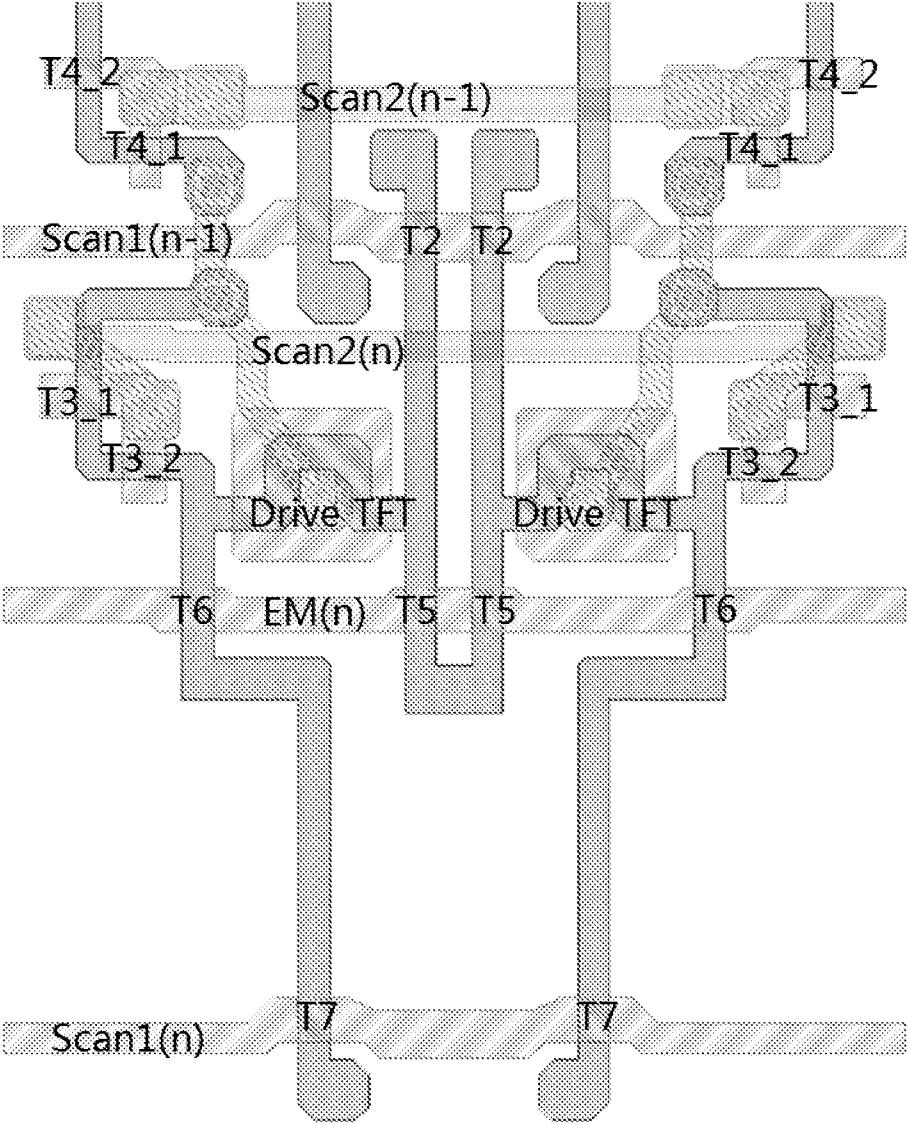


图 2

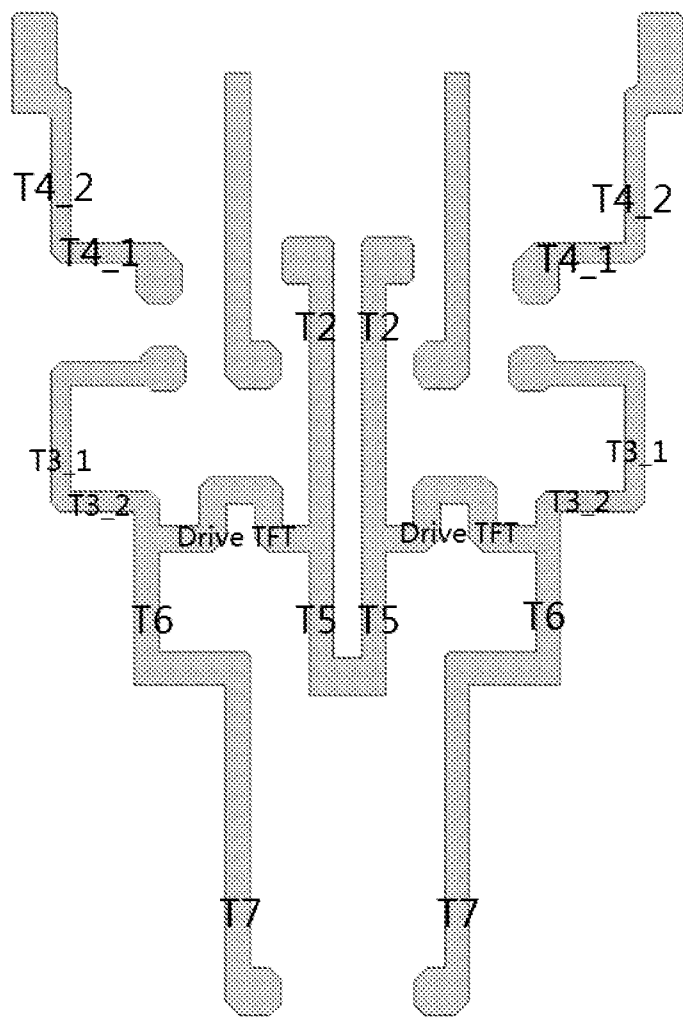


图 3

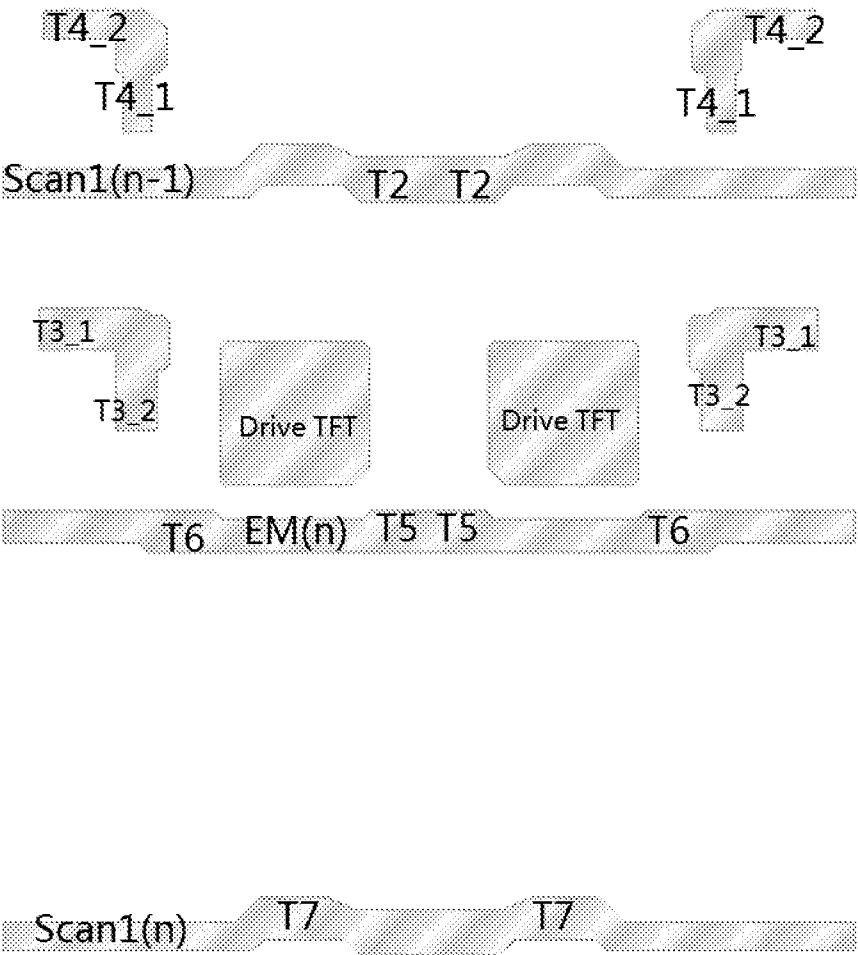


图 4

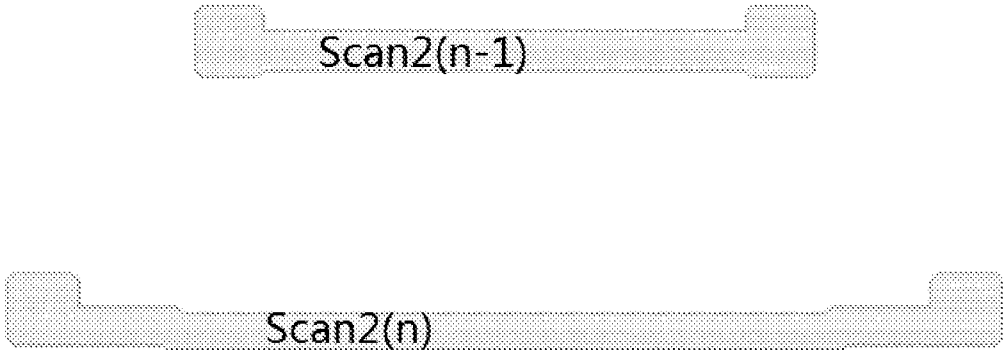


图 5

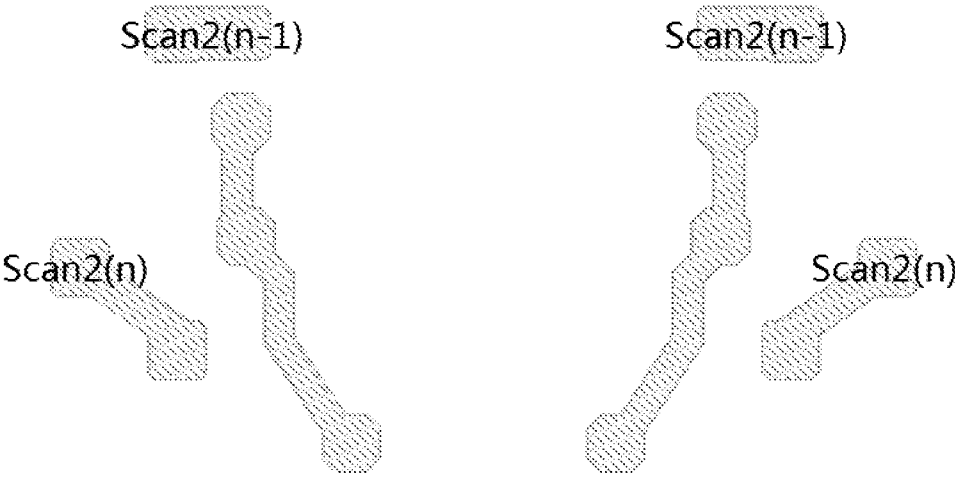


图 6

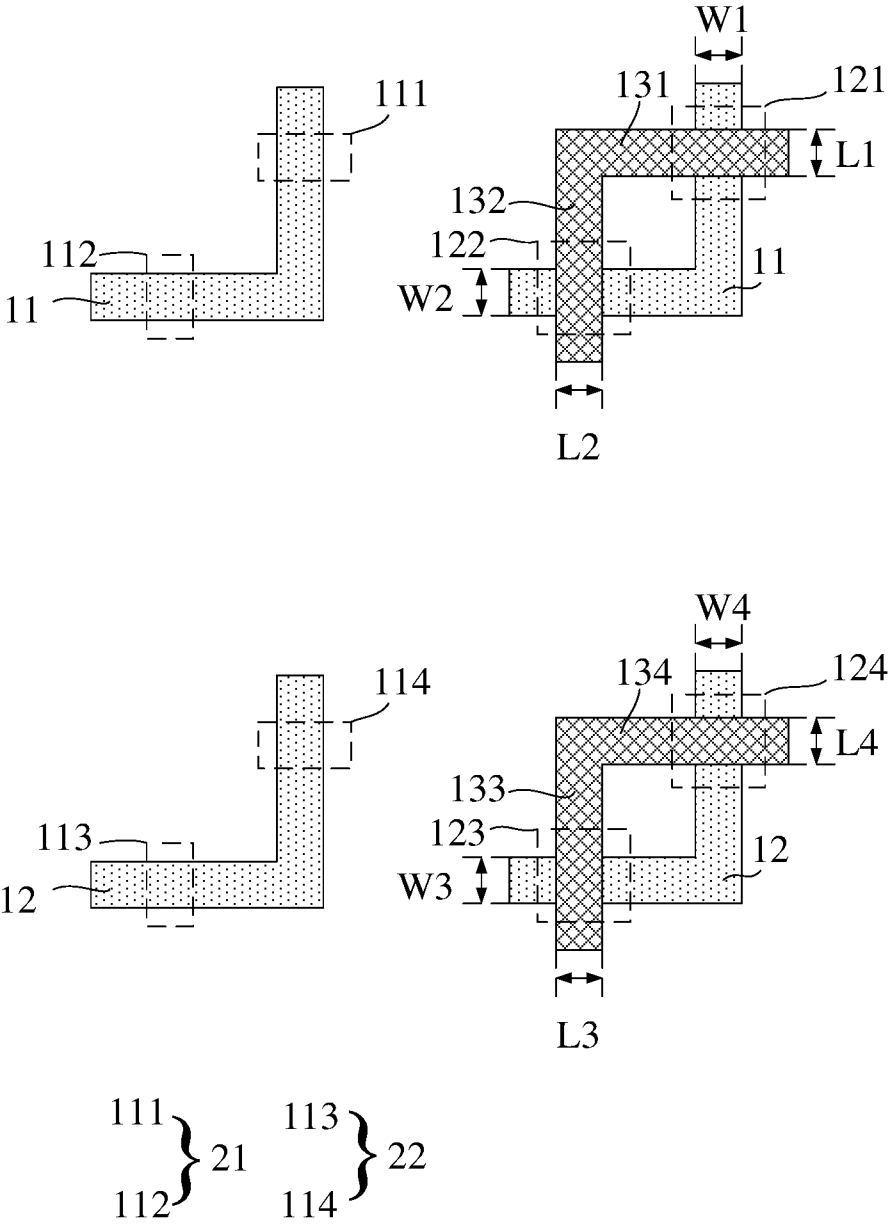


图 7

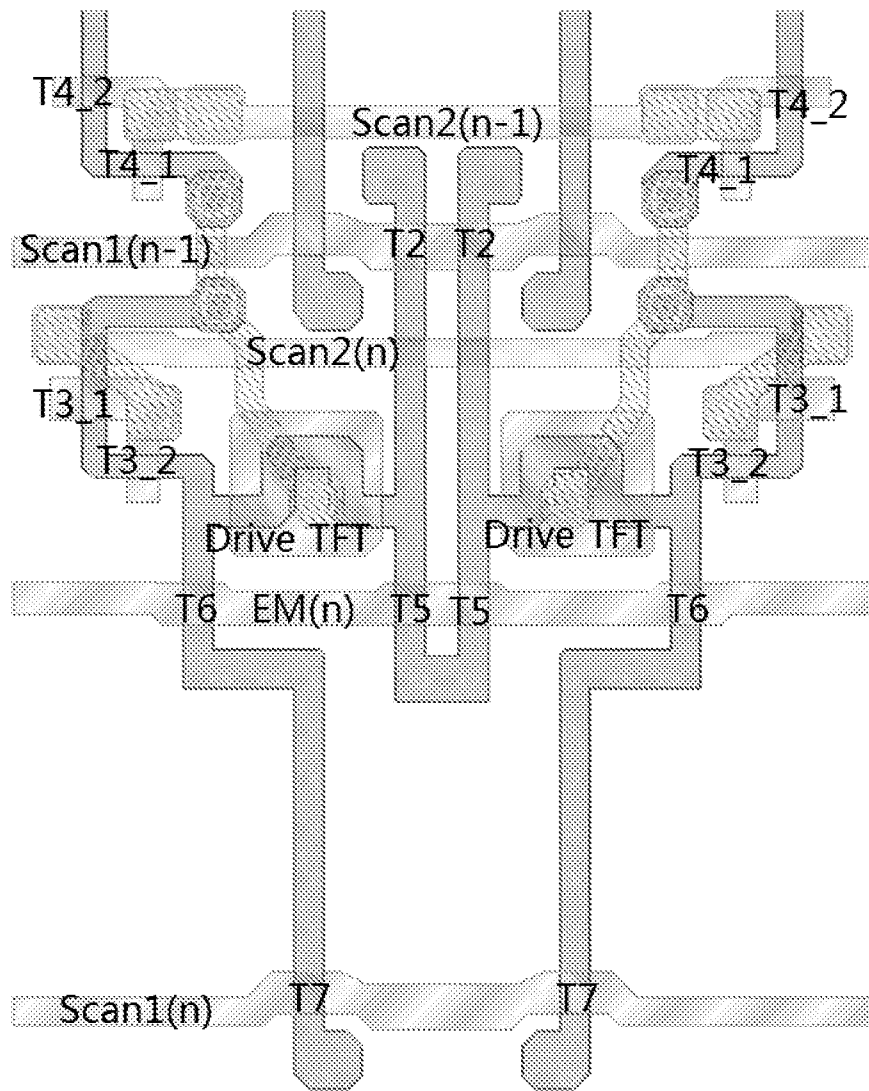


图 8

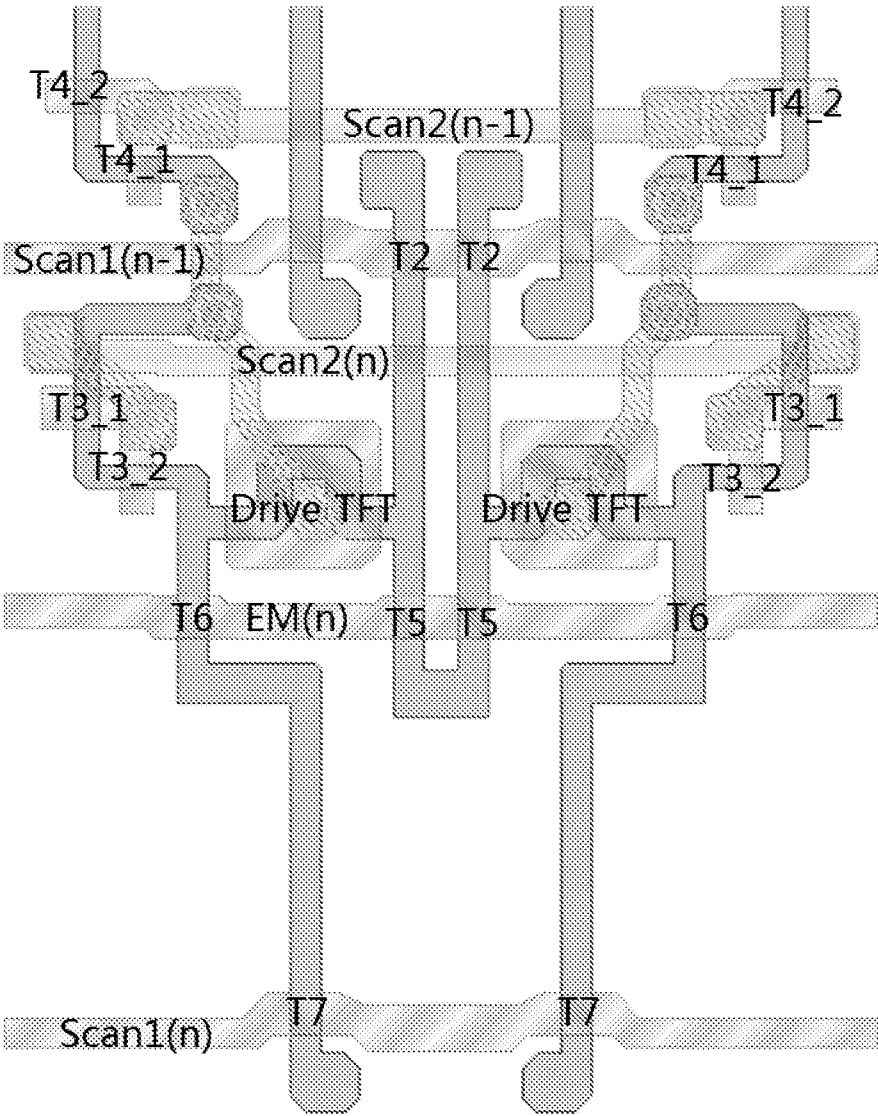


图 9

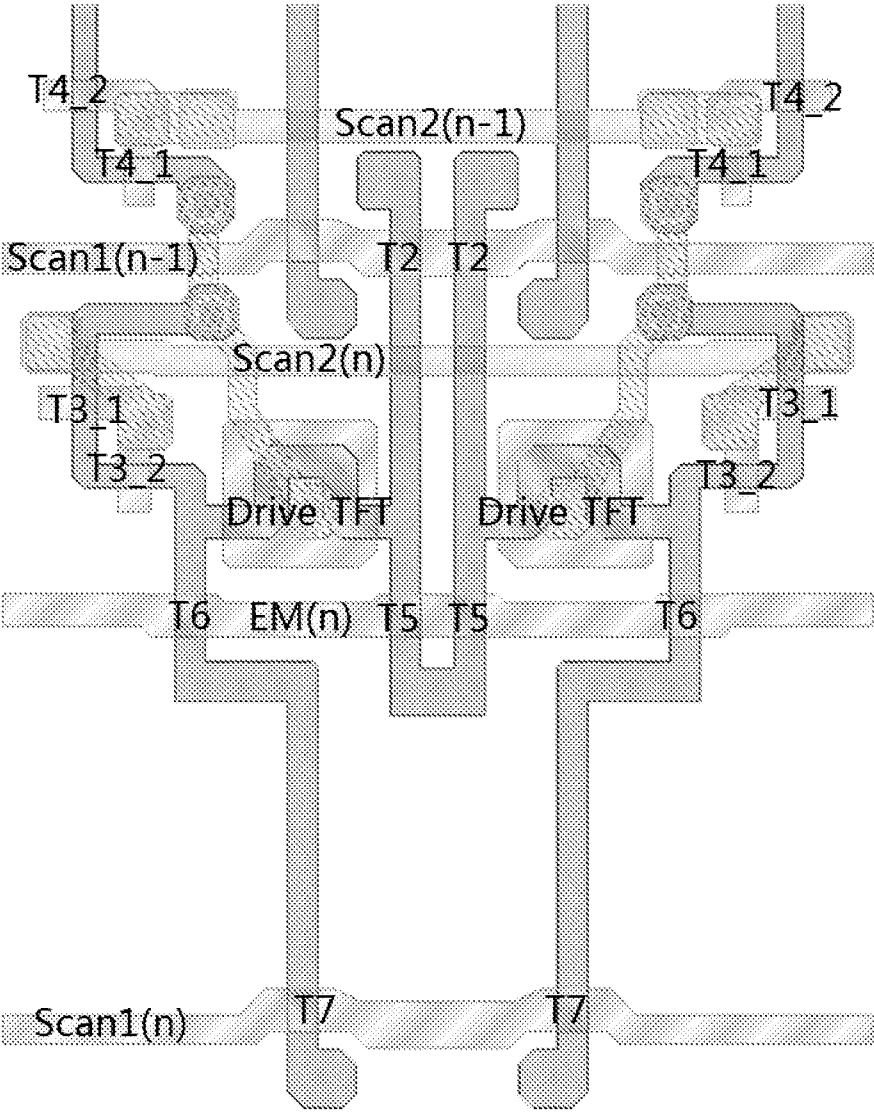


图 10

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/092727

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3208(2016.01)i; G09G 3/3258(2016.01)i; G09G 3/3266(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G:H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

WPI, EPODOC, CNPAT, CNKI: 显示, 像素, 电路, 初始化, 补偿, 晶体管, TFT, 子晶体管, 沟道, 子沟道, 漏电, 抵消, 相抵, 宽长比, 有源, 栅极, 宽, 闪烁, 双栅; display, pixel, circuit, initializ+, compensat+, transistor, sub+, leakage, W/L, source, grating, width, flicker, dual+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 114038381 A (YUNGU (GU&APOSAN) TECHNOLOGY CO., LTD.) 11 February 2022 (2022-02-11) description, paragraphs [0003] and [0035]-[0068], and figures 1-5	1-20
A	CN 114005400 A (KUNSHAN GOVISIONOX OPTOELECTRONICS CO., LTD.) 01 February 2022 (2022-02-01) entire document	1-20
A	CN 113725274 A (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD. et al.) 30 November 2021 (2021-11-30) entire document	1-20
A	CN 114170959 A (YUNGU (GU&APOSAN) TECHNOLOGY CO., LTD.) 11 March 2022 (2022-03-11) entire document	1-20
A	CN 111445857 A (SHANGHAI TIANMA ORGANIC LIGHT EMITTING DISPLAY TECHNOLOGY CO., LTD.) 24 July 2020 (2020-07-24) entire document	1-20



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance
 “E” earlier application or patent but published on or after the international filing date
 “L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
 “O” document referring to an oral disclosure, use, exhibition or other means
 “P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
 “X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
 “Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
 “&” document member of the same patent family

Date of the actual completion of the international search

02 December 2022

Date of mailing of the international search report

19 December 2022

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088, China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2022/092727

C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 112542126 A (HEFEI VISIONOX TECHNOLOGY CO., LTD.) 23 March 2021 (2021-03-23) entire document	1-20
A	CN 113270078 A (KUNSHAN NEW FLAT PANEL DISPLAY TECHNOLOGY CENTER CO., LTD.) 17 August 2021 (2021-08-17) entire document	1-20
A	CN 112652633 A (XIAMEN TIANMA MICRO-ELECTRONICS CO., LTD.) 13 April 2021 (2021-04-13) entire document	1-20
A	KR 20200074739 A (LG DISPLAY CO., LTD.) 25 June 2020 (2020-06-25) entire document	1-20

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2022/092727

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	114038381	A	11 February 2022	None			
CN	114005400	A	01 February 2022	None			
CN	113725274	A	30 November 2021	None			
CN	114170959	A	11 March 2022	None			
CN	111445857	A	24 July 2020	US	10878752	B1	29 December 2020
CN	112542126	A	23 March 2021	None			
CN	113270078	A	17 August 2021	None			
CN	112652633	A	13 April 2021	US	2022085074	A1	17 March 2022
KR	20200074739	A	25 June 2020	None			

国际检索报告

国际申请号

PCT/CN2022/092727

A. 主题的分类

G09G 3/3208(2016.01)i; G09G 3/3258(2016.01)i; G09G 3/3266(2016.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G09G;H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称,和使用的检索词(如使用))

WPI, EPDOC, CNPAT, CNKI: 显示, 像素, 电路, 初始化, 补偿, 晶体管, TFT, 子晶体管, 沟道, 子沟道, 漏电, 抵消, 相抵, 宽长比, 有源, 栅极, 宽, 闪烁, 双栅; display, pixel, circuit, initializ+, compensat+, transistor, sub+, leakage, W/L, source, grating, width, flicker, dual+

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 114038381 A (云谷固安科技有限公司) 2022年2月11日 (2022 - 02 - 11) 说明书第[0003], [0035]-[0068]段、附图1-5	1-20
A	CN 114005400 A (昆山国显光电有限公司) 2022年2月1日 (2022 - 02 - 01) 全文	1-20
A	CN 113725274 A (成都京东方光电科技有限公司 等) 2021年11月30日 (2021 - 11 - 30) 全文	1-20
A	CN 114170959 A (云谷固安科技有限公司) 2022年3月11日 (2022 - 03 - 11) 全文	1-20
A	CN 111445857 A (上海天马有机发光显示技术有限公司) 2020年7月24日 (2020 - 07 - 24) 全文	1-20
A	CN 112542126 A (合肥维信诺科技有限公司) 2021年3月23日 (2021 - 03 - 23) 全文	1-20
A	CN 113270078 A (昆山工研院新型平板显示技术中心有限公司) 2021年8月17日 (2021 - 08 - 17) 全文	1-20

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2022年12月2日

国际检索报告邮寄日期

2022年12月19日

ISA/CN的名称和邮寄地址

中国国家知识产权局(ISA/CN)

中国北京市海淀区蓟门桥西土城路6号 100088

传真号 (86-10)62019451

受权官员

姚文杰

电话号码 86-(10)-53962376

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 112652633 A (厦门天马微电子有限公司) 2021年4月13日 (2021 - 04 - 13) 全文	1-20
A	KR 20200074739 A (LG DISPLAY CO., LTD.) 2020年6月25日 (2020 - 06 - 25) 全文	1-20

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2022/092727

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	114038381	A	2022年2月11日	无	
CN	114005400	A	2022年2月1日	无	
CN	113725274	A	2021年11月30日	无	
CN	114170959	A	2022年3月11日	无	
CN	111445857	A	2020年7月24日	US 10878752 B1	2020年12月29日
CN	112542126	A	2021年3月23日	无	
CN	113270078	A	2021年8月17日	无	
CN	112652633	A	2021年4月13日	US 2022085074 A1	2022年3月17日
KR	20200074739	A	2020年6月25日	无	