

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5424663号  
(P5424663)

(45) 発行日 平成26年2月26日 (2014. 2. 26)

(24) 登録日 平成25年12月6日 (2013.12.6)

(51) Int. Cl. F I  
**HO2M 3/28 (2006.01)** HO2M 3/28 W  
 HO2M 3/28 Z

請求項の数 6 (全 17 頁)

(21) 出願番号	特願2009-20738 (P2009-20738)	(73) 特許権者	000001007
(22) 出願日	平成21年1月30日 (2009. 1. 30)		キヤノン株式会社
(65) 公開番号	特開2010-178573 (P2010-178573A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成22年8月12日 (2010. 8. 12)	(74) 代理人	100076428
審査請求日	平成24年1月27日 (2012. 1. 27)		弁理士 大塚 康徳
		(74) 代理人	100112508
			弁理士 高柳 司郎
		(74) 代理人	100115071
			弁理士 大塚 康弘
		(74) 代理人	100116894
			弁理士 木村 秀二
		(74) 代理人	100130409
			弁理士 下山 治
		(74) 代理人	100134175
			弁理士 永川 行光

最終頁に続く

(54) 【発明の名称】 電源装置及び画像形成装置

(57) 【特許請求の範囲】

【請求項1】

一次側に主巻線と補助巻線を有し、二次側に出力巻線を有し、入力される交流電圧を整流及び平滑した電圧が当該主巻線に印加される第一トランスと、前記第一トランスの主巻線にパルス電圧を印加するために、前記第一トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第一制御部と、を有し、前記第一トランスの出力巻線から第一電圧を出力する第一コンバータと、

一次側に主巻線を有し、二次側に出力巻線を有し、前記整流及び平滑した電圧が当該主巻線に印加される第二トランスと、前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、前記第二トランスの主巻線にパルス電圧を印加するために、前記第二トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第二制御部と、を有し、前記第二トランスの出力巻線から第二電圧を出力する第二コンバータと、

前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、入力される前記交流電圧のゼロクロスタイミングに応じたゼロクロス信号を出力するゼロクロス信号出力部と、を備え、

前記第二コンバータは、前記第一電圧の負荷への供給を停止したことに応じて、前記第一トランスの補助巻線に誘起された電圧の前記第二制御部への供給を停止し、かつ、前記第一トランスの補助巻線に誘起された電圧の前記ゼロクロス信号出力部への供給を停止するための切換部を備えたことを特徴とする電源装置。

【請求項2】

前記第一電圧を負荷に供給している状態で、外部からの指示に応じて前記第二コンバータの切換部を動作させ、前記第一トランスの補助巻線に誘起された電圧の前記第二制御部及び前記ゼロクロス信号出力部への供給を停止させるスイッチ制御部をさらに備えたことを特徴とする請求項 1 に記載の電源装置。

【請求項 3】

前記交流電圧の前記ゼロクロス信号出力部への前記入力を遮断する遮断部をさらに備え、前記スイッチ制御部からの信号に応じて前記遮断部が動作して前記交流電圧の前記ゼロクロス信号出力部への入力が遮断されることを特徴とする請求項 2 に記載の電源装置。

【請求項 4】

画像を形成するための画像形成手段と、

前記画像形成手段を駆動する駆動手段と、

前記画像形成手段と前記駆動手段に電力を供給する電源と、を有し、

前記電源は、

一次側に主巻線と補助巻線を有し、二次側に出力巻線を有し、入力される交流電圧を整流及び平滑した電圧が当該主巻線に印加される第一トランスと、前記第一トランスの主巻線にパルス電圧を印加するために、前記第一トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第一制御部と、を有し、前記第一トランスの出力巻線から第一電圧を出力する第一コンバータと、

一次側に主巻線を有し、二次側に出力巻線を有し、前記整流及び平滑した電圧が当該主巻線に印加される第二トランスと、前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、前記第二トランスの主巻線にパルス電圧を印加するために、前記第二トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第二制御部と、を有し、前記第二トランスの出力巻線から第二電圧を出力する第二コンバータと、

前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、入力される前記交流電圧のゼロクロスタイミングに応じたゼロクロス信号を出力するゼロクロス信号出力部と、を備え、

前記第二コンバータは、前記第一電圧の負荷への供給を停止したことに応じて、前記第一トランスの補助巻線に誘起された電圧の前記第二制御部への供給を停止し、かつ、前記第一トランスの補助巻線に誘起された電圧の前記ゼロクロス信号出力部への供給を停止するための切換部を備えたことを特徴とする画像形成装置。

【請求項 5】

前記第一コンバータから前記画像形成手段に電力を供給し、前記第二コンバータから前記駆動手段に電力を供給することを特徴とする請求項 4 に記載の画像形成装置。

【請求項 6】

前記画像形成手段は、記録材に画像を定着する定着手段を含み、前記駆動手段は記録材を搬送するためのモータを含むことを特徴とする請求項 5 に記載の画像形成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、トランスによって一次側と二次側とを絶縁し、一次側でのスイッチング動作で二次側に電力を伝達する電源装置およびその制御方法に関するものである。例えば、商用電力を供給源としてコンセントから交流の AC 100V を入力し、一次側で整流と平滑化を行って直流の DC 電圧化し、一次側のスイッチング動作によって二次側へスイッチングトランスを介して電力を伝達する電源装置に関する。

【背景技術】

【0002】

電源装置は、AC - DC 変換装置として AC ラインからの交流電圧を変換して DC 電圧を生成し、その他の装置や接続されているユニットに供給するものがある。AC 入力電圧を DC 化して出力する AC - DC 変換部には、スイッチング方式が広く使用されている。これらの装置では、入力と出力を一次側巻線と二次側巻線で磁気結合するようにコア材と

10

20

30

40

50

組み合わせて構成したスイッチングトランスを使用している場合がある。スイッチングトランスには前述のように巻線が使用されており、銅線等の導電性材料に絶縁皮膜を付加して使用している。また、一次側と二次側との巻線は絶縁されている。

【 0 0 0 3 】

また、電源装置には、DC電圧の出力とともに、ACラインの交流電圧が0V付近をクロスするタイミングを出力するゼロクロス信号回路を有するものもある。例えば、ゼロクロス信号を基準として、ACラインに接続されているAC負荷への通電を開始する制御で用いる。例えば、AC負荷としては、ACモータや発熱体を有するヒータや、さらに接続した構成のAC-DC電源等がある。

【 0 0 0 4 】

このようなゼロクロス回路を有する電源装置の場合、ACからDCへの変換効率はゼロクロス回路の消費電力を低減することで向上する。そのため、ACラインに接続されている負荷の制御のためにゼロクロス信号によるタイミングが必要な場合にゼロクロス回路への電力供給を開始し、ゼロクロス信号によるタイミングが不要な状態でゼロクロス回路への電力供給を停止する。このことが変換効率の向上につながる。

【 0 0 0 5 】

そして、通常の動作からスタンバイモードやスリープモード等の低消費電力状態に遷移する機能を有した電源装置も存在する。このような例として、特許文献1のように、低消費電力状態にてACラインからゼロクロス回路への電力供給を遮断するリレーを配設している装置がある。

【特許文献1】特開2003-199336号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 6 】

しかしながら、上記特許文献1では、スタンバイモードやスリープモード等の低消費電力状態にてゼロクロス回路への電力供給をリレーで遮断する制御と、スイッチング動作の制御との2系統の制御を必要とする。従って、2系統を同時に制御する場合は、無駄な制御構成になるという問題があった。

【 0 0 0 7 】

また、補助電源として複数のコンバータを接続し複数のトランスを有する構成とした場合、各々のトランスの補助巻き線からの出力を平滑化する際に常に電力を消費するので、複数のトランスでそれぞれ電力を消費するという問題が発生する。

【 0 0 0 8 】

本発明は、複数のコンバータ動作状態を切り換え可能な構成において、コンバータの動作状態および停止状態を切り換えると同時に、ゼロクロス回路の動作状態および停止状態を1系統の制御で切り換える。このため、複数のコンバータの補助巻き線を削減して補助巻き線からの出力を整流する際の電力消費を低減し、ゼロクロス回路の電力消費を低減する電源装置を提供する。

【 0 0 0 9 】

また、ACラインからの入力電圧の半波を整流して半波電圧としてゼロクロス回路に供給する構成で、ゼロクロス回路の動作および停止状態を切り換える際に同時に半波電圧の供給を切り換える。これにより、ゼロクロス回路に入力する半波電圧を降下させる際の電力消費を低減する電源装置を提供する。

【課題を解決するための手段】

【 0 0 1 0 】

上記目的を達成するため、本発明の電源装置は、一次側に主巻線と補助巻線を有し、二次側に出力巻線を有し、入力される交流電圧を整流及び平滑した電圧が当該主巻線に印加される第一トランスと、前記第一トランスの主巻線にパルス電圧を印加するために、前記第一トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第一制御部と、を有し、前記第一トランスの出力巻線から第一電圧を出力する第一コンバータ

10

20

30

40

50

と、一次側に主巻線を有し、二次側に出力巻線を有し、前記整流及び平滑した電圧が当該主巻線に印加される第二トランスと、前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、前記第二トランスの主巻線にパルス電圧を印加するために、前記第二トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第二制御部と、を有し、前記第二トランスの出力巻線から第二電圧を出力する第二コンバータと、前記第一トランスの補助巻線に誘起された電圧が供給され、かつ、入力される前記交流電圧のゼロクロスタイミングに応じたゼロクロス信号を出力するゼロクロス信号出力部と、を備え、前記第二コンバータは、前記第一電圧の負荷への供給を停止したことに応じて、前記第一トランスの補助巻線に誘起された電圧の前記第二制御部への供給を停止し、かつ、前記第一トランスの補助巻線に誘起された電圧の前記ゼロクロス信号出力部への供給を停止するための切換部を備えたことを特徴とする。

10

#### 【0011】

また、本発明の画像形成装置は、画像を形成するための画像形成手段と、前記画像形成手段を駆動する駆動手段と、前記画像形成手段と前記駆動手段に電力を供給する電源と、を有し、前記電源は、一次側に主巻線と補助巻線を有し、二次側に出力巻線を有し、入力される交流電圧を整流及び平滑した電圧が当該主巻線に印加される第一トランスと、前記第一トランスの主巻線にパルス電圧を印加するために、前記第一トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第一制御部と、を有し、前記第一トランスの出力巻線から第一電圧を出力する第一コンバータと、一次側に主巻線を有し、二次側に出力巻線を有し、前記整流及び平滑した電圧が当該主巻線に印加される第二トランスと、前記第一トランスの補助巻線に誘起される電圧が供給され、かつ、前記第二トランスの主巻線にパルス電圧を印加するために、前記第二トランスの主巻線に接続されたスイッチング素子のスイッチング動作を制御する第二制御部と、を有し、前記第二トランスの出力巻線から第二電圧を出力する第二コンバータと、前記第一トランスの補助巻線に誘起される電圧が供給され、かつ、入力される前記交流電圧のゼロクロスタイミングに応じたゼロクロス信号を出力するゼロクロス信号出力部と、を備え、前記第二コンバータは、前記第一電圧の負荷への供給を停止したことに応じて、前記第一トランスの補助巻線に誘起された電圧の前記第二制御部への供給を停止し、かつ、前記第一トランスの補助巻線に誘起された電圧の前記ゼロクロス信号出力部への供給を停止するための切換部を備えたことを特徴とする。

20

30

#### 【発明の効果】

#### 【0013】

本発明によれば、コンバータの動作状態および停止状態を切り換えると同時に、ゼロクロス回路の動作状態および停止状態を切り換える。このため、複数のコンバータの補助巻き線を削減して補助巻き線からの出力を整流する際の電力消費を低減し、ゼロクロス回路の電力消費を低減することが可能となる。

#### 【0014】

また、半波電圧の供給をゼロクロス回路の動作状態および停止状態に合わせて切り換えることができ、さらにゼロクロス回路に入力する半波電圧を降下させる際の電力消費を低減することが可能となる。

40

#### 【発明を実施するための最良の形態】

#### 【0015】

以下に、本発明の実施形態について、添付図面を参照して詳細に説明する。

#### 【0016】

<本実施形態の電源装置の適用例>

図1は、本発明の実施形態に係る電源装置の構成例と、電源装置に接続する負荷の構成例を示すブロック図である。

#### 【0017】

10は、入力電源である商用電源等の交流(AC)供給源からの入力電圧を直流(DC)電圧に整流する整流部である。11は、第1のコンバータ部(CNV1)であり、前述

50

の直流電圧化された電圧をスイッチング方式で降圧してVcc1を生成する。12は、第2のコンバータ部(CNV2)であり、前述の直流電圧化された電圧をスイッチング方式で降圧してVcc2を生成する。13は、交流供給源からの電圧のゼロクロスタイミングを検知してZRX信号を出力するゼロクロス信号出力部(ZRX)である。かかるCNV1が第1の制御電力供給手段、CNV2が第2の制御電力供給手段、ZRXがゼロクロス信号電力供給手段に相当する。

【0018】

14は、中央演算処理ユニット(CPU)であり、前述のゼロクロス信号出力部13からのZRX信号を入力して、制御対象であるAC負荷15の動作タイミング設定や制御を行う。また、中央演算処理ユニット14は、DC電圧を供給されて動作するDC負荷(DC回路)16および17の動作制御も行うものである。14aは、CPU14内に設置されているROM(Read Only Memory)であり、CPU14による制御の内容が記録されており、その内容をもとにCPU14が演算処理を実行する。14bはRAM(Random Access Memory)であり、CPU14の演算処理におけるデータの一時的な保持や、演算で使用するメモリ領域を有するものである。

10

【0019】

AC負荷15には、交流供給源からの電力ラインAC\_LとAC\_Nが接続されており、CPU14によって制御される。AC負荷15への通電は、AC電圧がゼロボルトの時点で通電することで電流の変化を小さくし突入電流を低減するために、ゼロクロス信号出力部13からのZRX信号を基に通電タイミングを制御する。16、17はVcc2を電力源とするDC負荷(DC回路)であり、CPU14によって制御される。例えば、DC負荷(DC回路)は、DCモータ等の出力ユニットや、DC電源で動作するセンサ等の入力ユニットである。

20

【0020】

18はSW(スイッチ)であり、ユーザの操作によってVcc1電圧を第1のコンバータ部11から出力するかどうかを選択可能とするものである。第1のコンバータ部11からは、IC\_Vccとして第2のコンバータ部12へ動作の直流電力が供給され、第2のコンバータ部12からはゼロクロス信号出力部13にゼロクロス信号生成電力ZRX\_PSが供給されている。

【0021】

なお、破線矢印の/CNV2\_ON信号は、CPU14が省電力モードでHighとして第2のコンバータ部12及びゼロクロス信号出力部13を停止させる信号であり、実施形態2乃至4で使用される。また、省電力モードではAC負荷15の動作もCPU14により停止する。

30

【0022】

例えば、本実施形態の電源装置を画像形成装置に適用した場合には、AC負荷15としては定着装置などが考えられ、定着装置のヒータへの電力供給はCPU14からの指示によりトライアックの動作に対応して停止されることになる。また、DC負荷(DC回路)16及び17としては、例えば、用紙を搬送するモータや用紙を検知するセンサ類が考えられる。本実施形態の電源装置は、プリンタ、複写機、ファクシミリなどの画像形成装置に適用することで、著しい効果を奏することも可能である。

40

【0023】

[実施形態1]

以下に、本発明の実施形態1について、図を参照して説明する。

【0024】

<実施形態1の電源装置の回路構成例>

図2は、実施形態1に係る電源装置の回路構成例を示す図である。

【0025】

図2で100は商用電源等の交流供給源、101はブリッジ整流回路である。平滑用コンデンサ102は、全波整流後のDC電圧が印加されて電圧を平滑するものである。

50

## 【 0 0 2 6 】

( 第 1 のコンバータ部 1 1 - 1 )

1 0 3 は電源 IC であり、第 1 のコンバータ部 1 1 - 1 のスイッチング動作を制御する。本実施形態では電源 IC を例とするが、個別に部品を組み合わせる方法もある。電源 IC 1 0 3 は、スイッチング素子 1 0 4 のスイッチング制御 ( ON / OFF 制御 ) を行う。また、電源 IC 1 0 3 は、ST 端子に接続された DC 電圧によって起動する。スイッチング動作のスイッチング素子として、本実施形態では MOSFET を例にするが特に限定するものではない。1 0 5 はスイッチング素子 1 0 4 に接続されている電流検知抵抗である。スイッチング素子 1 0 4 のスイッチング時の電流を検知し、必要であれば電源 IC 1 0 3 にてスイッチングのタイミングを制御するために用いる。

10

## 【 0 0 2 7 】

1 0 6 ( 1 0 6 a、1 0 6 b、1 0 6 c ) はスイッチングトランスである。1 0 6 a は一次側のメイン巻線である。整流後の DCH と DCL 間の電圧が、電源 IC 1 0 3 で制御されるスイッチング素子 1 0 4 によってパルス状に印加される。1 0 6 b は 2 次側出力の Vcc1 出力巻線である。1 0 6 c は電源 IC 1 0 3 に動作電力を供給する補助巻線である。電源 IC 1 0 3 は、前述の ST 端子からの起動後にスイッチングを行い、補助巻線 1 0 6 c からの出力によって動作を継続するものとする。ダイオード 1 0 7 は補助巻線 1 0 6 c からの出力を半波整流するダイオードであり、1 0 8 は平滑コンデンサである。平滑化された電圧は IC Vcc となり、電源 IC 1 0 3 に供給される。

## 【 0 0 2 8 】

ダイオード 1 0 9 は 1 0 6 b 巻線からの出力を整流するダイオードであり、1 1 0 a および 1 1 0 b は平滑コンデンサである。平滑化された電圧は 2 次側に配設された SW18 の ON 状態で FET 1 9 が ON することによって、Vcc1 として出力される。SW18 の OFF 状態では、FET 1 9 が OFF することによって、Vcc1 の出力が停止する。1 1 1 はチョークコイルであり、平滑コンデンサ 1 1 0 b への電流ピーク値を低減する。

20

## 【 0 0 2 9 】

本実施形態では、フォトカプラ 1 1 2、シャントレギュレータ 1 1 3、抵抗 1 1 4 および 1 1 5 は、Vcc1 の電位を安定させるための電圧フィードバック ( Feed Back ) 回路である。また、フォトカプラ 1 1 2 は一次側と二次側とを絶縁して分離し、発光部の発光状態によって二次側から Vcc1 の電圧出力状態を一次側の電源 IC 1 0 3 の FB 端子に伝達する。ただし、Vcc1 の電圧フィードバック回路に関しては、特に方法や構成を限定するものではない。

30

## 【 0 0 3 0 】

( 第 2 のコンバータ部 1 2 - 1 )

1 2 0 は電源 IC であり、第 2 のコンバータ部 1 2 - 1 のスイッチング動作を制御する。電源 IC 1 2 0 は、スイッチング素子 1 2 1 のスイッチング制御 ( ON / OFF 制御 ) を行う。本実施形態では、スイッチング素子として、MOSFET を例とするが特に限定するものではない。1 2 2 は、スイッチング素子 1 2 1 に接続されている電流検知抵抗である。スイッチング素子 1 2 1 のスイッチング時の電流を検知し、必要であれば電源 IC 1 2 0 にてスイッチングのタイミングを制御するために用いる。

40

## 【 0 0 3 1 】

1 2 3 ( 1 2 3 a、1 2 3 b ) はスイッチングトランスである。1 2 3 a は一次側のメイン巻線である。整流後の DCH と DCL 間の電圧が、電源 IC 1 2 0 で制御されるスイッチング素子 1 2 1 によってパルス状に印加される。1 2 3 b は 2 次側出力の Vcc2 出力巻線である。

## 【 0 0 3 2 】

ダイオード 1 2 4 は、巻線 1 2 3 b からの出力を整流するダイオードであり、1 2 5 a および 1 2 5 b は平滑コンデンサである。平滑化された電圧は Vcc2 となる。1 2 6 はチョークコイルであり、平滑コンデンサ 1 2 5 b への電流ピーク値を低減する。

## 【 0 0 3 3 】

50

127はスイッチ素子であり、第1のコンバータ部11-1からのIC Vccを電源IC120に動作電力として供給するか停止するかを切り換える。また、同時にゼロクロス信号出力部13-1にゼロクロス信号生成電力ZRX\_PSとして供給するか停止するかを切り換える。本実施形態では、スイッチ素子127はMOSFETを用いているが、スイッチ手段については特に限定するものではない。128はフォトカプラであり、第2のコンバータ部12-1の1次側と2次側とを絶縁して分離し、発光側の通電によってスイッチ素子127を制御する。

【0034】

フォトカプラ129、シャントレギュレータ130、抵抗131および132は、Vcc2の電位を安定させるための電圧フィードバック回路である。また、フォトカプラ129は一次側と二次側とを絶縁して分離し、発光部の発光状態によって二次側から、Vcc2の電圧出力状態を一次側の電源IC120のFB端子に伝達する。ただし、Vcc2の電圧フィードバック回路に関しては、特に方法や構成を限定するものではない。

【0035】

ここで、SW18のON状態でVcc1が出力されると、フォトカプラ128の発光側素子が通電され、スイッチ素子127がON状態となる。そのため、第1のコンバータ部11-1からのIC Vccを電源IC120に動作電力として供給し、電源IC120が動作してVcc2が出力される。また同時に、ゼロクロス信号出力部13-1にゼロクロス信号生成電力ZRX\_PSが供給される。

【0036】

SW18のOFF状態では、Vcc1の出力が停止してフォトカプラ128の発光側素子の通電が停止し、スイッチ素子127がOFF状態となる。そのため、第1のコンバータ部11-1から120電源IC120へのIC Vcc供給が停止し、120電源ICが停止して、Vcc2の出力が停止する。また同時に、ゼロクロス信号出力部13-1へのゼロクロス信号生成電力ZRX\_PSが停止する。

【0037】

(ゼロクロス信号出力部13-1)

139はダイオードであり、AC供給源のライン電圧の半波を生成し、抵抗140を介してスイッチ素子141に半波入力電圧を供給しON/OFF状態を生成する。スイッチ素子141がON状態の場合、フォトカプラ142の発光側素子がOFF状態となり、ZRX信号がHigh状態となってCPU14に出力される。スイッチ素子141がOFF状態の場合、フォトカプラ142の発光側素子がON状態となり、ZRX信号がLow状態となってCPU14に出力される。その切り替わりのポイントが、AC供給源からの交流電圧の0Vをクロスするタイミングであり、ゼロクロス信号ZRXとしてCPU14に出力される。CPU14はこの切り替わりポイントを検知してゼロクロスタイミングとして、前述の図1で示したAC負荷15のAC電力の通電タイミングを制御する。

【0038】

<実施形態1の電源装置の動作手順例>

図3は、実施形態1に係る電源装置の動作を表すフローチャートを示したものである。なお、図3は図2の回路の動作手順を示すものであるが、その一部をソフトウェアのプログラム制御に置き換えることも可能である。

【0039】

まず、ステップS100で商用電源等の交流(AC)供給源から電力を入力し、ステップS101で第1のコンバータ部11-1の電源IC103が起動してスイッチング動作を開始する。

【0040】

ステップS102でユーザによってSW18がONされれば、ステップS103に進み、FET19をON状態とし、ステップS104にてVcc1が出力される。Vcc1の出力によって、ステップS105にてフォトカプラ128の発光部がON状態となり、受光部のトランジスタがON状態となる。次に、ステップS106にて第2のコンバータ部

10

20

30

40

50

12-1の電源IC120が起動し、同時にZRX\_PSが出力される。次に、ステップS107にてVcc2が出力されつつ、ゼロクロス信号出力部13-1からZRX信号が出力される。

【0041】

もしステップS102にてSW18がOFF状態となった場合、ステップS108にてFET19がOFF状態となり、ステップS109でVcc1の出力が停止する。次に、ステップS110にてフォトカプラ128がOFFし、ステップS111にて電源IC120が停止して、同時にZRX\_PS出力も停止する。そして、ステップS112にてVcc2の出力が停止しつつ、ZRX信号の出力も停止する。これらステップS100からS112のステップは、繰り返し実行されているものとする。

10

【0042】

<従来の電源装置の回路構成例>

図4は、本発明の構成と比較するために、従来例の電源装置を表した図である。なお、図2と同様の構成要素は同じ参照番号を付与している。

【0043】

本発明と異なる構成として上記特許文献1を例にする。従来例では、ゼロクロス回路における電力消費を低減した構成を、リレー117aおよび117bと、ゼロクロス信号出力部13'として示した。第1のコンバータ部11'の構成は、基本点に第1のコンバータ部11-1と同じである。

【0044】

20

リレー117aおよび117bは、CPU14のDRV信号の出力によって、ゼロクロス信号出力部13'へのACラインからの入力を低消費電力状態では遮断し、電力消費を低減する構成となっている。

【0045】

第2のコンバータ部12'の抵抗134とダイオード135、コンデンサ136は、トランス補助巻き線123cからの電圧出力を平滑化する構成である。

【0046】

ゼロクロス信号出力部13'において、ACラインの電圧がダイオード139で半波整流された電圧は、抵抗140を介してツェナーダイオード143に印加される。そして、フォトカプラ142の発光側素子のON/OFF状態が切り替わることで、ゼロクロス信号ZRXがCPU14に出力される。ACラインの電圧は100V系の商用電源であれば、ダイオード139で半波整流されたピーク電圧は約140Vとなり、フォトカプラ142の発光素子に入力するためには抵抗140とツェナーダイオード143にて電圧を降下させる必要がある。この際、フォトカプラ142の発光側電流を数十ミリアンペアと設定しても数10Vから100V程度降下した電圧との積である電力消費は数Wとなり、無駄な電力消費となる。

30

【0047】

そのため、従来例は、前述したようにリレー117a、117bによって低消費電力状態ではACラインからの入力を遮断し、ゼロクロス信号出力部13'への電力供給を停止する構成となっている。CPU14にて低消費電力状態に遷移する場合でゼロクロス信号ZRXの出力が不要である場合、DRV出力をLow出力にすることで、リレー117bの励磁部RLの通電を停止して、ACラインからの入力を遮断する。ゼロクロス信号ZRXの出力が必要である場合、DRV出力をHigh出力にすることで、リレー117bの励磁部RLに通電して、ACラインからの電圧をゼロクロス信号出力部13'へ入力する。

40

【0048】

さらに、複数のコンバータを接続した場合を考慮すると、第2のコンバータ部12'のスイッチングトランス123c補助巻き線からの電力を電源IC120が消費する構成をとる場合がある。補助巻き線123cからの出力を抵抗134とダイオード135、コンデンサ136で平滑化する際に数ワットの電力消費が発生し損失となる。もし複数コンバ

50

ータの各々のトランス補助巻き線と、出力電圧を平滑化する回路を構成した場合、その合計で無駄な電力消費が発生することとなる。

【 0 0 4 9 】

< 実施形態 1 の効果 >

以上述べたように、図 2 と図 3 で示した本発明の実施形態 1 では、コンバータの動作状態および停止状態を切り換えると同時に、ゼロクロス回路の動作状態および停止状態を 1 系統の制御で切り換えることができる。そのため、複数のコンバータの補助巻き線を削減し、補助巻き線からの出力を整流する際の電力消費を低減することが可能となる。

【 0 0 5 0 】

[ 実施形態 2 ]

以下に、本発明の実施形態 2 について、図を参照して説明する。

【 0 0 5 1 】

< 実施形態 2 の電源装置の回路構成例 >

図 5 は、前述の図 2 の構成にさらにスイッチ素子と制御信号 / C N V 2 \_ O N を追加した構成の、本発明の実施形態 2 の電源装置の回路構成例を示した図である。

【 0 0 5 2 】

本実施形態 2 は、 S W 1 8 が O N 状態での、スタンバイモードやスリープモード等の低消費電力状態を考慮したものである。なお、図 5 で図 2 と同様の構成要素は同じ参照番号を付与している。図 5 の第 1 のコンバータ 1 1 - 2、ゼロクロス信号出力部 1 3 - 2 は、基本的に図 2 の第 1 のコンバータ 1 1 - 1、ゼロクロス信号出力部 1 3 - 1 と同様である。

【 0 0 5 3 】

第 2 のコンバータ 1 2 - 2 のスイッチ素子 1 3 3 は、 C P U 1 4 からの / C N V 2 \_ O N 信号を用いて第 2 のコンバータ部 1 2 - 2 の動作と、ゼロクロス信号出力部 1 3 - 2 への電力供給を制御する。

【 0 0 5 4 】

( / C N V 2 \_ O N 信号が L o w 状態の場合 )

/ C N V 2 \_ O N 信号が L o w 状態の場合、スイッチ素子 1 3 3 が O N 状態となり、フォトカプラ 1 2 8 の発光側素子が通電され、スイッチ素子 1 2 7 が O N 状態となる。かつ、ゼロクロス信号出力部 1 3 - 2 にゼロクロス信号生成電力 Z R X \_ P S が供給される。また、第 1 のコンバータ部 1 1 - 2 からの I C V c c が電源 I C 1 2 0 に動作電力として供給され、電源 I C 1 2 0 が動作し、 V c c 2 が出力される。

【 0 0 5 5 】

ダイオード 1 3 9 と抵抗 1 4 0 からの A C 電圧の半波がトランジスタ 1 4 1 に供給されて、トランジスタ 1 4 1 が半波ごとに O N 状態と O F F 状態を繰り返す。フォトカプラ 1 4 2 の受光側が O N 状態と O F F 状態を繰り返し、ゼロクロス信号出力部 1 3 - 2 から C P U 1 4 に Z R X 信号が出力される。

【 0 0 5 6 】

( / C N V 2 \_ O N 信号が H i g h 状態の場合 )

/ C N V 2 \_ O N 信号が H i g h 状態の場合、スイッチ素子 1 3 3 が O F F 状態となり、フォトカプラ 1 2 8 の発光側素子の通電が停止し、スイッチ素子 1 2 7 が O F F 状態となる。かつ、ゼロクロス信号出力部 1 3 - 2 へのゼロクロス信号生成電力 Z R X \_ P S の供給が停止する。また、第 1 のコンバータ部 1 1 - 2 からの I C V c c の供給が停止し、電源 I C 1 2 0 が停止して、 V c c 2 の出力が停止する。ダイオード 1 3 9 からの A C 電圧の半波が供給されてもフォトカプラ 1 4 2 の受光側は O F F 状態となり、ゼロクロス信号出力部 1 3 - 2 からの Z R X 信号は H i g h 状態のままとなる。

【 0 0 5 7 】

< 実施形態 2 の電源装置の動作手順例 >

図 6 は、実施形態 2 に係る電源装置の動作を表すフローチャートを示したものである。なお、図 6 は図 5 の回路の動作手順を示すものであるが、その一部をソフトウェアのプロ

10

20

30

40

50

グラム制御に置き換えることも可能である。なお、図3と同じ参照番号は、同様の処理を示す。

【0058】

ステップS100からS112のステップは、図3で説明した内容と同じである。以下、CPU14が電源装置を含めて負荷の動作状態をスタンバイモードやスリープモード等の低消費電力状態からVcc2を出力する場合を説明する。

【0059】

ステップS104でVcc1が出力された状態から、ステップS113でCPU14内の処理によって/CNV2\_ON出力をLow状態にする。その場合、ステップS114にてスイッチ素子133であるトランジスタがONし、以降のステップでVcc2の出力とZRX信号の出力を開始する。

10

【0060】

もしステップS113でCPU14内の処理によって/CNV2\_ON出力をHigh状態にする。その場合、低消費電力状態に遷移するため、ステップS115にてスイッチ素子133であるトランジスタがOFFし、以降のステップでVcc2の出力とZRX信号の出力が停止する。

【0061】

これらステップS100からS115のステップは繰り返し実行されているものとする。

【0062】

20

<実施形態2の効果>

以上述べたように、図5と図6で示した本発明の実施形態2では、第2のコンバータ部の動作および停止状態を切り換える際と、ゼロクロス回路の動作および停止状態を同時に切り換えることができる。そのため、ゼロクロス回路に入力するゼロクロス信号生成電力の消費を低減することが可能となる。

【0063】

[実施形態3]

以下に、本発明の実施形態3について、図を参照して説明する。

【0064】

<実施形態3の電源装置の回路構成例>

30

図7は、本発明の実施形態3に係る電源装置の回路構成例を示す図である。

【0065】

前述の実施形態2の図5で示した構成に、ゼロクロス信号出力部13-3において、トランジスタ141への半波入力選択のためスイッチ素子であるトランジスタ144, 145および抵抗等の部品を追加した構成である。ZRX信号を生成するために駆動するトランジスタ141の動作電力を供給もしくは停止することができる構成であり、さらに電力消費を低減することができる構成である。なお、図7の第1のコンバータ11-3、第2のコンバータ12-3は、基本的に図5の第1のコンバータ11-2、第2のコンバータ12-2と同様である。

【0066】

40

(/CNV2\_ON信号がLow状態の場合)

/CNV2\_ON信号がLow状態の場合、スイッチ素子133がON状態となり、フォトカプラ128の発光側素子が通電され、スイッチ素子127がON状態となる。かつ、ゼロクロス信号出力部13-3にゼロクロス信号生成電力ZRX\_PSが供給される。第1のコンバータ部11-3からのIC\_Vccが電源IC120に動作電力として供給され、電源IC120が動作しVcc2が出力される。また同時に、トランジスタ144, 145がON状態となり、ダイオード139と抵抗140からのAC電圧の半波がトランジスタ141に供給されて、トランジスタ141が半波ごとにON状態とOFF状態を繰り返す。フォトカプラ142の受光側がON状態とOFF状態を繰り返し、ゼロクロス信号出力部13-3からCPU14にZRX信号が出力される。

50

## 【 0 0 6 7 】

( / C N V 2 \_ O N 信号が H i g h 状態の場合 )

/ C N V 2 \_ O N 信号が H i g h 状態の場合、スイッチ素子 1 3 3 が O F F 状態となり、フォトカプラ 1 2 8 の発光側素子の通電が停止し、スイッチ素子 1 2 7 が O F F 状態となる。かつ、ゼロクロス信号出力部 1 3 - 3 へのゼロクロス信号生成電力 Z R X \_ P S の供給が停止する。第 1 のコンバータ部 1 1 - 3 からの I C V c c の供給が停止し、電源 I C 1 2 0 が停止して、V c c 2 の出力が停止する。また同時に、トランジスタ 1 4 4 , 1 4 5 が O F F 状態となり、ダイオード 1 3 9 からの A C 電圧の半波が供給されても、半波入力が遮断されてトランジスタ 1 4 1 が駆動しない状態となる。つまり、この状態では V c c 2 の出力が停止し、かつ Z R X 信号を生成するスイッチ素子 1 4 1 やトランジスタ 1 4 4 の不要な動作が停止して電力消費を低減することが可能となる。また、ダイオード 1 3 9 と抵抗 1 4 0 による電圧降下によって発生する電力消費を低減することが可能となる。また、従来例のようなメカニカルなリレー 1 1 7 を使用しないので接点寿命の影響を受けずまたリレーコイル 1 1 7 b に電力を消費させることが無くなる。

10

## 【 0 0 6 8 】

< 実施形態 3 の電源装置の動作手順例 >

図 8 は、実施形態 3 に係る電源装置の動作を表すフローチャートを示したものである。なお、図 8 は図 7 の回路の動作手順を示すものであるが、その一部をソフトウェアのプログラム制御に置き換えることも可能である。なお、図 6 と同じ参照番号は、同様の処理を示す。

20

## 【 0 0 6 9 】

ステップ S 1 0 0 からステップ S 1 1 5 のステップは、前述の実施形態 2 の図 6 で説明した内容と同じである。

## 【 0 0 7 0 】

C P U 1 4 が電源装置を含めて負荷の動作状態をスタンバイモードやスリープモード等の低消費電力状態から、V c c 2 を出力する場合を説明する。

## 【 0 0 7 1 】

ステップ S 1 0 4 で V c c 1 が出力された状態から、ステップ S 1 1 3 で C P U 1 4 内の処理によって / C N V 2 \_ O N 出力を L o w 状態にする。その場合、ステップ S 1 1 4 にてスイッチ素子であるトランジスタ 1 3 3 が O N し、ステップ S 1 0 5 でフォトカプラ 1 2 8 が O N する。そして、ステップ S 1 0 6 で電源 I C 1 2 0 が起動し、Z R X \_ P S が出力され、次の、ステップ S 1 1 6 にてスイッチ素子であるトランジスタ 1 4 4 , 1 4 5 が O N 状態となる。トランジスタ 1 4 4 , 1 4 5 が O N 状態となることで、A C ラインからの半波電圧がトランジスタ 1 4 1 に供給され、フォトカプラ 1 4 2 の動作によって Z R X 信号が C P U 1 4 に出力される。

30

## 【 0 0 7 2 】

もしステップ S 1 1 3 で C P U 1 4 内の処理によって / C N V 2 \_ O N 出力を H i g h 状態にする。その場合、低消費電力状態に遷移するため、ステップ S 1 1 5 にてスイッチ素子であるトランジスタ 1 3 3 が O F F し、ステップ S 1 1 0 で 1 2 8 フォトカプラが O F F する。そして、ステップ S 1 1 1 で電源 I C 1 2 0 が停止して、Z R X \_ P S の出力が停止し、次の、ステップ S 1 1 7 にてスイッチ素子であるトランジスタ 1 4 4 , 1 4 5 が O F F 状態となる。そして、以降のステップで V c c 2 の出力と Z R X 信号の出力が停止する。トランジスタ 1 4 4 , 1 4 5 が O F F 状態となることで、A C ラインからの半波電圧がトランジスタ 1 4 1 に供給されない。そのため、フォトカプラ 1 4 2 の動作を停止することによって、Z R X 信号の出力が不要なスタンバイモードやスリープモード等の低消費電力状態で消費電力の低減を行うことができる。

40

## 【 0 0 7 3 】

これらステップ S 1 0 0 から S 1 1 7 のステップは、繰り返し実行されているものとする。

## 【 0 0 7 4 】

50

## &lt;実施形態3の効果&gt;

以上述べたように、ゼロクロス回路の動作および停止状態を切り換える際に同時に半波電圧の供給を切り換えることができ、ゼロクロス回路に入力する半波電圧を低下させる際の電力消費を低減することが可能となる。

【0075】

## [実施形態4]

以下に、本発明の実施形態4について、図を参照して説明する。

【0076】

## &lt;実施形態4の電源装置の回路構成例&gt;

図9は、本発明の実施形態3に係る電源装置の回路構成例を示す図である。

10

【0077】

前述の実施形態3で示した図7の構成で、スイッチ素子であるトランジスタ144, 145および抵抗等の部品を、フォトリレー146および抵抗で置き換えた構成である。ZRX信号を生成するために駆動するトランジスタ141の動作電力を供給もしくは停止することができる構成である。従って、前述した従来例のようにCPU14からの制御端子であるDRV出力を別途設けることなく、/CNV2\_ON出力を用いて13ゼロクロス信号出力部での電力消費を低減することができる構成である。なお、図9の第1のコンバータ11-4、ゼロクロス信号出力部13-4は、基本的に図7の第1のコンバータ11-3、ゼロクロス信号出力部13-3と同様である。

【0078】

20

(/CNV2\_ON信号がLow状態の場合)

/CNV2\_ON信号がLow状態の場合、スイッチ素子133がON状態となり、フォトカプラ128の発光側素子が通電され、スイッチ素子127がON状態となる。かつ、13ゼロクロス信号出力部13-4にゼロクロス信号生成電力ZRX\_PSが供給される。第1のコンバータ部11-4からのIC\_Vccが電源IC120に動作電力として供給され、電源IC120が動作し、Vcc2が出力される。また同時に、スイッチ素子133がON状態となることでVcc1がフォトリレー146に供給されてON状態となる。そして、ダイオード139と抵抗140からのAC電圧の半波がトランジスタ141に供給されて、トランジスタ141が半波ごとにON状態とOFF状態を繰り返す。フォトカプラ142の受光側がON状態とOFF状態を繰り返し、ゼロクロス信号出力部13-4からCPU14にZRX信号が出力される。

30

【0079】

(/CNV2\_ON信号がHigh状態の場合)

/CNV2\_ON信号がHigh状態の場合、スイッチ素子133がOFF状態となり、フォトカプラ128の発光側素子の通電が停止し、スイッチ素子127がOFF状態となる。かつ、ゼロクロス信号出力部13-4へのゼロクロス信号生成電力ZRX\_PSの供給が停止する。第1のコンバータ部11-4からのIC\_Vccの供給が停止し、電源IC120が停止して、Vcc2の出力が停止する。また同時に、Vcc1の供給が停止してフォトリレー146がOFF状態となり、ダイオード139からのAC電圧の半波が供給されてもトランジスタ141が駆動しない状態となる。

40

【0080】

## &lt;実施形態4の効果&gt;

つまり、この状態ではVcc2の出力が停止し、かつZRX信号を生成するスイッチ素子であるトランジスタ141の不要な動作が停止して電力消費を低減することが可能となる。また、ダイオード139と抵抗140による電圧降下によって発生する電力消費を低減することが可能となる。また、フォトリレー146のようなスイッチ素子を用いることで、図4で示した従来例のような機械式接点を有するリレーより劣化が少なく、長寿命化を図ることが可能となる。

【図面の簡単な説明】

【0081】

50

- 【図 1】本実施形態に係る電源装置を有する装置のブロック例を示す図である。
- 【図 2】実施形態 1 に係る電源装置の回路構成例を示す図である。
- 【図 3】実施形態 1 に係る電源装置の動作例を表すフローチャートである。
- 【図 4】従来例の電源装置の回路ブロックを示す図である。
- 【図 5】実施形態 2 に係る電源装置の回路構成例を示す図である。
- 【図 6】実施形態 2 に係る電源装置の動作例を表すフローチャートである。
- 【図 7】実施形態 3 に係る電源装置の回路構成例を示す図である。
- 【図 8】実施形態 3 に係る電源装置の動作例を表すフローチャートである。
- 【図 9】実施形態 4 に係る電源装置の回路構成例を示す図である。

【符号の説明】

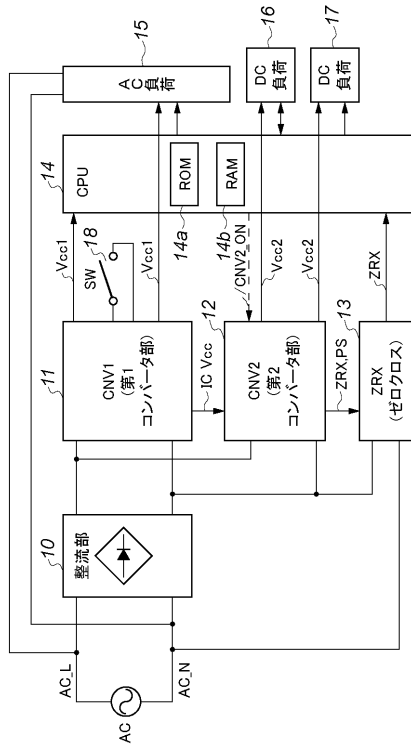
10

【 0 0 8 2 】

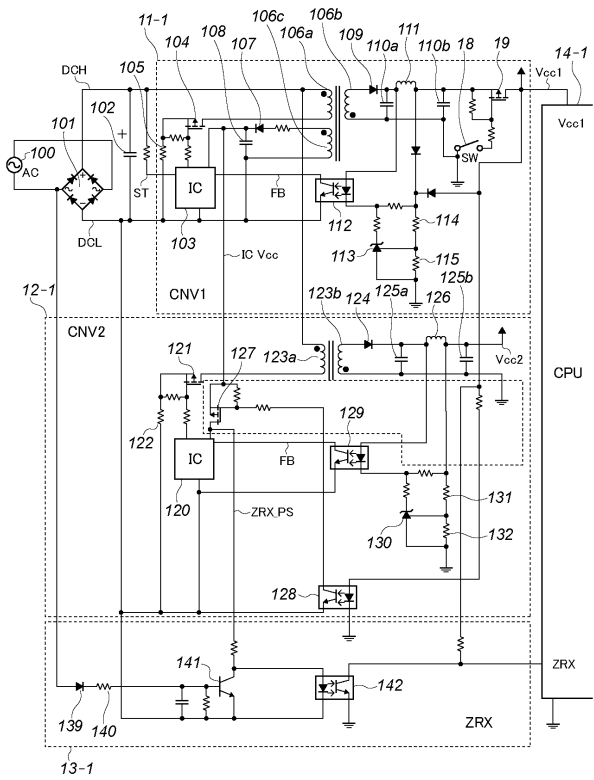
- 1 0 ... 整流部
- 1 1 ... 第 1 のコンバータ部 ( C N V 1 )
- 1 2 ... 第 2 のコンバータ部 ( C N V 2 )
- 1 3 ... ゼロクロス信号出力部
- 1 4 ... 中央演算処理ユニット ( C P U )
- 1 5 ... A C 負荷
- 1 6 、 1 7 ... D C 負荷
- 1 8 ... スイッチ ( S W )
- 1 0 0 ... 交流供給源
- 1 0 1 ... ブリッジ整流回路
- 1 0 2 ... 平滑用コンデンサ
- 1 0 3 、 1 2 0 ... 電源 I C
- 1 0 4 、 1 2 1 ... スイッチング素子
- 1 0 6 、 1 2 3 ... スイッチングトランス
- 1 1 2 、 1 2 9 、 1 2 8 、 1 4 2 ... フォトカプラ
- 1 4 1 、 1 4 4 、 1 4 5 ... スイッチ素子
- 1 4 6 ... スイッチ素子 ( フォトリレー )

20

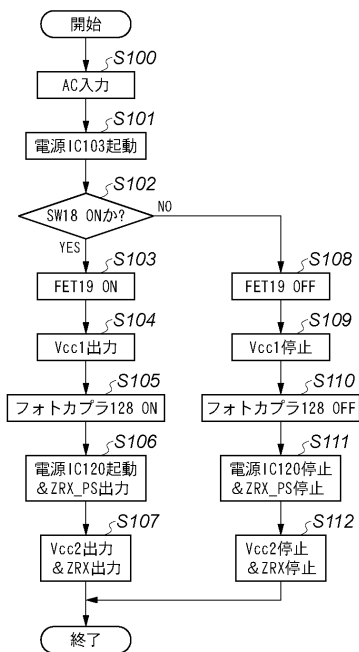
【図1】



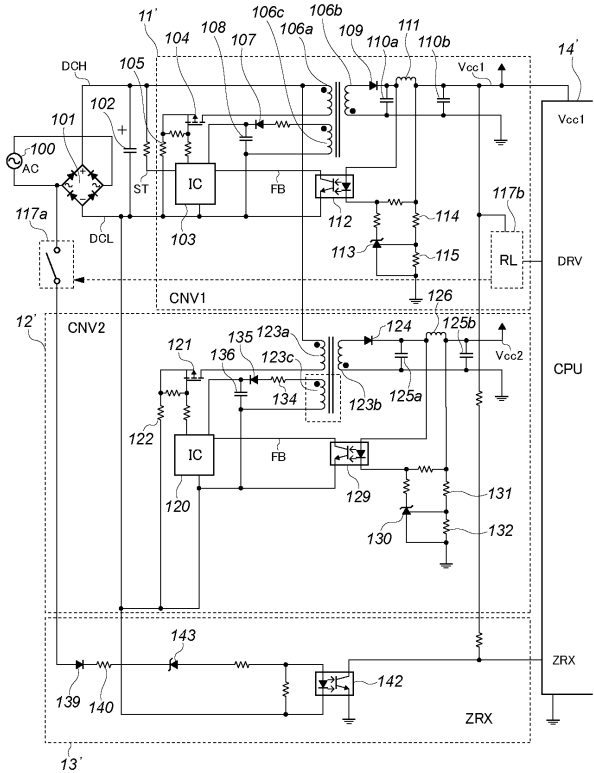
【図2】



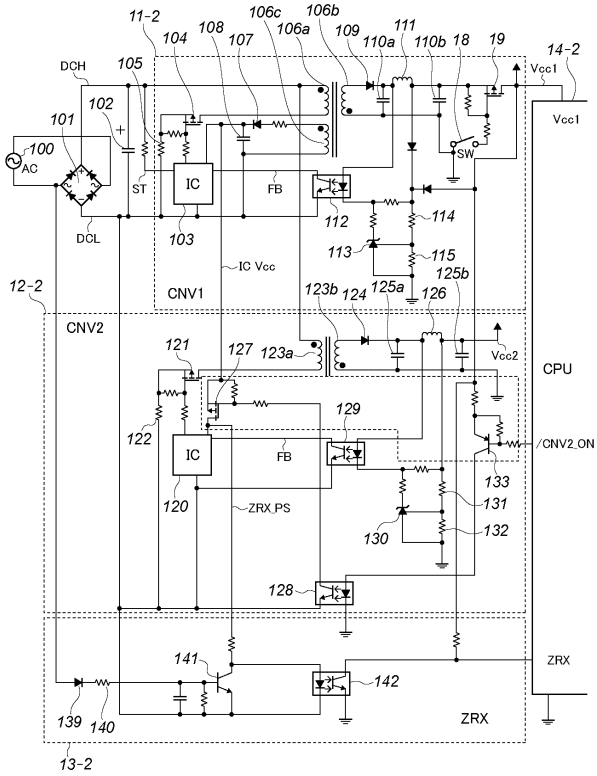
【図3】



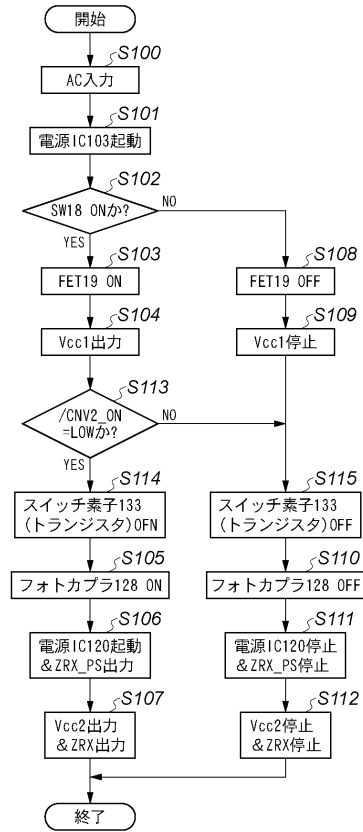
【図4】



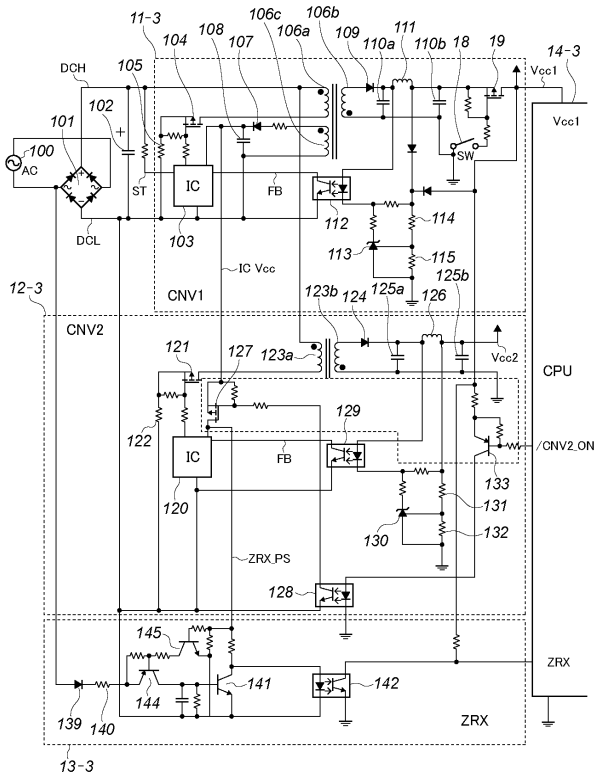
【図5】



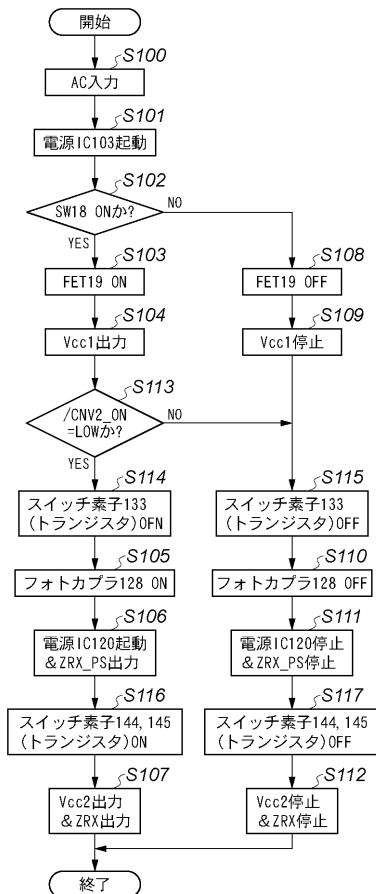
【図6】



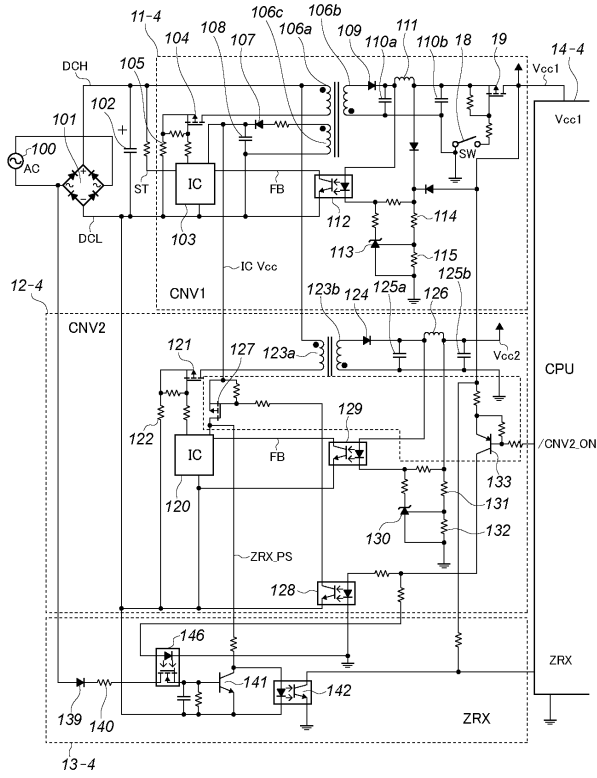
【図7】



【図8】



【 図 9 】



---

フロントページの続き

(72)発明者 高村 光英  
東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

審査官 今井 貞雄

(56)参考文献 特開2008-172914(JP,A)  
特開2009-017678(JP,A)

(58)調査した分野(Int.Cl., DB名)  
H02M 3/28