

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年4月26日(26.04.2018)



(10) 国際公開番号

WO 2018/074274 A1

(51) 国際特許分類:
H02M 7/12 (2006.01) F24F 11/02 (2006.01)

(21) 国際出願番号: PCT/JP2017/036552

(22) 国際出願日: 2017年10月6日(06.10.2017)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2016-204969 2016年10月19日(19.10.2016) JP

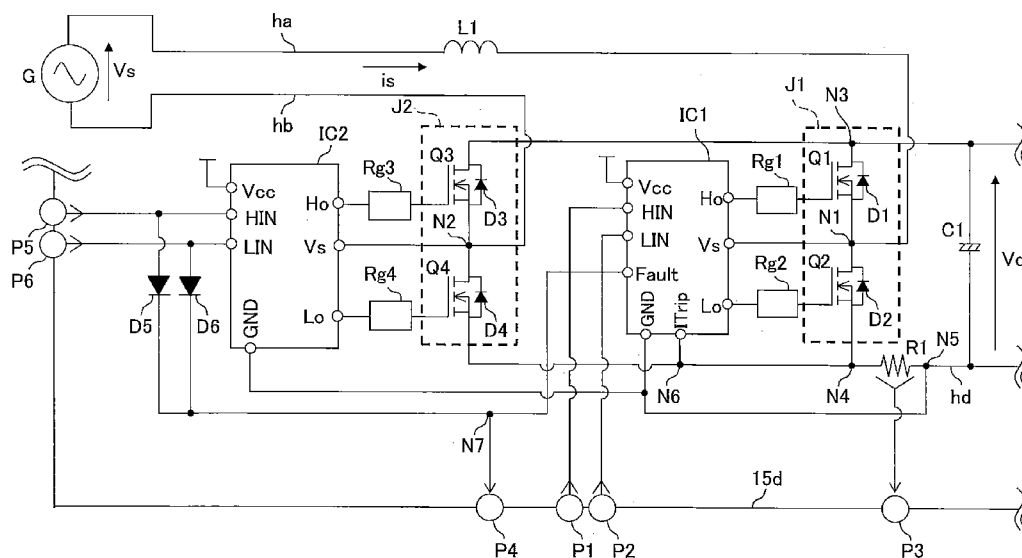
(71) 出願人: 日立ジョンソンコントロールズ空調株式会社(HITACHI-JOHNSON CONTROLS AIR CONDITIONING, INC.) [JP/JP]; 〒1050022 東京都港区海岸一丁目16番1号 Tokyo (JP).

(72) 発明者: 月井 浩二(TSUKII Koji); 〒1050022 東京都港区海岸一丁目16番1号 日立ジョンソンコントロールズ空調株式会社内 Tokyo (JP). 田村 建司(TAMURA Kenji); 〒1050022 東京都港区海岸一丁目16番1号 日立ジョンソンコントロールズ空調株式会社内 Tokyo (JP). 橋本 浩之(HASHIMOTO Hiroyuki); 〒1050022 東京都港区海岸一丁目16番1号 日立ジョンソンコントロールズ空調株式会社内 Tokyo (JP). 菅原 英司(KANBARA Eiji); 〒1050022 東京都港区海岸一丁目16番1号 日立ジョンソンコントロールズ空調株式会社内 Tokyo (JP).

(74) 代理人: 特許業務法人磯野国際特許商標事務所(ISONO INTERNATIONAL PATENT OFFICE, P.C.); 〒1050001 東京都港区虎ノ

(54) Title: POWER CONVERSION DEVICE AND AIR CONDITIONER

(54) 発明の名称: 電力変換装置および空気調和機



(57) Abstract: In order to provide a power conversion device that is inexpensive and that prevents damage to elements, the present invention is provided with: a first drive circuit (IC1) that drives a first and a second switch element (Q1, Q2), detects overcurrent in a current flowing in a bridge circuit, and has an output terminal (Fault terminal) that outputs a prescribed voltage signal (0V) when overcurrent is detected; a second drive circuit (IC2) that drives a third and a fourth switch element (Q3, Q4); and transmission elements (D5, D6) that are connected between the output terminal (Fault



門一丁目1番18号 ヒューリック
虎ノ門ビル Tokyo (JP).

- (81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

- 一 国際調査報告(条約第21条(3))

terminal) of the first drive circuit (IC1) and an input terminals (LIN, HIN) of the second drive circuit (IC2), and transmit the voltage signal (0V) to the input terminals (LIN, HIN).

(57) 要約: 安価でありながら素子の破壊を防止できる電力変換装置を提供する。そのため、第1および第2スイッチング素子(Q1, Q2)を駆動するとともに、ブリッジ回路に流れる電流における過電流の有無を検出し、過電流を検出した場合に所定の電圧信号(0V)を出力する出力端子(Fault端子)を有する第1の駆動回路(IC1)と、第3および第4スイッチング素子(Q3, Q4)を駆動する第2の駆動回路(IC2)と、第1の駆動回路(IC1)の出力端子(Fault端子)と、第2の駆動回路(IC2)の入力端子(LIN, HIN)との間に接続され、電圧信号(0V)を入力端子(LIN, HIN)に伝達する伝達素子(D5, D6)と、を設けた。

明 細 書

発明の名称：電力変換装置および空気調和機

技術分野

[0001] 本発明は、電力変換装置および空気調和機に関する。

背景技術

[0002] 電車、自動車、空気調和機等には、交流電圧を直流電圧に変換する電力変換装置（直流電源装置、コンバータ）が搭載されている。そして、電力変換装置から出力される直流電圧をインバータによって所定周波数の交流電圧に変換し、この交流電圧をモータ等の負荷に印加するようになっている。このような電力変換装置において、高調波電流規制に準拠して高調波を抑制し、また、電力変換効率を高めて省エネルギー化を図ることが求められている。

例えば、下記特許文献1の要約書には、「コンバータ回路(2)のブリッジ回路(2a)の2つのダイオード(D1,D2)には、SiC素子を用いたMOS-FETのスイッチング素子(T1,T2)が並列接続されている。そして、スイッチング素子(T1,T2)に商用電源(5)の逆電圧が作用するタイミングで該スイッチング素子(T1,T2)がオンされる。これにより、確実に同期整流が行われる」と記載されている。

先行技術文献

特許文献

[0003] 特許文献1：特開2008-61412号公報

発明の概要

発明が解決しようとする課題

[0004] ところで、特許文献1のようにダイオードによる整流回路ではなく、スイッチング素子を回路に含んだ回路構成においては、過電流や短絡電流による素子の破壊を確実に防ぐため保護制御を行うことが好ましい。しかし、保護制御を行うことはコストアップにつながる。

この発明は上述した事情に鑑みてなされたものであり、安価でありながら

素子の破壊を防止できる電力変換装置および空気調和機を提供することを目的とする。

課題を解決するための手段

[0005] 上記課題を解決するため本発明の電力変換装置にあっては、第1スイッチング素子と、前記第1スイッチング素子に直列に接続され前記第1スイッチング素子とともに第1レグを構成する第2スイッチング素子と、第3スイッチング素子と、前記第3スイッチング素子に直列に接続され前記第3スイッチング素子とともに第2レグを構成する第4スイッチング素子と、を有し、前記第1レグと前記第2レグとを並列接続したブリッジ回路と、交流電源と前記第1レグ間に設けられたリアクトルと、前記ブリッジ回路に接続され、前記ブリッジ回路から印加される電圧を平滑化し、直流電圧として出力する平滑コンデンサと、前記第1ないし第4スイッチング素子を制御する制御部と、前記平滑コンデンサの負極と前記第2スイッチング素子との間に設けられた電流センサと、前記第1および第2スイッチング素子を駆動するとともに、前記ブリッジ回路に流れる電流における過電流の有無を検出し、前記過電流を検出した場合に所定の電圧信号を出力する出力端子を有する第1の駆動回路と、前記第3および第4スイッチング素子を駆動する第2の駆動回路と、前記第1の駆動回路の前記出力端子と、前記第2の駆動回路の入力端子との間に接続され、前記電圧信号を前記入力端子に伝達する伝達素子と、を有することを特徴とする。

発明の効果

[0006] 本発明によれば、安価でありながら素子の破壊を防止できる。

図面の簡単な説明

[0007] [図1]本発明の第1実施形態による電力変換装置の全体ブロック図である。

[図2]電力変換装置の制御システムのブロック図である。

[図3]ダイオード整流制御における各部の波形図である。

[図4]回路電流の経路を示す図である。

[図5]回路電流の他の経路を示す図である。

[図6]同期整流制御における各部の波形図である。

[図7]スイッチング素子のドレイン逆電流と寄生ダイオードの飽和電圧との関係を示す図である。

[図8]部分スイッチング制御における各部の波形図である。

[図9]力率改善動作における回路電流の経路を示す図である。

[図10]部分スイッチング制御における各部の他の波形図である。

[図11]高速スイッチング制御における各部の他の波形図である。

[図12]高速スイッチング制御におけるオンデューティの説明図である。

[図13]高速スイッチング制御における交流電源電圧と回路電流との関係を示す図である。

[図14]高速スイッチング制御の動作説明図である。

[図15]同期整流制御における各部の他の波形図である。

[図16]同期整流制御における回路電流の経路を示す図である。

[図17]同期整流制御における回路電流の他の経路を示す図である。

[図18]力率改善動作における過電流検出時の各部の波形図である。

[図19]力率改善動作における過電流検出時の回路電流の経路を示す図である。
。

[図20]平滑コンデンサの短絡時における各部の波形図である。

[図21]比較例の平滑コンデンサの短絡時における回路電流の経路を示す図である。

[図22]第1実施形態の平滑コンデンサの短絡時における回路電流の経路を示す図である。

[図23]平滑コンデンサの短絡時における各部の他の波形図である。

[図24]部分スイッチング制御と高速スイッチング制御との動作説明図である。
。

[図25]本発明の第2実施形態における空気調和機の概略構成図である。

[図26]空気調和機の冷却系統図である。

[図27]第2実施形態における制御モードの説明図である。

[図28]第2実施形態における制御プログラムのフローチャートである。

[図29]一変形例における電力変換装置のブロック図である。

[図30]他の変形例における電力変換装置のブロック図である。

[図31]他の変形例における電力変換装置のブロック図である。

[図32]他の変形例における各部の波形図である。

[図33]他の変形例における電力変換装置のブロック図である。

[図34]他の変形例における制御モードの説明図である。

発明を実施するための形態

[0008] [第1実施形態]

<電力変換装置の構成>

図1は、第1実施形態による電力変換装置1の全体ブロック図である。

電力変換装置1は、交流電源Gから印加される交流電源電圧 V_s を直流電圧 V_d に変換し、この直流電圧 V_d を負荷H（インバータ、モータ等）に出力するコンバータである。電力変換装置1は、その入力側が交流電源Gに接続され、出力側が負荷Hに接続されている。

[0009] 図1に示すように、電力変換装置1は、ブリッジ回路10と、リアクトル L_1 と、平滑コンデンサ C_1 と、電流検出部11と、交流電圧検出部12と、直流電圧検出部13と、負荷検出部14と、シャント抵抗器 R_1 と、制御部15と、を備えている。

[0010] ブリッジ回路10は、スイッチング素子 Q_1 （第1スイッチング素子）と、スイッチング素子 Q_2 （第2スイッチング素子）と、スイッチング素子 Q_3 （第3スイッチング素子）と、スイッチング素子 Q_4 （第4スイッチング素子）と、を備えている。

ブリッジ回路10は、その入力側が交流電源Gに接続され、出力側が負荷Hに接続されている。また、ブリッジ回路10のスイッチング素子 $Q_1 \sim Q_4$ は、図1に示すように、ブリッジ形に接続されている。

[0011] スwitchング素子 $Q_1 \sim Q_4$ は、例えば、MOSFET（Metal-Oxide-Semiconductor Field-Effect Transistor）であり、制御部15によってオン／

オフが制御される。なお、スイッチング素子Q1～Q4としてMOSFETを用いることで、スイッチング損失を低減できるとともに、スイッチングを高速で行えるという利点がある。

また、スイッチング素子Q1は、その内部に寄生ダイオードD1を有している。寄生ダイオードD1は、スイッチング素子Q1のソースとドレインとの間に存在するpn接合の部分である。

[0012] なお、スイッチング素子Q1の飽和電圧（オン状態におけるドレイン・ソース間電圧）は、寄生ダイオードD1の順方向の電圧降下よりも低いことが好ましい。これによって、寄生ダイオードD1に電流を流すよりも、スイッチング素子Q1のソース・ドレインに電流を流すほうが電圧降下は小さくなり、ひいては、導通損失を低減できるからである。換言すると、オフ状態のスイッチング素子Q1において寄生ダイオードD1に電流を流すよりも、オン状態のスイッチング素子Q1に電流を流すほうが導通損失は小さくなるようにしている。なお、他のスイッチング素子Q2～Q4についても同様のことがいえる。

[0013] 本実施形態で使用しているスイッチング素子Q1とスイッチング素子Q2の寄生ダイオードの逆回復時間（ t_{rr} ）は、スイッチング素子Q3とスイッチング素子Q4の寄生ダイオードの逆回復時間よりも相対的に小さい。これは、スイッチング素子Q1とスイッチング素子Q2は後述する力率改善動作時に寄生ダイオードに逆回復電流が発生してしまうため、スイッチング素子Q1とQ2はスイッチング素子Q3とQ4に対して相対的に寄生ダイオードの逆回復時間の小さい素子を使用することでスイッチング損失を低減するためである。

[0014] 図1に示すように、ブリッジ回路10は、スイッチング素子Q1、Q2が直列接続されてなる第1レグJ1と、スイッチング素子Q3、Q4が直列接続されてなる第2レグJ2と、が並列接続された構成になっている。

第1レグJ1において、スイッチング素子Q1のソースと、スイッチング素子Q2のドレインと、が接続され、その接続点N1は、配線haを介して

交流電源Gに接続されている。なお、配線h aは、その一端が交流電源Gに接続され、他端が前述した接続点N 1に接続されている。

[0015] 第2レグJ 2において、スイッチング素子Q 3のソースと、スイッチング素子Q 4のドレインとが接続され、その接続点N 2は、配線h bを介して交流電源Gに接続されている。なお、配線h bは、その一端が交流電源Gに接続され、他端が前述した接続点N 2に接続されている。

[0016] スwitching素子Q 1のドレインと、スイッチング素子Q 3のドレインと、は互いに接続され、その接続点N 3は、配線h cを介して負荷Hに接続されている。なお、配線h cは、その一端が負荷Hに接続され、他端が前述した接続点N 3に接続されている。

スイッチング素子Q 2のソースと、スイッチング素子Q 4のソースと、は互いに接続され、その接続点N 4は、配線h dを介して負荷Hに接続されている。なお、配線h dは、その一端がスイッチング素子Q 2, Q 4のソースに接続され、他端が負荷Hに接続されている。

[0017] リアクトルL 1は、交流電源Gから供給される電力をエネルギーとして蓄え、このエネルギーを放出することで昇圧や力率の改善を行うものである。リアクトルL 1は、交流電源Gとブリッジ回路1 0とを接続する配線h aに設けられている。

平滑コンデンサC 1は、ブリッジ回路1 0から印加される電圧を平滑化して直流電圧にするものであり、配線h c, h dを介してブリッジ回路1 0の出力側に接続されている。また、平滑コンデンサC 1は、その正極が配線h cを介してスイッチング素子Q 1, Q 3のドレインに接続され、負極が配線h dを介してスイッチング素子Q 2, Q 4のソースに接続されている。

[0018] 電流検出部1 1は、ブリッジ回路1 0に流れる電流を実効値（平均電流）として検出するものであり、配線h bに設けられている。電流検出部1 1として、例えば、カレントトランスを用いることができる。交流電圧検出部1 2は、交流電源Gから印加される交流電源電圧v s（瞬時値）を検出するものであり、配線h a, h bに接続されている。

直流電圧検出部 13 は、平滑コンデンサ C1 の直流電圧 V_d を検出するものであり、その正側が配線 h_c に接続され、負側が配線 h_d に接続されている。なお、直流電圧検出部 13 の検出値は、負荷 H に印加される電圧値が所定の目標値に達しているか否かの判定に用いられる。

[0019] 負荷検出部 14 は、負荷 H に供給される電流すなわち負荷電流を検出するものであり、この負荷 H に設置されている。負荷検出部 14 として、例えば、シャント抵抗器を用いることができる。なお、負荷 H がモータである場合、負荷検出部 14 によってモータ電流を検出し、回転速度を推定するようにしてもよい。

シャント抵抗器 R1 は、配線 h_d を介して回路を流れる電流の瞬時値（瞬時電流）を検出するものであり、この配線 h_d に設けられている。

[0020] 制御部 15 は、例えば、マイコン（Microcomputer：図示せず）であり、ROM（Read Only Memory）に記憶されたプログラムを読み出して RAM（Random Access Memory）に展開し、CPU（Central Processing Unit）が各種処理を実行するようになっている。図 1 において制御部 15 の内部は、このプログラム等によって実現される機能を示している。

すなわち、図 1 に示すように、制御部 15 は、ゼロクロス判定部 15a と、昇圧比制御部 15b と、ゲイン制御部 15c と、コンバータ制御部 15d（電流センサ）と、を備えている。制御部 15 は、これらによってスイッチング素子 Q1～Q4 のオン／オフを制御する機能を実現する。

[0021] ゼロクロス判定部 15a は、交流電圧検出部 12 の検出値に基づいて、交流電源電圧 v_s の正負が切り替わったか否か、すなわち、ゼロクロスタイミングに達したか否かを判定する。例えば、ゼロクロス判定部 15a は、交流電源電圧 v_s が正の期間中にはコンバータ制御部 15d に‘1’の信号を出力し、交流電源電圧 v_s が負の期間中にはコンバータ制御部 15d に‘0’の信号を出力する。

昇圧比制御部 15b は、電流検出部 11 の検出値に基づいて、直流電圧 V_d の昇圧比を設定し、その昇圧比をゲイン制御部 15c およびコンバータ制

御部 15 d に出力する機能を有している。

ゲイン制御部 15 c は、電流検出部 11 によって検出される回路電流 i_s の実効値と、直流電圧 V_d の昇圧比と、に基づいて、電流制御ゲインを設定する機能を有している。

[0022] コンバータ制御部 15 d は、電流検出部 11、直流電圧検出部 13、シャント抵抗器 R1、ゼロクロス判定部 15 a、昇圧比制御部 15 b、およびゲイン制御部 15 c から入力される情報に基づいて、スイッチング素子 Q1～Q4 のオン／オフを制御する。なお、コンバータ制御部 15 d が実行する処理については後記する。

[0023] 図 2 は、第 1 実施形態に係る電力変換装置 1 の、制御系統等のブロック図である。なお、図 1 に示した要素は、図 2 においては適宜省略している。

Rg1～Rg4 はスイッチング素子 Q1～Q4 のゲートに接続されているゲート回路である。具体的には、ゲート回路 Rg1～Rg4 は、抵抗、コンデンサ、インダクタなどの受動素子やダイオード等の半導体で構成される。

[0024] IC1、IC2 はスイッチング素子 Q1～Q4 を駆動するための駆動回路であり、内部に集積回路を有している。駆動回路 IC1、IC2 は、ハイサイドの素子を駆動するために内部にレベルシフト回路を有している。駆動回路 IC1（第 1 の駆動回路）は内部に過電流保護回路を有しているが、駆動回路 IC2（第 2 の駆動回路）には、過電流保護回路は省略されており、その分、駆動回路 IC2 を安価に構成することができる。

[0025] Vcc は IC1 と IC2 の駆動電源電圧の接続端子である。HIN はコンバータ制御部 15 d の出力ポート P1、P5 に接続されており、コンバータ制御部 15 d から信号が入力されると HO 端子からハイサイドのスイッチング素子 Q1、Q3 を駆動するための駆動信号が出力される。同様に LIN はコンバータ制御部 15 d の出力ポート P2、P6 に接続されており、コンバータ制御部 15 d から信号が入力されると LO 端子からローサイドのスイッチング素子 Q2、Q4 を駆動するための駆動信号が出力される。

[0026] 駆動回路 IC1、IC2 の Vs 端子は、接続点 N1、N2 にそれぞれ接続

されている。GND端子は平滑コンデンサC1の負極側の配線h d上の接続点N5に接続されている。I T r i p端子はスイッチング素子Q2、Q4のドレインと同電位である接続点N6に接続されている。F a u l t端子は接続点N7を介してコンバータ制御部15dの入力ポートP4に接続されている。シャント抵抗器R1はコンバータ制御部15dの入力ポートP3に接続されている。

[0027] ここで、駆動回路IC1の保護回路の動作について説明する。シャント抵抗器R1に電流が接続点N4からN5の向きに電流が流れた場合、IC1のGND端子を基準にI T r i p端子には電圧が発生する。このとき、シャント抵抗器R1に過電流が通流して、I T r i p端子に発生する電圧が所定値を超えた場合、IC1内の駆動回路がH I N、L I N側からの入力信号を遮断することで、スイッチング素子Q1とQ2を強制的にオフさせる。それと同時に、F a u l t端子からコンバータ制御部15dのポートP4へ0Vを出力する。通常、この保護動作を行っていないときは、F a u l t端子からは電圧レベルV c cの信号が出力され続けている。

[0028] D5はダイオードであり、アノードはIC2のH I N端子に接続されており、カソードは接続点N7を介してIC1のF a u l t端子とコンバータ制御部15dのポートP4に接続されている。D6もダイオードであり、アノードはIC2のL I N端子に接続されており、カソードはダイオードD5のカソードと接続されており、接続点N7を介してIC1のF a u l t端子とコンバータ制御部15dのポートP4に接続されている。

[0029] <電力変換装置の制御モード>

次に、負荷の大きさ（例えば、電流検出部11の検出値）に基づいて切り替えられる制御モードについて説明する。前述した制御モードには、「ダイオード整流制御」、「同期整流制御」、「部分スイッチング制御」、および「高速スイッチング制御」が含まれる。

[0030] （1. ダイオード整流制御）

ダイオード整流制御は、4つの寄生ダイオードD1～D4を用いて全波整

流を行う制御モードである。ダイオード整流制御は、例えば、負荷の大きさが比較的小さいときに実行されるが、これに限定されるものではない。

[0031] 図3は、ダイオード整流制御における交流電源電圧 v_s 、回路電流 i_s 、およびスイッチング素子 $Q_1 \sim Q_4$ の駆動パルスの時間的变化を示す波形図である。

なお、波形 $W3A$ は、交流電源電圧 v_s （瞬時値）の波形であり、波形 $W3B$ は、回路電流 i_s （瞬時値）の波形である。波形 $W3C$ 、 $W3D$ 、 $W3E$ 、 $W3F$ は、スイッチング素子 $Q_1 \sim Q_4$ の駆動パルスの波形である。

図3の波形 $W3C$ 、 $W3D$ 、 $W3E$ 、 $W3F$ に示すように、コンバータ制御部 15d は、スイッチング素子 $Q_1 \sim Q_4$ の全てをオフ状態に維持することで、次に説明するように、寄生ダイオード $D_1 \sim D_4$ を介して回路電流 i_s を流す。

[0032] 図4は、ダイオード整流制御において、交流電源電圧 v_s が正の半サイクルに含まれるときの回路電流 i_s の流れを示す説明図である。交流電源電圧 v_s が正の半サイクルの期間では、図4の破線矢印で示すように、交流電源 $G \rightarrow$ リアクトル $L_1 \rightarrow$ 寄生ダイオード $D_1 \rightarrow$ 平滑コンデンサ $C_1 \rightarrow$ シャント抵抗器 $R_1 \rightarrow$ 寄生ダイオード $D_4 \rightarrow$ 交流電源 G の順に回路電流 i_s が流れる。

[0033] また、交流電源電圧 v_s が負の半サイクルの期間では、図示はしないが、交流電源 $G \rightarrow$ 寄生ダイオード $D_3 \rightarrow$ 平滑コンデンサ $C_1 \rightarrow$ シャント抵抗器 $R_1 \rightarrow$ 寄生ダイオード $D_2 \rightarrow$ リアクトル $L_1 \rightarrow$ 交流電源 G の順に回路電流 i_s が流れる。なお、回路電流 i_s の波形は、図3の波形 $W3B$ に示す通りである。

このようなダイオード整流制御を低負荷時に行うことにより、スイッチング素子 $Q_1 \sim Q_4$ におけるスイッチング損失を低減できる。

[0034] (2. 同期整流制御)

同期整流制御は、平滑コンデンサ C_1 を介した電流経路に含まれるスイッチング素子のうち、平滑コンデンサ C_1 の正極に接続されているスイッチン

グ素子を、ブリッジ回路 10 に電流が流れている期間の少なくとも一部でオン状態とし、上述した電流経路に含まれないスイッチング素子をオフ状態に維持する制御モードである。

[0035] 図 5 は、同期整流制御において、交流電源電圧 v_s が正の半サイクルに含まれるときの電流の流れを示す説明図である。交流電源電圧 v_s が正の半サイクルの期間では、図 5 の破線矢印で示すように、交流電源 $G \rightarrow$ リアクトル $L_1 \rightarrow$ スwitching 素子 $Q_1 \rightarrow$ 平滑コンデンサ $C_1 \rightarrow$ シャント抵抗器 $R_1 \rightarrow$ スwitching 素子 $Q_4 \rightarrow$ 交流電源 G の電流経路において回路電流 i_s が流れる。

[0036] また、交流電源電圧 v_s が負の半サイクルの期間では、図示はしないが、交流電源 $G \rightarrow$ スwitching 素子 $Q_3 \rightarrow$ 平滑コンデンサ $C_1 \rightarrow$ シャント抵抗器 $R_1 \rightarrow$ スwitching 素子 $Q_2 \rightarrow$ リアクトル $L_1 \rightarrow$ 交流電源 G の電流経路において回路電流 i_s が流れる。

このように同期整流制御では、電源電圧の極性に同期させてスイッチング素子 $Q_1 \sim Q_4$ をスイッチング制御することで、損失の小さいオン抵抗の部分に積極的に電流を流し、寄生ダイオード $D_1 \sim D_4$ には、ほとんど電流を流さないようにしている。これによって、スイッチング素子での導通損失を低減できるため高効率に電力変換を行うことができる。また、後記する部分スイッチング制御や高速スイッチング制御と比較して、同期整流制御では力率改善動作を行わない。従って、適度な力率を保ちながらもスイッチング損失を低減できるため、高効率で電力変換を行うことができる。

[0037] 図 6 は、同期整流制御における交流電源電圧 v_s 、回路電流 i_s 、シャント抵抗器 R_1 に流れる電流 i_{sh} 、およびスイッチング素子 $Q_1 \sim Q_4$ の駆動パルスの時間的变化を示す説明図である。

同期整流制御において、コンバータ制御部 15d は、回路電流 i_s に同期させて、スイッチング素子 $Q_1 \sim Q_4$ のオン／オフを切り替える。交流電源電圧 v_s が正の半サイクルの区間を例にして説明する。交流電源電圧のゼロクロスは、交流電圧検出部 12 とゼロクロス判定部 15a によって検出する

。図6の波形W6A, W6Bに示すように、交流電源電圧のゼロクロスから一定時間経過後、回路電流 i_s が流れ始める。

[0038] さらに詳細に波形を検討すると、回路電流 i_s が流れ始めるのは、交流電源電圧 v_s が増大していき、直流電圧 V_d と等しくなった後、さらに時間 dt_1 が経過したタイミングである。そして、直流電圧 V_d が交流電圧と再び等しくなった後、さらに時間 dt_2 経過後に回路電流がゼロになる。すなわち、交流電源電圧 v_s に対して直流電圧 V_d が大きいときに電流が流れ、反対に交流電源電圧 v_s に対して直流電圧 V_d が大きい場合には回路電流 i_s は流れない。但し、実際には、前述のように時間遅れ dt_1 、 dt_2 が発生する。これらの現象は、リアクトル L_1 によって時間的遅れが発生するためである。なお、時間 dt_2 は、以下の（数式1）で表される。

[0039] [数1]

$$dt_2 = \frac{L_1}{V_s - V_d} \cdot di \quad \dots \text{（数式1）}$$

[0040] 交流電源電圧 v_s が正の極性の場合、コンバータ制御部15dは、ゼロクロスのタイミングで、まずスイッチング素子Q1のゲートに駆動パルスを入力し、スイッチング素子Q1をオン状態にする。その後、回路電流 $i_s > 0$ となり、所定のタイミングでスイッチング素子Q4のゲートに駆動パルスを入力し、スイッチング素子Q4をオン状態にする。次に、このスイッチング素子Q4の駆動方法を説明する。

[0041] スwitchング素子Q4をオン／オフさせるタイミングは、シャント抵抗器R1で検出した電流 i_{sh} （以下、シャント電流と呼ぶ）の検出値によって判定する。

コンバータ制御部15dには、二つの電流判定値すなわち判定値a（第1の判定閾値）と判定値b（第2の判定閾値）とが予め記憶されている。図6に示すように、シャント電流 i_{sh} が判定値a以上となったタイミングでコンバータ制御部15dはスイッチング素子Q4に駆動パルスを入力して、スイッチング素子Q4をオン状態にする。その後、回路電流が判定値b以下に

なったタイミングで、コンバータ制御部 15 d はスイッチング素子 Q 4 をオフさせる。

[0042] このように、本実施形態の電力変換装置 1 は、同期整流を行ううえでスイッチング素子 Q 1 と Q 4 をオンさせるタイミングをずらしている。すなわち、交流電源電圧 v_s が正の極性の場合には、スイッチング素子 Q 1 をオンさせてから所定時間経過後にスイッチング素子 Q 4 をオンさせている。これは、平滑コンデンサ C 1、すなわち直流電圧側から交流電源への電流の逆流を防ぐためである。

[0043] 例えば、交流電源電圧 $v_s < \text{直流電圧 } V_d$ の領域でスイッチング素子 Q 1 と Q 4 が共にオン状態であると、平滑コンデンサ C 1 → スwitchング素子 Q 1 → リアクトル L 1 → 交流電源 G → スwitchング素子 Q 4 → 平滑コンデンサ C 1 という電流逆流のループが発生してしまう。さらに、交流電源電圧 $v_s > \text{直流電圧 } V_d$ かつ回路電流 $i_s = 0$ の領域（図 6 における波形 W 6 A の時間 d_{t1} の領域）でスイッチング素子 Q 1 とスイッチング素子 Q 4 がオン状態になった場合も、回路電流 i_s が通流していないため、前述の逆流ループで平滑コンデンサ C 1 から交流電源 G へ逆流電流が発生してしまう。そのため、本実施形態ではスイッチング素子 Q 1 とスイッチング素子 Q 4 が共にオン状態にするのは、交流電源電圧 $v_s > \text{直流電圧 } V_d$ かつ回路電流 $i_s > 0$ の領域としている。

[0044] さらに詳細に説明すると、本実施形態の電力変換装置 1 では、交流電源電圧のゼロクロス検出後、まず Q 1 をオンさせ、交流電圧 $v_s > \text{直流電圧 } V_d$ かつ $i_s > 0$ となり、特定のタイミング（シャント電流 i_{sh} または回路電流 i_s が前述の判定値 a 以上となったとき）で Q 4 をオンさせている。すなわち、交流電源電圧 v_s が正の極性の領域においては、スイッチング素子 Q 4 → Q 1 の順でオンさせて同期整流を行っている。

前述のようにスイッチング素子 Q 1 と Q 4 のスイッチングのタイミングを誤ると回路に逆流電流が発生してしまう。これを防ぐためにスイッチング素子 Q 1 と Q 4 をオンさせるタイミングをずらす、ここでスイッチング素子

Q 1 と Q 4 の何れを先にオンさせるかが問題となる。

[0045] 図 7 を参照して、その問題を説明する。なお、図 7 は、スイッチング素子 Q 1 と Q 4 のドレイン逆電流と寄生ダイオードの飽和電圧の関係を示した特性図である。

ここで、ドレイン逆電流とは、スイッチング素子のソースからドレインの向きに流れる電流を意味している。寄生ダイオード飽和電圧とは、ドレイン逆電流が寄生ダイオードに通流した場合に寄生ダイオードで発生する電圧降下を意味している。

前述のようにスイッチング素子 Q 1 の寄生ダイオード D 1 の逆回復時間はスイッチング素子 Q 4 の寄生ダイオード D 4 の逆回復時間に対して相対的に小さい。そして、それぞれの寄生ダイオードの飽和電圧は図 7 のような関係になる。

[0046] ドレイン逆電流が「小」の領域では寄生ダイオードの飽和電圧はほとんど変わらないが、ドレイン逆電流が「中」または「大」の領域では、スイッチング素子 Q 4 の寄生ダイオードの飽和電圧に対してスイッチング素子 Q 1 の寄生ダイオードの飽和電圧は大きくなっている。これは、電流が大きくなるほど寄生ダイオードで発生する導通損失は、スイッチング素子 Q 4 （寄生ダイオード D 4 ）に対してスイッチング素子 Q 1 （寄生ダイオード D 1 ）の方が大きいことを意味している。なお、図 7 のグラフにおいて、ドレイン逆電流「小」の領域は電力変換装置 1 を備えた機器が通常使用しないような軽負荷の領域であり、ドレイン逆電流「中」の領域は電力変換装置 1 を備えた機器が通常運転動作で使用する領域であり、ドレイン逆電流「大」の領域は電力変換装置 1 を備えた機器が過負荷動作で使用する領域を意味している。

[0047] 図 6 に戻り、回路電流 i_s が流れ始めてからスイッチング素子 Q 4 がオンするまでの時間 $d t_3$ の区間では、スイッチング素子 Q 1 はオン状態になる。これにより、スイッチング素子 Q 1 において、回路電流 i_s は、損失の小さいオン抵抗の部分に流れる。一方、スイッチング素子 Q 4 はオフ状態になるため、回路電流 i_s は寄生ダイオード D 4 に流れる。すなわち、時間 $d t$

3で発生する損失（面積Sの部分）は、スイッチング素子Q1のオン抵抗で発生する通流損と、スイッチング素子Q4の寄生ダイオードで発生する通流損の合計値となる。

[0048] 仮に、交流電源電圧 v_s のゼロクロス検出後、スイッチング素子Q4を先にオン状態とし、回路電流 i_s 、シャント電流 i_{sh} が判定値 a に達したところでスイッチング素子Q1をオン状態にする、という順番で駆動した、場合の動作を検討する。

この場合、面積Sの領域での損失は、スイッチング素子Q4のオン抵抗の部分と、スイッチング素子Q1の寄生ダイオードでの通流損の合計である。前述したように、スイッチング素子Q1の寄生ダイオードの通流損はスイッチング素子Q4の寄生ダイオードの通流損よりも大きい。そのため、スイッチング素子Q1→Q4の順にスイッチングした場合と比較して面積Sの部分での損失が大きくなってしまう。

[0049] このような理由により、本実施形態では、同期整流制御時に発生する導通損をなるべく抑えるために、交流電源電圧 v_s が正の極性時には、スイッチング素子Q1→Q4の順にオンさせている。交流電源電圧が負の極性の場合においても同様に、スイッチング素子Q2→Q3の順にスイッチングすることで、同期整流制御時の導通損をなるべく抑えることができ、高効率駆動が可能となる。

[0050] 交流電源電圧 v_s が正の半サイクルの期間であってスイッチング素子Q1, Q4が共にオン状態であれば、図5の破線矢印で示すように、交流電源G→リアクトルL1→スイッチング素子Q1→平滑コンデンサC1→シャント抵抗器R1→スイッチング素子Q4→交流電源Gの電流経路において回路電流 i_s が流れる。このとき、スイッチング素子Q2, Q3は、オフ状態に維持される（図6の波形W6E, W6F参照）。また、前述したように、図6の面積Sの領域において、スイッチング素子Q4に関して回路電流 i_s は寄生ダイオードD4に流れる。

[0051] また、前述のように交流電源電圧 v_s が負の半サイクルの期間では、スイ

スイッチング素子 Q_2 、 Q_3 が共にオン状態であれば、図示は省略するが、交流電源 $G \rightarrow$ スイッチング素子 $Q_3 \rightarrow$ 平滑コンデンサ $C_1 \rightarrow$ シャント抵抗器 $R_1 \rightarrow$ スイッチング素子 $Q_2 \rightarrow$ リアクトル $L_1 \rightarrow$ 交流電源 G の電流経路において回路電流 i_s が流れる。このとき、スイッチング素子 Q_1 、 Q_4 は、オフ状態に維持される（図6の波形 W_6D 、 W_6G 参照）。また、前述したように、図6の面積 S の領域において、スイッチング素子 Q_3 に関して回路電流 i_s は寄生ダイオード D_3 に流れる。

[0052] このように、本実施形態においては、スイッチング素子 Q_3 、 Q_4 は、スイッチング素子 Q_1 、 Q_2 とは特性の異なる素子を使用している。これにより、スイッチング素子 Q_1 、 Q_2 の寄生ダイオードの逆回復時間は、スイッチング素子 Q_3 、 Q_4 の寄生ダイオードの逆回復時間よりも相対的に短い。

そして、スイッチング素子 Q_1 、 Q_2 の寄生ダイオードの飽和電圧 V_f は、スイッチング素子 Q_3 、 Q_4 の寄生ダイオードの飽和電圧 V_f よりも相対的に高い。さらに、同期整流制御時のスイッチング素子のオンの順番として、ゼロクロス検出後にリアクトル L_1 に接続されている側のスイッチング素子、すなわち寄生ダイオードの飽和電圧 V_f が高い素子スイッチング素子 Q_1 、 Q_2 を先にオン状態にし、その後シャント電流 i_{sh} （若しくは回路電流 i_s ）が判定値 a に到達したらリアクトルに接続されていない側のスイッチング素子、すなわち寄生ダイオードの飽和電圧が低い側のスイッチング素子 Q_3 、 Q_4 をオン状態にする。

[0053] また、本実施形態においては、同期整流制御を行うために、交流電源電圧 v_s が正から負に切り替わるゼロクロスタイミングでスイッチング素子 Q_1 、 Q_2 のオン／オフ状態を切り替えるが、その際にスイッチング素子 Q_1 、 Q_2 の上下短絡を防ぐために、スイッチング素子 Q_1 、 Q_2 の双方がオフ状態になるデッドタイム t_d を設けている。

以上のように同期整流制御を行うことで、電力変換装置1を高効率に駆動することが可能となる。

[0054] （3．部分スイッチング制御）

部分スイッチング制御は、スイッチング素子 $Q_1 \sim Q_4$ のうち、リアクトル L_1 に接続されている2つのスイッチング素子 Q_1, Q_2 を交互にオン／オフさせてリアクトル L_1 を短絡させる動作を所定回数行う制御モードである。このような制御により、電源力率の改善による高調波電流の低減と、直流電圧の昇圧を行うことができる。

[0055] 図8は、部分スイッチング制御における交流電源電圧 v_s 、回路電流 i_s 、シャント抵抗器 R_1 に流れる電流 i_{sh} 、およびスイッチング素子 $Q_1 \sim Q_4$ の駆動パルスの時間的变化を示す説明図である。

なお、図8は、2ショットすなわち半周期あたり2回だけリアクトル L_1 を短絡させる場合の例である。

[0056] 図8の波形W8Aに示す交流電源電圧 v_s が正の半サイクルである期間に着目すると、コンバータ制御部15dは、スイッチング素子 Q_1, Q_2 を所定回数・所定パルス幅で交互にオン／オフする。すなわち、コンバータ制御部15dは、交流電源電圧 v_s の正・負が切り替わったゼロクロスタイミングの直後から、図8の波形W8D, W8Eに示すように、スイッチング素子 Q_1, Q_2 を交互にオン／オフする動作を所定回数行う。また、波形W8F, W8Gに示すように、コンバータ制御部15dは、交流電源電圧 v_s の極性に同期して、スイッチング素子 Q_3, Q_4 のオン／オフ状態を設定する。

[0057] 以下では、部分スイッチング制御について、理解しやすく説明するために、部分スイッチング制御を「力率改善動作」と「同期整流動作」とに分けて説明する。

まず、「力率改善動作」とは、スイッチング素子 Q_1, Q_2 の双方を一時的にオン状態にすることで、リアクトル L_1 を介して力率改善電流 i_{sp} （図8の波形W8Bを参照）を流す動作である。

また、「同期整流動作」とは、交流電源電圧 v_s の極性に基づいてスイッチング素子 $Q_1 \sim Q_4$ を制御し、平滑コンデンサ C_1 を介して回路電流 i_s を流す動作である。なお、上述した同期整流制御（図5、図6参照）は、この「同期整流動作」を継続的に行う制御モードである。

[0058] 詳細については後記するが、部分スイッチング制御では、上述した「同期整流動作」と「力率改善動作」とが交互に所定回数行われる。

まず、「力率改善動作」について説明する。

例えば、交流電源電圧 v_s が正の半サイクルの期間においてコンバータ制御部 15 d は、スイッチング素子 Q 3 をオフ状態に維持するとともに（図 8 の波形 W 8 F を参照）、スイッチング素子 Q 4 をオン状態に維持する（図 8 の波形 W 8 G を参照）。

また、コンバータ制御部 15 d は、交流電源電圧 v_s のゼロクロス後から一定時間 t_{del} の経過後、スイッチング素子 Q 2 をオンにするとともに（図 8 の波形 W 8 E を参照）、スイッチング素子 Q 1 をオフにする（図 8 の波形 W 8 D を参照）。このときに流れる力率改善電流 i_{sp} の経路について、図 9 を参照して説明する。

[0059] 図 9 は交流電源電圧 v_s が正の極性の半サイクルにおいて、力率改善動作を行ったときの電流の流れを示す説明図である。

交流電源電圧 v_s が正の極性のときに力率改善動作を行うと、図 9 の破線矢印で示すように、交流電源 $G \rightarrow$ リアクトル $L_1 \rightarrow$ スwitching 素子 Q 2 $\rightarrow$ スwitching 素子 Q 4 $\rightarrow$ 交流電源 G 、の短絡経路において、力率改善電流 i_{sp} が流れる。なお、スイッチング素子 Q 4 は後述する同期生流動作時を想定した場合であるため、短絡電流 i_{sp} は寄生ダイオード D 4 ではなく、オン抵抗の部分に通流している。このときリアクトル L_1 には、以下の（数式 2）で表されるエネルギーが蓄えられる。なお、（数式 2）に示す I_{sp} は、短絡電流 i_{sp} の実効値である。

[0060] [数2]

$$W = \frac{1}{2} \cdot L_1 \cdot I_{sp}^2 \quad \dots \text{（数式 2）}$$

このように短絡電流 i_{sp} を流すことで、電流波形の歪みを小さくし、電流波形を正弦波に近づけることができる（図 8 の波形 W 8 B 参照）。

[0061] 従って、電力変換装置 1 の力率を改善できるとともに、高調波電流を抑制

できる。さらに、後述するようにオンしたスイッチング素子 Q_2 をオフにしたタイミングで、数式2で表されたリアクトル L_1 に蓄えられたエネルギーが平滑コンデンサ C_1 にチャージされることで直流電圧 V_d が昇圧される。

なお、交流電源電圧 v_s が負の極性である期間では、図示は省略するが、交流電源 $G \rightarrow$ スイッチング素子 $Q_3 \rightarrow$ スイッチング素子 $Q_1 \rightarrow$ リアクトル $L_1 \rightarrow$ 交流電源 G の短絡経路において、短絡電流 i_{sp} （力率改善電流）が流れる。

[0062] 次に、「同期整流動作」について説明する。

図8の波形 W_8E に示すように、スイッチング素子 Q_2 によって「力率改善動作」を行った後、コンバータ制御部15dは「同期整流動作」を行う。すなわち、コンバータ制御部15dは、スイッチング素子 Q_1 をオフからオンに切り替えるとともに（図8の波形 W_8D を参照）、スイッチング素子 Q_2 をオンからオフに切り替える（図8の波形 W_8E を参照）。なお、この区間、スイッチング素子 Q_3 はオフ状態に維持される（図8の波形 W_8F を参照）。

[0063] このように、スイッチング素子 Q_1 と Q_2 のオン／オフ状態を相互に切り替えている理由は、力率改善動作と動機整流動作を切り替えているためである。例えば交流電源電圧 v_s が正の極性の場合、スイッチング素子 Q_1 もスイッチング素子 Q_3 と同様に常時オフ状態でスイッチング素子 Q_2 のみオン／オフを行ったとすると、スイッチング素子オフ時には回路電流 i_s はスイッチング素子 Q_1 の寄生ダイオード D_1 を流れるため、高効率動作ができない。そのため、スイッチング素子 Q_2 がオフのときはスイッチング素子 Q_1 をオン状態にすることで同期整流動作を行い、高効率動作を行う。

[0064] さらに、本実施形態では同期整流動作による効果を高めるために、部分スイッチング制御においてもリアクトル L_1 に接続されていない側のスイッチング素子 Q_3 または Q_4 をスイッチング制御している。

例えば交流電源電圧 v_s が正の極性の場合を例に説明する。この場合、前述のようにスイッチング素子 Q_3 は常時オフ状態である。交流電源電圧のゼ

ロクロス後、所定時間 t_{del} が経過した後にスイッチング素子 Q_2 がオンとなって力率改善動作を行い、力率改善電流が回路に通流する。その後、スイッチング素子 Q_4 は上述した同期整流制御の場合と同様に、シャント電流 i_{sh} の検出が判定値 a を超えたタイミングでオン状態となり、その後判定値 b を下回ったタイミングでスイッチング素子 Q_4 はオフ状態となる。

このようにスイッチング素子 Q_4 を制御することで、前述の同期整流動作の場合と同様に、部分スイッチング制御においても、スイッチング素子 Q_1 とスイッチング素子 Q_4 を用いて同期整流動作を行うため、高効率動作が可能である。

[0065] さらに、図8は2ショットの場合（力率改善動作を2回行った場合）を説明した図であるが、3ショット（力率改善動作を3回行う）、4ショット（力率改善動作4回行う）等、力率改善動作の回数を増やしてもよい。この場合、図8の波形 W_{8G} に示すように2ショット目以降については、スイッチング素子 Q_4 はオン状態を維持しているため、スイッチング素子 Q_2 による力率改善動作中も、短絡電流 i_{sp} は図9に示すようにスイッチング素子 Q_4 の寄生ダイオード D_4 ではなく、オン抵抗の部分に流れるため、高効率動作が可能である。そして、「力率改善動作」と「同期整流動作」とを所定回数、交互に行った後、コンバータ制御部 $15d$ は、回路電流 i_s が流れている区間において、スイッチング素子 Q_1 と Q_4 をオン状態にしているため、スイッチング素子 Q_1 と Q_4 の導通損失を低減できるため、高効率動作が可能である。

[0066] 本実施形態では、シャント電流 i_{sh} （若しくは回路電流 i_s ）として検出した電流値に応じてスイッチング素子 Q_4 を用いて力率改善動作と同期整流動作を行うことで電力変換装置を高効率駆動している。換言すると、前述の同期整流制御も同様であるが、力率改善動作を行っていないとき（コンバータ動作オフのとき）は回路電流 i_s がシャント抵抗器 R_1 に流れる。すなわち、シャント抵抗器にて電流検出（シャント電流 i_{sh} の検出）が可能となる。このようにコンバータオフ時に電流検出を行い、同期整流制御、同期

整流動作を行うことで高効率駆動が可能となる。

[0067] なお、力率改善動作を行うためにスイッチング素子Q 1, Q 2のオン／オフを切り替える際には、所定のデッドタイムを設けている。これによってスイッチング素子Q 1とQ 2の上下短絡を防ぐことができる。

このようにスイッチング素子Q 1～Q 4が制御されることで、リアクトルL 1に蓄えられたエネルギーが平滑コンデンサC 1に放出され、平滑コンデンサC 1の直流電圧が昇圧される。なお、同期整流動作における電流経路は、上述した同期整流モードにおける電流経路（図5の破線矢印を参照）と同様である。

[0068] 例えば、負荷Hがモータである場合、回転速度の上昇に伴ってモータの誘起電圧が高くなり、モータが駆動しにくくなることがある。これに対して、上述した「力率改善動作」および「同期整流動作」を交互に行って昇圧することにより、モータの回転速度の許容限度を高めることができる。

なお、図8の波形W 8 Gに示すように、スイッチング素子Q 4を所定のタイミングで制御している理由は、同期整流による高効率動作を行う他、前述した平滑コンデンサC 1から交流電源へ逆流電流が流れることを防止するためでもある。なお、スイッチング素子Q 1, Q 2を交互にオン／オフする際のタイミングや回数は、適宜設定できる。

[0069] 以上、交流電源電圧 v_s が正の極性の場合を例に挙げて説明したが、交流電源電圧 v_s が負の極性の場合についても同様に動作する。すなわち、図7に示すようにスイッチング素子Q 1～Q 4をスイッチング制御することで、部分スイッチング制御を行う。

次に、部分スイッチング制御におけるスイッチング素子Q 1～Q 4の駆動パルスの設定について、さらに詳しく説明する。

[0070] 図10は、交流電源電圧 v_s が正の半サイクルにおける部分スイッチング制御の説明図である。

なお、図10の横軸は、時間である。図10の波形W 10 Aは、正の半サイクルにおける交流電源電圧 v_s を示す。図10の波形W 10 Bは、回路電

流 i_s 、短絡電流 i_{sp} 、および正弦波状の理想電流である。図10の波形W10C、W10D、W10Eは、スイッチング素子Q2、Q4、Q1の駆動パルスである。図10の波形W10Bの「理想電流」に示すように、正弦波状の回路電流 i_s が交流電源電圧 v_s に対して同相で流れることが理想的である。

[0071] 例えば、理想電流上の点P1（図10の波形W10Bを参照）に関して、この点P1での傾きを $di(P1)/dt$ とおく。回路電流 i_s がゼロの状態から、スイッチング素子Q2を時間 $ton1_Q2$ に亘ってオンする力率改善動作を行ったときの短絡電流 i_{sp} の傾きを $di(ton1_Q2)/dt$ とおく。また、その後時間 $toff1_Q2$ に亘ってオフして同期整流動作を行ったときの回路電流 i_s の傾きを $di(toff1_Q2)/dt$ とおく。ここで、傾き $di(ton1_Q2)/dt$ と、傾き $di(toff1_Q2)/dt$ との平均値が、点P1における傾き $di(P1)/dt$ と等しくなるようにスイッチング素子Q1、Q2のオン／オフが制御される。

[0072] また、点P1と同様に、点P2での電流の傾きを $di(P2)/dt$ とおく。そして、スイッチング素子Q2を時間 $ton2_Q2$ に亘ってオンする力率改善動作を行ったときの力率改善電流 i_{sp} の傾きを $di(ton2_Q2)/dt$ とおく。また、その後時間 $toff2_Q2$ に亘ってスイッチング素子Q2をオフしてスイッチング素子Q1をオン状態にして同期整流動作を行ったときの回路電流 i_s の傾きを $di(toff2_Q2)/dt$ とおく。点P1の場合と同様に、傾き $di(ton2_Q2)/dt$ と、傾き $di(toff2_Q2)/dt$ と、の平均値が、点P2における傾き $di(P2)/dt$ と等しくなるようにスイッチング素子Q1、Q2のオン／オフが制御される。交流電源電圧 v_s が正の半周期において、このような処理が所定回数繰り返される。なお、スイッチング素子Q2のスイッチング回数が多いほど、回路電流 i_s を理想的な正弦波状の波形に近づけることができるが、スイッチング損失と力率の両面を考慮してスイッチング回数を設定することが望ましい。

[0073] 前述のように、スイッチング素子Q2がオフのときはスイッチング素子Q1をオン状態にして同期整流動作を行っているため高効率動作が可能である。スイッチング素子Q4に関しても、前述のように力率改善動作を行って

ないとき、シャント電流 i_{sh} の検出値が判定値 a を超えたタイミングでスイッチング素子 Q_4 をオン状態にすることで同期整流を行うことで高効率動作が可能である。また、図示はしていないが、スイッチング素子 Q_1 、 Q_2 のオン／オフを切り替える際は、平滑コンデンサ C_1 の上下短絡を防止するために所定時間デッドタイムを設けている。

なお、交流電源電圧 v_s が負の極性の半サイクルについても、交流電源電圧 v_s が正の極性の場合と同様に、スイッチング素子 $Q_1 \sim Q_4$ の駆動パルスが設定される。これによって、力率改善動作と同期整流動作を行う。

[0074] (4. 高速スイッチング制御)

高速スイッチング制御は、スイッチング素子 $Q_1 \sim Q_4$ のうち、リアクトル L_1 に接続されている2つのスイッチング素子 Q_1 、 Q_2 を交互にオン／オフする動作を所定周期で繰り返す制御モードである。

図11は、高速スイッチング制御における交流電源電圧 v_s 、回路電流 i_s 、力率改善電流 i_{sp} 、シャント電流 i_{sh} 、およびスイッチング素子 $Q_1 \sim Q_4$ の駆動パルスの時間的变化を示す説明図である。

高速スイッチング制御では、部分スイッチング制御で説明した「力率改善動作」と「同期整流動作」とが所定周期で交互に繰り返される。

[0075] 力率改善動作について、図11の波形W11Aに示す交流電源電圧 v_s が正の半サイクルの場合を例に説明する。コンバータ制御部15dは、波形W11D、W11Eに示すように、所定の周期 T でスイッチング素子 Q_1 、 Q_2 を相互にオン／オフさせる。また、コンバータ制御部15dは、波形W11Fに示すように、交流電源電圧 v_s が正の半サイクルにおいて、スイッチング素子 Q_3 をオフ状態に維持する。これによって、リアクトル L_1 を介して力率改善電流 i_{sp} (図9参照) が流れるため、力率を改善できるとともに、高調波電流を抑制できる。

[0076] 次に、同期整流動作について、波形W11Aに示す交流電源電圧 v_s の正の半サイクルを例に説明する。コンバータ制御部15dは、例えば、前述したようにスイッチング素子 Q_1 をオン状態にし、スイッチング素子 Q_2 をオ

フ状態にする。これによって、リアクトル L_1 に蓄えられたエネルギーが平滑コンデンサ C_1 に放出されるため、平滑コンデンサ C_1 の直流電圧 V_d が昇圧される。また、寄生ダイオード D_1 を介して回路電流 i_s を流す場合と比べて導通損失が低減されるため、電力変換を高効率で行うことができる。なお、同期整流動作時における電流経路は、図5と同様である。

[0077] また、交流電源電圧 v_s が負の半サイクルにおいても、同様にして、スイッチング素子 Q_1 、 Q_2 が交互にオン／オフされる（波形 W_{11D} 、 W_{11E} を参照）。また、交流電源電圧 v_s の極性に同期して、スイッチング素子 Q_3 がオン状態（波形 W_{11F} 参照）、スイッチング素子 Q_4 がオフ状態にされる（波形 W_{11G} 参照）。なお、スイッチング素子 Q_1 、 Q_2 のオンデューティは、回路電流 i_s を正弦波に近づけるように適宜設定される。

[0078] ここで、リアクトル L_1 に接続されていないスイッチング素子 Q_4 の動作について説明する。前述した同期整流制御、部分スイッチング制御の場合と同様に、直流電圧側から交流電源への電流の逆流を防ぐために、交流電源電圧のゼロクロス検出後、所定時間だけスイッチング素子 Q_4 をオフ状態にしている。そして、シャント抵抗器 R_1 によって回路電流 i_s を検出し、その検出値が判定値 a を超えた場合、スイッチング素子 Q_3 または Q_4 をオン状態にし、同期整流動作を行う。すなわち、例えば交流電源電圧 v_s の正の半サイクルの初期における、交流電源電圧 $v_s < \text{直流電圧 } V_d$ 、回路電流 $i_s = 0$ の区間では、逆流電流を防止するためにスイッチング素子 Q_4 がオフ状態に維持される。そして、スイッチング素子 Q_2 がオン状態となって、力率改善電流 i_{sp} が通流する。

[0079] その後スイッチング素子 Q_2 がオフ状態となり、シャント電流 i_{sh} の検出値が判定値 a を超えるとスイッチング素子 Q_4 をオン状態とし、同期整流動作を行う。そして、シャント電流 i_{sh} の検出値が判定値 b を下回ると、スイッチング素子 Q_4 をオフ状態にする。これによって直流電圧側から交流電源への逆流電流を防止しつつ、高効率で電力変換を行うことができる。

なお、高負荷時には比較的大きな回路電流 i_s が流れるため、それに伴っ

て高調波が発生しやすくなる。本実施形態では、高負荷時に高速スイッチング制御を行うことで、回路電流 i_s を正弦波に近づけるようにしている。これによって、力率を改善することで高調波を抑制できる。

[0080] 次に、高速スイッチング制御におけるデューティの設定について説明する。

電力変換装置 1 における回路電流 i_s (瞬時値) は、以下の (数式 3) で表される。ここで、 V_s は交流電源電圧 v_s の実効値であり、 K_p は電流制御ゲインであり、 V_d は直流電圧であり、 ω は角周波数である。

[数3]

$$i_s = \frac{\sqrt{2} \cdot V_s \cdot \sin(\omega t)}{K_p \cdot V_d} \quad \dots \text{(数式 3)}$$

[0081] 上記の (数式 3) を整理すると、以下の (数式 4) になる。

[数4]

$$K_p \cdot i_s = \frac{\sqrt{2} \cdot V_s \cdot \sin(\omega t)}{V_d} \quad \dots \text{(数式 4)}$$

[0082] また、回路電流 i_s (瞬時値) と、回路電流 I_s (実効値) との関係は、以下の (数式 5) で表される。前述したように、回路電流 i_s (瞬時値) はシャント抵抗器 R1 によって検出され、回路電流 I_s (実効値) は電流検出部 11 によって検出される。

[数5]

$$i_s = \sqrt{2} \cdot I_s \cdot \sin(\omega t) \quad \dots \text{(数式 5)}$$

[0083] (数式 4) を変形して (数式 5) に代入すると、電流制御ゲイン K_p は、以下の (数式 6) で表される。なお、 m は昇圧比である。

[数6]

$$K_p = \frac{\sqrt{2} \cdot V_s \cdot \sin(\omega t)}{V_d \times \sqrt{2} \cdot I_s \cdot \sin(\omega t)} = \frac{V_s}{V_d} \cdot \frac{1}{I_s} = \frac{1}{m \cdot I_s} \quad \dots \text{(数式 6)}$$

[0084] ここで、(数式 6) から、昇圧比 m の逆数を右辺に移項すると、以下の (数式 7) の関係が成り立つ。

[数7]

$$K_p \cdot I_s = \frac{1}{m} \quad \dots \text{ (数式 7)}$$

[0085] また、交流電源電圧 v_s が正の半サイクルにおいて、スイッチング素子 Q 2 のオンデューティ d (通流率) は、以下の (数式 8) で表される。なお、交流電源電圧 v_s が負の半サイクルにおけるスイッチング素子 Q 1 のオンデューティ d についても同様である。

[数8]

$$d = 1 - K_p \cdot |i_s| = 1 - \frac{|i_s|}{m \cdot I_s} \quad \dots \text{ (数式 8)}$$

[0086] 以上より、(数式 7) に示した $K_p \cdot I_s$ を制御することで、直流電圧 V_d を交流電源電圧 V_s (実効値) の a 倍に昇圧できる。そのときのスイッチング素子 Q 2 (または、スイッチング素子 Q 1) のオンデューティ d は、上述の (数式 8) で与えられる。

なお、昇圧比 m は、負荷検出部 14 によって検出される負荷に基づき、昇圧比制御部 15 b (図 9 参照) によって設定される。例えば、負荷が大きいほど、昇圧比 m も大きな値に設定される。

[0087] 図 12 は、交流電源電圧 v_s が正の半サイクルにおいて、高速スイッチング制御でのスイッチング素子 Q 1, Q 2 のオンデューティを示す説明図である。

なお、図 12 の横軸は、交流電源電圧 v_s が正の半サイクルにおける時間 (正の半サイクルの開始時からの経過時間) であり、縦軸は、スイッチング素子 Q 1, Q 2 のオンデューティ d_{Q1} , d_{Q2} である。

[0088] また、図 12 の破線は、デッドタイム d_{tx} を考慮しない場合のスイッチング素子 Q 1 のオンデューティ d_{Q1} である。実線は、デッドタイム d_{tx} を考慮した場合のスイッチング素子 Q 1 のオンデューティ d_{Q1} である。二点鎖線は、スイッチング素子 Q 2 のオンデューティ d_{Q2} である。

破線で示すスイッチング素子 Q 1 のオンデューティ d_{Q1} は、例えば、交

流電源電圧 V_s （実効値）に比例するように設定されている。二点鎖線で示すスイッチング素子 Q_2 のオンデューティ d_{Q2} は、1.0 からスイッチング素子 Q_1 のオンデューティ d_{Q1} を減算した値として設定される。

[0089] （数式 8）について説明したように、回路電流 i_s が大きいほど、スイッチング素子 Q_2 のオンデューティ d_{Q2} は小さな値に設定され、スイッチング素子 Q_1 のオンデューティ d_{Q1} は大きな値に設定される。換言すると、同期整流動作でオンされるスイッチング素子 Q_1 のオンデューティ d_{Q1} は、力率改善動作でオンされるスイッチング素子 Q_2 のオンデューティ d_{Q2} に対して逆特性になっている。

[0090] なお、ブリッジ回路 10 における上下短絡を回避するために、図 12 の実線で示すように、デッドタイム d_{tx} を考慮した制御を行うことが望ましい。所定のデッドタイム d_{tx} （図示せず）を付与すると、スイッチング素子 Q_1 のオンデューティ d_{Q1} は、このデッドタイム d_{ts} 分だけ小さくなる。

[0091] 図 13 は、高速スイッチング制御における交流電源電圧 v_s と回路電流 i_s との関係を示す説明図である。

図 13 の横軸は、交流電源電圧 v_s の正の半サイクルが開始された時点からの経過時間（時間）であり、縦軸は、交流電源電圧 v_s （瞬時値）および回路電流 i_s （瞬時値）である。

[0092] 図 13 に示すように、高速スイッチング制御を行うことにより、交流電源電圧 v_s および回路電流 i_s が正弦波状の波形になり、また、交流電源電圧 v_s と回路電流 i_s とがほぼ同相になっている。すなわち、高速スイッチング制御を行うことで、力率が改善されていることが解る。このような正弦波状の回路電流 i_s を流すために、スイッチング素子 Q_2 のオンデューティ d_{Q2} は、以下の（数式 9）で設定される。

[数 9]

$$d_{Q2} = 1 - K_p \cdot |i_s| \quad \dots \text{（数式 9）}$$

[0093] また、スイッチング素子 Q_1 のオンデューティ d_{Q1} は、以下の（数式 10）

) で設定される。

[数10]

$$d_Q1 = 1 - d_Q2 \quad \dots \text{(数式10)}$$

[0094] 図14は、高速スイッチング制御において、リアクトルL1による電流位相の遅れ分を考慮しない場合と、電流位相の遅れ分を考慮した場合と、におけるスイッチング素子Q2のオンデューティ d_Q2 を示す説明図である。

図14の横軸は、交流電源電圧 v_s の正の半サイクルが開始された時点からの経過時間（時間）であり、縦軸は、高速スイッチング制御におけるスイッチング素子Q2のオンデューティである。

[0095] また、実線は、リアクトルL1による電流位相の遅れを考慮しない場合のスイッチング素子Q2のオンデューティである。破線は、リアクトルL1による電流位相の遅れを考慮した場合のスイッチング素子Q2のオンデューティである。図14の破線で示すように、スイッチング素子Q2のオンデューティを設定することで、リアクトルL1のインダクタンスが大きい場合であっても、正弦波状の回路電流 i_s を流すことができる。

[0096] <過電流保護について>

次に本実施形態の電力変換装置の過電流保護について説明する。

図15は、同期整流制御を実行しているときに過電流が通流して、保護制御を行う場合の説明図である。図中の波形 HIN_1 は、コンバータ制御部15dから駆動回路IC1のHIN端子（図2参照）に出力される、スイッチング素子Q1の駆動パルスである。また、 LIN_1 は、コンバータ制御部15dから駆動回路IC1のLIN端子に出力される、スイッチング素子Q2の駆動パルスである。また、 HIN_2 は、コンバータ制御部15dから駆動回路IC2のHIN端子に出力される、スイッチング素子Q3の駆動パルスである。また、 LIN_2 は、コンバータ制御部15dから駆動回路IC2のLIN端子に出力される、スイッチング素子Q4の駆動パルスである。

[0097] なお、駆動回路IC1、IC2のHIN端子またはLIN端子にコンバー

タ制御部15dからHiレベルの信号が入力されると、対応する駆動回路IC1、IC2の出力部であるHo端子またはLo端子（図2参照）からはHiレベルの信号が出力される。これにより、対応するスイッチング素子Q1～Q4はオン状態となる。反対に、コンバータ制御部15dから駆動回路IC1、IC2のHin端子またはLin端子にLoレベルの信号が入力されると、対応するHo端子またはLo端子からは、Loレベルの信号が出力される。これにより、対応するスイッチング素子Q1～Q4はオフ状態となる。

[0098] 図15において、 v_s は交流電源電圧（瞬時値）、 i_s は回路電流（瞬時値）の波形である。また、 i_{sh} はシャント抵抗器R1に通流する電流波形である。また、 v_{sh} はシャント抵抗器R1に発生する電圧波形である。 i_{sh} と v_{sh} は、電流と電圧の違いはあるが、波形は略同一であり、簡略化のため1つの波形にまとめて図示している。

v_{tr} は、駆動回路IC1のGND端子を基準としたITrip端子の電圧波形である。実際には、点線のような負電圧が発生しているが、駆動回路IC1は、負電圧の範囲で駆動しないため（0V～Vccの範囲で駆動する）、ITrip端子では、点線のような負電圧は検出されない。Faultは、駆動回路IC1のFault端子の出力電圧波形である。

[0099] （パターン[1] 同期整流&定常電流）

また、図15は同期整流制御を実行しているときに、過電流保護を行う場合の各部の波形を示す図である。

図15の出力電圧波形Faultにおいて、区間T1は、交流電源電圧 v_s が正の半サイクルの領域である。また、図15の出力電圧波形Faultにおいて、区間T2は、交流電源電圧 v_s が負の半サイクルの領域である。図16は、正の半サイクルにおける回路電流 i_s の流れを示す図である。また、図17は、負の半サイクルにおける回路電流 i_s の流れを示す図である。

同期整流制御を行うため、図16に示す正の半サイクルでは、スイッチン

グ素子 Q_1 、 Q_4 をオン状態にする。また、図17に示す負の半サイクルでは、スイッチング素子 Q_2 と Q_3 をオン状態にする。

その後、図15に示す区間 T_3 の領域になり、再び交流電源電圧 v_s が正の半サイクルになる。

[0100] 但し、図15の例において、区間 T_3 では、負荷変動等により、回路電流 i_s が電流閾値 t_{ha} を超えている。シャント抵抗器 R_1 、コンバータ制御部15dがこれを検出すると、コンバータ制御部15dは、スイッチング素子 $Q_1 \sim Q_4$ にオフ信号(0V)を出力し、これによってスイッチング素子 $Q_1 \sim Q_4$ をオフ状態にする。実際には電流閾値 t_{ha} を超える過電流を検出後した後、スイッチング素子 $Q_1 \sim Q_4$ がオフするまで、図15に示す時間 dt_{11} が経過する。これは、過電流を検出した後、制御部15内での演算等のために経過する時間である。

[0101] 以上のような制御を行うことにより、同期整流制御中に発生する過電流から電力変換装置を保護することが可能である。さらに、スイッチング素子 $Q_1 \sim Q_4$ をオフさせることに加えて、電力変換装置1に接続されている、インバータやモータ等の負荷 H を停止させてもよい。

[0102] (パターン[2] 力率改善&定常電流)

図18は、部分スイッチング制御を実行しているときに、過電流保護を行う場合の各部の波形を示す図である。

上述した図15と同様に、区間 T_1 、 T_3 は交流電源電圧 v_s の正の半サイクル、区間 T_2 は交流電源電圧 v_s の負の半サイクルの区間である。また、部分スイッチング制御として、2ショットの場合の例を示している。

区間 T_1 、 T_2 では、特に問題なく部分スイッチング制御が動作している。但し、図示の例では、区間 T_3 において、何らかの理由により、1ショット目のオン時間が伸びてしまい、回路電流 i_s が電流閾値 t_{ha} を超えている。

[0103] また、回路電流 i_s が電流閾値 t_{ha} を超えた後、回路電流 i_s にピークが生じるまで時間 dt_{12} が経過し、その後さらに時間 dt_{13} が経過した

後にスイッチング素子 $Q_1 \sim Q_4$ がオフ状態となる。この時間 $d t_{12}$ の間は、スイッチング素子 Q_2 と Q_4 とがオン状態となる力率改善動作を行っている区間であるため、シャント抵抗器 R_1 に電流が流れず、シャント抵抗器 R_1 での電流検出が行えない区間である。

[0104] 図19は、力率改善動作中における回路電流 i_s の流れを示す図である。

この力率改善動作が終了し、スイッチング素子 Q_1 と Q_4 がオン状態となる同期整流動作に移行すると、シャント抵抗器 R_1 に電流が流れるようになる。従って、過電流として電流検出が可能となる。そして、この同期整流動作の区間で過電流を検出し、スイッチング素子 $Q_1 \sim Q_4$ をオフ状態にすることで、同期整流動作や部分スイッチング制御を停止させ、各部の回路を保護する。実際には、図6の場合と同様に、スイッチング素子 $Q_1 \sim Q_4$ をオフさせるまで時間 $d t_{13}$ が経過する。

[0105] 以上のような制御を行うことにより、部分スイッチング制御中に発生する過電流から電力変換装置1を保護することが可能である。さらに、スイッチング素子 $Q_1 \sim Q_4$ をオフさせることに加えて、電力変換装置1に接続されている、インバータやモータ等の負荷 H を停止させてもよい。

[0106] (パターン[3] 平滑コンデンサ C_1 が短絡した場合)

次に、平滑コンデンサ C_1 の両端(直流電圧 V_d)が短絡し、過電流が流れた場合の保護制御に関して説明する。

図20は、平滑コンデンサ C_1 すなわち直流電圧 V_d が短絡したときに、過電流保護を行う場合の第1の波形図である。

[0107] 部分スイッチング制御を行い、誤って直流電圧 V_d が短絡した場合を例に挙げて説明する。区間 T_1 、 T_2 においては、正常に部分スイッチング制御が実行されている。そして、交流電源電圧 v_s が正の半サイクルの区間 T_3 において、力率改善動作をするために本来はオフになるはずのスイッチング素子 Q_1 が何らかの理由で誤ってオンになると、短絡電流 i_{st} (図21参照)が発生する。

[0108] この短絡電流は前述のパターン[1]、[2]のような定常状態での過電

流に比べて電流の傾きは大きく、より短時間で過大な電流が通流してしまう。このため、より素早く保護制御を行うことが好ましい。

そこで、本実施形態の電力変換装置 1 においては、スイッチング素子 Q 1 , Q 2 を駆動する駆動回路 1 C 1 の内部に、過電流を検出した場合に回路上で強制的にスイッチング素子 Q 1 , Q 2 をオフにする保護機能を備えている。

[0109] この保護機能を説明するため、比較例の構成を説明する。

図 2 1 は、比較例において、直流電圧 V_d が短絡した場合の短絡電流 i_{st} の電流経路を示す図である。上述した本実施形態の構成（図 2 参照）では、駆動回路 1 C 2 の H 1 N 端子および L 1 N 端子と、駆動回路 1 C 1 の F a u l t 端子との間に、接続点 N 7 を介してダイオード D 5 , D 6（伝達素子）がそれぞれ接続されている。これに対して、図 2 1 に示す比較例においては、ダイオード D 5 , D 6 が設けられていない点が相違する。

[0110] 図 2 1 においては、矢印の向きにシャント抵抗器 R 1 に短絡電流 i_{st} が通流する。しかし、シャント抵抗器 R 1 に発生する電圧は、接続点 N 5、すなわちコンバータ制御部 1 5 d の基準電位である G N D 基準では負電圧となってしまう、コンバータ制御部 1 5 d では検出電圧は 0 V であるとみなされ、この短絡電流を検出することは不可能になる。

[0111] そこで、本比較例（および本実施形態）においては、直流電圧 V_d の短絡電流から各部を保護するために、前述のパターン [1] , [2] のようにコンバータ制御部 1 5 d を用いて（ソフトウェア的に）保護するのではなく、駆動回路 1 C 1 が有している保護機能を使用する。換言すれば、ハードウェア的に過電流保護を行う。このため、前述した処理のように、過電流を検出した後にスイッチング素子 Q 1 , Q 2 をオフにするまでの時間遅れを軽減し、素早くスイッチング素子 Q 1 , Q 2 をオフすることができるため、直流電圧の短絡電流のような、時間的に速く、また電流値も大きい過電流が発生した場合であっても、各部の回路を確実に保護することが可能である。

[0112] 図 2 1 に示す矢印の向きに短絡電流 i_{st} が流れると、駆動回路 1 C 1 の

l T r i p端子には、G N D端子を基準として、図示のように、電圧 v_{tr} が発生する。この電圧 v_{tr} が所定値を超えた場合、駆動回路 l C 1 内の保護回路が動作し、スイッチング素子 Q 1, Q 2 をオフさせる。また、この保護動作が行われると同時に、駆動回路 l C 1 の F a u l t 端子から電圧 0 V が出力される。

[0113] 本実施形態の電力変換装置は、より安価な構成とするために、スイッチング素子 Q 3, Q 4 を駆動する駆動回路 l C 2 には、駆動回路 l C 1 のような保護回路を省略している。しかし、スイッチング素子 Q 3, Q 4 も、スイッチング素子 Q 1, Q 2 と同様に、素早くオフさせることが好ましい。図 2 1 に示した比較例の回路構成では短絡電流 i_{st} が流れても、前述のようにコンバータ制御部 1 5 d ではこの短絡電流 i_{st} を検出できないため、短絡電流 i_{st} が流れた際、スイッチング素子 Q 3, Q 4 に素早くオフ指令を与えることはできない。そのため、図 2 0 に示すように、短絡電流が通流した後、スイッチング素子 Q 1, Q 2 がオフした後においても、スイッチング素子 Q 4 (交流電源電圧 v_s が負のサイクルの場合はスイッチング素子 Q 3) が動作してしまい、場合によっては素子の破壊につながるおそれがある。

[0114] そこで本実施形態の電力変換装置 1 では、図 2 に示したように、ダイオード D 5, D 6 を駆動回路 l C 1 の F a u l t 端子と駆動回路 l C 2 の H l N 端子、L l N 端子の間にそれぞれ接続することによって、短絡電流が通流してスイッチング素子 Q 1, Q 2 を回路的にオフさせるのとほぼ同時に、スイッチング素子 Q 3, Q 4 もオフさせている。

[0115] 図 2 2 は、本実施形態の電力変換装置 1 (図 2 参照) において、直流電圧 V_d が短絡した場合の短絡電流 i_{st} の電流経路を示す図である。また、図 2 3 は、図 2 2 に示す状態すなわち直流電圧 V_d の短絡状態における、各部の波形図である。

図 2 3 において区間 T 1, T 2 では、部分スイッチング制御が正常に実行されている。但し、交流電源電圧 v_s が正の半サイクルである区間 T 3 において、力率改善動作をするために本来はオフになるはずのスイッチング素子

Q 1 が何らかの理由で誤ってオンになり、短絡電流 i_{st} （図 2 2 参照）が発生する。

[0116] 短絡電流 i_{st} は図中のシャント抵抗器 R 1 に矢印の向きに通流する。しかし、前述の通り、コンバータ制御部 1 5 d はこの短絡電流をシャント抵抗器 R 1 によって検出することができない。一方、スイッチング素子 Q 1, Q 2 については、前述の通り駆動回路 I C 1 内の保護回路を用いてオフさせることができる。この保護回路が作動すると、ほぼ同時に駆動回路 I C 1 の F a u l t 端子は 0 V を出力する。そのため、駆動回路 I C 2 の H I N 端子と L I N 端子の電位は、仮にポート P 5, P 6 から駆動パルスが出力されていたとしても、ダイオード D 5, D 6 を経由して 0 V となり、スイッチング素子 Q 3, Q 4 は強制的にオフ状態となる。

[0117] 以上のように、本実施形態の電力変換装置は、直流電圧 V_d が短絡し短絡電流 i_{st} が発生すると、スイッチング素子 Q 1 ~ Q 4 を素早くオフさせることで、確実に保護動作を行うことが可能である。さらに、スイッチング素子 Q 1 ~ Q 4 をオフさせることに加えて、電力変換装置 1 に接続されている、インバータやモータ等の負荷 H を停止させてもよい。

[0118] 以上のように、本実施形態の電力変換装置は、スピードの遅い定常的な過電流については、シャント抵抗器 R 1 を用いて電流検出を行い、コンバータ制御部 1 5 d によってスイッチング素子 Q 1 ~ Q 4 をオフさせることで保護を行っている（ソフトウェア的に保護を行う）。

一方、立ち上がりのスピードの速い短絡電流 i_{st} に対しては、回路的に素早くスイッチング素子 Q 1 ~ Q 4 をオフさせることで保護を行っている。

このように本実施形態の電力変換装置は、過電流や短絡電流から素子を確実に保護することが可能である。そして、駆動回路 I C 2 のように保護機能の無い安価な駆動回路 I C を使用しつつも、素子の保護を行うことができる。

[0119] <制御モードの切替制御>

コンバータ制御部 1 5 d（図 1 参照）は、例えば、負荷が比較的小さい低

負荷領域では同期整流制御を行い、定格運転領域では部分スイッチング制御を行い、負荷が比較的大きい高負荷領域では高速スイッチング制御を行う。なお、負荷が非常に小さいときにダイオード整流制御を行ってもよいし、また、ダイオード整流を行わないようにしてもよい。

[0120] 図24の波形W24Aは、部分スイッチング制御における正の半サイクルでの交流電源電圧 v_s および回路電流 i_s の波形図である。波形W24Aにおいて、示すピーク値 i_{s1} は、部分スイッチング制御における回路電流 i_s のピーク値である。

また、波形W24Bは、高速スイッチング制御における正の半サイクルでの交流電源電圧 v_s および回路電流 i_s の波形図である。波形W24Bに示すピーク値 i_{s2} は、高速スイッチング制御における回路電流 i_s のピーク値である。

波形W24Bに示すように、高速スイッチング制御における回路電流 i_s のピーク値 i_{s2} は、部分スイッチング制御における回路電流 i_s のピーク値 i_{s1} よりも小さくなっている。

[0121] 仮に、前述したピーク値 i_{s1} 、 i_{s2} が略同一になるように制御すると、部分スイッチング制御における力率よりも高速スイッチング制御における力率が高いため、高速スイッチング制御において直流電圧 V_d が昇圧されすぎてしまう。これに対して本実施形態では、ピーク値 $i_{s1} > \text{ピーク値 } i_{s2}$ となるように、スイッチング素子Q1、Q2のオンデューティが調整される。すなわち、コンバータ制御部15dは、部分スイッチング制御および高速スイッチング制御の一方から他方に切り替える際、平滑コンデンサC1の直流電圧 V_d の変動を抑制するように、スイッチング素子Q1、Q2のオンデューティを徐々に変化させるように調整する。これによって、部分スイッチング制御および高速スイッチング制御の一方から他方に移行する際、直流電圧 V_d の変動が抑制され、直流電圧 V_d が徐々に変化する。

[0122] また、コンバータ制御部15dは、交流電源電圧 v_s のゼロクロスタイミングで、制御モードの切替えを行うことが好ましい。例えば、コンバータ制

御部 15 d は、交流電源電圧 v_s のゼロクロスタイミングで、部分スイッチング制御から高速スイッチング制御に切り替える。これによって、制御モードの切替時に、制御が不安定になることや、直流電圧 V_d が変動することを抑制できる。

[0123] <第 1 実施形態の効果>

以上のように、本実施形態よれば、低負荷時には同期整流制御を行うことで、スイッチング素子 $Q_1 \sim Q_4$ に積極的に電流を流すようにしている。これによって、寄生ダイオード $D_1 \sim D_4$ での損失を抑制し、電力変換を高効率で行うことができる。

[0124] また、定格負荷時には部分スイッチング制御が行われ、スイッチング素子 Q_1 、 Q_2 が所定回数、交互にスイッチングされる。これによって、昇圧、力率の改善、および高調波の抑制を行うことができる。また、高速スイッチング制御と比べてスイッチング回数が少ないため、スイッチング損失を低減できる。

[0125] また、高負荷時には高速スイッチング制御を行って、スイッチング素子 Q_1 、 Q_2 を所定周期で交互にスイッチングするようにしている。これによって、昇圧、力率の改善、および高調波の抑制を行うことができる。高速スイッチング制御では、前述したように、回路電流 i_s が正弦波状になるため（図 11 の波形 W_{11B} 参照）、特に力率の改善や高調波の抑制に効果がある。

[0126] [第 2 実施形態]

<空気調和機の構成>

次に、本発明の第 2 実施形態による空気調和機 W の構成を説明する。以下の説明において、図 1 ～図 24 の各部に対応する部分には同一の符号を付し、その説明を省略する場合がある。

図 25 は、第 2 実施形態に係る空気調和機 W の概略構成図である。図示のように、空気調和機 W は、室内機 U_1 と、室外機 U_2 と、両者を接続する配管 k と、リモコン R_e と、を有している。空気調和機 W は、周知のヒートポンプ

ンプサイクルで冷媒を循環させることによって、空調（冷房運転、暖房運転、除湿運転等）を実行する機器である。リモコンR eは、室内機U 1との間で所定の各種信号（運転／停止指令、設定温度の変更、タイマの設定、運転モードの変更等）を送受信するものである。

[0127] 図26は、空気調和機Wの冷却系統図である。図示のように、室内機U 1は、室内熱交換器44と、室内ファンF 2とを備えている。また、室外機U 2は、電力変換装置1と、インバータ2と、モータ41aを内蔵する圧縮機41と、室外熱交換器42と、膨張弁43と、を備えている。ここで、室内機U 1と室外機U 2とは、冷媒が通流する配管kを介して接続されるとともに、図示はしないが、通信線を介して接続されている。室外機U 2内の電力変換装置1は、交流電源Gから供給された交流電圧を直流電圧に変換し、インバータ2に供給する。インバータ2は、該直流電圧を、例えばPWM制御（Pulse Width Modulation）によって任意の周波数の交流電圧に変換し、モータ41aを回転駆動する。

[0128] 圧縮機41は、モータ41aが回転駆動されることによって冷媒を圧縮する。室外熱交換器42は、室外ファンF 1から送り込まれる室内空気と、冷媒との間で熱交換を行う。膨張弁43は、室外熱交換器42または室内熱交換器44から流れ込む冷媒を膨張させて減圧する。室内熱交換器44は、室内ファンF 2から送り込まれる室内空気と、冷媒との間で熱交換を行う。上述した構成要素のうち、圧縮機41、室外熱交換器42、膨張弁43、室内熱交換器44および配管kは、環状に接続され、ヒートポンプサイクルで冷媒を循環させるようになっている。そこで、これらを総称して、「冷媒回路4」と呼ぶ。

なお、空気調和機Wは、冷房用であってもよいし、また、暖房用であってもよい。また、冷房時と暖房時とで冷媒の流れる向きを切り替える四方弁（図示せず）を設けてもよい。

[0129] ＜電力変換装置の構成および動作＞

次に、本実施形態における電力変換装置1の構成および動作について説明

する。

本実施形態における電力変換装置 1 のハードウェア構成は、第 1 実施形態のもの（図 1，図 2 参照）と同様であるが、図 1 に示した負荷 H は、本実施形態においてはモータ 4 1 a に対応する。また、本実施形態においては、制御部 1 5 は、電流検出部 1 1（図 1 参照）で検出される回路電流 I_s （実効値）と、所定の閾値 I_1 （第 1 閾値）， I_2 （第 2 閾値）との大小を比較し、その結果に応じて電力変換装置 1 の制御モードを切り替える点が第 1 実施形態とは異なる。そこで、制御モードを切り替える処理について説明する。

[0130] 図 2 7 は、第 2 実施形態において、負荷の大きさ、制御モード、および機器の運転領域の関係を示す図である。

図 2 7 において、回路電流 I_s が閾値 I_1 未満である領域は、負荷の大きさ（すなわち、実効値である回路電流 I_s ）が比較的小さい領域であり、空気調和機 W においては「中間運転領域」と呼ぶ。この領域において、制御部 1 5 は、制御モードとして「同期整流制御」を選択し、高効率化を図るようにしている。

[0131] また、回路電流 I_s が閾値 I_1 以上であって閾値 I_2 未満である領域は、中間運転領域よりも負荷が大きく、圧縮機 4 1 のモータ 4 1 a（すなわち、図 1 に示す負荷 H）を定格運転できる領域である。空気調和機 W においては、この領域を「定格運転領域」と呼ぶ。この領域において、制御部 1 5 は、制御モードとして「部分スイッチング制御」を選択し、昇圧、力率の改善、および高調波電流の抑制を実現するようにしている。

[0132] また、回路電流 I_s が閾値 I_2 以上である領域は、負荷の大きさが比較的大きい領域である。例えば、外気温が非常に低いときに暖房運転を行う場合や、外気温が非常に高いときに冷房運転を行う場合の運転領域が相当する。空気調和機 W においては、この領域を「低温暖房・高負荷領域」と呼ぶ。但し、図 2 7 において、「低温暖房・高負荷領域」は、その一部が「定格運転領域」に重なっている。回路電流 I_s が閾値 I_2 以上になると、制御部 1 5 は、制御モードとして「高速スイッチング制御」を選択し、「同期整流制御

」を選択し、昇圧、力率の改善、および高調波の抑制を行うようにしている。なお、上述した閾値 I_1 、 I_2 の大きさは、事前の実験やシミュレーションに基づいて適宜設定するとよい。

[0133] <電力変換装置の動作>

図28は、電力変換装置1の制御部15が実行する制御プログラムのフローチャートである。なお、図28の「START」時において、モータ41a（図26参照）が駆動しているものとする。

ステップS101において制御部15は、電流検出部11が検出した回路電流 I_s （実効値）を読み込む。

ステップS102において制御部15は、ステップS101で読み込んだ回路電流 I_s が閾値 I_1 （第1閾値）未満であるか否かを判定する。すなわち、制御部15は、回路電流 I_s が「中間運転領域」（図27参照）に含まれるか否かを判定する。

[0134] 回路電流 I_s が閾値 I_1 未満である場合（S102：Yes）、制御部15の処理はステップS103に進み、制御部15は、同期整流制御を実行する。このように中間運転領域において同期整流制御を行うことで、第1実施形態で説明したように、電力変換を高効率で行うことができる。

[0135] また、ステップS102において回路電流 I_s が閾値 I_1 以上である場合（S102：No）、制御部15の処理はステップS104に進む。ステップS104において、制御部15は、回路電流 I_s が閾値 I_2 （第2閾値）未満であるか否かを判定する。すなわち、制御部15は、回路電流 I_s が「定格運転領域」（図27参照）に含まれるか否かを判定する。なお、前述したように、閾値 I_2 は閾値 I_1 よりも大きな値である。

[0136] 回路電流 I_s が閾値 I_2 未満である場合（S104：Yes）、制御部15の処理はステップS105に進む。ステップS105において制御部15は、部分スイッチング制御を実行する。このように、定格運転領域において部分スイッチング制御を行うことで、第1実施形態で説明したように、昇圧、力率の改善、および高調波の抑制を行うことができる。

[0137] また、ステップS104において回路電流 I_s が閾値 I_2 以上である場合（S104：No）、制御部15の処理はステップS106に進む。ステップS106において制御部15は、高速スイッチング制御を実行する。これによって、高負荷運転領域で大きな回路電流 i_s が流れたとしても、力率を改善できるとともに、高調波を抑制できる。

ステップS103、S105、S106のうち何れかの処理を行った後、制御部15の処理は「START」に戻る（RETURN）。

なお、回路電流 I_s が非常に小さい場合には、第1実施形態で説明したダイオード整流制御（図3，4参照）を行うようにしてもよい。

[0138] <第2実施形態の効果>

本実施形態によれば、負荷の大きさすなわち回路電流 I_s の大きさに応じて制御モードを切り替えることで、電力変換装置1の高効率化を図るとともに、高調波を抑制できる。このような電力変換装置1を備えることで、エネルギー効率（すなわち、APF：Annual Performance Factor）が高く、省エネ化を図った空気調和機Wを提供できる。

[0139] [変形例]

本発明は上述した実施形態に限定されるものではなく、種々の変形が可能である。上述した実施形態は本発明を理解しやすく説明するために例示したものであり、必ずしも説明した全ての構成を備えるものに限定されるものではない。また、ある実施形態の構成の一部を他の実施形態の構成に置き換えることが可能であり、また、ある実施形態の構成に他の実施形態の構成を加えることも可能である。また、各実施形態の構成の一部について削除し、若しくは他の構成の追加・置換をすることが可能である。また、図中に示した制御線や情報線は説明上必要と考えられるものを示しており、製品上で必要な全ての制御線や情報線を示しているとは限らない。実際には殆ど全ての構成が相互に接続されていると考えてもよい。上記実施形態に対して可能な変形は、例えば以下のようなものである。

[0140] <第1の変形例>

図 29 は、第 1 の変形例に係る電力変換装置 1 A のブロック図である。

図 29 に示す電力変換装置 1 A は、第 1 実施形態の電力変換装置 1（図 1 参照）において、電流検出部 11 と交流電源 G との間にリアクトル L2 を追加した構成になっている。リアクトル L2 は、接続点 N2 と交流電源 G とを接続する配線 h b に設けられている。このようにリアクトル L2 を設けることで、第 1 実施形態で説明した「力率改善動作」に伴うノイズを低減できる。

[0141] <第 2 の変形例>

図 30 は、第 2 の変形例に係る電力変換装置 1 B のブロック図である。

図 30 に示す電力変換装置 1 B は、接続点 N1 を介してリアクトル L1 に接続されるスイッチング素子 Q1、Q2 として、MOSFET ではなく、IGBT（Insulated-Gate-Bipolar-Transistor）を用いている点が、第 1 実施形態（図 1 参照）とは異なっている。このようにスイッチング素子 Q1、Q2 として IGBT を用いても、第 1 実施形態と同様の効果が奏される。なお、スイッチング素子 Q1、Q2 に並列に接続されるダイオード D1、D2 として、FRD（Fast-Recovery-Diode）や SiC-SBD（Silicon-Carbide-Schokky Barrier-Diodes）を用いてもよい。

[0142] その他、スイッチング素子 Q1～Q4 として、オン抵抗の小さいスーパージャンクション MOSFET（SJ MOSFET）を用いてもよい。特に、逆回復時間（time of reverse recovery: t_{rr} ）が比較的短い高速 t_{rr} タイプのものをを用いることが好ましい。前述した「逆回復時間」とは、逆回復電流が流れる時間であり、「逆回復電流」とは、寄生ダイオード D1～D4 に印加される電圧が順方向電圧から逆方向電圧に切り替わった瞬間に流れる電流である。例えば、逆回復時間が 300 nsec 以下の SJ MOSFET をスイッチング素子 Q1～Q4 として用いることで損失を低減し、さらなる高効率化を図ることができる。

また、スイッチング素子 Q1～Q4 として、オン抵抗が 0.2Ω 以下のものを用いることが好ましい。これによって、スイッチング素子 Q1～Q4 に

おける導通損失を低減できる。

[0143] また、スイッチング素子 Q_1 、 Q_2 の逆回復時間は、スイッチング素子 Q_3 、 Q_4 よりも短いことが好ましい。前述したように、同期整流制御、部分スイッチング制御、高速スイッチングでは、スイッチング素子 Q_1 、 Q_2 のオン／オフが、交流電源電圧 v_s の半サイクルごとに所定回数行われる。従って、スイッチング素子 Q_1 、 Q_2 として逆回復時間の短いものを用いることで、逆回復電流が小さくなるため、スイッチング損失を低減できる。なお、スイッチング素子 Q_3 、 Q_4 については、力率改善動作時に逆回復電流が発生しないため、逆回復時間が比較的長く、オン抵抗がスイッチング素子 Q_1 、 Q_2 に対して相対的に小さい素子を用いてもよい。

[0144] また、スイッチング素子 $Q_1 \sim Q_4$ として、例えば、SiC (Silicon Carbide) -MOSFET や窒化ガリウム (GaN ; Gallium nitride) 素子を用いてもよい。これによって、電力変換装置 1 のエネルギー損失をさらに低減し、高効率化を図ることができる。

[0145] <第 3 の変形例>

図 3 1 は、第 3 の変形例に係る電力変換装置 1 C のブロック図である。

図 3 1 に示す電力変換装置 1 C は、図 1 に示した第 1 実施形態の電力変換装置 1 に対して、配線 h_a に新たに電流センサ CT を追加した構成となっている。例えば、電流センサ CT には、カレントトランスやホール素子を用いるとよい。この位置に電流センサ CT を配置することで、同期整流（全波整流）時の回路電流だけでなく、力率改善動作時の短絡電流 i_{sp} も検出可能となる。

[0146] 図 1 の構成ではシャント抵抗器 R_1 によって検出した電流値を用いて、逆流電流が発生しないようにスイッチング素子 Q_3 と Q_4 の同期整流制御を行っていた。図 1 の構成では力率改善動作時の電流は検出できないため、力率改善動作オフ時に電流検出を行っていた。そのため、上述したように、交流電源側への電流の逆流を防ぐためにシャント抵抗器によって電流検出を行い、確実に回路電流が通流している状態を検出したうえでスイッチング素子 Q

3またはQ4の同期生流動作を行っていた。そのため、最初の1ショット目は同期整流を行っていない。

[0147] これに対して、本変形例にあっては、電流センサCTによって電流検出を行うことによって、力率改善電流も検出できるため、1ショット目の力率改善電流通流開始と同時にスイッチング素子Q3またはQ4をオンすることで、1ショット目も同期整流を実行することができ、さらなる高効率動作が可能である。

図32は、図31の回路構成で部分スイッチング制御（2ショット）を行った場合における交流電源電圧 v_s 、回路電流 i_s 、力率改善電流 i_{sp} 、シャント電流 i_{sh} およびスイッチング素子Q1～Q4の駆動パルスの時間的变化（波形W32A～W32G）を示す波形図である。

[0148] <第4の変形例>

図33は、第4の変形例に係る電力変換装置の制御系統等のブロック図である。第1実施形態の構成（図2参照）と比較すると、伝達素子であるダイオードD5、D6に代えて、トランジスタTr1、Tr2を適用した点が異なっている。トランジスタTr1、Tr2は、駆動回路IC1が出力する出力電圧波形Faultが0Vになると、オン状態になり、駆動回路IC2のHIN端子およびLIN端子に電圧0Vを印加する。なお、トランジスタTr1、Tr2に代えて、IGBTやMOSFET等、他のスイッチング素子を適用してもよい。このような構成においても、平滑コンデンサC1に発生する短絡電流に対して、各部の保護を迅速に行うことが可能である。

[0149] <制御モードの選択の変形例>

図34は、他の種々の変形例に係る電力変換装置の制御モードの切替えに関する説明図である。図中の制御方法X1～X8は、他の種々の変形例における制御モードの選択方法を示したものである。なお、これら変形例における電力変換装置のハードウェア構成は、第1、第2実施形態のものと同様である。

[0150] 図34において、「同期整流」は、制御モードとして「同期整流制御」を

選択することを意味している。また、「同期整流＋部分SW」は、部分スイッチング制御に、前述した同期整流制御を含ませる（すなわち、力率改善動作と同期整流制御とを交互に行う）ことを意味している。また、「同期整流＋高速SW」とは、高速スイッチング制御に同期整流制御が含まれることを意味している。

[0151] また、「ダイオード整流＋部分SW」とは、部分スイッチング制御にダイオード整流制御を含ませることを意味している。上述したように、「ダイオード整流制御」とは、寄生ダイオードD1等を介して回路電流 i_s を流す動作である。すなわち、「ダイオード整流＋部分SW」とは、力率改善動作とダイオード整流制御とを交互に行うことで、部分スイッチング制御を行うことを意味している。「ダイオード整流＋高速SW」とは、高速スイッチング制御にダイオード整流制御を含ませることを意味している。

[0152] 例えば、制御方法X1に示すように、負荷（例えば、電流検出部11が検出する回路電流 i_s ）が閾値 I_1 以上である場合には、同期整流制御を含む部分スイッチング制御を行い、負荷が閾値 I_1 未満である場合には、同期整流制御を行うようにしてもよい。

また、例えば、制御方法X2で示すように、負荷が閾値 I_1 以上である場合には、同期整流制御を含む高速スイッチング制御を行い、負荷が閾値 I_1 未満である場合には、同期整流制御を行うようにしてもよい。

[0153] 図34に示す制御方法X3は、第2実施形態で説明した制御方法（図27、図28参照）と同様である。

また、例えば、制御方法X4に示すように、負荷が閾値 I_1 以上である場合には、ダイオード整流制御を含む部分スイッチング制御を行い、負荷が閾値 I_1 未満である場合には、同期整流制御を行うようにしてもよい。このようにダイオード整流制御を行うことで、交流電源電圧 v_s の半サイクルにおいて、オン状態にするスイッチング素子が1つで済むため、制御の簡略化を図ることができる。

[0154] 図34に示す他の制御方法X5～X8については説明を省略するが、効率

・高調波の抑制・昇圧等を考慮して、制御方法を適宜設定すればよい。例えば、高効率化、高調波電流の抑制、および昇圧が主目的である場合には、制御方法X1～X3のいずれかを選択すればよい。また、高効率化は主目的でなく、高調波電流の抑制および昇圧が主目的である場合には、制御方法X4～X6を選択すればよい。

[0155] <他の変形例>

上記各実施形態では、電流検出部11（図1参照）の検出値である回路電流 I_s に基づいて制御モードを切り替える場合について説明したが、制御モードを切り替えるために他の検出値を用いてもよい。例えば、配線 h_a , h_b （図1参照）に流れる電流と正の相関を有する「負荷」を、負荷検出部14（図1参照）によって検出し、この「負荷」の大きさに基づいて制御モードを切り替えるようにしてもよい。例えば、直流電圧検出部13の検出値（出力電圧）に基づいて、制御モードを切り替えるようにしてもよい。なお、負荷が大きくなるにつれて出力電圧も高くなるため、複数の閾値によって分けられる負荷領域と出力電圧との関係は、図27と同様になる。

[0156] また、平滑コンデンサC1（図1参照）の出力側に接続されるインバータ2（図26参照）の電流値や、このインバータ2に接続されるモータ41a（図26参照）の回転速度、モータ電圧とインバータの印加電圧との比率である変調率に基づいて、制御モードを切り替えるようにしてもよい。なお、負荷が大きくなるにつれてインバータ2に流れる電流（モータ41aの回転速度、変調率）も大きくなる。従って、複数の閾値によって分けられる負荷領域と、インバータ2に流れる電流（モータ41aの回転速度、変調率）との関係は、図27と同様になる。

[0157] また、各実施形態では、シャント抵抗器R1（図1参照）によって回路電流 i_s を検出する構成について説明したが、これに限らない。例えば、シャント抵抗器R1に代えて、高速の電流トランスを用いてもよい。

また、スイッチング素子Q1～Q4に、それぞれ、整流ダイオード（図示せず）を逆並列に接続してもよい。また、各実施形態では、電力変換装置1

が2レベルのコンバータである構成について説明したが、例えば、3レベルや5レベルのコンバータにも適用できる。

[0158] また、各実施形態では、負荷の大きさに応じて制御モードを切り替える処理について説明したが、電力変換装置1の用途や仕様によっては、負荷の大きさに関わらず、所定の制御モード（例えば、部分スイッチング制御）を実行するようにしてもよい。

[0159] また、各実施形態や変形例は、適宜組み合わせることができる。例えば、制御方法X1～X8（図34参照）の何れかを用いて電力変換を行うことで、第2実施形態で説明した圧縮機41（図26参照）のモータ41aを駆動するようにしてもよい。

[0160] また、第2実施形態では、電力変換装置1が空気調和機W（図25，図26参照）に搭載される場合について説明したが、電力変換装置1を適用できる装置はこれに限らない。例えば、電車や自動車等の車両、冷蔵庫、給湯機、洗濯機、船舶や航空機等の乗り物、バッテリーへの充電設備等に電力変換装置1を搭載してもよい。

[0161] また、前述した各構成、機能、処理部、処理手段等は、それらの一部または全部を、例えば集積回路等のハードウェアで実現してもよい。上記の各構成、機能等は、プロセッサがそれぞれの機能を実現するプログラムを解釈して実行することにより、ソフトウェアで実現してもよい。各機能を実現するプログラム、テーブル、ファイル等の情報を、メモリ、ハードディスク等の記録装置、または、フラッシュメモリカード、DVD（Digital Versatile Disk）等の記録媒体に記録してもよい。

符号の説明

- [0162] 1 電力変換装置
2 インバータ
10 ブリッジ回路
11 電流検出部
15 制御部

1 5 d コンバータ制御部（電流センサ）
4 1 a モータ
4 2 室外熱交換器
4 3 膨張弁
4 4 室内熱交換器
C 1 平滑コンデンサ
D 5, D 6 ダイオード（伝達素子）
a 判定値（第 1 の判定閾値）
b 判定値（第 2 の判定閾値）
T r 1, T r 2 （伝達素子）
I 1 閾値（第 1 閾値）
I 2 閾値（第 2 閾値）
I C 1 駆動回路（第 1 の駆動回路）
I C 2 駆動回路（第 2 の駆動回路）
J 1 第 1 レグ
J 2 第 2 レグ
K p 電流制御ゲイン
L 1 リアクトル
Q 1 スイッチング素子（第 1 スイッチング素子）
Q 2 スイッチング素子（第 2 スイッチング素子）
Q 3 スイッチング素子（第 3 スイッチング素子）
Q 4 スイッチング素子（第 4 スイッチング素子）
Q 4（第 4 スイッチング素子） スイッチング素子
R 1 シャント抵抗器（電流センサ）
V d 直流電圧
V f 飽和電圧
W 空気調和機
i s 回路電流（電流）

i s t 短絡電流（所定電流）

L I N端子（入力端子）

H I N端子（入力端子）

請求の範囲

- [請求項1] 第1スイッチング素子と、前記第1スイッチング素子に直列に接続され前記第1スイッチング素子とともに第1レグを構成する第2スイッチング素子と、第3スイッチング素子と、前記第3スイッチング素子に直列に接続され前記第3スイッチング素子とともに第2レグを構成する第4スイッチング素子と、を有し、前記第1レグと前記第2レグとを並列接続したブリッジ回路と、
- 交流電源と前記第1レグ間に設けられたリアクトルと、
- 前記ブリッジ回路に接続され、前記ブリッジ回路から印加される電圧を平滑化し、直流電圧として出力する平滑コンデンサと、
- 前記第1ないし第4スイッチング素子を制御する制御部と、
- 前記平滑コンデンサの負極と前記第2スイッチング素子との間に設けられた電流センサと、
- 前記第1および第2スイッチング素子を駆動するとともに、前記ブリッジ回路に流れる電流における過電流の有無を検出し、前記過電流を検出した場合に所定の電圧信号を出力する出力端子を有する第1の駆動回路と、
- 前記第3および第4スイッチング素子を駆動する第2の駆動回路と、
- 、
- 前記第1の駆動回路の前記出力端子と、前記第2の駆動回路の入力端子との間に接続され、前記電圧信号を前記入力端子に伝達する伝達素子と、
- を有することを特徴とする電力変換装置。
- [請求項2] 前記電流センサは、前記平滑コンデンサの負極と、前記第2および第4スイッチング素子の接続点との間に接続されたシャント抵抗器を有する
- ことを特徴とする請求項1に記載の電力変換装置。
- [請求項3] 前記制御部は、

前記第 1 または第 2 スイッチング素子のうち電流が流れる側のスイッチング素子である第 1 レグ内通流素子をオン状態にし、しかる後に前記第 3 または第 4 スイッチング素子のうち電流が流れる側のスイッチング素子である第 2 レグ内通流素子をオン状態にする機能と、

前記第 2 レグ内通流素子をオン状態にした後に前記第 2 レグ内通流素子をオフ状態にし、しかる後に前記第 1 レグ内通流素子をオフ状態にする機能と、

前記第 1 ないし第 4 スイッチング素子のうち前記第 1 レグ内通流素子および前記第 2 レグ内通流素子以外のスイッチング素子をオフ状態に維持する機能と、

を有し、これによって前記ブリッジ回路に同期整流を実行させることを特徴とする請求項 2 に記載の電力変換装置。

[請求項 4]

前記制御部は、

前記ブリッジ回路に通流する電流が第 1 の判定閾値以上になると、前記第 2 レグ内通流素子をオン状態にする機能と、

前記電流が第 2 の判定閾値以下になると、前記第 2 レグ内通流素子をオフ状態にする機能と、

を有する

ことを特徴とする請求項 3 に記載の電力変換装置。

[請求項 5]

第 1 スイッチング素子と、前記第 1 スイッチング素子に直列に接続され前記第 1 スイッチング素子とともに第 1 レグを構成する第 2 スイッチング素子と、第 3 スイッチング素子と、前記第 3 スイッチング素子に直列に接続され前記第 3 スイッチング素子とともに第 2 レグを構成する第 4 スイッチング素子と、を有し、前記第 1 レグと前記第 2 レグとを並列接続したブリッジ回路と、

交流電源と前記第 1 レグ間に設けられたリアクトルと、

前記ブリッジ回路に接続され、前記ブリッジ回路から印加される電圧を平滑化し、直流電圧として出力する平滑コンデンサと、

前記第1ないし第4スイッチング素子を制御するとともに、前記第1および第2スイッチング素子のオン／オフ状態を交互に切り替える力率改善動作を実行する機能を有する制御部と、

前記平滑コンデンサの負極と前記第2スイッチング素子との間に設けられた電流センサと、

前記第1および第2スイッチング素子を駆動するとともに、前記ブリッジ回路に流れる電流における過電流の有無を検出し、前記過電流を検出した場合に所定の電圧信号を出力する出力端子を有する第1の駆動回路と、

前記第3および第4スイッチング素子を駆動する第2の駆動回路と、

前記第1の駆動回路の前記出力端子と、前記第2の駆動回路の入力端子との間に接続され、前記電圧信号を前記入力端子に伝達する伝達素子と、

を有することを特徴とする電力変換装置。

[請求項6] 前記制御部は、少なくとも前記力率改善動作を実行していない状態で、前記ブリッジ回路に通流する瞬時電流を検出する機能を有することを特徴とする請求項5に記載の電力変換装置。

[請求項7] 前記第1の駆動回路は、前記シャント抵抗器に前記第2スイッチング素子から前記平滑コンデンサの負極の向きに所定電流が通流すると、過電流保護動作を実行する機能を有し、

前記制御部は、前記シャント抵抗器に前記平滑コンデンサの負極から前記第2スイッチング素子の向きに所定電流が通流すると、前記第1ないし第4スイッチング素子をオフにする機能を有する

ことを特徴とする請求項2に記載の電力変換装置。

[請求項8] 第1スイッチング素子と、前記第1スイッチング素子に直列に接続され前記第1スイッチング素子とともに第1レグを構成する第2スイッチング素子と、第3スイッチング素子と、前記第3スイッチング素

子に直列に接続され前記第3スイッチング素子とともに第2レグを構成する第4スイッチング素子と、を有し、前記第1レグと前記第2レグとを並列接続したブリッジ回路と、

交流電源と前記第1レグ間に設けられたリアクトルと、

前記ブリッジ回路に接続され、前記ブリッジ回路から印加される電圧を平滑化し、直流電圧として出力する平滑コンデンサと、

前記第1ないし第4スイッチング素子を制御する制御部と、

前記平滑コンデンサの負極と前記第2スイッチング素子との間に設けられた電流センサと、

前記第1および第2スイッチング素子を駆動するとともに、前記ブリッジ回路に流れる電流における過電流の有無を検出し、前記過電流を検出した場合に所定の電圧信号を出力する出力端子を有する第1の駆動回路と、

前記第3および第4スイッチング素子を駆動する第2の駆動回路と、

前記第1の駆動回路の前記出力端子と、前記第2の駆動回路の入力端子との間に接続され、前記電圧信号を前記入力端子に伝達する伝達素子と、

を有し、前記制御部は、前記ブリッジ回路に流れる電流の大きさが第1閾値未満である場合は制御モードとして同期整流制御を選択し、前記ブリッジ回路に流れる電流の大きさが前記第1閾値以上であって、かつ、前記第1閾値よりも大きい第2閾値未満である場合は前記制御モードとして部分スイッチング制御を選択し、前記ブリッジ回路に流れる電流の大きさが前記第2閾値以上である場合は前記制御モードとして高速スイッチング制御を選択する機能を有し、

前記同期整流制御は、前記第1または第2スイッチング素子のうち電流が流れる側のスイッチング素子である第1レグ内通流素子をオン状態にし、しかる後に前記第3または第4スイッチング素子のうち電

流が流れる側のスイッチング素子である第2レグ内通流素子をオン状態にし、前記第1ないし第4スイッチング素子のうち前記第1レグ内通流素子および前記第2レグ内通流素子以外のスイッチング素子をオフ状態に維持する制御モードであり、

前記部分スイッチング制御は、前記第1および第2スイッチング素子を交互にオン／オフする動作を、前記交流電源の電圧の半サイクルごとに所定回数行う制御モードであり、

前記高速スイッチング制御は、前記第1および第2スイッチング素子を、前記部分スイッチング制御におけるオン／オフ周期よりも短い周期で、交互にオン／オフする動作を所定周期で繰り返す制御モードである

ことを特徴とする電力変換装置。

[請求項9] 前記制御部は、過電流を検出した場合に、前記同期整流制御、前記部分スイッチング制御または前記高速スイッチング制御を停止する機能を有する

ことを特徴とする請求項8に記載の電力変換装置。

[請求項10] 前記制御部は、前記過電流を検出した場合に、前記直流電圧を供給している負荷を停止させる機能を有する

ことを特徴とする請求項9に記載の電力変換装置。

[請求項11] 前記伝達素子は、制御信号に応じてオン／オフ状態を切り替えられる素子である

ことを特徴とする請求項1ないし請求項10の何れか一項に記載の電力変換装置。

[請求項12] 前記第1ないし第4スイッチング素子は、スーパージャンクションMOSFET、SiC-MOSFET、または窒化ガリウム素子である

ことを特徴とする請求項1ないし10の何れか一項に記載の電力変換装置。

- [請求項13] 前記制御部は、前記力率改善動作を実行する際に、前記第1または第2スイッチング素子と、前記第3または第4スイッチング素子とを同時にオン状態にする機能を有する
- ことを特徴とする請求項6に記載の電力変換装置。
- [請求項14] 前記制御部は、前記第1および第2スイッチング素子を交互にオン／オフする動作を、前記交流電源の電圧の半サイクルごとに所定回数行う機能を有する
- ことを特徴とする請求項6または13に記載の電力変換装置。
- [請求項15] 前記制御部は、前記第1および第2スイッチング素子を、交互にオン／オフする動作を所定周期で繰り返す機能を有する
- ことを特徴とする請求項6または13に記載の電力変換装置。
- [請求項16] 前記制御部は、
- 前記部分スイッチング制御および前記高速スイッチング制御のうち一方から他方に制御モードを切り替える際、前記直流電圧の変動を抑制するように、複数の前記第1ないし第4スイッチング素子のオンデューティを徐々に変化させる
- ことを特徴とする請求項10に記載の電力変換装置。
- [請求項17] 直流電圧を出力する電力変換装置と、
- 前記直流電圧を交流電圧に変換するインバータと、
- 前記交流電圧によって駆動されるモータを有する圧縮機と、室外熱交換器と、膨張弁と、室内熱交換器と、室外熱交換器と、を有する冷媒回路と、
- を有し、前記電力変換装置は、
- 第1スイッチング素子と、前記第1スイッチング素子に直列に接続され前記第1スイッチング素子とともに第1レグを構成する第2スイッチング素子と、第3スイッチング素子と、前記第3スイッチング素子に直列に接続され前記第3スイッチング素子とともに第2レグを構成する第4スイッチング素子と、を有し、前記第1レグと前記第2レ

グとを並列接続したブリッジ回路と、

交流電源と前記第 1 レグ間に設けられたリアクトルと、

前記ブリッジ回路に接続され、前記ブリッジ回路から印加される電圧を平滑化し、直流電圧として出力する平滑コンデンサと、

前記第 1 ないし第 4 スイッチング素子を制御する制御部と、

前記平滑コンデンサの負極と前記第 2 スイッチング素子との間に設けられた電流センサと、

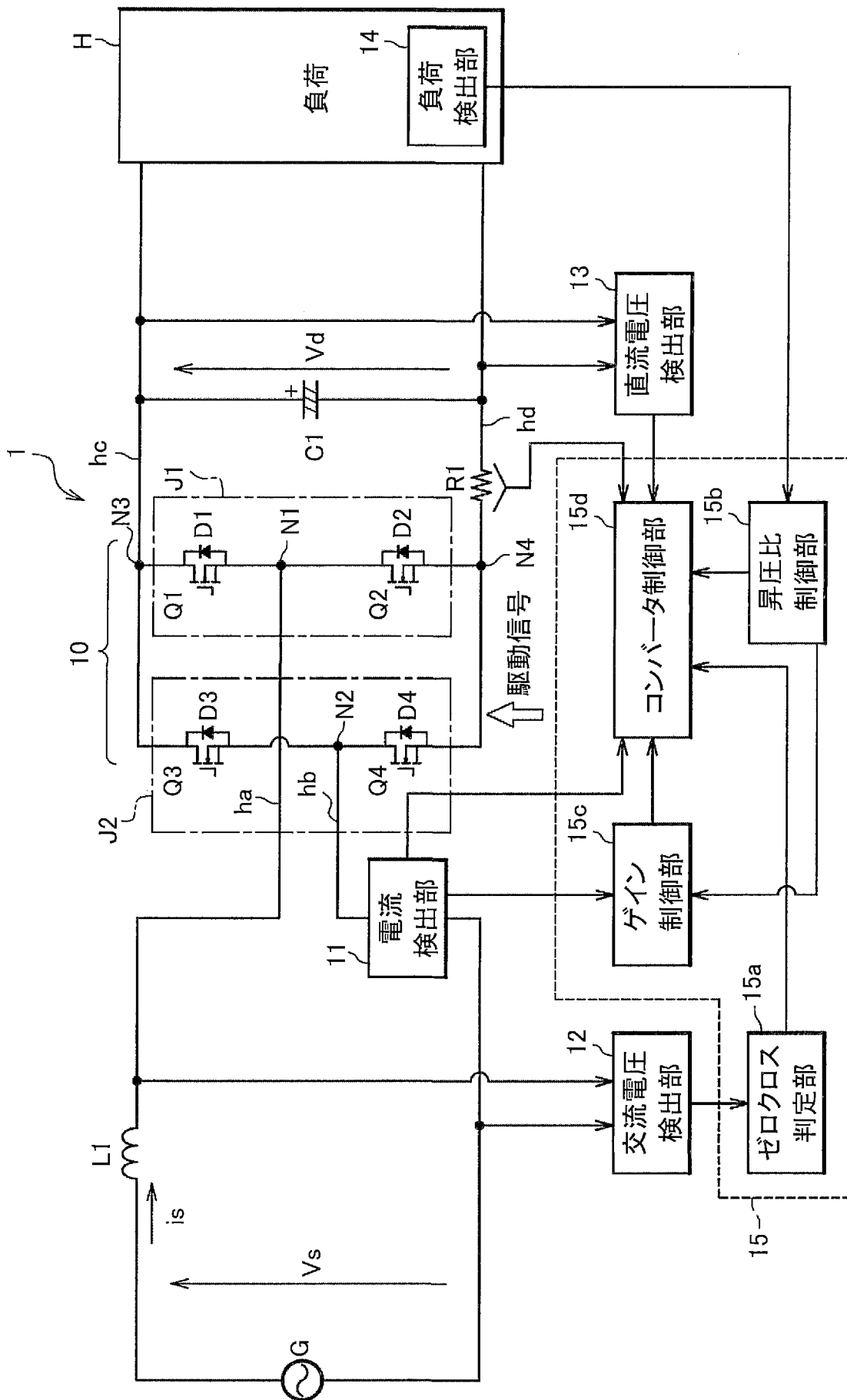
前記第 1 および第 2 スイッチング素子を駆動するとともに、前記ブリッジ回路に流れる電流における過電流の有無を検出し、前記過電流を検出した場合に所定の電圧信号を出力する出力端子を有する第 1 の駆動回路と、

前記第 3 および第 4 スイッチング素子を駆動する第 2 の駆動回路と、

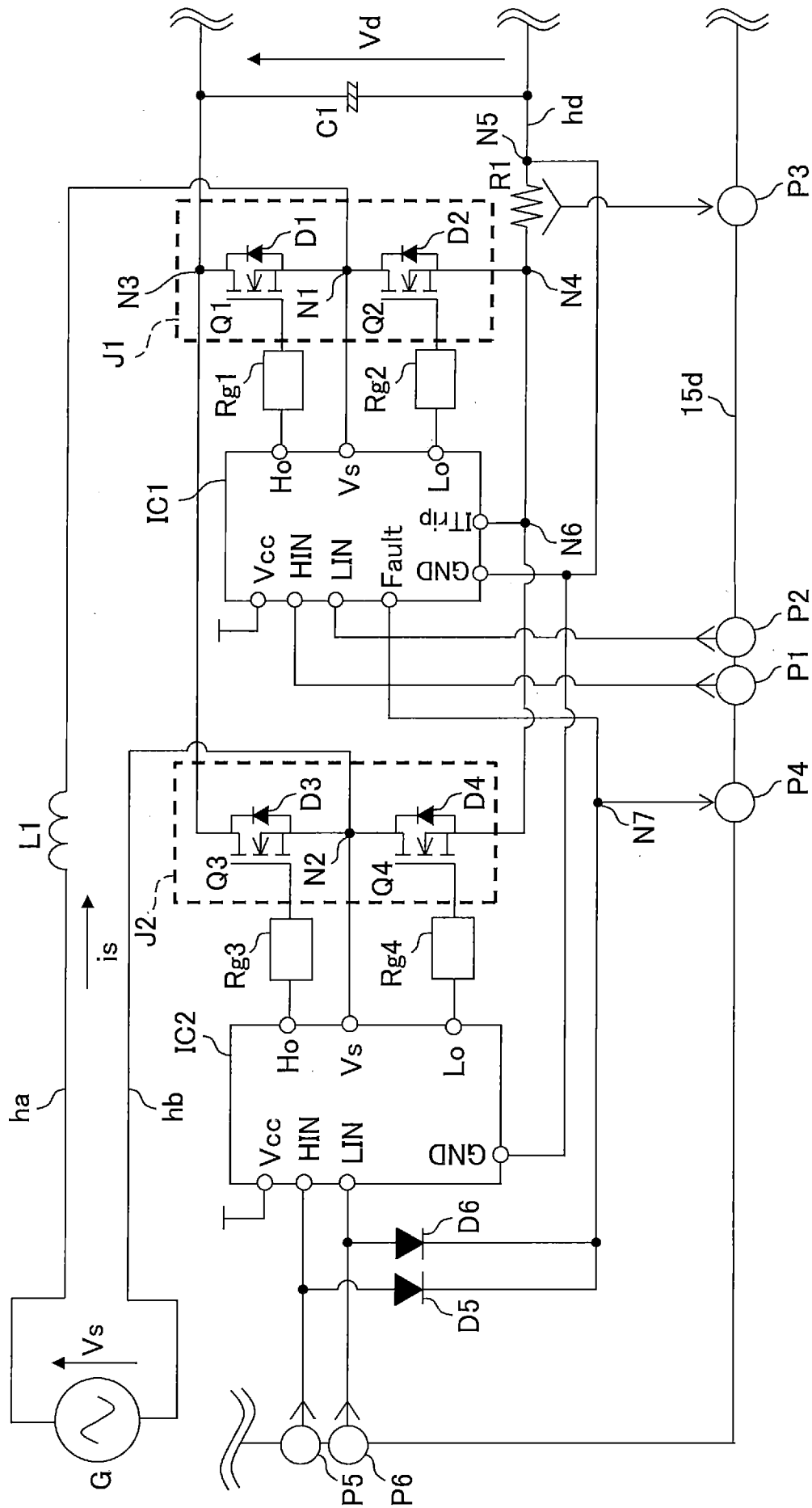
前記第 1 の駆動回路の前記出力端子と、前記第 2 の駆動回路の入力端子との間に接続され、前記電圧信号を前記入力端子に伝達する伝達素子と、

を有することを特徴とする空気調和機。

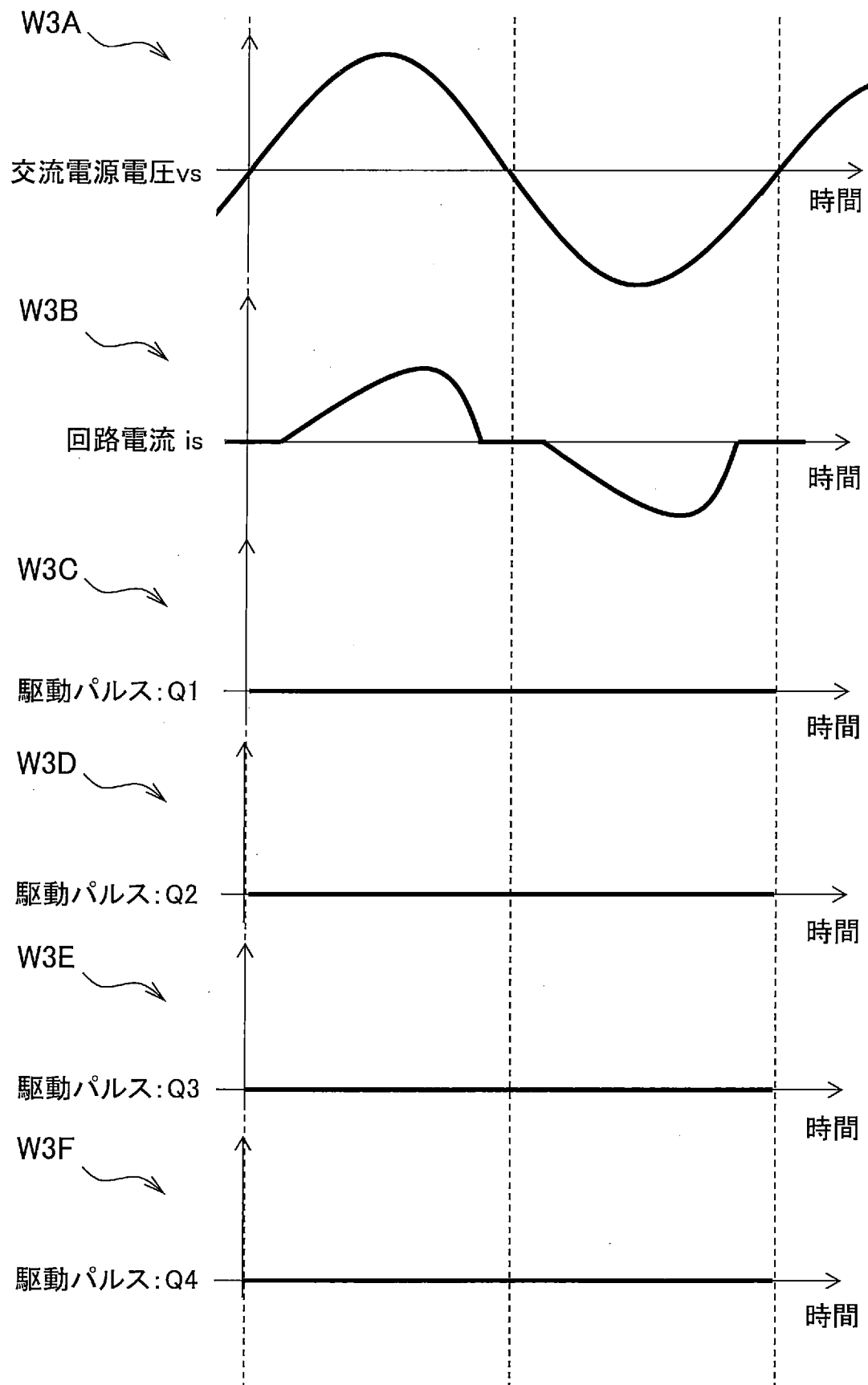
[図1]



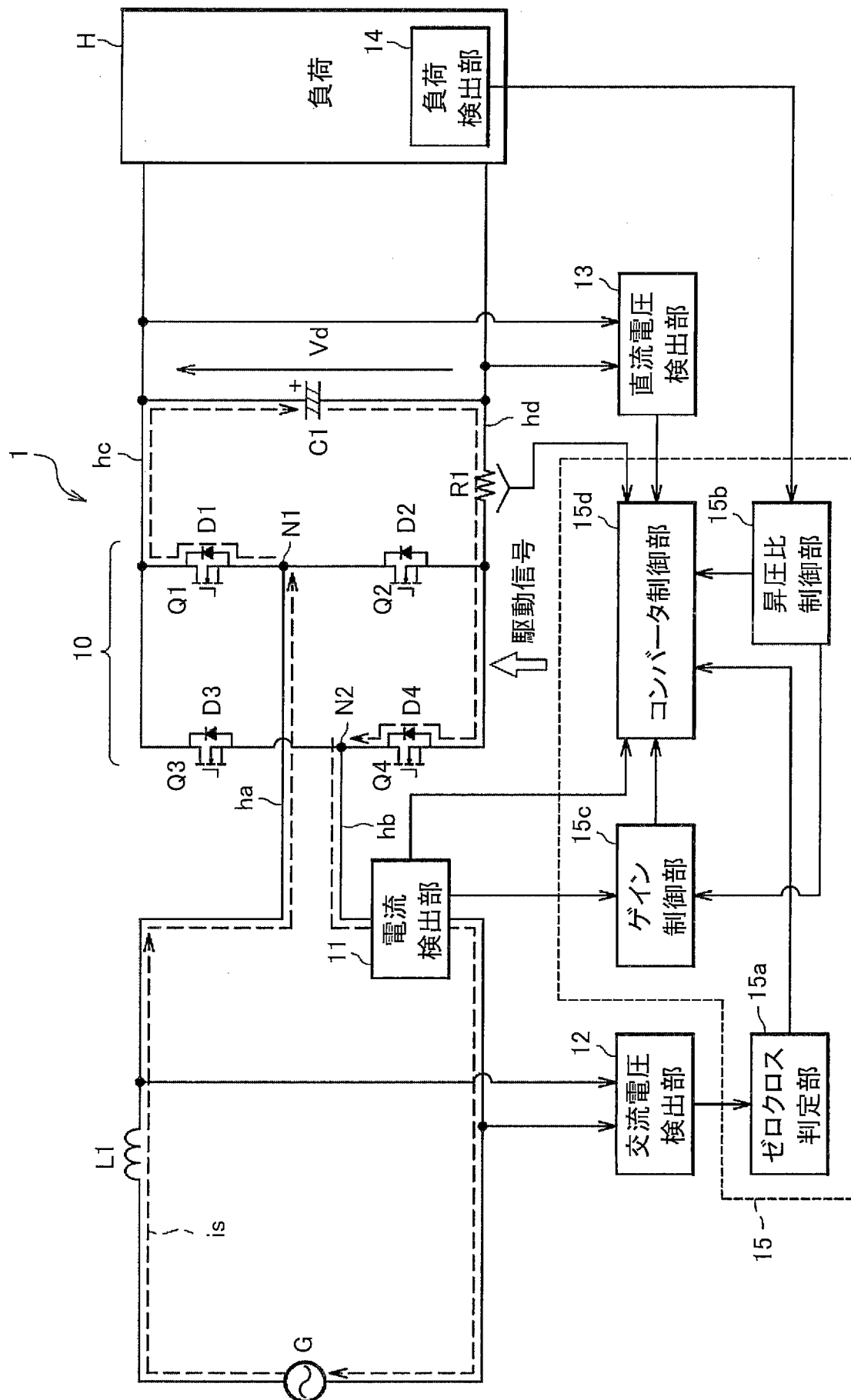
[図2]



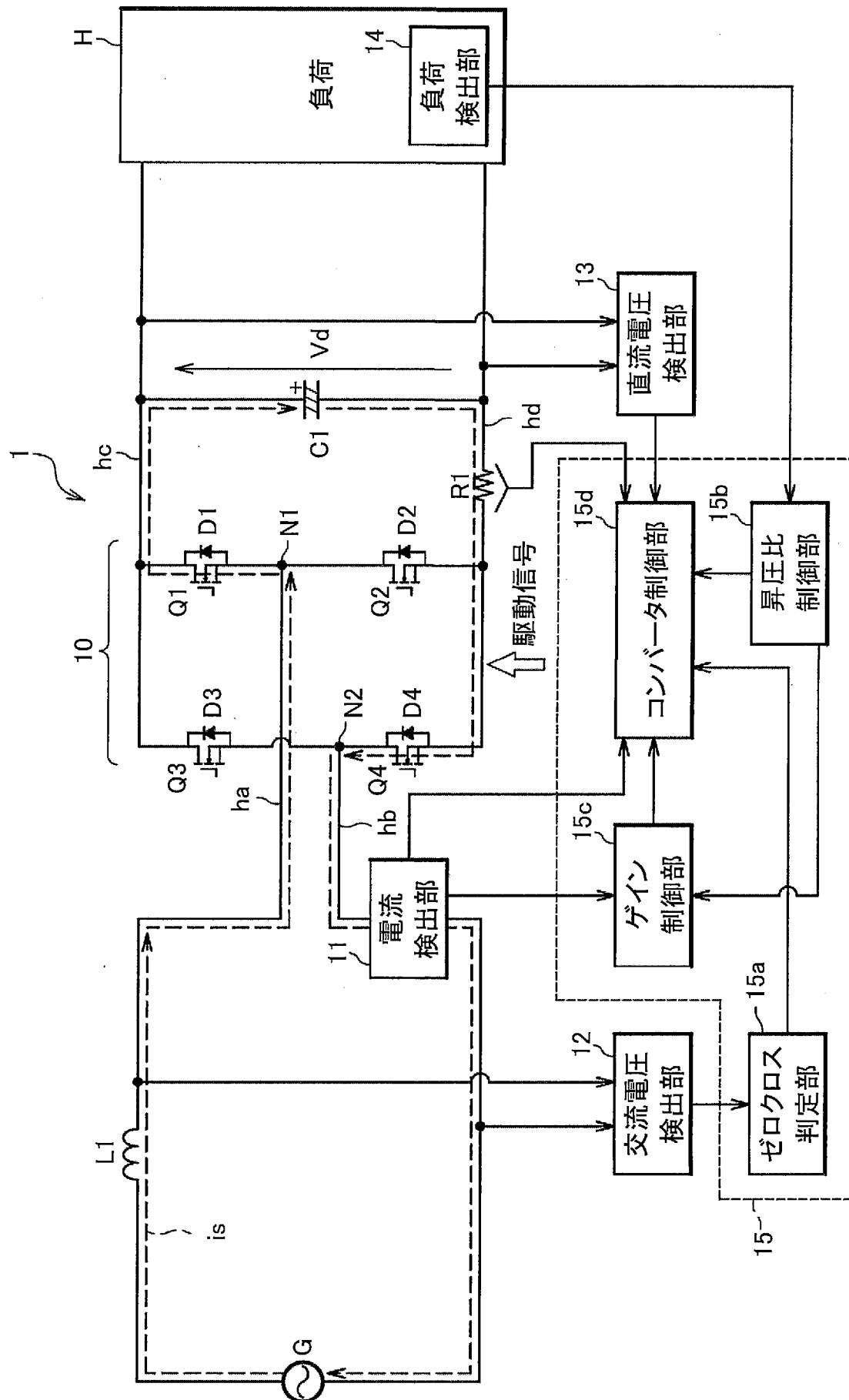
[図3]



[図4]

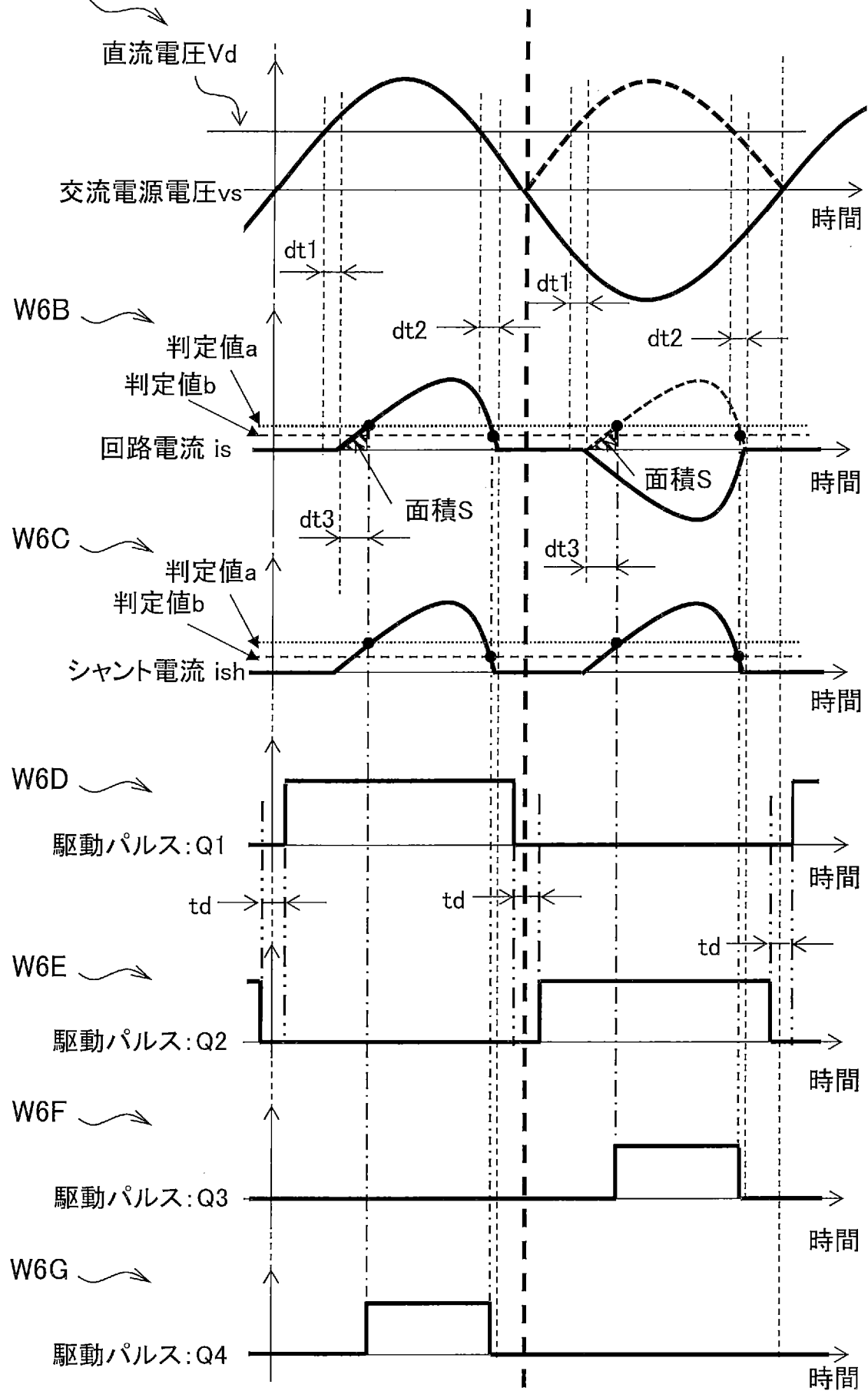


[図5]

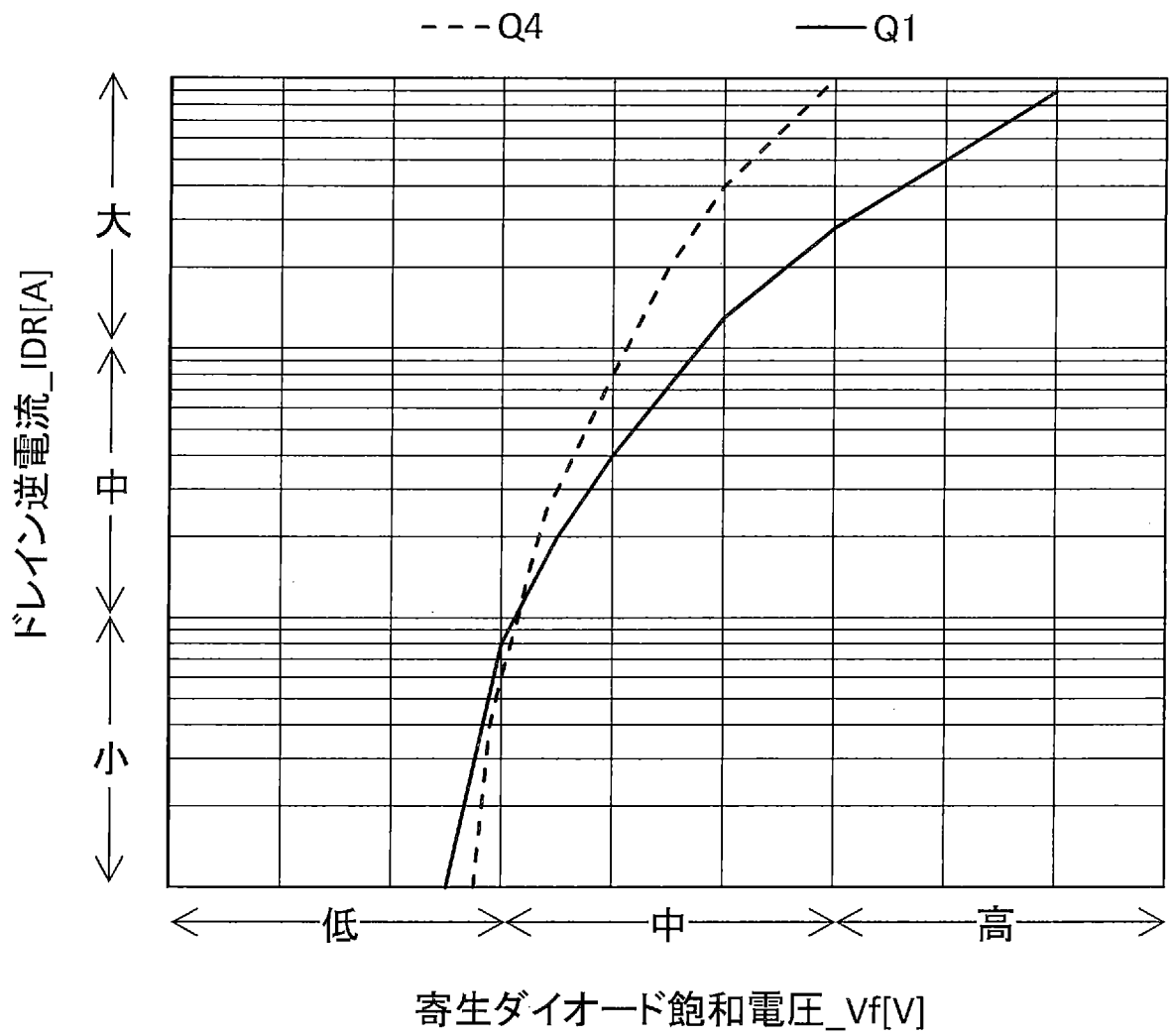


[図6]

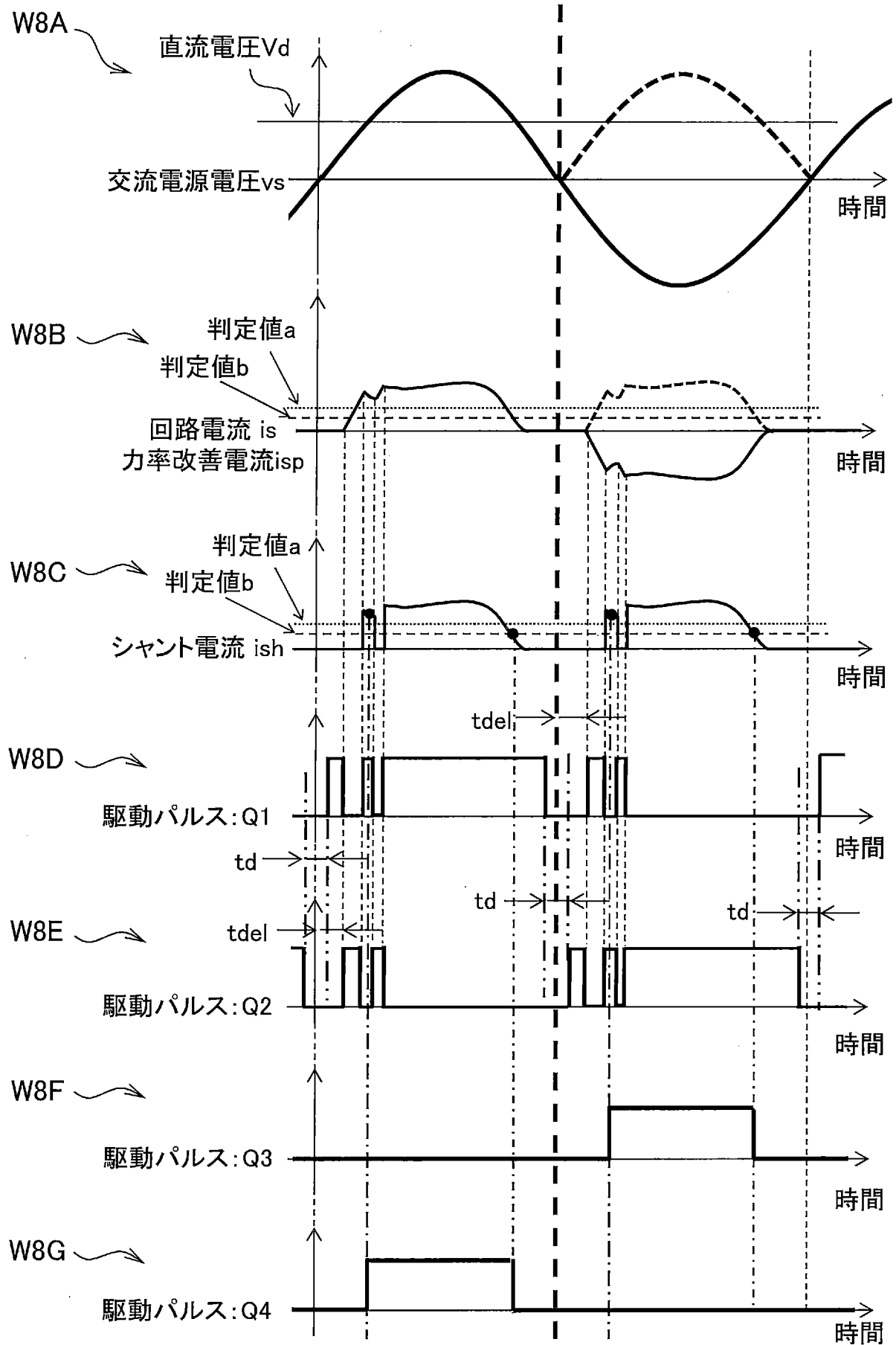
W6A



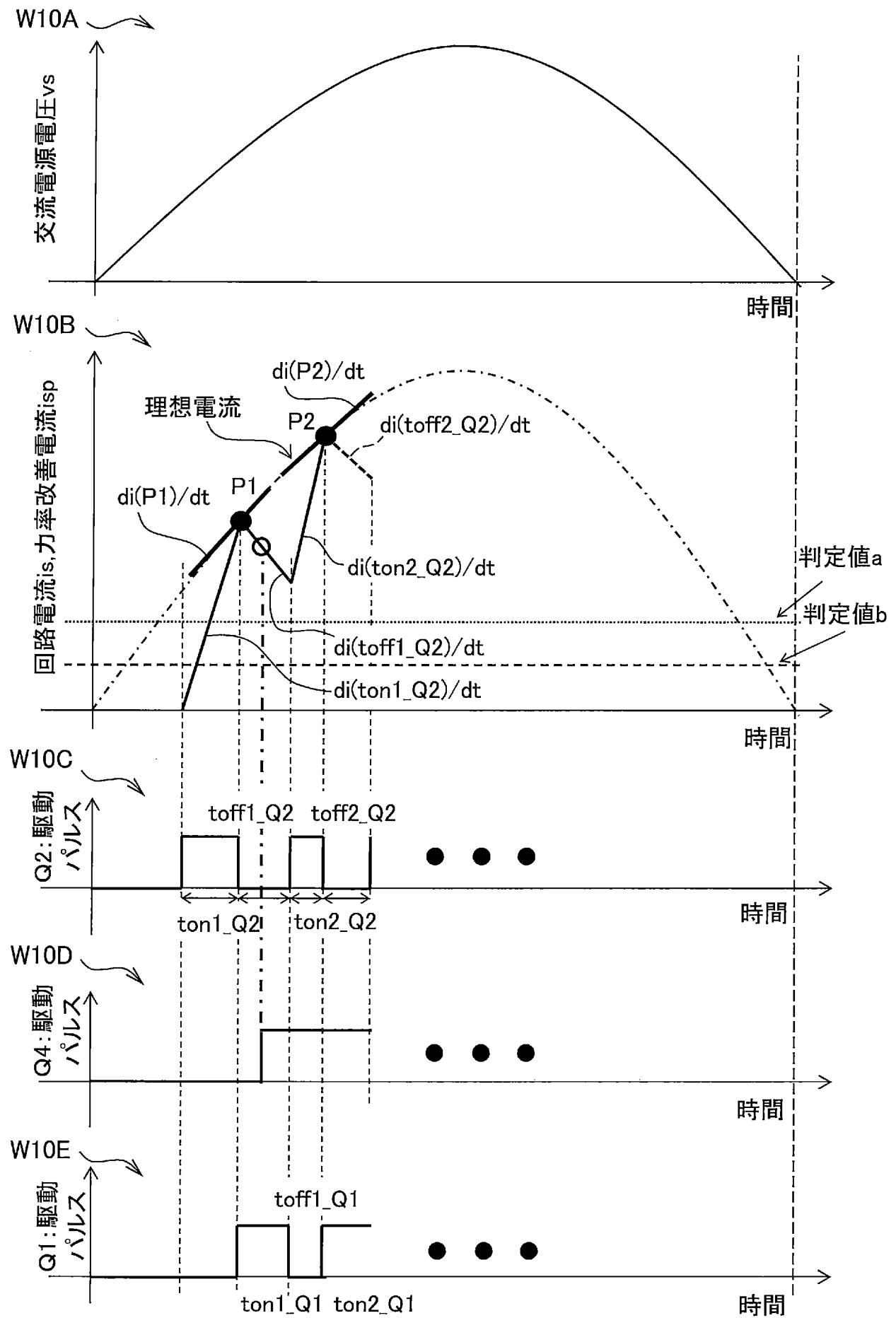
[図7]



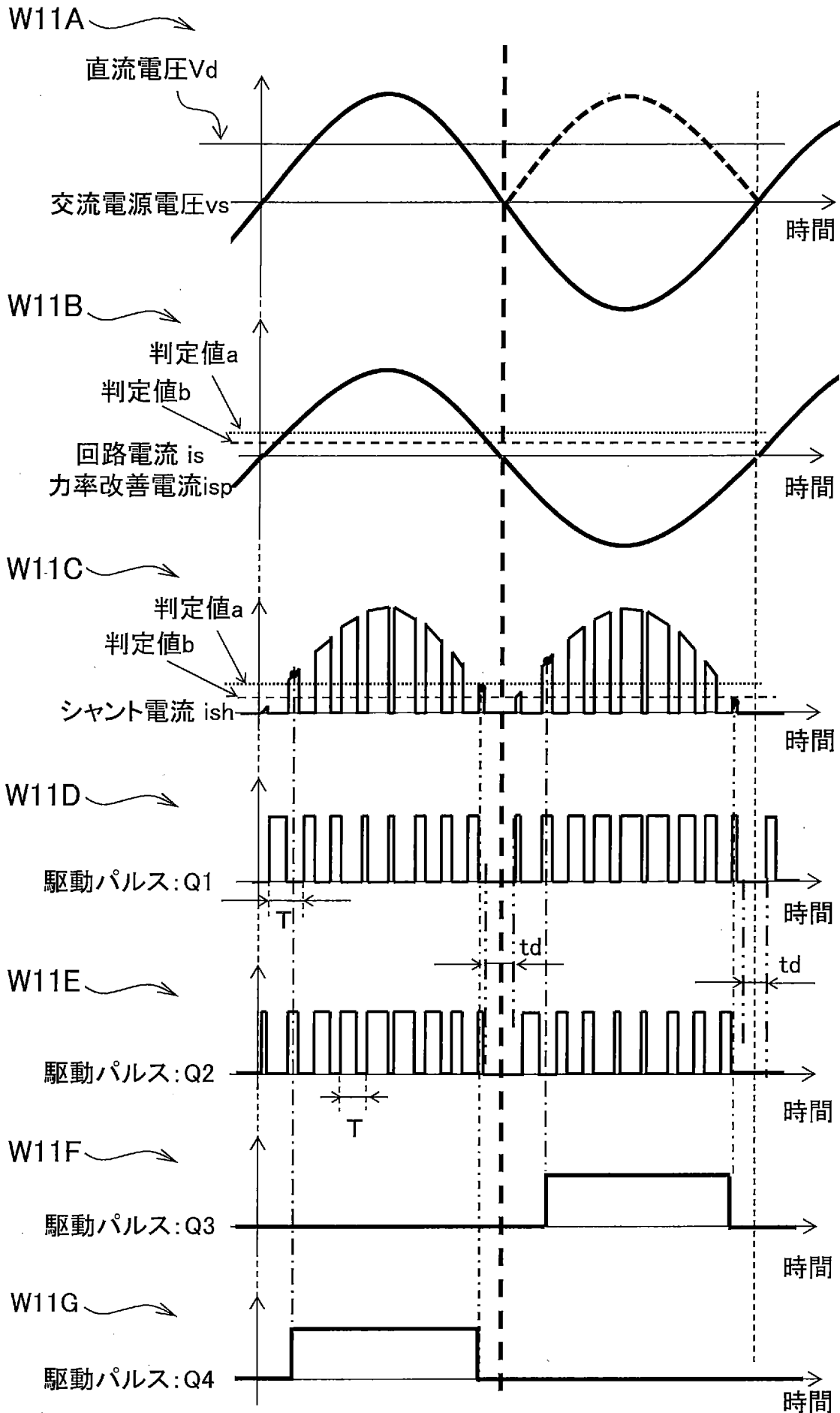
[図8]



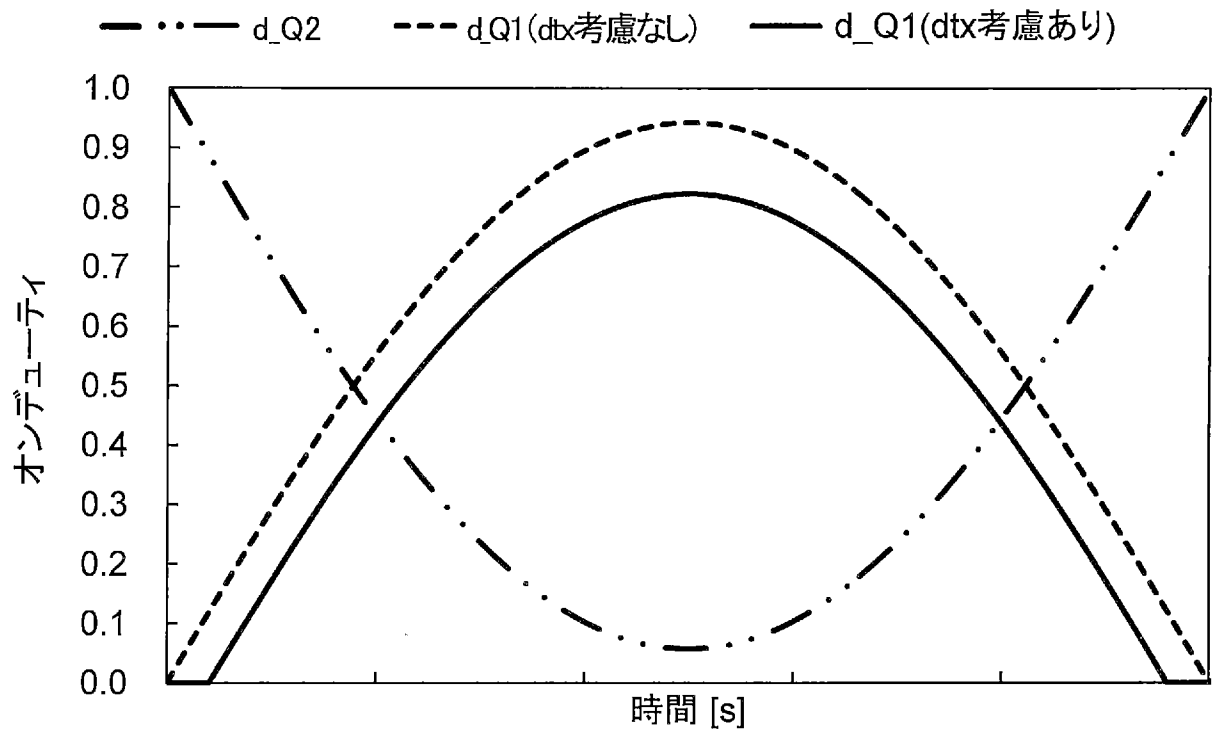
[図10]



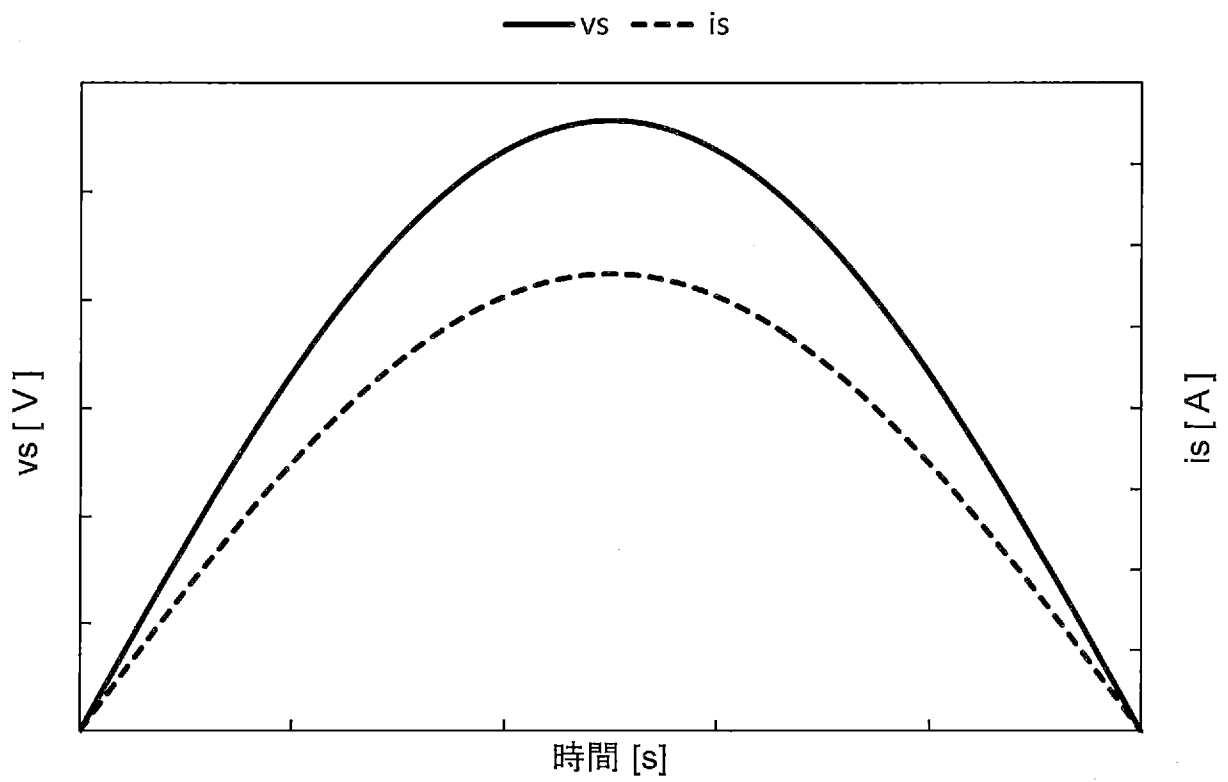
[図11]



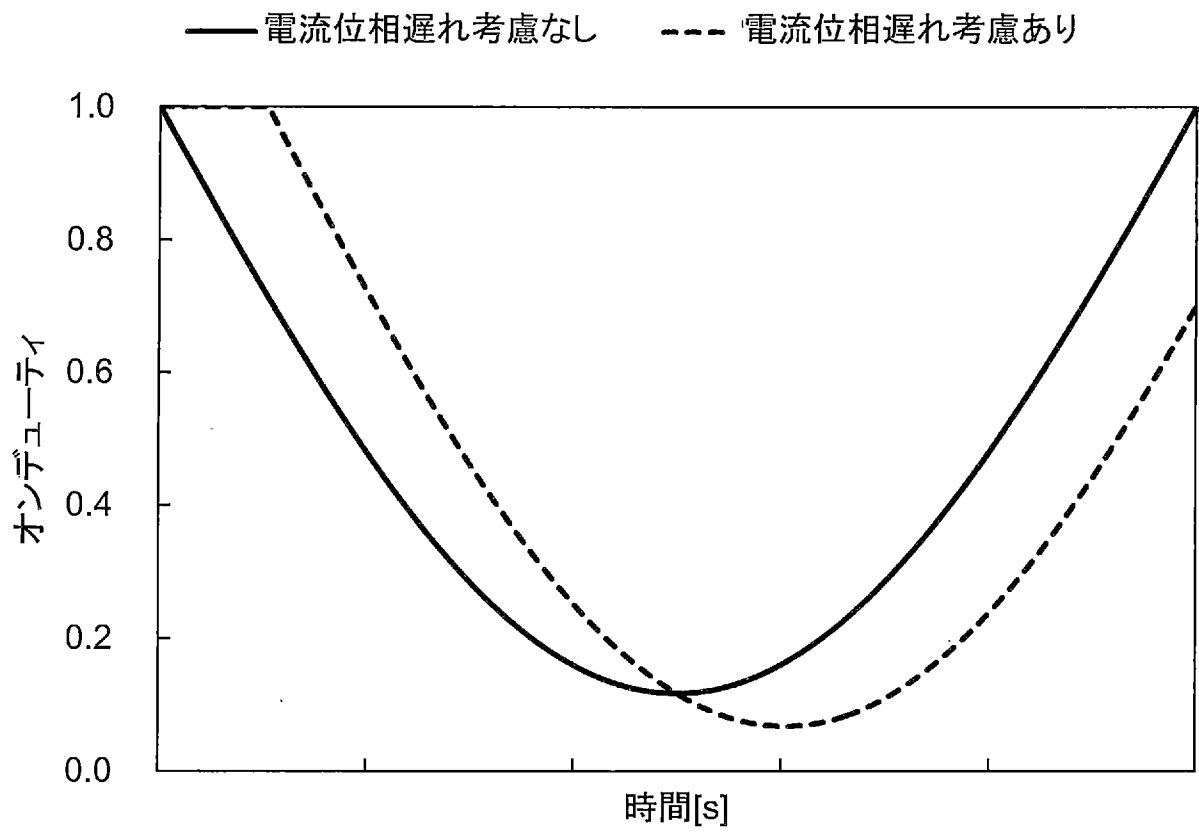
[図12]



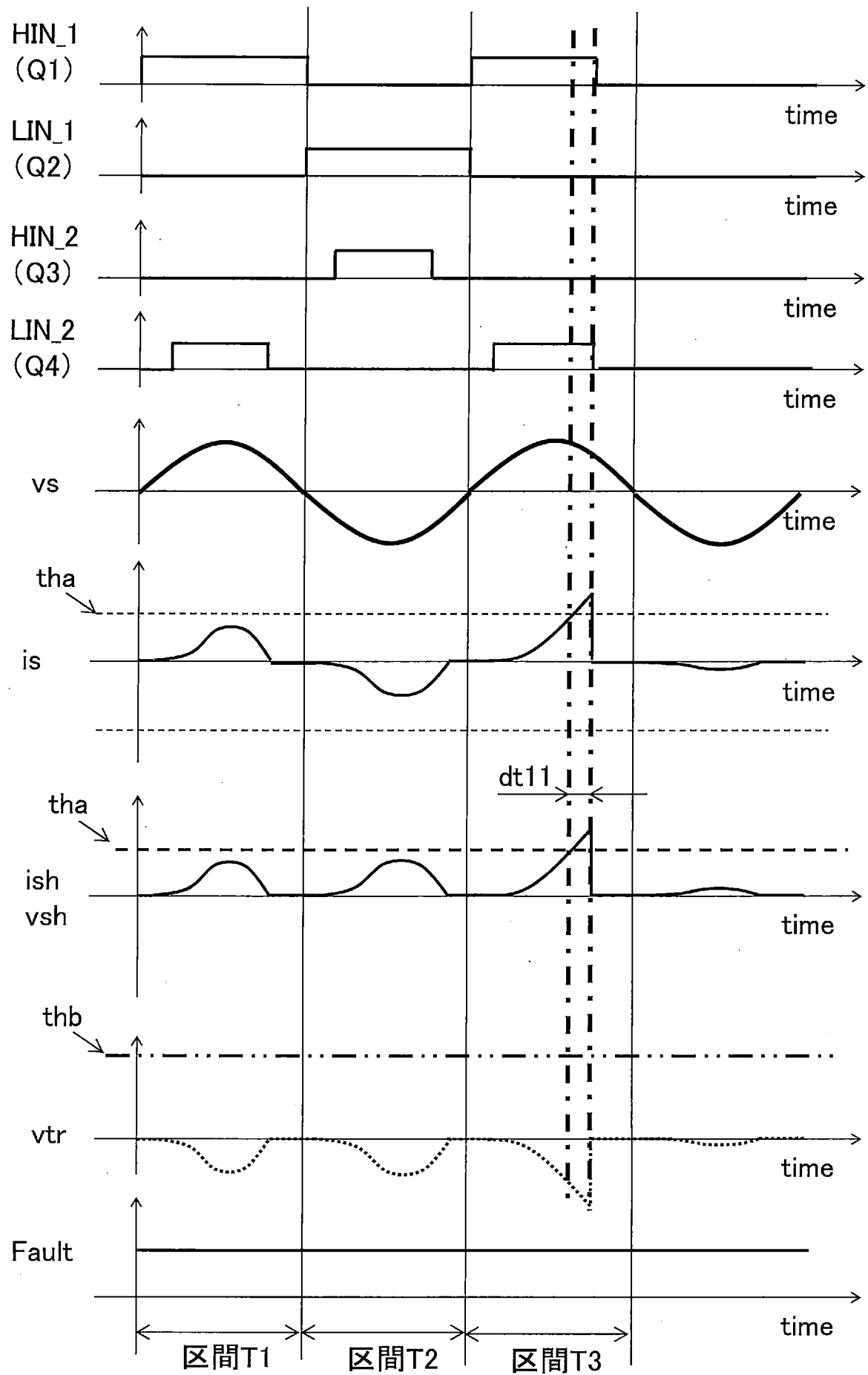
[図13]



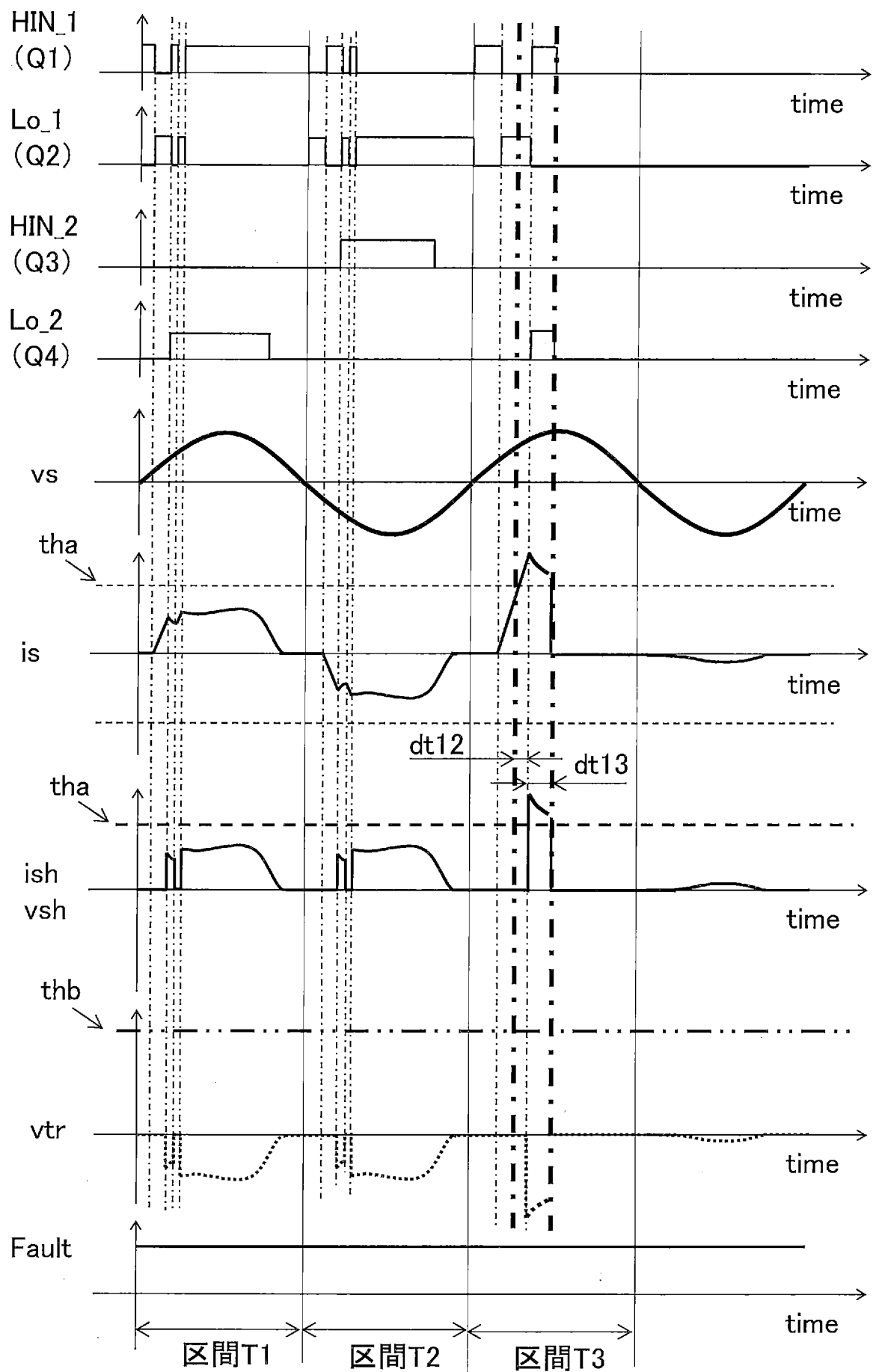
[図14]



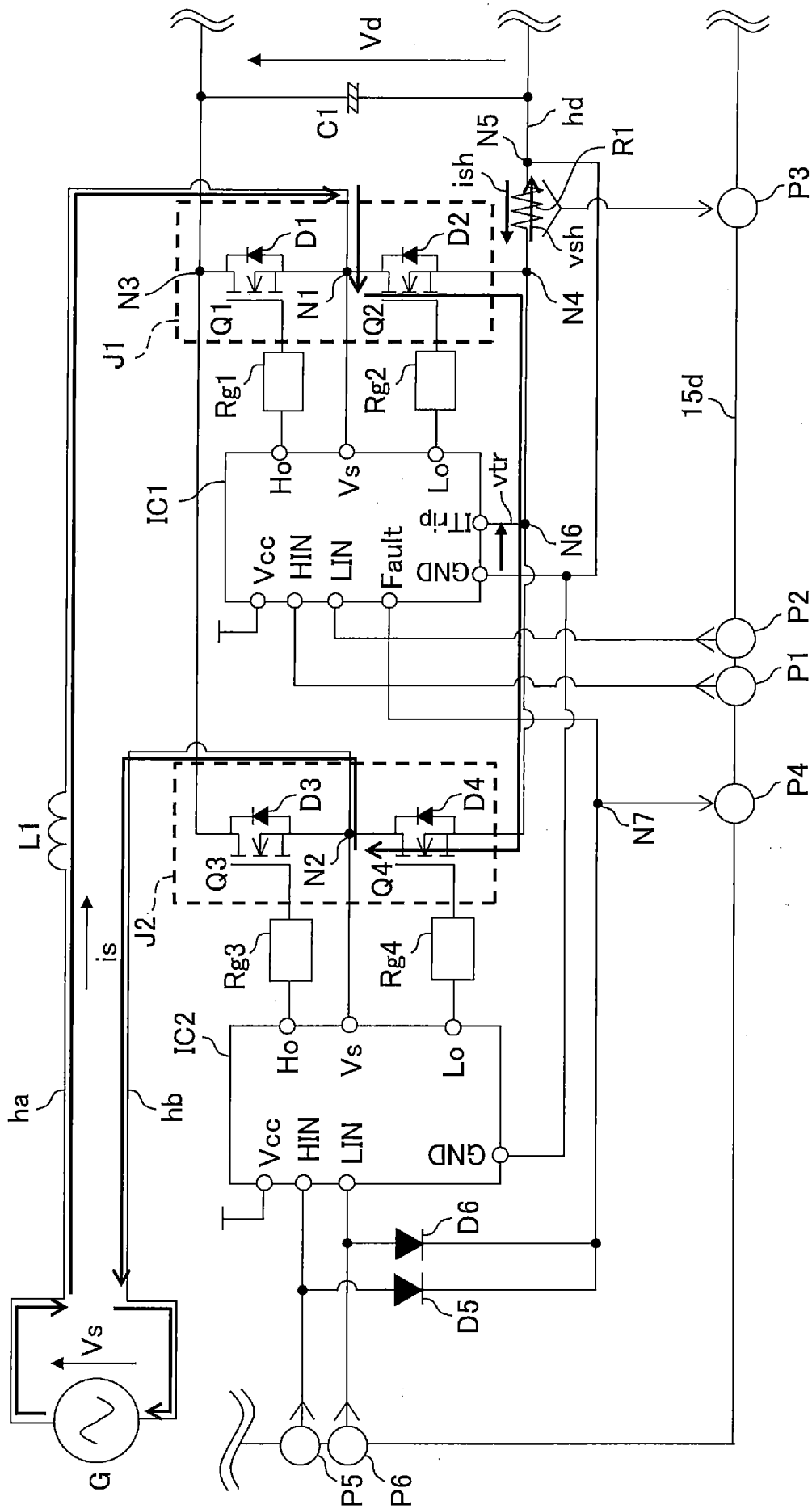
[図15]



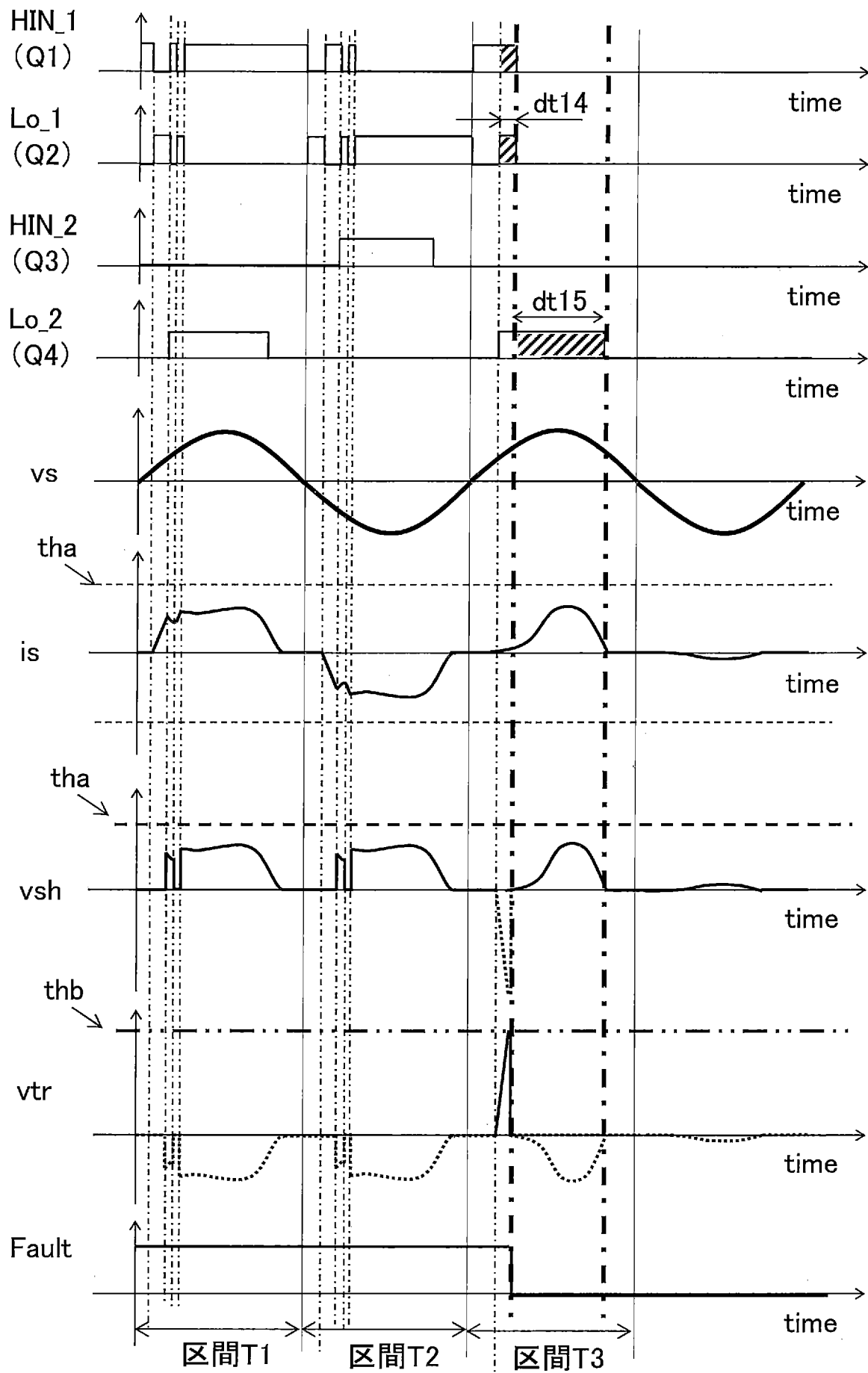
[図18]



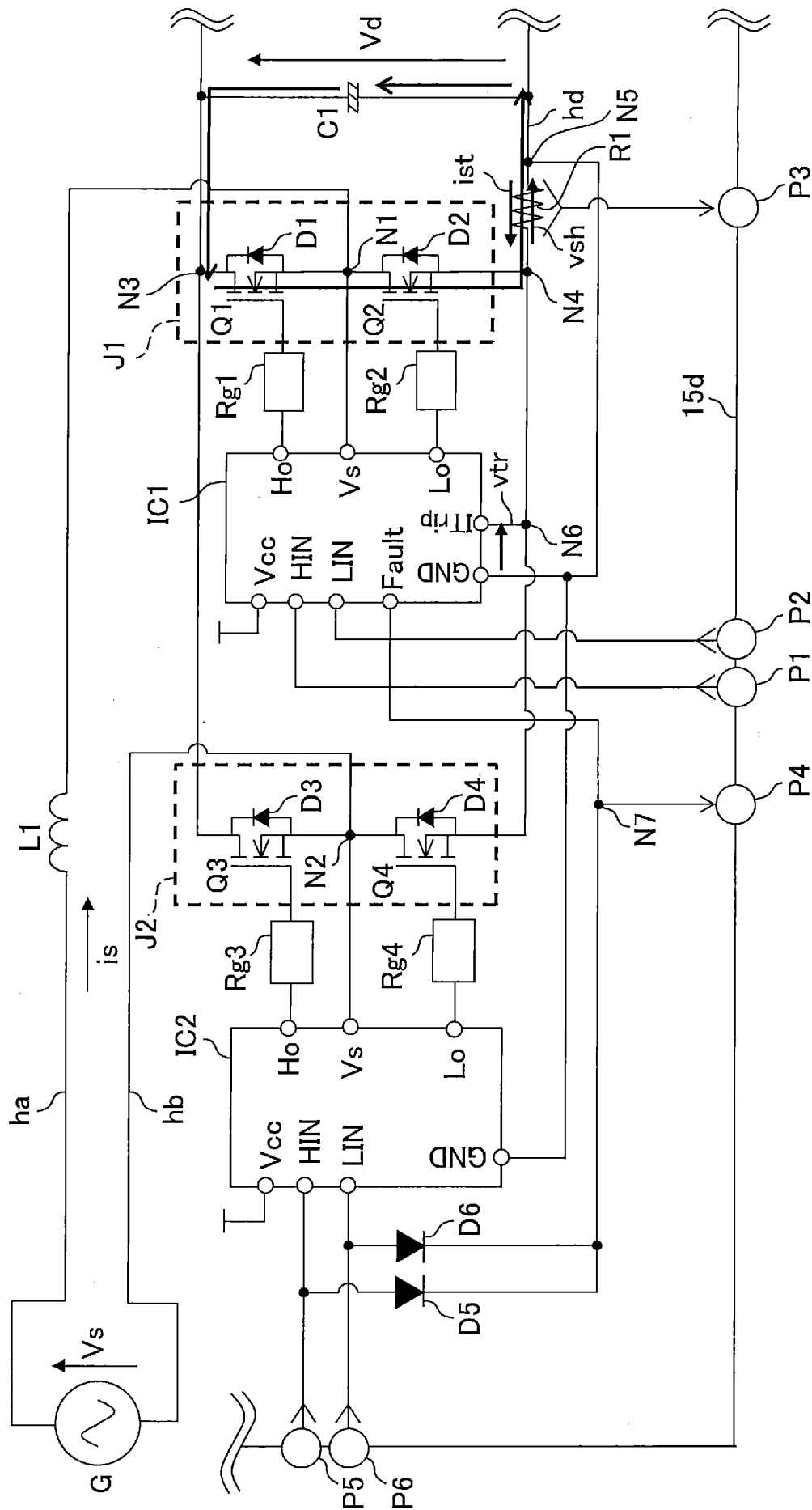
[図19]



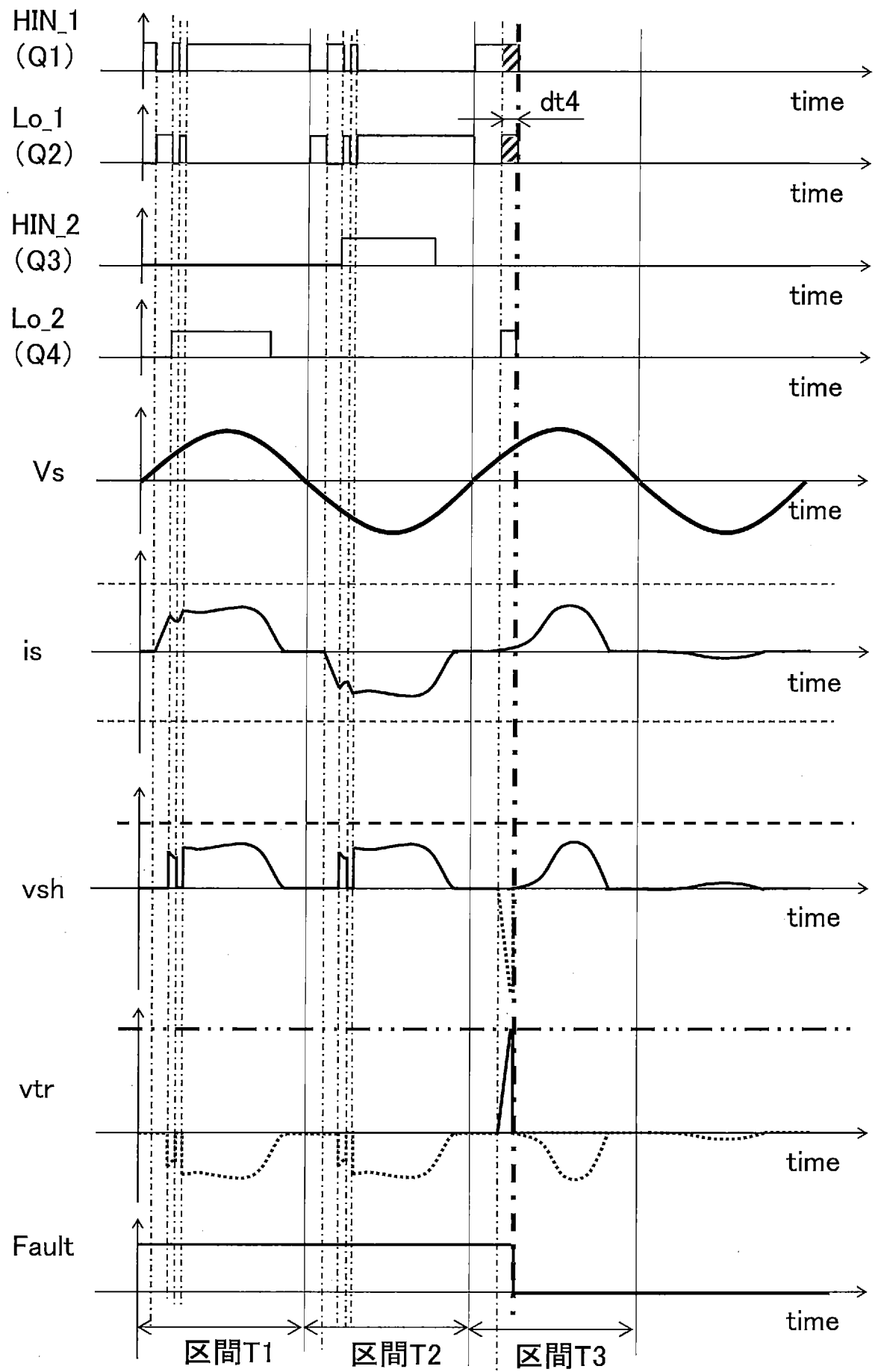
[図20]



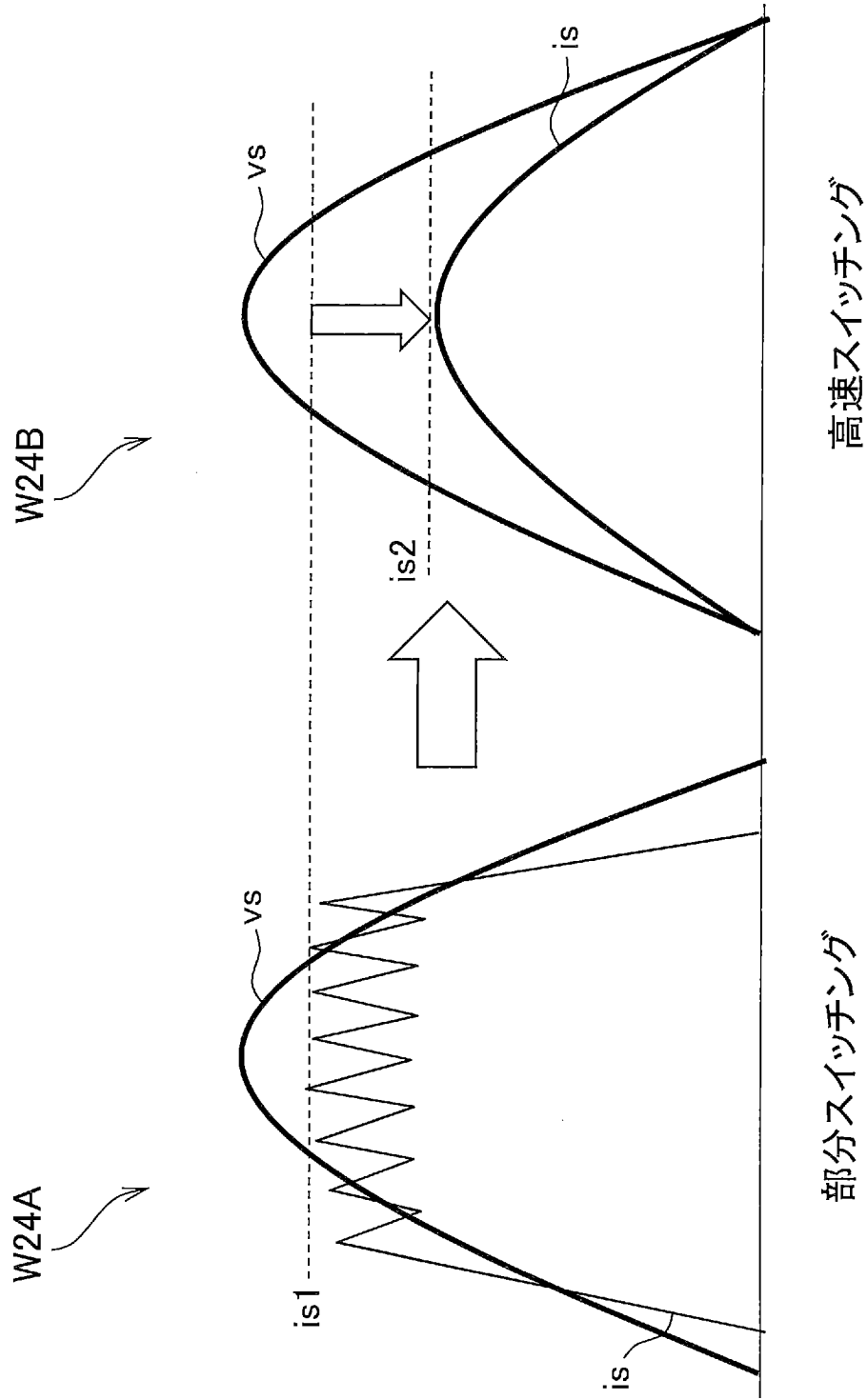
[図22]



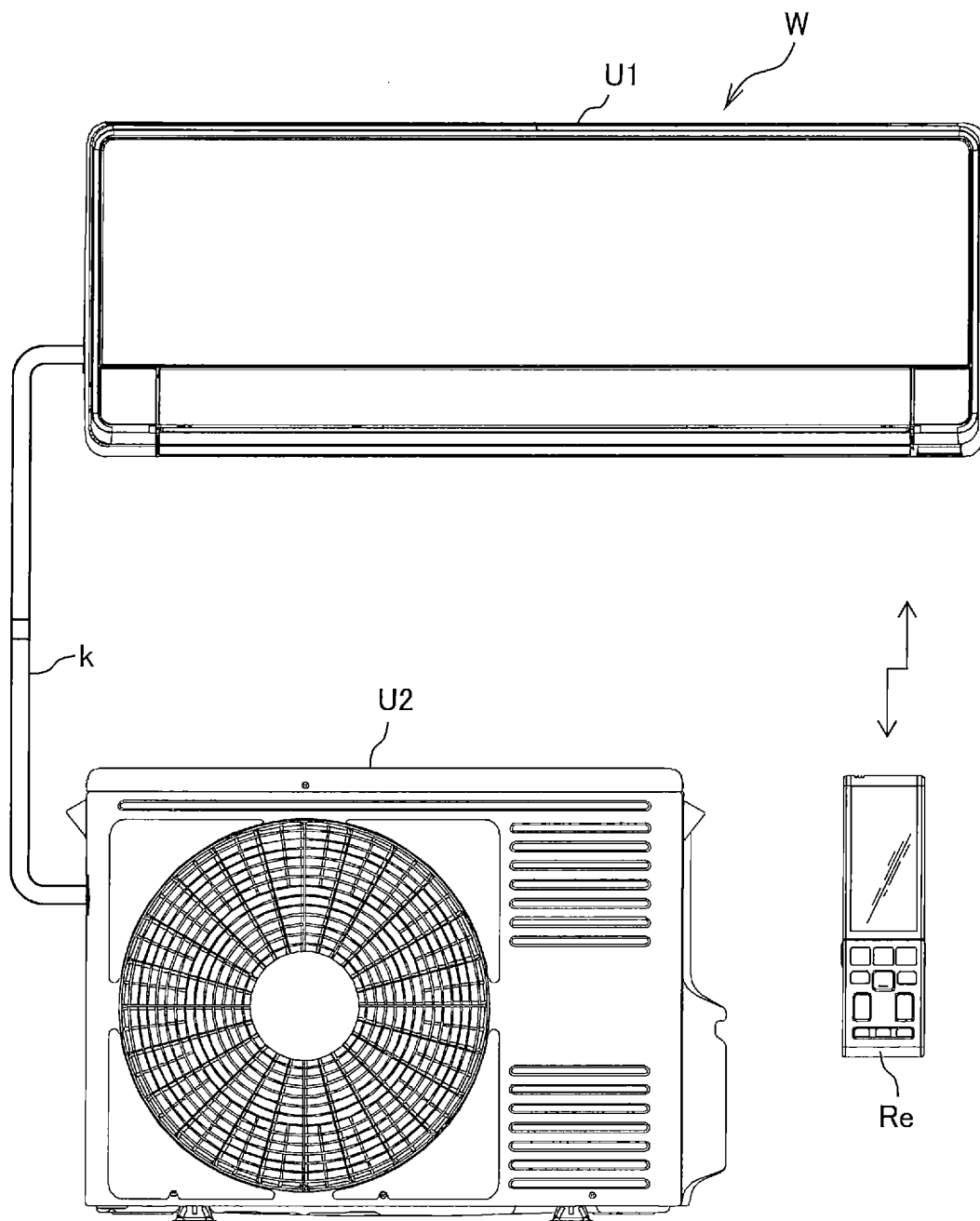
[図23]



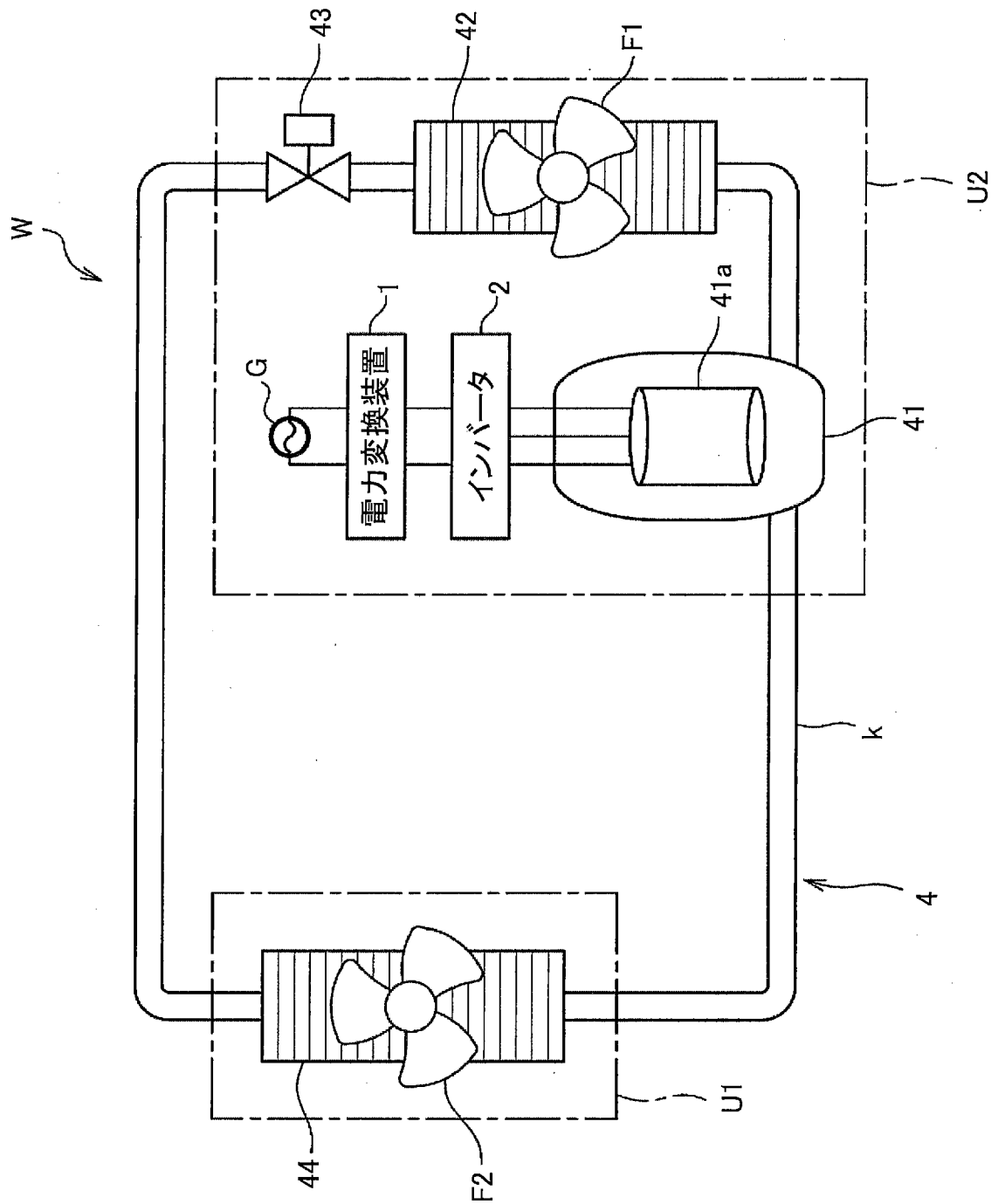
[図24]



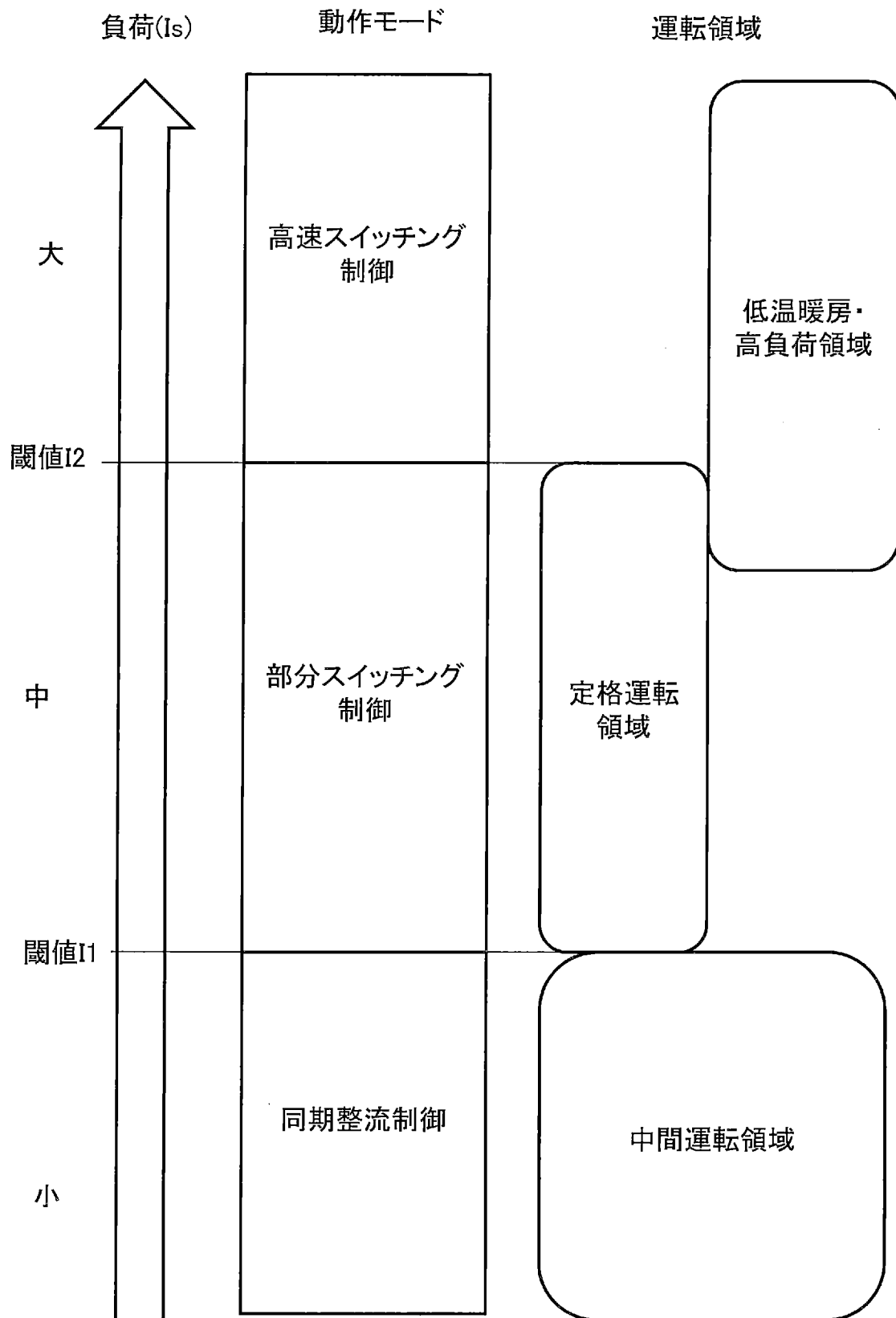
[図25]



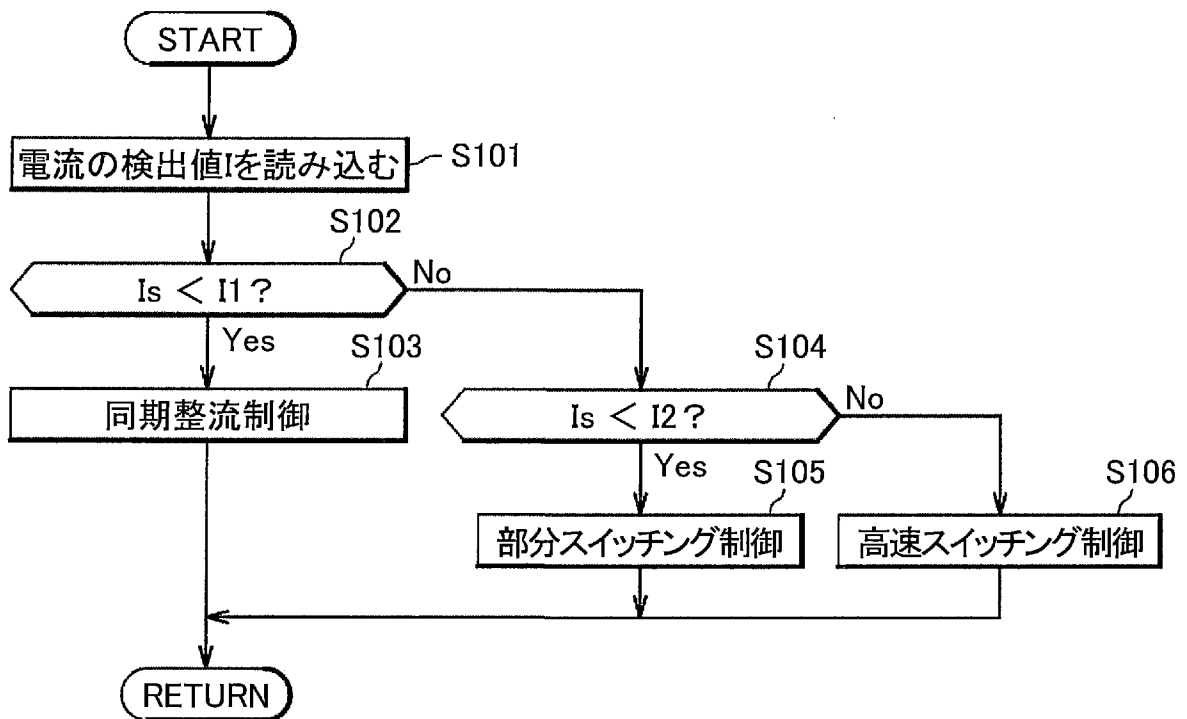
[図26]



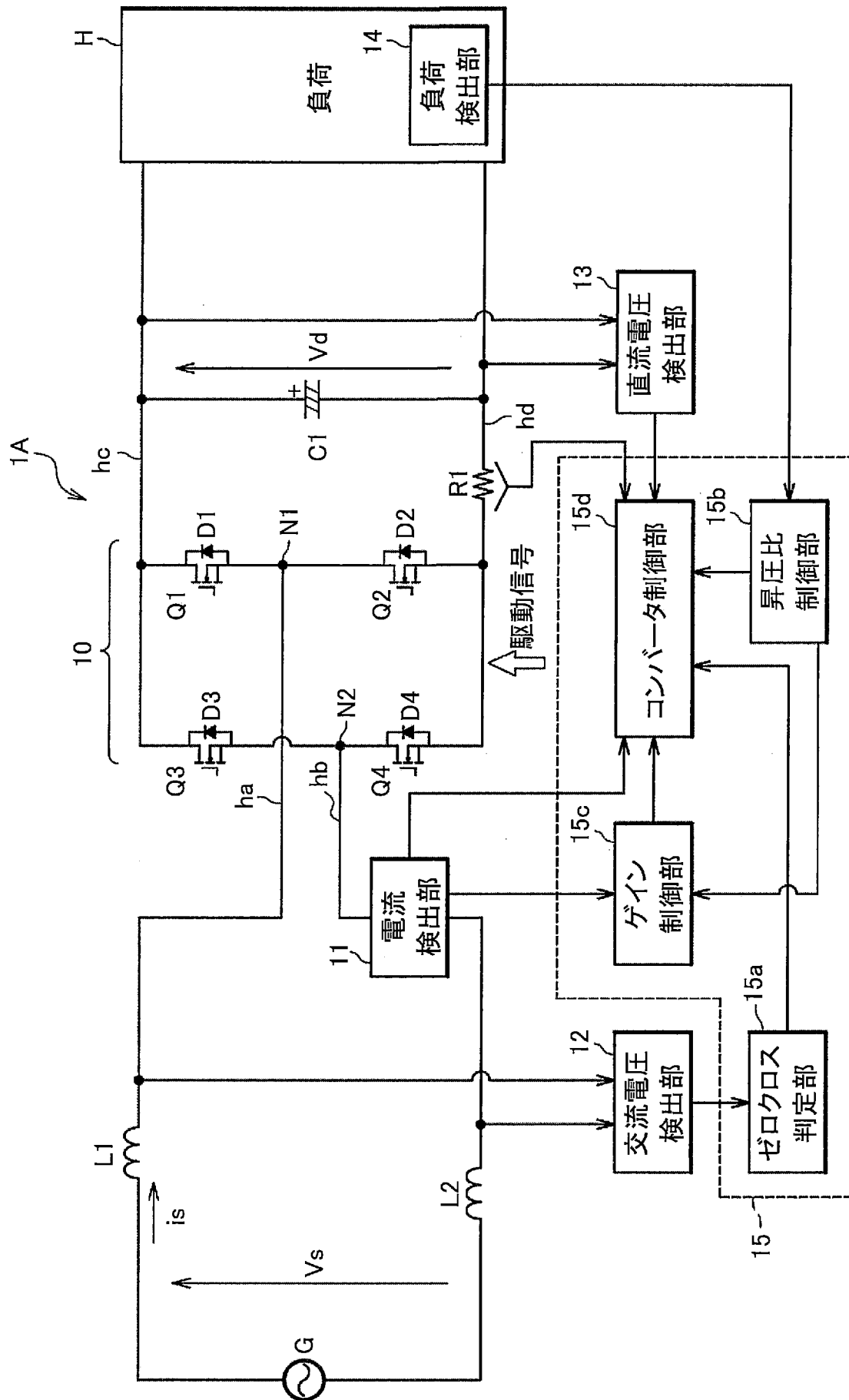
[図27]



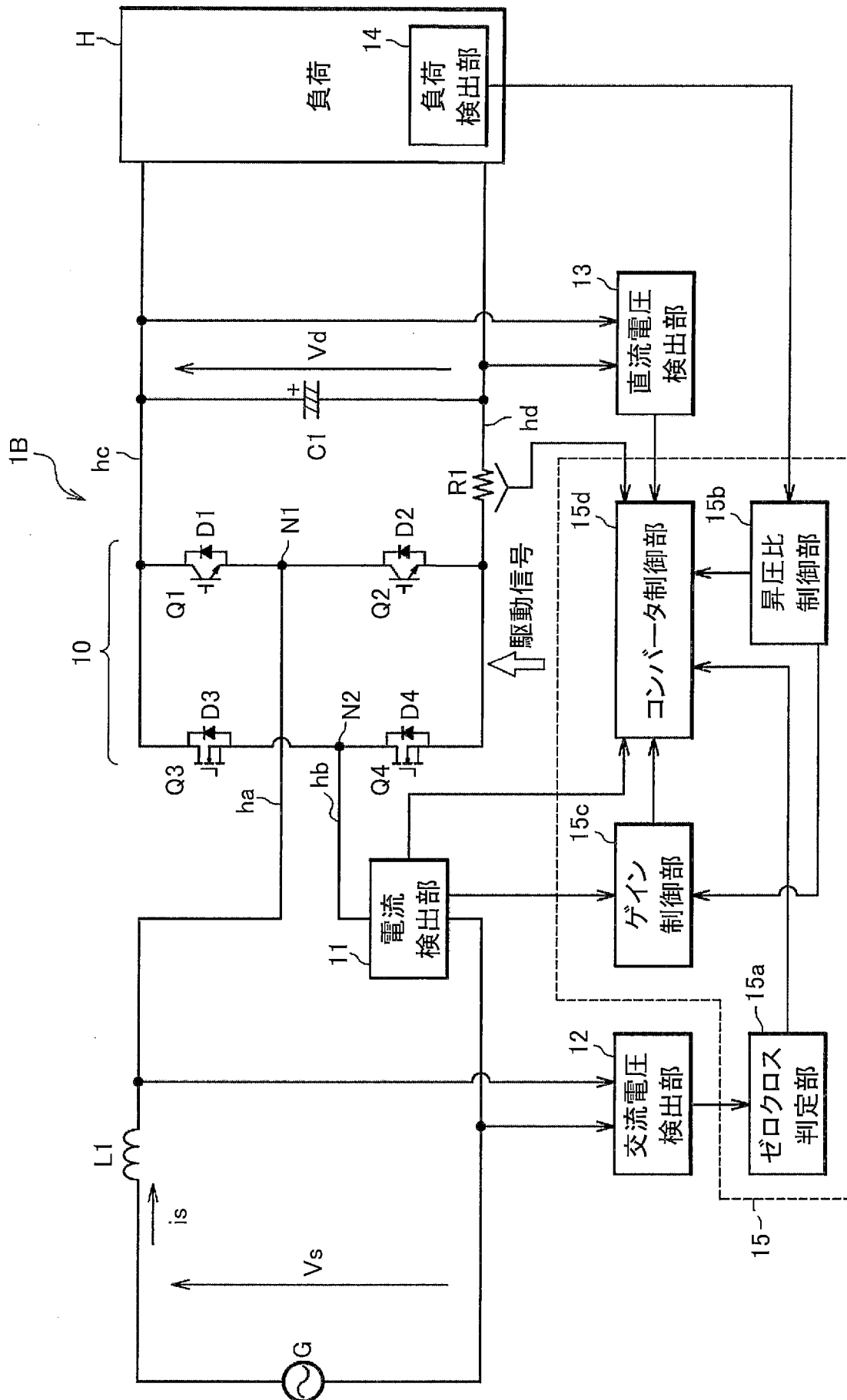
[図28]



[図29]

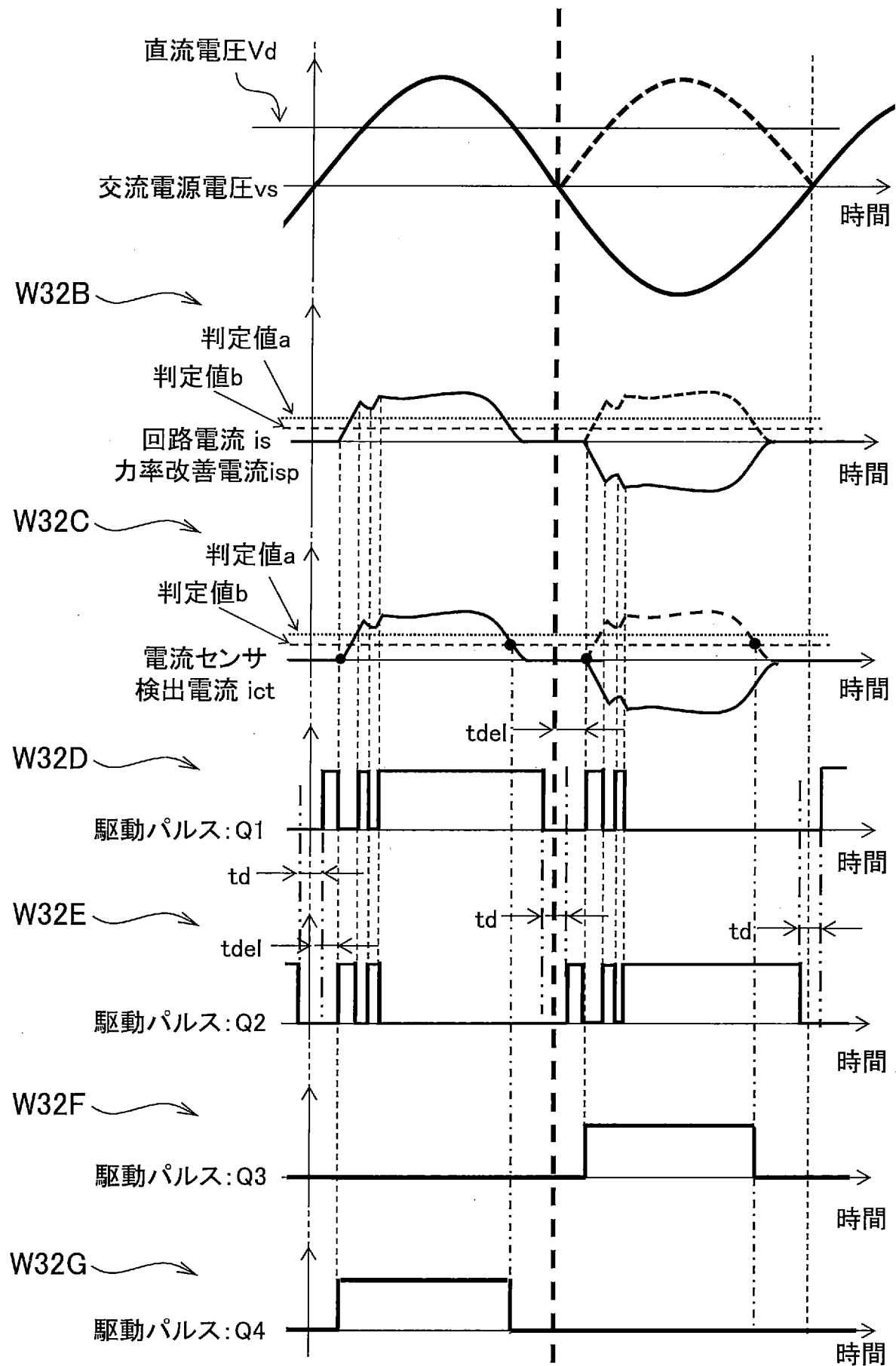


[図30]

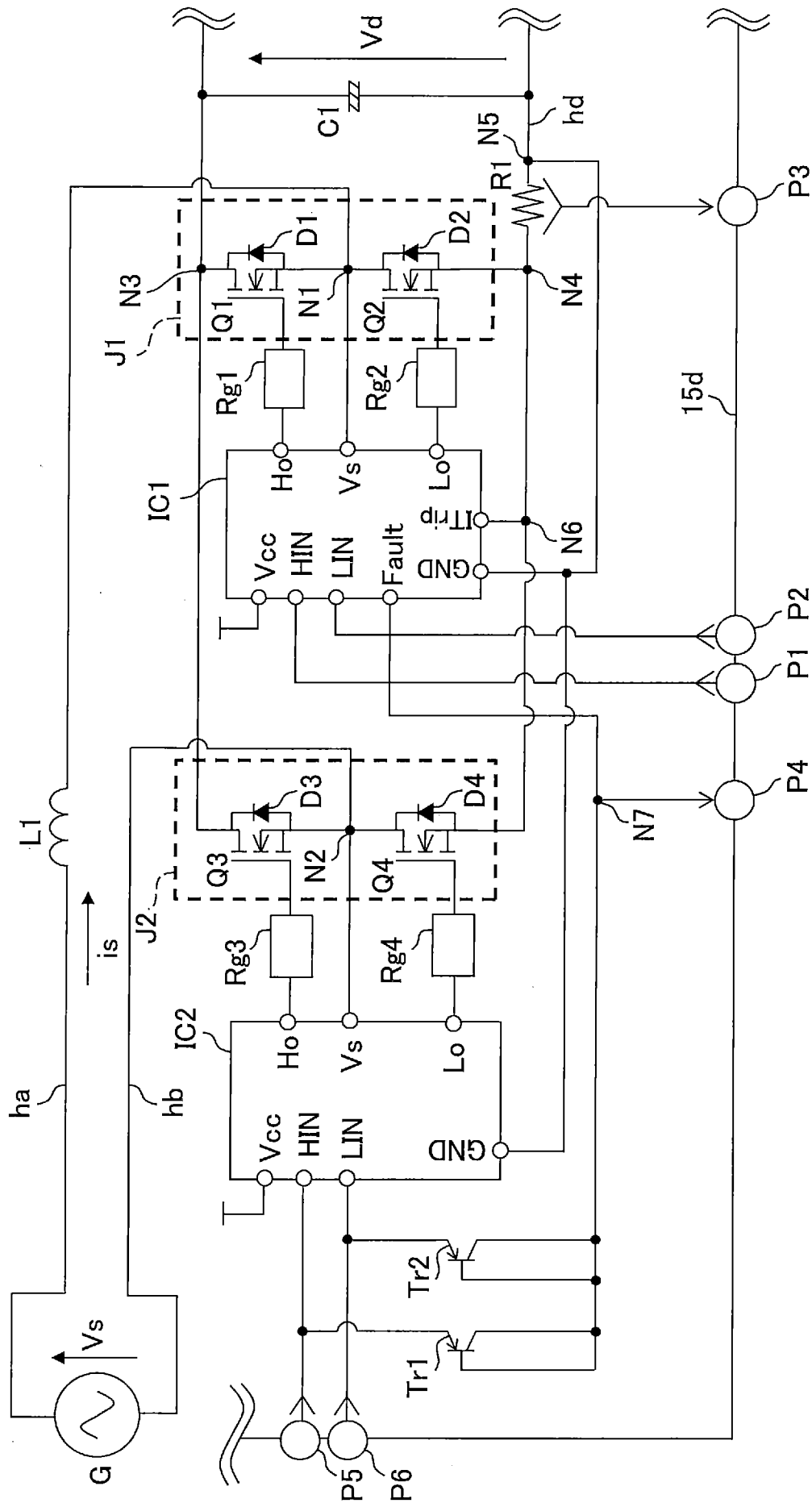


[図32]

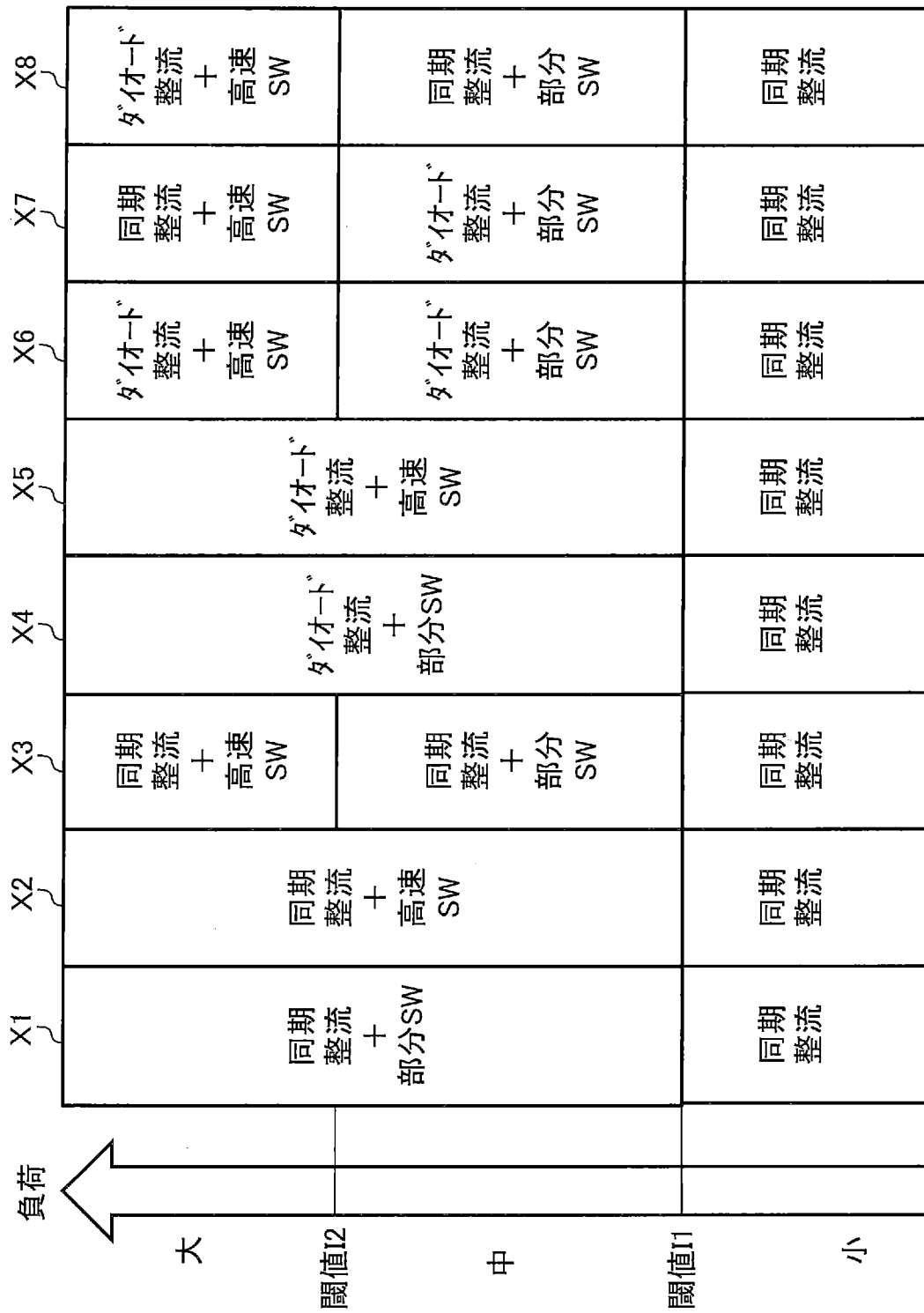
W32A



[図33]



[図34]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/036552

A. CLASSIFICATION OF SUBJECT MATTER

H02M7/12(2006.01)i, F24F11/02(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H02M7/12, F24F11/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2017
Kokai Jitsuyo Shinan Koho	1971-2017	Toroku Jitsuyo Shinan Koho	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2012-235632 A (Daikin Industries, Ltd.), 29 November 2012 (29.11.2012), paragraphs [0118] to [0126]; fig. 13 to 15 & WO 2012/150649 A1 & EP 2698909 A1 paragraphs [0094] to [0102]; fig. 13 to 15 & CN 103534920 A	1-17
A	JP 2009-44810 A (Hitachi Appliances, Inc.), 26 February 2009 (26.02.2009), & EP 2023476 A2 & CN 101364782 A	1-17
A	JP 2015-144496 A (Hitachi Appliances, Inc.), 06 August 2015 (06.08.2015), (Family: none)	1-17

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 October 2017 (18.10.17)

Date of mailing of the international search report
31 October 2017 (31.10.17)

Name and mailing address of the ISA/
Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/036552

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
P, A	JP 2017-55481 A (Johnson Controls-Hitachi Air Conditioning Technology (Hong Kong) Ltd.), 16 March 2017 (16.03.2017), (Family: none)	1-17

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H02M7/12(2006.01)i, F24F11/02(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H02M7/12, F24F11/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2012-235632 A（ダイキン工業株式会社）2012.11.29, 【0118】－【0126】、図13-15 & WO 2012/150649 A1 & EP 2698909 A1, [0094]-[0102], figures 13-15 & CN 103534920 A	1-17
A	JP 2009-44810 A（日立アプライアンス株式会社）2009.02.26, & EP 2023476 A2 & CN 101364782 A	1-17
A	JP 2015-144496 A（日立アプライアンス株式会社）2015.08.06, （ファミリーなし）	1-17

C欄の続きにも文献が列挙されている。

パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの	「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの	「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）	「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「O」 口頭による開示、使用、展示等に言及する文献	「&」 同一パテントファミリー文献
「P」 国際出願日前で、かつ優先権の主張の基礎となる出願	

国際調査を完了した日

18.10.2017

国際調査報告の発送日

31.10.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

栗栖 正和

5G

3987

電話番号 03-3581-1101 内線 3526

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
P, A	JP 2017-55481 A (ジョンソンコントロールズ ヒタチ エア コンディショニング テクノロジー (ホンコン) リミテッド) 2017.03.16, (ファミリーなし)	1-17