



(12) 发明专利

(10) 授权公告号 CN 101211516 B

(45) 授权公告日 2011. 12. 21

(21) 申请号 200710164609. 2

CN 201181545 Y, 2009. 01. 14, 权利要求

(22) 申请日 2007. 12. 21

1-5.

(73) 专利权人 浙江大学

胡婧. 基于 ARM7 高性价比教学实验系统设计. 2007, 5-16, 66.

地址 310027 浙江省杭州市浙大路 38 号

审查员 王立石

(72) 发明人 黄克强 李化东 吴明光 张伟

(74) 专利代理机构 杭州求是专利事务有限公司
33200

代理人 张法高

(51) Int. Cl.

G09B 25/00 (2006. 01)

G09B 25/02 (2006. 01)

(56) 对比文件

CN 2773831 Y, 2006. 04. 19, 全文.

CN 2754173 Y, 2006. 01. 25, 全文.

CN 2555547 Y, 2003. 06. 11, 全文.

CN 2775948 Y, 2006. 04. 26, 全文.

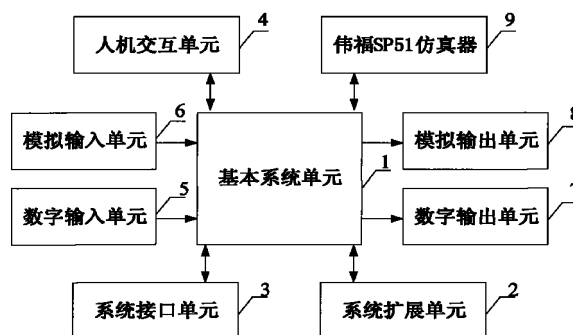
权利要求书 1 页 说明书 5 页 附图 4 页

(54) 发明名称

一种面向嵌入式系统的单片机集成实验平台

(57) 摘要

本发明公开了一种面向嵌入式系统的单片机集成实验平台。它包括基本系统单元、系统扩展单元、系统接口单元、人机交互单元、数字输入单元、模拟输入单元、数字输出单元、模拟输出单元、伟福 SP51 仿真器, 基本系统单元分别与系统扩展单元、系统接口单元、人机交互单元、数字输入单元、模拟输入单元、数字输出单元、模拟输出单元、伟福 SP51 仿真器相连接。本发明开发全流程, 既可与仿真器配合使用, 又可独立运行; 实验平台遵循计算机工程设计理念构建, 在常规的单片机验证性功能基础上, 重点关注用计算机工程设计方法构建嵌入式系统架构的能力。



1. 一种面向嵌入式系统的单片机集成实验平台,其特征在于包括基本系统单元(1)、系统扩展单元(2)、系统接口单元(3)、人机交互单元(4)、数字输入单元(5)、模拟输入单元(6)、数字输出单元(7)、模拟输出单元(8)、伟福 SP51 仿真器(9),基本系统单元(1)分别与系统扩展单元(2)、系统接口单元(3)、人机交互单元(4)、数字输入单元(5)、模拟输入单元(6)、数字输出单元(7)、模拟输出单元(8)、伟福 SP51 仿真器(9)相连接,伟福 SP51 仿真器(9)采用的仿真头型号为 POD-S8X5X,仿真器与基本系统单元(1)通过 USB 相连接;系统扩展单元(2)由 I/O 扩展模块(21)、地址译码模块(22)、计数器模块(23)、串行 EEPROM(24)、逻辑及运放模块(25)组成,系统接口单元(3)由 RS232 模块(31)、并行接口模块(32)、总线接口模块(33)组成,人机交互单元(4)由键盘模块(41)、LED 模块(42)、LCD 模块(43)组成,数字输入单元(5)由开关量输入模块(51)、遥控输入模块(52)组成,模拟输入单元(6)由温度采集模块(60)、光线采集单元(61)、电机检测模块(62)、滤波模块(63)、全波整流模块(64)、声波采集模块(65)、V/F 转换模块(66)、A/D 转换输入模块(67)、4~20mA 电流转 0~5V 电压输入模块(68)、可调模拟量输入模块(69)组成,数字输出单元(7)由步进电机逻辑驱动模块(71)、发光二极管驱动模块(72)、光柱驱动模块(73)、继电器驱动模块(74)、隔离模块(75)组成,模拟输出单元(8)由 D/A 转换模块(81)、扬声器发声模块(82)、0~5V 电压转 4~20mA 电流输出模块(83)、PWM 信号发生模块(84)、光驱动模块(85)、直流电机驱动模块(86)组成。

2. 根据权利要求 1 所述的一种面向嵌入式系统的单片机集成实验平台,其特征在于所述的基本系统单元(1)包括单片机(11)、数据存储器(12)、程序存储器(13)、复位模块(14)、晶振模块(15)、程序下载接口(16),单片机(11)分别与数据存储器(12)、程序存储器(13)、复位模块(14)、晶振模块(15)、程序下载接口(16)相连接,单片机(11)为 80C31、W78E52B 或 AT89S52。

3. 根据权利要求 2 所述的一种面向嵌入式系统的单片机集成实验平台,其特征在于所述的复位模块(14)的内部模块连接关系为:第一 74HC14 斯密特输入逻辑反相器(U1)与第二 74HC14 斯密特输入逻辑反相器(U2)串行相连接,第一 74HC14 斯密特输入逻辑反相器(U2)输入端与按键(K1)一端、三极管(T1)集电极、第一电阻(R1)一端、二极管(D1)正极和电容(C1)正极相连接,三极管(T1)发射极接地,三极管(T1)基极与第二电阻(R2)相连接,第一电阻(R1)另一端与二极管(D1)负极接电源 VCC,按键(K1)另一端与电容(C1)负极均接地,所述的晶振模块(15)的内部模块连接关系为:第一跳线器(J1)引脚 1 与第一 74HC04 逻辑反相器(U3)输入端相连接,第一跳线器(J1)引脚 2 与晶振(X1)一端、第二电容(C2)相连接,第二跳线器(J2)引脚 1 与第一 74HC04 逻辑反相器(U3)输出端、第二 74HC04 逻辑反相器(U4)输入端相连接,第二跳线器(J2)引脚 2 与晶振(X1)另一端、第三电容(C3)相连接,第二电容(C2)和第三电容(C3)分别接地。

一种面向嵌入式系统的单片机集成实验平台

技术领域

[0001] 本发明涉及单片机实验装置,尤其涉及一种面向嵌入式系统的单片机集成实验平台。

背景技术

[0002] 近 20 年来,PC 机 CPU 的产量仅为嵌入式微处理器 (MCU) 的 0.9%,例如 Mercedes Benz C 型轿车就安装了 153 个微处理,“以嵌入几乎所有设备的超低价高性能微处理器为特征的智能设备新浪潮,将推动今后 10 年的计算技术创新”,目前单片机的主要应用领域就是嵌入式系统。

[0003] 单片机是高等院校计算机、仪器仪表、自动化等专业的一门专业基础课,现有商品化单片机实验装置提供的功能、线路板和电路都是固定的,使得学生只能进行有限的验证性实验,如程序设计、IO 口使用、中断和定时器使用、显示与键盘等。这类实验装置虽然一定程度上可以让学员熟悉和掌握单片机的基本知识,但存在不利于培养学员综合运用知识的缺憾。国内高校意识到商品化单片机实验装置的不足,提出了各种设计和专利,相应的实验装置实现方法各异,但其思路基本一致——开放单片机资源,提供实验者自选设计实验内容的可能性。如开放式单片机实验仪 (ZL02263587.4) 提出采用台阶插座和可插拔导线,开放单片机引脚;仿真型单片机实验仪 (ZL200420033892.7) 提出集成单片机实验仪、仿真器、编程器,扩展单片机实验内容;模块化单片机实验装置 (ZL200420057516.1) 提出设扩展槽,扩展单片机装置的功能;一种新型单片机实验装置 (ZL200420068278.4) 则提出附加以太网和 CAN 节点,使单片机实验装置带有通讯功能。上述有益的探索,丰富了单片机实验装置的功能,使学员在一定程度上能够主动参与实验过程,综合运用知识的能力亦得到了提高;但是探索成果仍存在相当的局限性,从培养学员创新能力的角度,从企业对求职者或雇员的技能要求角度,有必要在现有的研究成果基础上作进一步研究和创新。

[0004] 通用 CPU 的用途单一,大多用于 PC 机;而单片机构成的嵌入式系统则具有超出人们想像的多样性,已嵌入几乎所有的设备。嵌入式系统开发流程大致可分为四个阶段:嵌入式系统的方案设计、方案确认、构建原型机、实现嵌入式系统;不难发现,现有研究成果和专利对嵌入式系统开发流程的支持是不充分的。

[0005] 所谓嵌入式系统,一般而言是一种专用系统,其功能和技术指标完全取决于所嵌入设备的要求。鉴于对嵌入式系统的开发时间和可靠性要求越来越高,因此现行的开发模式有别于传统模式——即采用已有成果(如各种功能模块),构建满足特定要求的嵌入式系统已成为不可逆转的趋势,其思想与软件业的软件复用技术,芯片业 SoC 设计中的 IP 重组技术相似。显然,现有研究成果和专利对嵌入式系统开发模式的变化缺少前瞻性,在培养学员构建嵌入式系统架构能力方面存在不足,这在大学毕业生就业企业调查中一再得到证实。企业不缺掌握单片机基本知识的雇员,企业缺乏的是具有嵌入式系统架构设计能力的人材。

[0006] 嵌入式计算机系统起源于微型机时代,但很快就进入到独立发展的单片机时代。

由于历史的原因,单片机时代的嵌入式系统以器件形态出现在传统电子技术领域,以电子技术应用为主体实现传统电子系统的智能化,而计算机专业人员事实上并未真正进入单片机应用领域。电子技术应用工程师以自己习惯性的电子技术应用模式从事单片机应用开发,这种应用模式最重要的特点是:具有软、硬件的底层型、随意性;具有对象系统专业技术的密切相关性;但缺乏计算机工程设计理念。现有研究成果和专利很大程度上漠视了计算机工程设计方法,随着嵌入式系统广泛的深入应用,计算机工程设计理念缺位的负面影响日益凸显。

发明内容

[0007] 本发明的目的是克服现有单片机实验装置的三大缺陷,提供一种面向嵌入式系统的单片机集成实验平台。

[0008] 面向嵌入式系统的单片机集成实验平台包括基本系统单元、系统扩展单元、系统接口单元、人机交互单元、数字输入单元、模拟输入单元、数字输出单元、模拟输出单元、伟福 SP51 仿真器,基本系统单元分别与系统扩展单元、系统接口单元、人机交互单元、数字输入单元、模拟输入单元、数字输出单元、模拟输出单元、伟福 SP51 仿真器相连接。

[0009] 所述的基本系统单元包括单片机、数据存储器、程序存储器、复位模块、晶振模块、程序下载接口,单片机分别与数据存储器、程序存储器、复位模块、晶振模块、程序下载接口相连接。单片机为 80C31、W78E52B 或 AT89S52。

[0010] 所述的复位模块的内部模块连接关系为:第一 74HC14- 斯密特输入逻辑反相器与第二 74HC14- 斯密特输入逻辑反相器串行相连接,第一 74HC14- 斯密特输入逻辑反相器输入端与按键一端、三极管集电极、第一电阻一端、二极管正极和电容正极相连接,三极管发射极接地,三极管基极与第二电阻相连接,第一电阻另一端与二极管负极接电源 VCC,按键另一端与电容负极均接地。

[0011] 所述的晶振模块的内部模块连接关系为:第一跳线器引脚 1 与第一 74HC04- 逻辑反相器输入端相连接,第一跳线器引脚 2 与晶振一端、第二电容相连接,第二跳线器引脚 1 与第一 74HC04- 逻辑反相器输出端、第二 74HC04- 逻辑反相器输入端相连接,第二跳线器引脚 2 与晶振另一端、第三电容相连接,第二电容和第三电容分别接地。

[0012] 所述的伟福 SP51 仿真器采用的仿真头型号为 POD-S8X5X,仿真器与基本系统单元通过 USB 相连接。

[0013] 面向嵌入式系统的单片机集成实验平台使学员能够熟悉和掌握单片机基本知识,但更关注嵌入式系统架构设计能力的培养。单片机集成实验平台面向嵌入式系统、采用计算机工程方法设计,由基本系统单元、系统扩展单元、人机交互单元、数字输入单元、模拟输入单元、数字输出单元、模拟输出单元、系统接口单元、伟福 SP51 仿真器组成。各单元配置种类繁多,常见的功能模块通过简单的连接就能够快速完成满足特定需求的嵌入式系统。单片机集成实验平台随机提供 15 项嵌入式系统设计实验,学员亦可通过将自行设计的功能模块纳入系统,构建个性化嵌入式系统,达到掌握嵌入式系统架构设计技能的目的。

附图说明

[0014] 图 1 是面向嵌入式系统的单片机集成实验平台方框图;

- [0015] 图 2 是本发明的基本系统单元模块方框图；
[0016] 图 3 是本发明的基本系统单元的复位模块电路图；
[0017] 图 4 是本发明的基本系统单元的晶振模块电路图；
[0018] 图 5 是伟福仿真器外形示意图；
[0019] 图 6 是 PODS8X5X 仿真头外形示意图；
[0020] 图 7 是本发明的 USB 原理方框图；
[0021] 图 8 是本发明的实施例示意图。

具体实施方式

[0022] 单片机集成实验平台提供面向嵌入式系统的集成开发环境：PC 平台上运行伟福 VW 集成调试环境软件，进行嵌入式系统的方案设计；仿真软件结合伟福 SP51 仿真器（仿真头 PODS8X5X）以及单片机集成实验平台，实现嵌入式系统设计方案的确证；在单片机集成实验平台上通过简单的模块连接，采用计算机工程设计方法快速构建满足特定需求的嵌入式系统原型机，PC 下载机器码至伟福 SP51 仿真器，或用下载线直接下载到支持 ISP 功能的单片机（如 AT89LS52）中，实施原型机测试；烧写 EPROM 或含 EPROM 的单片机（如 W78E52B），或用下载线下载支持 ISP 功能的单片机（如 AT89S52），完成脱机测试和嵌入式系统的开发。

[0023] 如图 1 所示，面向嵌入式系统的单片机集成实验平台包括基本系统单元 1、系统扩展单元 2、系统接口单元 3、人机交互单元 4、数字输入单元 5、模拟输入单元 6、数字输出单元 7、模拟输出单元 8、伟福 SP51 仿真器 9，基本系统单元 1 分别与系统扩展单元 2、系统接口单元 3、人机交互单元 4、数字输入单元 5、模拟输入单元 6、数字输出单元 7、模拟输出单元 8、伟福 SP51 仿真器 9 相连接。伟福 SP51 仿真器 9 采用的仿真头型号为 POD-S8X5X，仿真器与基本系统单元 1 通过 USB 相连接。

[0024] 如图 2 所示，基本系统单元 1 包括单片机 11、数据存储器 12、程序存储器 13、复位模块 14、晶振模块 15、程序下载接口 16，单片机 11 分别与数据存储器 12、程序存储器 13、复位模块 14、晶振模块 15、程序下载接口 16 相连接。单片机 11 为 80C31、W78E52B 或 AT89S52。本实验平台的单片机有三种选用方式：

[0025] 1) 利用伟福 51 仿真器作为单片机进行仿真和实验，或采用 80C31 芯片作为单片机，将正确的实验程序烧写入片外程序存储器（27256），系统上电后程序开始执行，即可进行实验。

[0026] 2) 采用 W78E52B 芯片作为单片机，将正确的实验程序通过编程器烧写入片内程序存储区，插到实验平台的单片机插座上，系统上电后程序开始执行，即可进行实验。

[0027] 3) 采用 AT89S52 芯片作为单片机，利用程序专用下载线将正确的实验程序从 PC 机中下载并写入单片机片内的程序存储区中，程序即可开始执行，进行实验。

[0028] 使用者可根据自身条件，选用不同的单片机，丰富了单片机集成实验平台的可操作性。

[0029] 如图 3 所示，复位模块 14 的内部模块连接关系为：第一 74HC14—斯密特输入逻辑反相器 U1 与第二 74HC14—斯密特输入逻辑反相器 U2 串行连结，第二 74HC14—斯密特输入逻辑反相器 U2 输入端与按键 K1 一端、场效应管 T 集电极、第一电阻 R1 一端、二极管 D1 正极和电容 C1 正极相连接，场效应管 T1 发射极接地，场效应管 T1 集电极与第二电阻 R2 相连，

第一电阻 R1 另一端与二极管 D1 负极接电源 VCC, 按键 K1 另一端与电容 C1 负极均接地。模块说明: 该复位电路为按键电平复位。按键按下, 通过反相器将低电平变为高电平信号输入单片机的复位端 RST⁺。输入端 RST^p 是用于 ISP 程序下载接口的复位引脚。图中电阻、电容参数的选择须保证复位信号高电平 RST⁺ 持续时间大于 10ms, 以保证可靠复位。

[0030] 如图 4 所示, 晶振模块 15 的内部模块连接关系为: 第一跳线器 J1 引脚 1 与第一 74HC04- 逻辑反相器 U3 输入端连接, 第一跳线器 J1 引脚 2 与晶振 X1 一端、第二电容 C2 正极连接, 第二跳线器 J2 引脚 1 与第一 74HC04- 逻辑反相器 U3 输出端、第二 74HC04- 逻辑反相器 U4 输入端相连, 第二跳线器 J2 引脚 2 与晶振 X1 另一端、第三电容 C3 正极相连, 第二电容 C2 负极和第三电容 C3 负极分别接地。模块说明: 51 系列芯片内部有高增益反相放大器, 可以构成振荡器。本模块提供了两个跳线器 J1 和 J2, 可以按照需要进行切换以适应不同的需要。当跳线器 2、3 脚相连时 (图中跳线器处的星号表示引脚 1), 在单片机的 XTAL1 和 XTAL2 两端跨接 12M 晶振和两个电容, 和 51 芯片的内部振荡电路一起, 构成稳定的自激振荡器。电容器 C₃ 和 C₄ 常取 30pF 左右, 对振荡频率有微调作用。当跳线器 1、2 脚相连时, 由 U3 和电容器 C₃、C₄ 来组成振荡电路。U4 引出一个 12M 外接接口, 可以经过分频等处理提供用于其他设备所需的频率信号。

[0031] 如图 5 所示, 伟福仿真器外形示意说明:

[0032] 1) 仿真器使用 USB 口与 PC 机连接;

[0033] 2) 电源为直流 5V/1A (最小), 电源插孔的极性为内“负”外“正”。

[0034] 如图 6 所示, PODS8X5X 仿真头外形示意说明:

[0035] 1) POD-S8X5X 时采用 FPGA 端口重构技术的仿真头, 将所要仿真的 MCS51 兼容芯片换到仿真板上, 就可以仿真这个芯片的所有内部资源和附加功能。由于采用“自己仿真自己”的方式, 所以, 这个仿真头可以仿真几乎市面上所有的 MCS51 兼容单片机芯片。具体支持的产品见伟福仿真器的使用说明书。

[0036] 2) 由于此仿真头时采用片外的端口重造技术, 所以在仿真某些与 P0, P2 口相关的指令时, 可能会在仿真执行时间上有些失真, 定时器、中断也会有短暂延时, 但是, 一般不会影响用户程序的执行。如果用户在仿真时有更加严格的要求, 可以采用 HOOKS 技术的 POD-H8X5X 仿真头或者 POD-A8X5X 仿真头。

[0037] 3) 本仿真头配合伟福 SP51 仿真器可以仿真 MCS51 系列机器兼容单片机, 配有 40 脚 DIP 封装的转接座, 还可选配 44 脚 PLCC 封装的转接座或者 2051 转接座 (20 脚 DIP 封装)。

[0038] 如图 7 所示, USB 模块方框图示意说明。

[0039] 本 USB 模块是基于 EZ USB 系列 USB 总线控制器, 它包含标准的 MCS51 外设模块和 USB 模块。USB 模块集成了 USB 的收发器、串行总线接口机制、功能接口单元和收 / 发缓冲器。USB 模块的 I2C 总线上, 接有两块 8 位 I/O 扩展芯片 (PCF8574T-U5, U7) 和一块用于 EZ-USB 引导、标识 USB 设备的 EEPROM (U8)。该片电可擦写只读存储器 (EEPROM) 采用 8 引脚 DIP 封装, 可拔插; 按键和 7 段 LED 通过 U5 和 U7 接到 I2C 总线上。这样, 一方面为用户调试固件程序提供了方便, 另外一方面, 空出 A, B, C 这三个 I/O 口以供开发使用。U7 提供了到一位 7 段 LED 的 8 位输出。

[0040] 开发板包含以下几个部分:

- [0041] EZ USB 集成电路,采用 AN2131QC 芯片,包含 8051 内核;
- [0042] 32K 随机存储器(扩展 RAM);
- [0043] 电可擦写只读存储器(EEPROM):用做存放 VID/PID 或固件;
- [0044] 两个 I2C 总线的 8 位 I/O 扩展芯片(PCF8574T):一个用于驱动七段 LED,另一个用于读 4 位开关状态;
- [0045] 一个 3.3V 电源转换器,它可以把 5V 转换成 3.3V;
- [0046] 电源、中断/监控指示灯;
- [0047] 一个 USB-B 型连接头:与主机连接;
- [0048] 一个 RS232 接口;
- [0049] 一个插针连接器:并行接口,与外围电路连接。本例中与单片机集成实验平台连接。
- [0050] 其与单片机集成实验平台的通讯如图 7 所示。
- [0051] 本发明实施案例如图 8 所示,除构成基本系统单元的功能模块外,单片机集成实验平台的系统扩展单元 2 由 I/O 扩展模块 21、地址译码模块 22、计数器模块 23、串行 EEPROM24、逻辑及运放模块 25 组成。系统接口单元 3 由 RS232 模块 31、并行接口模块 32、总线接口模块 33 组成。人机交互单元 4 由键盘模块 41、LED 模块 42、LCD 模块 43 组成。数字输入单元 5 由开关量输入模块 51、遥控输入模块 52 组成。模拟输入单元 6 由温度采集模块 60、光线采集单元 61、电机检测模块 62、滤波模块 63、全波整流模块 64、声波采集模块 65、V/F 转换模块 66、A/D 转换输入模块 67、4~20mA 电流转 0~5V 电压输入模块 68、可调模拟量输入模块 69 组成。数字输出单元 7 由步进电机逻辑驱动模块 71、发光二极管驱动模块 72、光柱驱动模块 73、继电器驱动模块 74、隔离模块 75 组成。模拟输出单元 8 由 D/A 转换模块 81、扬声器发声模块 82、0~5V 电压转 4~20mA 电流输出模块 83、PWM 信号发生模块 84、光驱动模块 85、直流电机驱动模块 86 组成。
- [0052] 面向嵌入式系统的单片机集成实验平台,随机提供 15 项典型的嵌入式系统实验,分别是:单灯闪烁实验、按钮控灯实验、声控灯实验、光控灯实验、红绿灯实验、温度控制实验、声频图象显示实验、电子琴实验、直流电机驱动实验、步进电机驱动实验、流量计实验、示波器实验、逻辑电平显示实验、汉字图形显示实验和音乐喷泉控制实验。借助配套的单片机集成实验平台驱动程序库,采用计算机工程设计方法,就可以迅速构建特定的嵌入式系统,掌握嵌入式系统架构方面的应用能力。

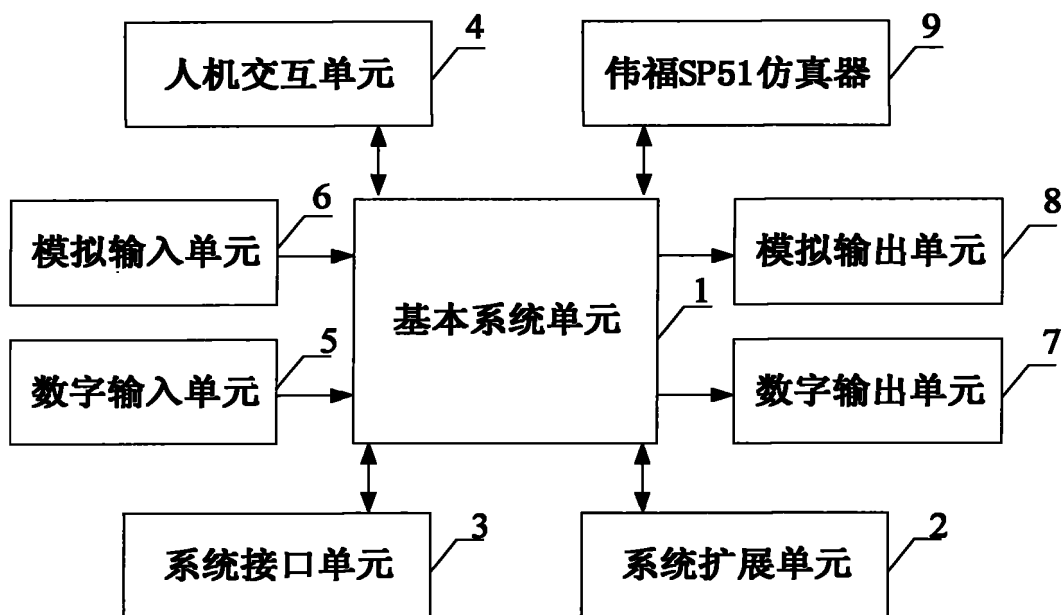


图 1

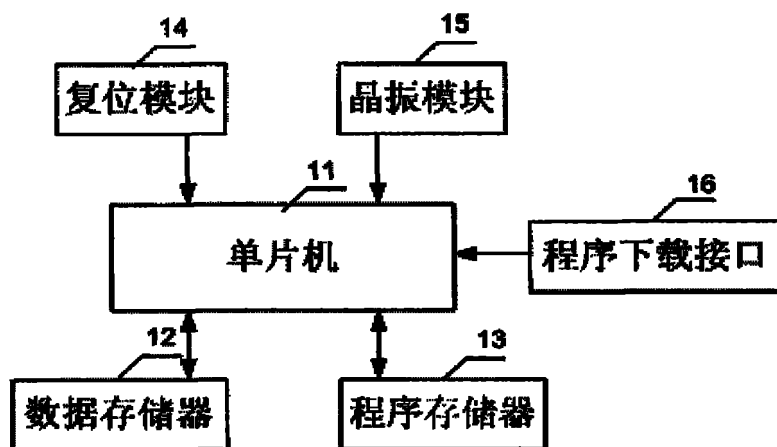


图 2

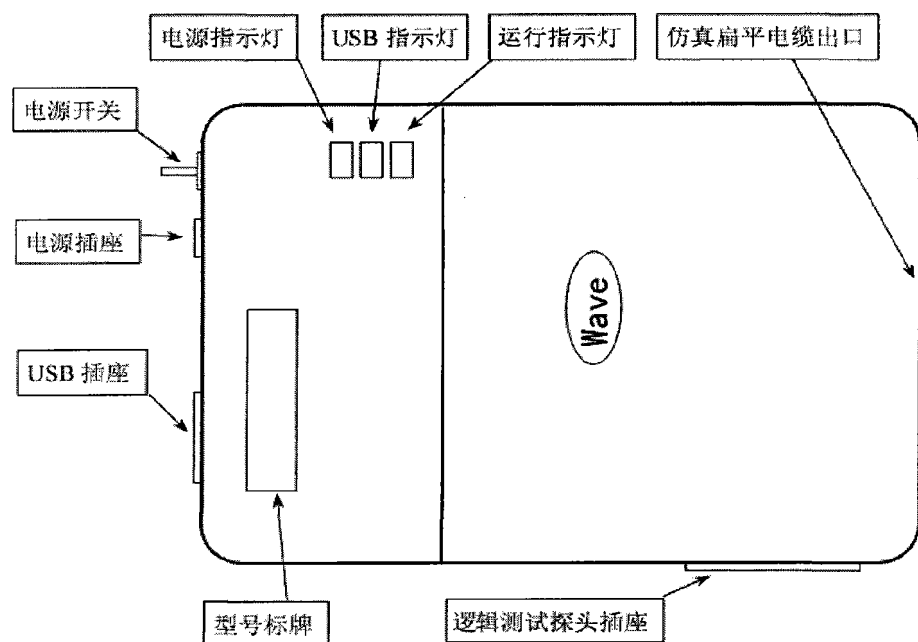


图 5

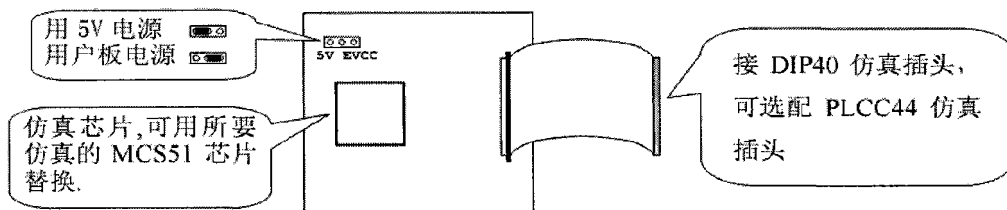


图 6

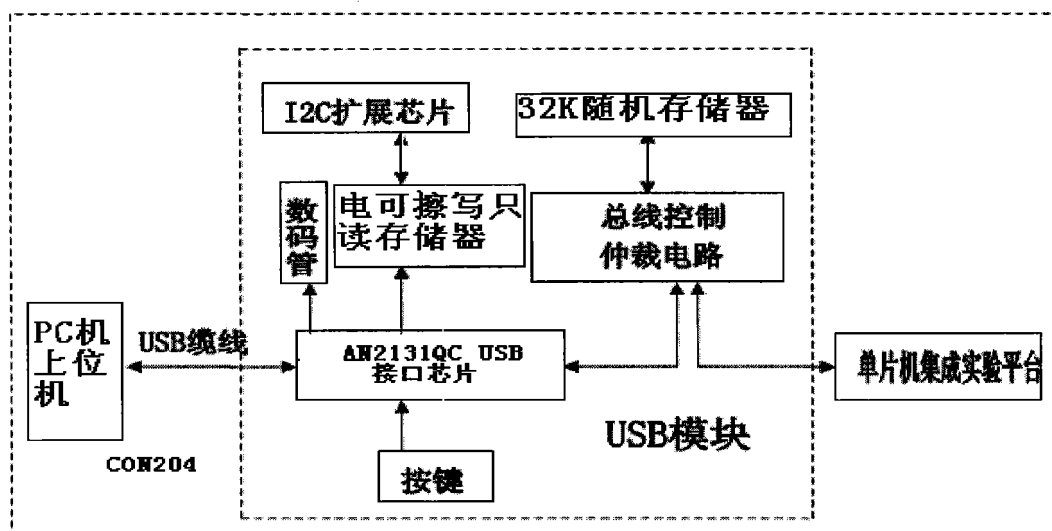


图 7

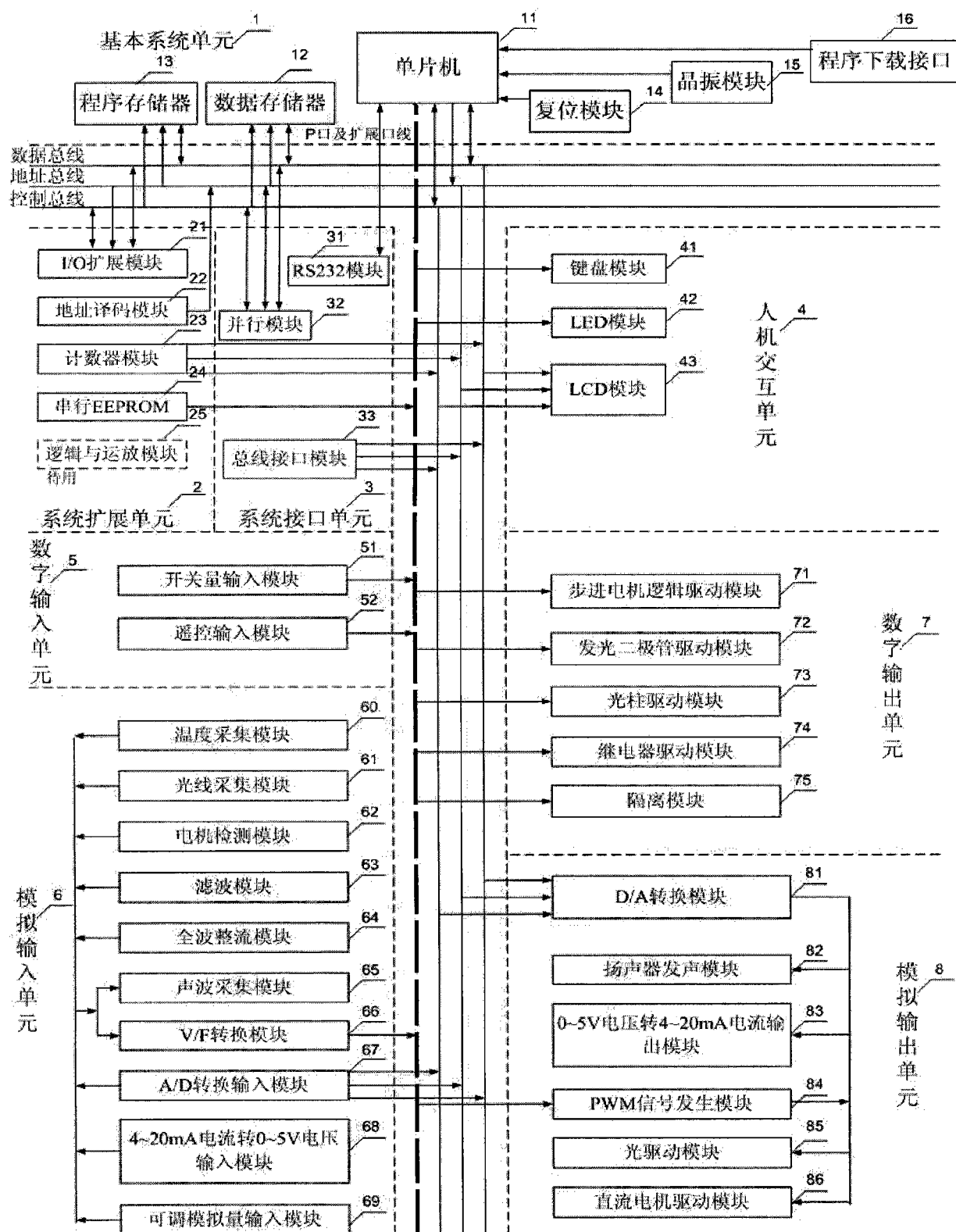


图 8