



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

249 628

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 31 10 84
(21) PV 8260-84

(51) Int. Cl.

G 05 B 23/02

(40) Zveřejněno 18 09 86
(45) Vydáno 01 10 88

(75)
Autor vynálezu

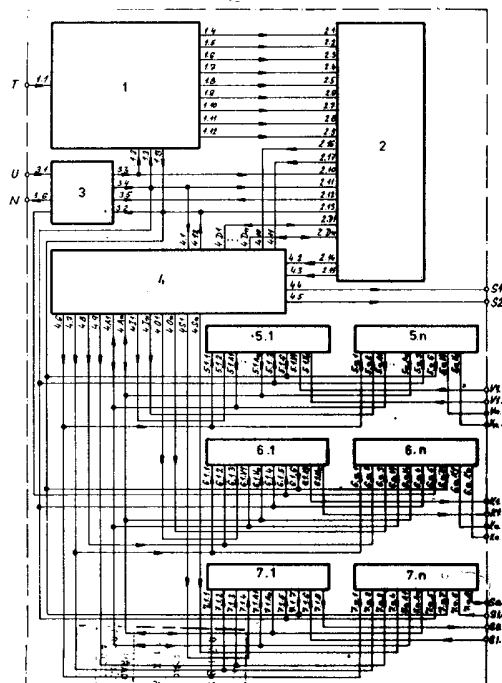
HORAČEK FRANTIŠEK,
HABADA OLDŘICH,
BREJŠKA JIŘÍ ing.,
BUGAR JÁN ing.,
SCHLEMMER ARNOŠT, PŘÍBRAM

(54)

Řídicí jednotka logických binárních
funkcí, zejména důlních automatik

Jednotka logických binárních funkcí, zejména důlních automatik, sestává z časového řídicího bloku, řídicího bloku, napájecího členu, ovládacího a kontrolního bloků, výstupních bloků a přenosových bloků.

Řídicí jednotka je určena pro binární řídicí a informační systémy, které sekvencem nebo kombinačním způsobem na základě vstupních informací programově řídí příslušný technologický proces. Zapojením je výhodným způsobem řešena kontrola a zabezpečení vnitřní funkce zařízení.



Vynález se týká řídicí jednotky logických binárních funkcí, zejména důlních automatik, sestávající z časového řídicího bloku, řídicího bloku, napájecího členu, ovládacího a kontrolního bloku, vstupních bloků, výstupních bloků a přenosových bloků.

V současné době existuje celá řada obdobných zařízení, která jsou však velmi komplikovaná a značně rozsáhlá. Nevýhoda stávajících automatik spočívá dále v tom, že v těchto systémech lze obtížným způsobem zajistit jejich vnitřní kontrolu a obecné využití jednotlivých komponent v dalších řídicích aplikacích.

Uvedené nedostatky do značné míry odstraňuje řídicí jednotka logických binárních funkcí, zejména důlních automatik podle vynálezu, která sestává z časového řídicího bloku, řídicího bloku, napájecího členu, ovládacího a kontrolního bloku, vstupních bloků, výstupních bloků a přenosových bloků. Podstata vynálezu spočívá v tom, že časový řídicí blok je svým prvním vstupem spojen s resetovacím vstupem a svým prvním výstupem je spojen s prvním vstupem řídicího bloku, jehož druhý vstup je spojen s druhým výstupem časového řídicího bloku, jehož třetí výstup je spojen se třetím vstupem řídicího bloku. Čtvrtý vstup řídicího bloku je spojen se čtvrtým výstupem časového řídicího bloku, jehož pátý výstup je spojen s pátým vstupem řídicího bloku, jehož šestý vstup je spojen se šestým výstupem časového řídicího bloku, jehož sedmý výstup je spojen se sedmým vstupem řídicího bloku. Osmý vstup řídicího bloku je spojen s osmým výstupem časového řídicího bloku, jehož devátý výstup je spojen s devátým vstupem řídicího bloku. Desátý vstup řídicího bloku je spojen s prvním výstupem napájecího členu a současně s druhým vstupem časového řídicího bloku. Třetí vstup časového řídicího bloku je spojen jednak s prvním vstupem ovládacího a kontrolního bloku a s jedenáctým vstupem řídicího

bloku, jednak s druhým výstupem napájecího členu a současně se všemi třetími vstupy prvního až n-tého vstupního bloku, se všemi čtvrtými vstupy prvního až n-tého výstupního bloku a se všemi pátými vstupy prvního až n-tého přenosového bloku. Desátý výstup časového řídícího bloku je spojen jednak se sedmým výstupem ovládacího a kontrolního bloku a s druhým výstupem řídícího bloku, jednak s druhým vstupem napájecího členu a současně se všemi výstupy prvního až n-tého vstupního bloku, se všemi výstupy prvního až n-tého výstupního bloku a se všemi prvními výstupy prvního až n-tého přenosového bloku. První vstup napájecího členu je spojen s napájecím vstupem a čtvrtý výstup napájecího členu je spojen s napájecím výstupem. Třetí výstup napájecího členu je spojen s prvním výstupem řídícího bloku, jehož první až n-tý obousměrný vstup je spojen s prvním až n-tým obousměrným vstupem ovládacího a kontrolního bloku, jehož druhý vstup je spojen se třetím výstupem řídícího bloku. Čtvrtý výstup řídícího bloku je spojen se třetím vstupem ovládacího a kontrolního bloku, jehož první výstup je spojen s prvním signalizačním výstupem. Druhý signalizační výstup je spojen s druhým výstupem ovládacího a kontrolního bloku, jehož čtvrtý vstup je spojen s pátým výstupem řídícího bloku. Šestý výstup řídícího bloku je spojen s pátým vstupem ovládacího a kontrolního bloku, jehož třetí výstup je spojen se všemi prvními vstupy prvního až n-tého vstupního bloku a se všemi prvními vstupy prvního až n-tého přenosového bloku. Čtvrtý výstup ovládacího a kontrolního bloku je spojen se všemi prvními vstupy prvního až n-tého výstupního bloku a současně se všemi druhými vstupy prvního až n-tého přenosového bloku. Pátý výstup ovládacího a kontrolního bloku je spojen se všemi druhými vstupy prvního až n-tého výstupního bloku. Šestý výstup ovládacího a kontrolního bloku je spojen se všemi třetími vstupy prvního až n-tého přenosového bloku. První datový výstup ovládacího a kontrolního bloku je spojen se všemi prvními datovými výstupy prvního až n-tého vstupního bloku, dále se všemi prvními datovými vstupy prvního až n-tého výstupního bloku a se všemi prvními obousměrnými vstupy prvního až n-tého přenosového bloku. N-tý datový výstup ovládacího a kontrolního bloku je spojen se všemi n-tými datovými výstupy prvního až n-tého vstupního bloku,

dále se všemi n -tými datovými vstupy prvního až n -tého výstupního bloku a se všemi n -tými obousměrnými vstupy prvního až n -tého přenosového bloku. První adresový výstup prvního stupně ovládacího a kontrolního bloku je spojen s druhým vstupem prvního vstupního bloku. N -tý adresový výstup prvního stupně ovládacího a kontrolního bloku je spojen s druhým vstupem n -tého vstupního bloku. První adresový výstup druhého stupně ovládacího a kontrolního bloku je spojen se třetím vstupem prvního výstupního bloku a n -tý adresový výstup druhého stupně ovládacího a kontrolního bloku je spojen se třetím vstupem n -tého výstupního bloku. První adresový výstup třetího stupně ovládacího a kontrolního bloku je spojen se čtvrtým vstupem prvního přenosového bloku a n -tý adresový výstup třetího stupně ovládacího a kontrolního bloku je spojen se čtvrtým vstupem n -tého přenosového bloku. První až n -tý datový vstup prvního vstupního bloku je spojen s prvním až n -tým vstupem prvního vstupního bloku a první až n -tý datový vstup n -tého vstupního bloku je spojen s prvním až n -tým vnějším vstupem n -tého vstupního bloku. První datový výstup prvního výstupního bloku je spojen s prvním vnějším výstupem prvního výstupního bloku. První až n -tý datový vstup n -tého výstupního bloku je spojen s prvním až n -tým vnějším výstupem n -tého výstupního bloku. Šestý vstup prvního přenosového bloku je spojen s vnějším vstupem prvního přenosového bloku, jehož druhý výstup je spojen s vnějším výstupem prvního přenosového bloku a šestý vstup n -tého přenosového bloku je spojen s vnějším vstupem n -tého přenosového bloku, jehož druhý výstup je spojen s vnějším výstupem n -tého přenosového bloku.

Řídící jednotka v zapojení podle vynálezu je určena zejména pro vytváření logických binárních struktur důlních řídicích systémů. Uvedeným propojením jednotlivých členů je dosaženo podstatného zjednodušení celého zařízení při zabezpečení vyšších technických parametrů celé automatiky. Výhoda řídicí jednotky v zapojení podle vynálezu dále spočívá především v zabezpečení vnitřní kontroly správné funkce a celkovém zvýšení spolehlivosti systému, čímž je zajištěna vyšší odolnost zařízení v těžkých provozních podmínkách.

Na připojeném výkresu je schematicky znázorněn příklad provedení řídicí jednotky logických binárních funkcí podle

vynálezu.

249 628

Řídící jednotka logických binárních funkcí podle vynálezu sestává z časového řídícího bloku 1, který obsahuje zapojení pro řízení buzení a časové posloupnosti ovládacích signálů, zejména pro řídící jednotky důlních automatik, obsahující omezovací člen, čtyři přizpůsobovací členy, dva zesilovací členy, čtyři vazební členy, vstupní člen, diodový člen, dva napájecí členy, tři programovací členy, dělicí člen, tvarovací člen, řídící člen a frekvenční řídící člen, z řídícího bloku 2, který je tvořen zapojením pro řízení logických binárních funkcí, zejména pro řídící jednotky důlních automatik, obsahujícím tři přizpůsobovací členy, dva řídící členy, dekodovací člen, šest negačních členů, čtyři paměťové členy, pět součinnových členů a napájecí člen, z napájecího členu 3, který obsahuje napájecí a stabilizační obvody, z ovládacího a kontrolního bloku 4, obsahujícího zapojení pro ovládání a kontrolu logických binárních funkcí, zejména pro řídící jednotky důlních automatik, které obsahuje dva logické členy, pět přizpůsobovacích členů, napájecí člen, dva řídící členy, adresový řídící člen, dekodovací člen, frekvenční člen, zabezpečovací člen, tři negační členy, resetovací člen, omezovací člen, zesilovací člen, indikační člen a pracovní člen. Řídící jednotka dále sestává z prvního až n-tého vstupního bloku 5.1 až 5.n, z nichž každý obsahuje zapojení pro logické vyhodnocování vstupních binárních signálů, zejména lokálních důlních automatik, tvořené vstupními členy, usměrňovacími členy, indikačními členy, optoelektronickými členy, zpožďovacími členy, přizpůsobovacími členy, zesilovacími členy, napájecím členem, logickými členy a signálovým přizpůsobovacím členem, z prvního až n-tého výstupního bloku 6.1 až 6.n, z nichž každý obsahuje logické vyhodnocovací zařízení, zejména důlních automatik, obsahující vstupní logické členy, přizpůsobovací člen, dva logické členy, dva napájecí členy, omezovací členy, vazební členy, indikační členy, zhášecí členy a kontaktní zesilovací členy. Řídící jednotka rovněž sestává z prvního až n-tého přenosového bloku 7.1 až 7.n, z nichž každý obsahuje zapojení pro řízení přenosu logických binárních signálů, zejména pro řídící jednotky, obsahující vstupní přizpůsobovací člen, dekodovací člen, zatěžovací člen, dva zpožďovací členy, zesilovací třístavový člen, dva

obousměrné třístavové budicí členy, řídicí člen, napájecí člen, programovací člen, vstupní převodní člen, výstupní převodní člen, frekvenční člen, vazební člen, dva dělicí členy a nulovací člen.

Časový řídicí blok 1 je svým prvním vstupem 1.1 spojen s resetovacím vstupem T a svým prvním výstupem 1.4 je spojen s prvním vstupem 2.1 řídicího bloku 2, jehož druhý vstup 2.2 je spojen s druhým výstupem 1.5 časového řídicího bloku 1, jehož třetí výstup 1.6 je spojen se třetím vstupem 2.3 řídicího bloku 2. Čtvrtý vstup 2.4 řídicího bloku 2 je spojen se čtvrtým výstupem 1.7 časového řídicího bloku 1, jehož pátý výstup 1.8 je spojen s pátým vstupem 2.5 řídicího bloku 2, jehož šestý vstup 2.6 je spojen se šestým výstupem 1.9 časového řídicího bloku 1, jehož sedmý výstup 1.10 je spojen se sedmým vstupem 2.7 řídicího bloku 2. Osmý vstup 2.8 řídicího bloku 2 je spojen s osmým výstupem 1.11 časového řídicího bloku 1, jehož devátý výstup 1.12 je spojen s devátým vstupem 2.9 řídicího bloku 2. Desátý vstup 2.10 řídicího bloku 2 je spojen s prvním výstupem 3.3 napájecího členu 3 a současně s druhým vstupem 1.2 časového řídicího bloku 1, jehož třetí vstup 1.3 je spojen jednak s prvním vstupem 4.1 ovládacího a kontrolního bloku 4 a s jedenáctým vstupem 2.11 řídicího bloku 2, jednak s druhým výstupem 3.4 napájecího členu 3 a současně se všemi třetími vstupy 5.1.3 až 5.n.3 prvního až n-tého vstupního bloku 5.1 až 5.n, se všemi čtvrtými vstupy 6.1.4 až 6.n.4 prvního až n-tého výstupního bloku 6.1 až 6.n a se všemi pátými vstupy 7.1.5 až 7.n.5 prvního až n-tého přenosového bloku 7.1 až 7.n. Desátý výstup 1.13 časového řídicího bloku 1 je spojen jednak se sedmým výstupem 4.12 ovládacího a kontrolního bloku 4 a s druhým výstupem 2.13 řídicího bloku 2, jednak s druhým vstupem 3.2 napájecího členu 3 a současně se všemi výstupy 5.1.6 až 5.n.6 prvního až n-tého vstupního bloku 5.1 až 5.n, se všemi výstupy 6.1.6 až 6.n.6 prvního až n-tého výstupního bloku 6.1 až 6.n a se všemi výstupy 7.1.7 až 7.n.7 prvního až n-tého přenosového bloku 7.1 až 7.n. První vstup 3.1 napájecího členu 3 je spojen s napájecím vstupem U a čtvrtý výstup 3.6 napájecího členu 3 je spojen s napájecím výstupem N. Třetí výstup 3.5 napájecího členu 3 je spojen s prvním výstupem 2.12 řídicího bloku 2, jehož první až n-tý obousměrný vstup 2.D1 až 2.Dn je

spojen s prvním až n-tým obousměrným vstupem 4.D1 až 4.Dn ovládacího a kontrolního bloku 4, jehož druhý vstup 4.2 je spojen se třetím výstupem 2.14 řídicího bloku 2. Čtvrtý výstup 2.15 řídicího bloku 2 je spojen se třetím vstupem 4.3 ovládacího a kontrolního bloku 4, jehož první výstup 4.4 je spojen s prvním signalizačním výstupem S1. Druhý signalizační výstup S2 je spojen s druhým výstupem 4.5 ovládacího a kontrolního bloku 4, jehož čtvrtý vstup 4.10 je spojen s pátým vstupem 2.16 řídicího bloku 2. Šestý výstup 2.17 řídicího bloku 2 je spojen s pátým vstupem 4.11 ovládacího a kontrolního bloku 4, jehož třetí výstup 4.6 je spojen se všemi prvními vstupy 5.1.1 až 5.n.1 prvního až n-tého vstupního bloku 5.1 až 5.n a se všemi prvními vstupy 7.1.1 až 7.n.1 prvního až n-tého přenosového bloku 7.1 až 7.n. Čtvrtý výstup 4.7 ovládacího a kontrolního bloku 4 je spojen se všemi prvními vstupy 6.1.1 až 6.n.1 prvního až n-tého výstupního bloku 6.1 až 6.n a současně se všemi druhými vstupy 7.1.2 až 7.n.2 prvního až n-tého přenosového členu 7.1 až 7.n. Pátý výstup 4.8 ovládacího a kontrolního bloku 4 je spojen se všemi druhými vstupy 6.1.2 až 6.n.2 prvního až n-tého výstupního bloku 6.1 až 6.n. Šestý výstup 4.9 ovládacího a kontrolního bloku 4 je spojen se všemi třetími vstupy 7.1.3 až 7.n.3 prvního až n-tého přenosového bloku 7.1 až 7.n. První datový výstup 4.A1 ovládacího a kontrolního bloku 4 je spojen se všemi prvními datovými výstupy 5.1.A1 až 5.n.A1 prvního až n-tého vstupního bloku 5.1 až 5.n a dále se všemi prvními datovými vstupy 6.1.V1 až 6.n.V1 prvního až n-tého výstupního bloku 6.1 až 6.n a se všemi prvními obousměrnými vstupy 7.1.A1 až 7.n.A1 prvního až n-tého přenosového bloku 7.1 až 7.n. N-tý datový výstup 4.An ovládacího a kontrolního bloku 4 je spojen se všemi n-tými datovými výstupy 5.1.An až 5.n.An prvního až n-tého vstupního bloku 5.1 až 5.n, dále se všemi n-tými datovými vstupy 6.1.Vn až 6.n.Vn prvního až n-tého výstupního bloku 6.1 až 6.n a se všemi n-tými obousměrnými vstupy 7.1.An až 7.n.An prvního až n-tého přenosového bloku 7.1 až 7.n. První adresový výstup 4.I1 prvního stupně ovládacího a kontrolního bloku 4 je spojen s druhým vstupem 5.1.2 prvního vstupního bloku 5.1. N-tý adresový výstup 4.In prvního stupně ovládacího a kontrolního bloku 4 je spojen s druhým vstupem 5.n.2 n-tého vstupního bloku 5.n. První adresový výstup 4.O1 druhého

stupně ovládacího a kontrolního bloku 4 je spojen se třetím vstupem 6.1.3 prvního výstupního bloku 6.1 a n-tý adresový výstup 4.On druhého stupně ovládacího a kontrolního bloku 4 je spojen se třetím vstupem 6.n.3 n-tého výstupního bloku 6.n. První adresový výstup 4.S1 třetího stupně ovládacího a kontrolního bloku 4 je spojen se čtvrtým vstupem 7.1.4 prvního přenosového bloku 7.1 a n-tý adresový výstup 4.Sn třetího stupně ovládacího a kontrolního bloku 4 je spojen se čtvrtým vstupem 7.n.4 n-tého přenosového bloku 7.n. První až n-tý datový vstup 5.1.V1 až 5.1.Vn prvního vstupního bloku 5.1 je spojen s prvním až n-tým vnějším vstupem V1.1 až V1.n prvního vstupního bloku 5.1 a první až n-tý datový vstup 5.n.V1 až 5.n.Vn n-tého vstupního bloku 5.n je spojen s prvním až n-tým vnějším vstupem Vn.1 až Vn.n n-tého vstupního bloku 5.n. První datový výstup 6.1.K1 až 6.1.Kn prvního výstupního bloku 6.1 je spojen s prvním vnějším výstupem K1.1 až K1.n prvního výstupního bloku 6.1 a první až n-tý datový vstup 6.n.K1 až 6.n.Kn n-tého výstupního bloku 6.n je spojen s prvním až n-tým vnějším výstupem Kn.1 až Kn.n n-tého výstupního bloku 6.n. Šestý vstup 7.1.6 prvního přenosového bloku 7.1 je spojen s vnějším vstupem SI.1 prvního přenosového bloku 7.1, jehož druhý výstup 7.1.8 je spojen s vnějším výstupem SO.1 prvního přenosového bloku 7.1. Šestý vstup 7.n.6 n-tého přenosového bloku 7.n je spojen s vnějším vstupem SI.n n-tého přenosového bloku 7.n, jehož druhý výstup 7.n.8 je spojen s vnějším výstupem SO.n n-tého přenosového bloku 7.n.

Vstupní vnější signály jsou přiváděny u prvního vstupního bloku na první až n-tý datový vstup 5.1.V1 až 5.1.Vn a u n-tého vstupního bloku na první až n-tý datový vstup 5.n.V1 až 5.n.Vn. Každý vstupní blok 5.1 až 5.n je vyadresován prostřednictvím svého druhého vstupu 5.1.2 až 5.n.2. Tyto signály jsou vygenerovány z prvního až n-tého adresového výstupu 4.I.1 až 4.I.n prvního stupně ovládacího a kontrolního bloku 4. V případě, že na druhém vstupu 5.n.2 příslušného vstupního bloku 5.n je signál a současně je signál na jeho prvním vstupu 5.n.1, dojde k přenosu signálů na datový výstup 5.n.A1 až 5.n.An, který je přiveden na obousměrný první až n-tý datový výstup 4.A1 až 4.An ovládacího a kontrolního bloku 4. Tyto signály jsou po zpracování přivedeny do řídicího bloku 2 přes

jeho první až n-tý obousměrný vstup 2.D1 až 2.Dn. Tyto údaje jsou porovnány s binárními hodnotami uloženými v paměťových místech a dále zpracovány. Řídící blok 2 pro svoji správnou funkci potřebuje další pomocné a řídící signály, které jsou přiváděny na jeho první až devátý vstup 2.1 až 2.9 z časového řídícího bloku 1. Po provedení příslušné logické operace je zpracovaný signál vyslán přes ovládací a kontrolní blok 4 na sběrnici tvořenou prvním až n-tým datovým výstupem 4:A1 až 4.An, která je připojena na všechny vstupní bloky 5.1 až 5.n, výstupní bloky 6.1 až 6.n a přenosové bloky 7.1 až 7.n. Zejména tím, že tato datová sběrnice je propojena také se vstupními bloky 5.1 až 5.n, lze programovým způsobem zajistit jejich kontrolu a tak zvýšit spolehlivost celého zařízení. Všechny druhé vstupy 6.1.2 až 6.n.2 prvního až n-tého výstupního bloku 6.1 až 6.n jsou vzájemně propojeny a spojeny s pátým výstupem 4.8 ovládacího a kontrolního bloku 4, kterým je vysílán kontrolní signál na všechny výstupní bloky 6.1 až 6.n. V případě, že dojde k závadě v časovém řídícím bloku 1, řídícím bloku 2, napájecím členu 3 nebo také částečně v ovládacím a kontrolním bloku 4, dojde v ovládacím a kontrolním bloku 4 k vyhodnocení tohoto signálu včetně příslušné signalizace a prostřednictvím prvního až n-tého výstupního bloku 6.1 až 6.n k odpojení ovládacích signálů na prvním až n-tém vnějším výstupu K.1.1 až K.1.n prvního výstupního bloku 6.1 až prvním až n-tém vnějším výstupu K.n.1 až K.n.n n-tého výstupního bloku 6.n. Vstupní signály pro automatiku mohou být přiváděny také pomocí prvního až n-tého přenosového bloku 7.1 až 7.n prostřednictvím prvního až n-tého vnějšího vstupu SI.1 až SI.n prvního až n-tého přenosového bloku 7.1 až 7.n. Prostřednictvím prvního až n-tého přenosového bloku 7.1 až 7.n je možné také signály vysílat pomocí prvního až n-tého vnějšího výstupu SO.1 až SO.2 a dále zpracovávat v návazných automatech.

Řídící jednotka podle vynálezu je určena k ovládání a řízení technologických procesů především v důlních provozech, lze ji však využít i v jiných aplikacích všude tam, kde je požadována odolnost vůči rušivým signálům a celková spolehlivost řídícího systému.

PŘEDMĚT VYNÁLEZU

249 628

Řídicí jednotka logických binárních funkcí, zejména důležitých automatik, sestávající z časového řídicího bloku, řídicího bloku, napájecího členu, ovládacího a kontrolního bloku, vstupních bloků, výstupních bloků a přenosových bloků, vyznačená tím, že časový řídicí blok (1) je svým prvním vstupem (1.1) spojen s resetovacím vstupem (T) a svým prvním výstupem (1.4) je spojen s prvním vstupem (2.1) řídicího bloku (2), jehož druhý vstup (2.2) je spojen s druhým výstupem (1.5) časového řídicího bloku (1), jehož třetí výstup (1.6) je spojen se třetím vstupem (2.3) řídicího bloku (2), jehož čtvrtý vstup (2.4) je spojen se čtvrtým výstupem (1.7) časového řídicího bloku (1), jehož pátý výstup (1.8) je spojen s pátým vstupem (2.5) řídicího bloku (2), jehož šestý vstup (2.6) je spojen se šestým výstupem (1.9) časového řídicího bloku (1), jehož sedmý výstup (1.10) je spojen se sedmým vstupem (2.7) řídicího bloku (2), jehož osmý vstup (2.8) je spojen s osmým výstupem (1.11) časového řídicího bloku (1), jehož devátý výstup (1.12) je spojen s devátým vstupem (2.9) řídicího bloku (2), jehož desátý vstup (2.10) je spojen s prvním výstupem (3.3) napájecího členu (3) a současně s druhým vstupem (1.2) časového řídicího bloku (1), jehož třetí vstup (1.3) je spojen jednak s prvním vstupem (4.1) ovládacího a kontrolního bloku (4) a s jedenáctým vstupem (2.11) řídicího bloku (2), jednak s druhým výstupem (3.4) napájecího členu (3) a současně se všemi třetími vstupy (5.1.3 až 5.n.3) prvního až n-tého vstupního bloku (5.1 až 5.n), se všemi čtvrtými vstupy (6.1.4 až 6.n.4) prvního až n-tého výstupního bloku (6.1 až 6.n) a se všemi pátými vstupy (7.1.5 až 7.n.5) prvního až n-tého přenosového bloku (7.1 až 7.n), kdežto desátý výstup (1.13) časového řídicího bloku (1) je spojen jednak se sedmým výstupem (4.12) ovládacího a kontrolního bloku (4) a s druhým výstupem (2.13) řídicího bloku (2), jednak s druhým vstupem (3.2) napájecího členu (3) a současně se všemi výstupy (5.1.6 až 5.n.6) prvního až n-tého vstupního bloku (5.1 až 5.n), se všemi výstupy (6.1.6 až 6.n.6) prvního až n-tého výstupního bloku (6.1 až 6.n) a se všemi

prvními výstupy (7.1.7 až 7.n.7) prvního až n-tého přenosového bloku (7.1 až 7.n), přičemž první vstup (3.1) napájecího členu (3) je spojen s napájecím vstupem (U) a čtvrtý výstup (3.6) napájecího členu (3) je spojen s napájecím výstupem (N), zatímco třetí výstup (3.5) napájecího členu (3) je spojen s prvním výstupem (2.12) řídicího bloku (2), jehož první až n-tý obousměrný vstup (2.D1 až 2.Dn) je spojen s prvním až n-tým obousměrným vstupem (4.D1 až 4.Dn) ovládacího a kontrolního bloku (4), jehož druhý vstup (4.2) je spojen se třetím výstupem (2.14) řídicího bloku (2), jehož čtvrtý výstup (2.15) je spojen se třetím vstupem (4.3) ovládacího a kontrolního bloku (4), jehož první výstup (4.4) je spojen s prvním signalizačním výstupem (S1), kdežto druhý signalizační výstup (S2) je spojen s druhým výstupem (4.5) ovládacího a kontrolního bloku (4), jehož čtvrtý vstup (4.10) je spojen s pátým výstupem (2.16) řídicího bloku (2), jehož šestý výstup (2.17) je spojen s pátým vstupem (4.11) ovládacího a kontrolního bloku (4), jehož třetí výstup (4.6) je spojen se všemi prvními vstupy (5.1.1 až 5.n.1) prvního až n-tého vstupního bloku (5.1 až 5.n) a se všemi prvními vstupy (7.1.1 až 7.n.1) prvního až n-tého přenosového bloku (7.1 až 7.n), zatímco čtvrtý výstup (4.7) ovládacího a kontrolního bloku (4) je spojen se všemi prvními vstupy (6.1.1 až 6.n.1) prvního až n-tého výstupního bloku (6.1 až 6.n) a současně se všemi druhými vstupy (7.1.2 až 7.n.2) prvního až n-tého přenosového bloku (7.1 až 7.n) a pátý výstup (4.8) ovládacího a kontrolního bloku (4) je spojen se všemi druhými vstupy (6.1.2 až 6.n.2) prvního až n-tého výstupního bloku (6.1 až 6.n), kdežto šestý výstup (4.9) ovládacího a kontrolního bloku (4) je spojen se všemi třetími vstupy (7.1.3 až 7.n.3) prvního až n-tého přenosového bloku (7.1 až 7.n) a první datový výstup (4.A1) ovládacího a kontrolního bloku (4) je spojen se všemi prvními datovými výstupy (5.1.A1 až 5.n.A1) prvního až n-tého vstupního bloku (5.1 až 5.n) a dále se všemi prvními datovými vstupy (6.1.V1 až 6.n.Vn) prvního až n-tého výstupního bloku (6.1 až 6.n) a se všemi prvními obousměrnými vstupy (7.1.A1 až 7.n.A1) prvního až n-tého přenosového bloku (7.1 až 7.n), zatímco n-tý datový výstup (4.An) ovládacího a kontrolního bloku (4) je spojen se všemi n-tými datovými výstupy (5.1.An až 5.n.An) prvního až n-tého vstupního bloku (5.1 až

5.n), dále se všemi n-tými datovými vstupy (6.1.Vn až 6.n.Vn) prvního až n-tého výstupního bloku (6.1 až 6.n) a se všemi n-tými obousměrnými vstupy (7.1.An až 7.n.An) prvního až n-tého přenosového bloku (7.1 až 7.n) kdežto první adresový výstup (4.I1) prvního stupně ovládacího a kontrolního bloku (4) je spojen s druhým vstupem (5.1.2) prvního vstupního bloku (5.1) a n-tý adresový výstup (4.In) prvního stupně ovládacího a kontrolního bloku (4) je spojen s druhým vstupem (5.n.2) n-tého vstupního bloku (5.n), zatímco první adresový výstup (4.O1) druhého stupně ovládacího a kontrolního bloku (4) je spojen se třetím vstupem (6.1.3) prvního výstupního bloku (6.1) a n-tý adresový výstup (4.On) druhého stupně ovládacího a kontrolního bloku (4) je spojen se třetím vstupem (6.n.3) n-tého výstupního bloku (6.n), první adresový výstup (4.S1) třetího stupně ovládacího a kontrolního bloku (4) je spojen se čtvrtým vstupem (7.1.4) prvního přenosového bloku (7.1) a n-tý adresový výstup (4.Sn) třetího stupně ovládacího a kontrolního bloku (4) je spojen se čtvrtým vstupem (7.n.4) n-tého přenosového bloku (7.n), přičemž první až n-tý datový vstup (5.1.V1 až 5.1.Vn) prvního vstupního bloku (5.1) je spojen s prvním až n-tým vnějším vstupem (V1.1 až V1.n) prvního vstupního bloku (5.1) a první až n-tý datový vstup (5.n.V1 až 5.n.Vn) n-tého vstupního bloku (5.n) je spojen s prvním až n-tým vnějším vstupem (Vn.1 až Vn.n) n-tého vstupního bloku (5.n), kdežto první datový výstup (6.1.K1 až 6.1.Kn) prvního výstupního bloku (6.1) je spojen s prvním vnějším výstupem (K1.1 až K1.n) prvního výstupního bloku (6.1) a první až n-tý datový vstup (6.n.K1 až 6.n.Kn) n-tého výstupního bloku (6.n) je spojen s prvním až n-tým vnějším výstupem (Kn.1 až Kn.n) n-tého výstupního bloku (6.n), zatímco šestý vstup (7.1.6) prvního přenosového bloku (7.1) je spojen s vnějším vstupem (SI.1) prvního přenosového bloku (7.1), jehož druhý výstup (7.1.8) je spojen s vnějším výstupem (SO.1) prvního přenosového bloku (7.1) a šestý vstup (7.n.6) n-tého přenosového bloku (7.n) je spojen s vnějším vstupem (SI.n) n-tého přenosového bloku (7.n), jehož druhý výstup (7.n.8) je spojen s vnějším výstupem (SO.n) n-tého přenosového bloku (7.n).

