



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0134149

(43) 공개일자 2015년12월01일

(51) 국제특허분류(Int. Cl.)

H03B 5/08 (2006.01) H03B 5/12 (2014.01)

(21) 출원번호 10-2014-0061140

(22) 출원일자 2014년05월21일

심사청구일자 2014년05월21일

(71) 출원인

고려대학교 산학협력단

서울특별시 성북구 안암로 145, 고려대학교 (안암동5가)

(72) 발명자

이재성

서울특별시 마포구 백범로37길 6, 109-2002 (신공덕동, 신공덕1차삼성래미안아파트)

김남형

서울특별시 동대문구 제기로2가길 20, 브리엘라빌라 502호 (제기동, 제기동다세대주택)

(74) 대리인

송인호, 민영준, 최관락

전체 청구항 수 : 총 5 항

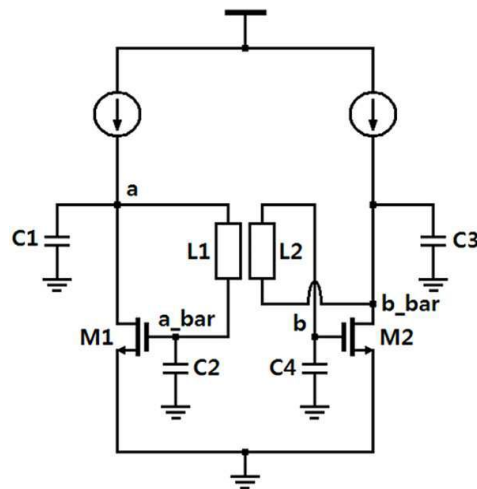
(54) 발명의 명칭 차동 콜피츠 발진기

(57) 요약

본 발명은 게이트-드레인 귀환구조를 가지는 콜피츠 발진기가 차동으로 구현된 차동 콜피츠 발진기에 관한 것이다.

본 발명의 일실시예에 의한 차동 콜피츠 발진기는 제1게이트와 제1드레인 사이에 연결된 제1로드; 및 상기 제1로드와 커플링된 제2로드-상기 제2로드는 제2게이트와 제2드레인 사이에 연결되어 있음-;를 포함할 수 있다.

대표도 - 도7



이 발명을 지원한 국가연구개발사업

과제고유번호 2014023435

부처명 미래창조과학부

연구관리전문기관 한국연구재단

연구사업명 (이공)중견연구자지원_도약연구

연구과제명 전자소자 기반 초소형 테라헤르츠 3D 토모그래피 이미징 회로 및 시스템 개발

기 여 율 1/1

주관기관 고려대학교 산학협력단

연구기간 2014.05.01 ~ 2015.04.30

명세서

청구범위

청구항 1

제1게이트와 제1드레인 사이에 연결된 제1로드; 및

상기 제1로드와 커플링된 제2로드-상기 제2로드는 제2게이트와 제2드레인 사이에 연결되어 있음-;를 포함하는 것을 특징으로 하는 차동 콜피츠 발진기.

청구항 2

제 1 항에 있어서,

상기 제1게이트와 상기 제1드레인은 180도의 위상 차를 가지고, 상기 제2게이트와 상기 제2드레인은 180도의 위상 차를 가지는 것을 특징으로 하는 차동 콜피츠 발진기.

청구항 3

제 1 항에 있어서,

상기 제1로드와 상기 제2로드는 자기 커플링 된 것을 특징으로 하는 차동 콜피츠 발진기.

청구항 4

제 1 항에 있어서,

상기 제1로드의 제1입력단으로 인가되는 위상과 상기 제2로드의 제2입력단으로 인가되는 위상은 서로 반대 위상인 것-상기 제1입력단과 상기 제2입력단은 서로 대칭되게 위치하고 있음-을 특징으로 하는 차동 콜피츠 발진기.

청구항 5

제 1 항에 있어서, 상기 제1로드 및 상기 제2로드는

인덕터 및 마이크로스트립 중 어느 하나인 것을 특징으로 하는 차동 콜피츠 발진기.

발명의 설명

기술분야

[0001] 본 발명은 차동 콜피츠 발진기에 관한 것으로, 보다 상세하게는 게이트-드레인 귀환구조를 가지는 콜피츠 발진기가 차동으로 구현된 차동 콜피츠 발진기에 관한 것이다.

배경기술

[0002] 전압제어 발진기(VCO: Voltage-Controlled Oscillator)는 외부에서 인가되는 전압에 따라 발진 신호의 주파수가 변화될 수 있는 회로로 무선 송수신기에서 중요한 구성 요소로 사용되고 있다.

[0003] 이러한 전압제어 발진기 중 LC 형태의 전압제어 발진기는 회로의 양성 피드백에 따른 부정 저항(-gm)을 이용하는 형태의 발진기이다. 이러한 발진기에 있어서는 제어 신호를 통해 회로 상에 존재하는 커패시턴스 값을 제어함으로써 발진 주파수를 제어할 수 있다.

[0004] LC 형태의 전압제어 발진기로서는 트랜지스터에 의한 양성 피드백에 따른 부정 저항 특성을 이용하는 음성 컨덕턴스 LC 발진기가 널리 알려져 있다.

[0005] 통신을 위한 RF 송수신기에 차동으로 동작하는 발진기는 캐리어 주파수를 생성하는 역할을 수행한다. 이때 LC 크로스 커플드 발진기 대비 콜피츠 발진기의 페이즈노이즈 특성이 우수하므로 고주파에서는 콜피츠 발진기가 선호된다. 관련된 선행문헌으로 등록특허 제10-1043418호가 있다.

[0006] 일반적으로 콜피츠 발진기를 차동으로 구현하기 위해서는 LC 크로스 커플드 방식의 부귀환 구조를 이용하게 된다. 상기 발진기는 LC 크로스 커플드 방식으로 인해 트랜지스터 내부의 기생성분에 의한 동작 주파수 하락이 크게 발생하게 된다.

[0007] 따라서 차동 구현을 확보함과 동시에 페이즈노이즈 특성 및 동작 주파수 하락 부분이 개선된 발진기에 대한 연구가 필요한 실정이다.

발명의 내용

해결하려는 과제

[0008] 본 발명의 목적은 차동 구현을 확보함과 동시에 페이즈노이즈 특성 및 동작 주파수 하락 부분이 개선된 차동 콜피츠 발진기를 제공하는 데 있다.

과제의 해결 수단

[0009] 상기 목적을 달성하기 위해 본 발명의 일실시예에 의하면, 제1게이트와 제1드레인 사이에 연결된 제1로드; 및 상기 제1로드와 커플링된 제2로드-상기 제2로드는 제2게이트와 제2드레인 사이에 연결되어 있음-;를 포함하는 차동 콜피츠 발진기가 개시된다.

발명의 효과

[0010] 본 발명의 일실시예에 의한 차동 콜피츠 발진기는 차동 구현이 가능함과 동시에 페이즈노이즈 특성을 개선하고, 동작 주파수 하락 손실을 최소화할 수 있다.

도면의 간단한 설명

[0011] 도 1은 본 발명의 일실시예와 관련된 차동 콜피츠 발진기에서 채용된 게이트-드레인 귀환 구조의 콜피츠 발진기의 회로도이다.

도 2는 도 1의 콜피츠 발진기의 회로도와 비교를 위한 다른 콜피츠 회로도이다.

도 3은 도 1 및 도 2의 회로도에서의 부성저항을 실험한 결과를 나타낸 그래프이다.

도 4는 도 1의 회로도에서 게이트-드레인 양 단의 전압 위상을 나타내는 그래프이다.

도 5는 본 발명의 일실시예와 관련된 트랜스미션라인 커플러의 입력과 출력 각각에 위상이 반대인 차동 전압이 인가되는 상태를 나타내는 도면이다.

도 6은 도 5와 같은 상황에서 입력과 출력에 각각 동일한 파워를 인가했을 시 실제 입력과 출력단에 인가되는 전압의 크기를 입력과 출력간의 전압 위상차에 따라 시뮬레이션한 결과를 나타내는 그래프이다.

도 7은 본 발명의 일실시예와 관련된 차동 콜피츠 발진기이다.

도 8은 도 7과의 비교를 위한 발진기이다.

도 9는 동일한 조건에서 도1, 도 2, 도 7 및 도 8의 발진기의 동작 주파수를 나타낸다.

도 10은 도 7과 도 8의 부성저항을 나타낸다.

도 11은 도 7과 도8의 위성잡음특성을 나타내는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0012] 이하, 본 발명의 일실시예와 관련된 차동 콜피츠 발진기에 대해 도면을 참조하여 설명하도록 하겠다.

[0013] 본 명세서에서 사용되는 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다. 본 명세서에서, "구성된다" 또는 "포함한다" 등의 용어는 명세서상에 기재된 여러 구성 요소들, 또는 여러 단계들을 반드시 모두 포함하는 것으로 해석되지 않아야 하며, 그 중 일부 구성 요소들 또는 일부 단계들은 포함되지 않을 수도 있고, 또는 추가적인 구성 요소 또는 단계들을 더 포함할 수 있는 것으로 해석되어야 한다.

[0014] 도 1은 본 발명의 일실시예와 관련된 차동 콜피츠 발진기에서 채용된 게이트-드레인 귀환 구조의 콜피츠 발진기

의 회로도이고, 도 2는 도 1의 콜피츠 발진기의 회로도와 비교를 위한 다른 콜피츠 회로도이다.

[0015] 도 1의 콜피츠 발진기는 로드(L)가 게이트와 드레인 사이에 연결되는 구조인 반면, 도 2의 발진기는 로드(L)가 게이트에만 연결되어 있는 구조이다.

[0016] 도 1의 콜피츠 발진기는 로드(L)가 게이트와 드레인 사이에 연결되는 구조를 가지는 콜피츠 발진기 회로이다. 해당 콜피츠 발진기 회로의 노드 a1에서의 어드미턴스를 분석하면 다음 수학식1과 같다.

수학식 1

$$Y = \frac{g_m}{1 - \omega^2 LC_2} + \frac{j\omega C_2}{1 - \omega^2 LC_2} + j\omega C_1$$

[0017]

[0018] 여기서, gm은 트랜스컨덕턴스이고, w은 2*pi*freq로 freq 는 동작 주파수이고, L은 로드 역할을 하는 인덕터의 임피던스이다. 상기 인덕터는 마이크로스트립라인으로 대체될 수 있다. C1 및 C2는 커패시터이다.

[0019] 수학식 1에서 발진조건에서의 임피던스를 계산하면 다음 수학식 2와 같다.

수학식 2

$$Z_{osc} = \frac{1 - \omega^2 LC_2}{g_m}$$

[0020]

[0021] 도 2의 구조는 게이트와 드레인에 따로 바이어스를 인가할 수 있어 일반적으로 사용된다. 도 1 및 도 2에서 C1과 C2의 값은 동일하다.

[0022] 수학식 2의 계산에 따르면 도 1이 콜피츠 발진기의 로드 인덕터를 드레인에만 연결했을 때(도 2의 구조) 대비 부성저항이 개선됨을 알 수 있다. 도 2와 같이 로드 인덕터를 드레인에만 연결했을 때와 도1에서의 게이트-드레인 귀환구조에 인덕터를 연결했을 때 부성저항을 시뮬레이션 결과는 도 3과 같으며 도 1의 구조에서 성능이 개선됨을 알 수 있다.

[0023] 도시된 바와 같이, 도 3(a)는 도 1의 부성저항을 나타내며, 그 값은 약 -57.91ohm이다. 또한, 도 3(b)는 도 2의 부성저항을 나타내며, 그 값은 약 -737.4ohm이다. 도시된 그래프를 통해 도 1이 도 2보다 부성저항이 개선됨을 알 수 있다. 부성저항이 음의 값을 가지면서 0에 가까울수록 발진이 잘 되기 때문에, 도 1의 콜피츠 발진기가 도 2의 콜피츠 발진기에 비해 발진이 잘된다고 할 수 있다.

[0024] 도 4는 도 1의 회로도에서 게이트-드레인 양 단의 전압 위상을 나타내는 그래프이다.

[0025] 도시된 바와 같이, 도 4는 게이트-드레인 귀환 구조의 콜피츠 발진기 상에서 게이트-드레인 양 단의 전압 위상이 반전되며 전압 레벨이 유사함을 보여준다.

[0026] 도 5는 본 발명의 일실시예와 관련된 트랜스미션라인 커플러의 입력과 출력 각각에 위상이 반대인 차동 전압이 인가되는 상태를 나타내는 도면이다.

[0027] 입력 1(in1)과 입력 2(in2)는 180도의 위상 차이가 있다. 입력과 출력에 각각 동일한 파워를 인가했을 시 실제 입력과 출력단에 인가되는 전압의 크기를 입력과 출력간의 전압 위상차에 따라 시뮬레이션을 진행하면 도 6와 같다.

[0028] 도 6은 도 5와 같은 상황에서 입력과 출력에 각각 동일한 파워를 인가했을 시 실제 입력과 출력단에 인가되는 전압의 크기를 입력과 출력간의 전압 위상차에 따라 시뮬레이션한 결과를 나타내는 그래프이다.

[0029] 도 6에 따르면 입력과 출력에 0도, 180도의 위상 차이를 가지는 신호가 인가될 시 입력과 출력간의 전압 크기가 동일함을 알 수 있고, 0도의 위상차이를 가질 때 전압 크기가 같고 최대가 됨을 알 수 있다.

[0030] 상기 도 5 및 도 6이 결과를 이용하고 도 1의 회로도를 채용하여 도 7과 같은 차동 콜피츠 발진기를 구현할 수

있다.

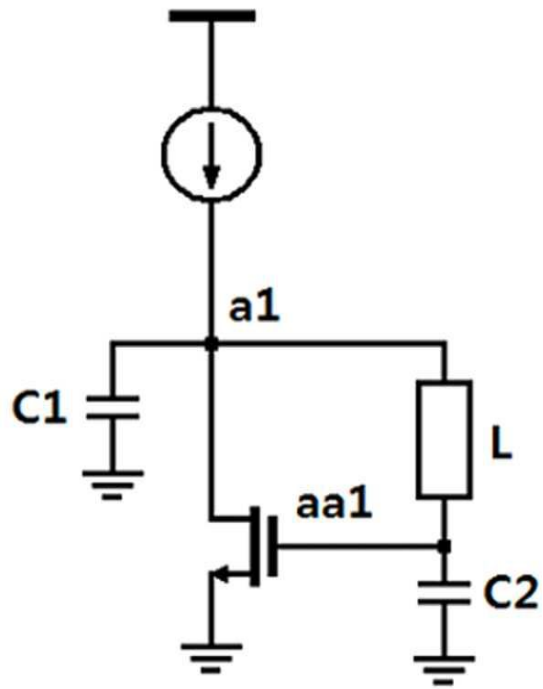
- [0031] 도 7은 본 발명의 일실시예와 관련된 차동 콜피츠 발진기이다.
- [0032] 도 7은 도1의 게이트-드레인 귀환구조 콜피츠 발진기의 게이트-드레인 사이의 로드로 트랜스미션라인을 사용하고, 도 5와 같은 트랜스미션라인 커플링을 적용한 회로이다. 상기 도 7의 콜피츠 발진기는 제1로드(L1) 및 상기 제1로드(L1)와 자기 커플링된 제2로드(L2)를 포함하고 있다. 상기 제1로드(L1)는 제1트랜지스터(M1)의 드레인 및 게이트와 연결되고, 상기 제2로드(L2)는 제2트랜지스터(M2)의 드레인 및 게이트와 연결되어 있다.
- [0033] 제1로드(L1)를 포함하고 있는 콜피츠 회로와 제2로드(L2)를 포함하고 있는 콜피츠 회로는 거울상 이미지로 서로 대칭을 이룬다. 상기 제1로드(L1)의 상단은 제1트랜지스터(M1)의 드레인과 연결되고, 상기 제1로드(L1)의 하단은 제1트랜지스터(M1)의 게이트와 연결된다. 반면, 상기 제2로드(L2)의 상단은 제2트랜지스터(M2)의 게이트와 연결되고, 상기 제2로드(L2)의 하단은 제2트랜지스터(M2)의 드레인과 연결된다.
- [0034] 상기 제1로드(L1)의 상단 입력단으로 인가되는 위상과 상기 제2로드(L2)의 상단 입력단으로 인가되는 위상은 서로 반대 위상을 가진다. 물론, 상기 제1로드(L1)의 하단 입력단으로 인가되는 위상과 상기 제2로드(L2)의 하단 입력단으로 인가되는 위상은 서로 반대 위상을 가진다.
- [0035] 도 5에 설명된 바와 같이 입력과 출력 사이에 0도의 위상 차이를 가질 때 트랜스미션라인 커플러 사이에 최대전압이 걸리게 되므로 출력부분의 b , b_{bar} 를 반전시켜 도 7과 같이 회로를 구성하게 되면 실제 두 개의 콜피츠 발진기는 차동으로 구현이 되며 상호간에 부귀환회로가 형성되어 부정저항이 개선되고 페이즈노이즈 특성도 개선이 된다.
- [0036] 도 8은 도 7과의 비교를 위한 발진기이다. 도 8은 도 2의 콜피츠 회로를 커플링한 구조이다.
- [0037] 도 9는 동일한 조건에서 도1, 도 2, 도 7 및 도 8의 발진기의 동작 주파수를 나타낸다.
- [0038] 도 9와 같이 도 2 및 도 8의 경우(일반적인 차동 콜피츠 발진기의 경우) 동작 주파수가 35.5% 하락하였으나 도 1 및 도 7의 경우(본 발명의 일실시예에 의한 차동 콜피츠 발진기의 경우) 동작 주파수가 28.2% 하락하여 일반적인 구조 대비 약 7% 정도 동작 주파수에서 이득이 있다.
- [0039] 도 10은 도 7과 도 8의 부정저항을 나타낸다.
- [0040] 도 10(a)는 도 7의 부정저항을 나타내고, 도 10(b)는 도 8의 부정저항을 나타낸다. 즉, 본 발명의 일실시예에 의한 도 7과 일반적인 구조인 도 8의 동작 주파수를 동일하게 맞추었을 때의 부정저항 특성을 나타낸다. 부정저항의 경우 그 값이 작을수록 초기 발진조건(start-up)에 유리하므로 발진기의 주요한 파라미터이다. 도 10은 도 7의 구조가 기존 구조(도 8) 대비 부정저항에서 약 16.3% 개선이 되어 초기 발진조건이 유리함을 나타낸다.
- [0041] 도 11은 도 7과 도8의 위상잡음특성을 나타내는 그래프이다.
- [0042] 도11은 도 10과 같은 조건에서 도 7과 및 도 8의 위상잡음특성을 나타낸다.
- [0043] 도 11을 통해 도 7의 구조가 일반적인 구조(도 8구조) 대비 위상잡음에서도 2~3dB 정도 개선됨을 통해 알 수 있다.
- [0044] 본 발명의 일실시예에 의한 차동 콜피츠 발진기는 차동 구현이 가능함과 동시에 페이즈노이즈 특성을 개선하고, 동작 주파수 하락 손실을 최소화할 수 있다.
- [0045] 상기와 같이 설명된 차동 콜피츠 발진기는 상기 설명된 실시예들의 구성과 방법이 한정되게 적용될 수 있는 것이 아니라, 상기 실시예들은 다양한 변형이 이루어질 수 있도록 각 실시예들의 전부 또는 일부가 선택적으로 조합되어 구성될 수도 있다.

부호의 설명

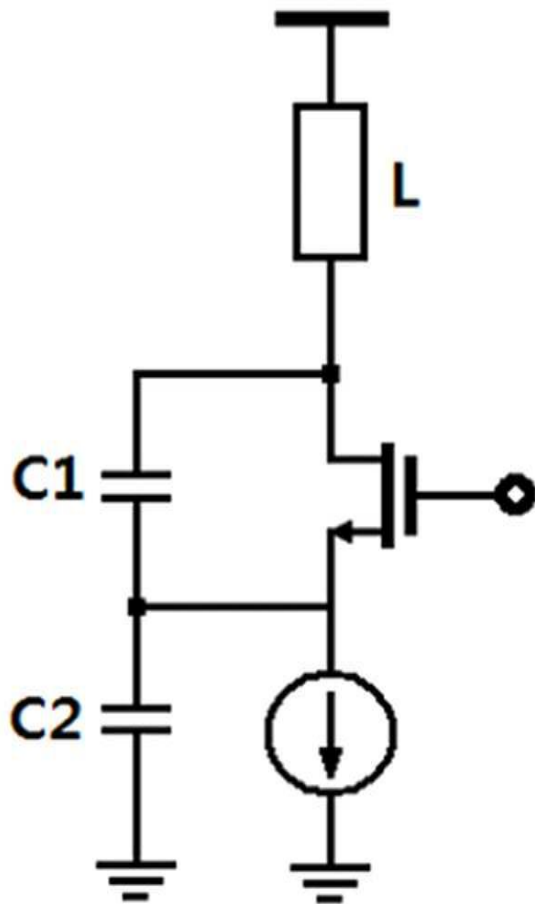
- [0046] L: 로드
C: 커패시터
M: 트랜지스터

도면

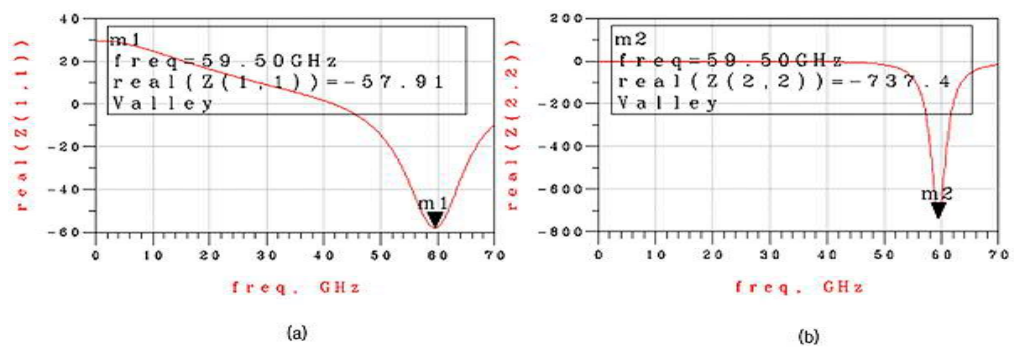
도면1



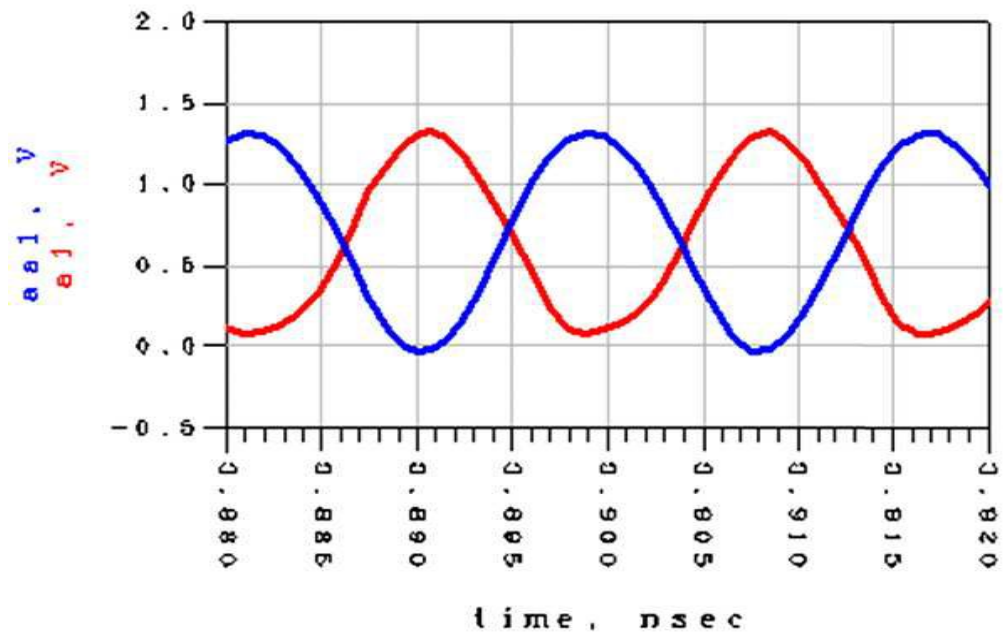
도면2



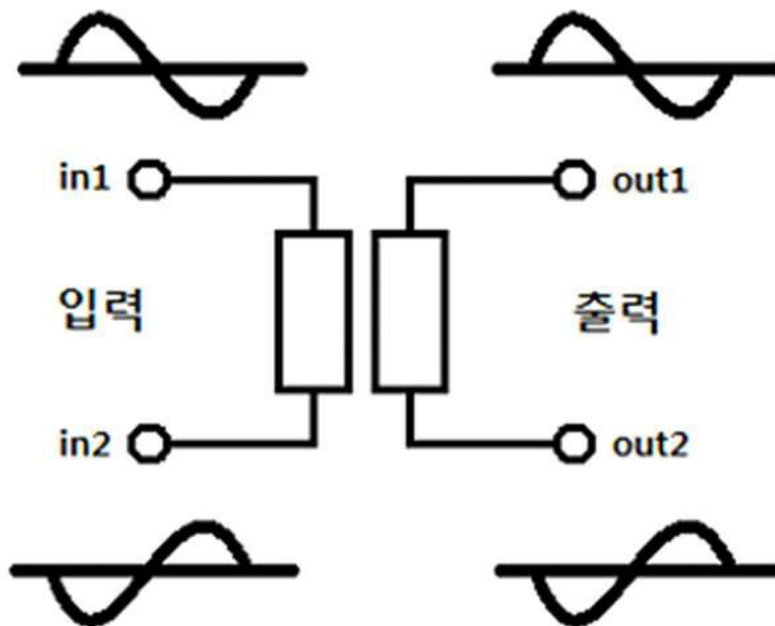
도면3



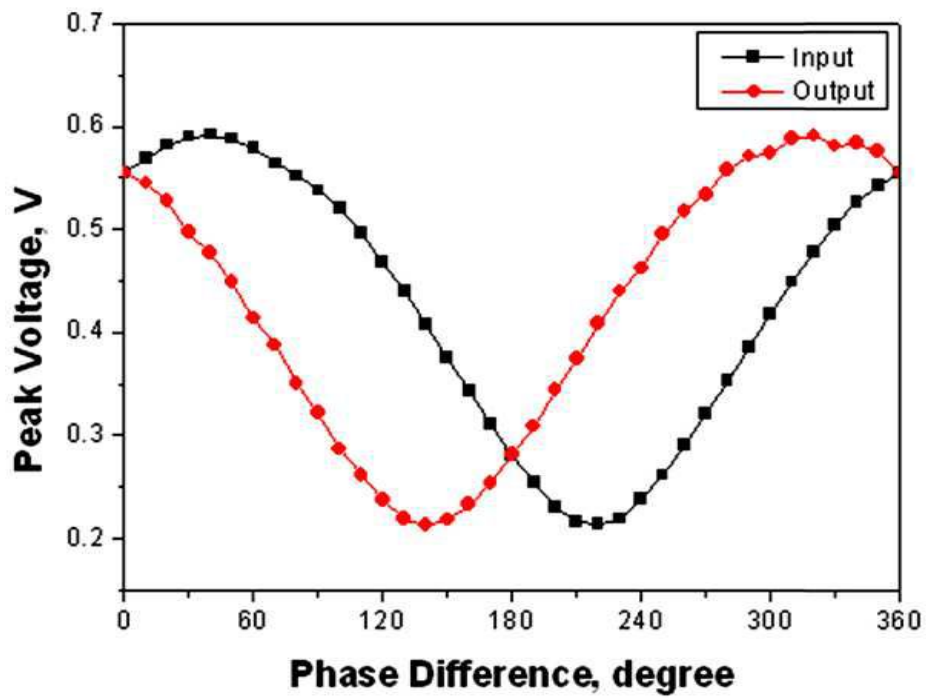
도면4



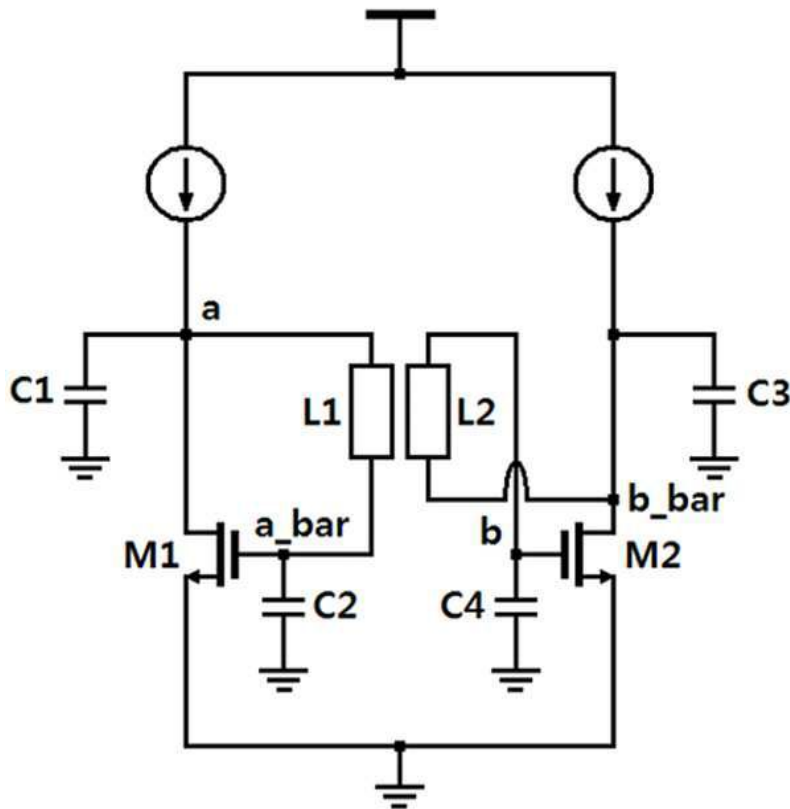
도면5



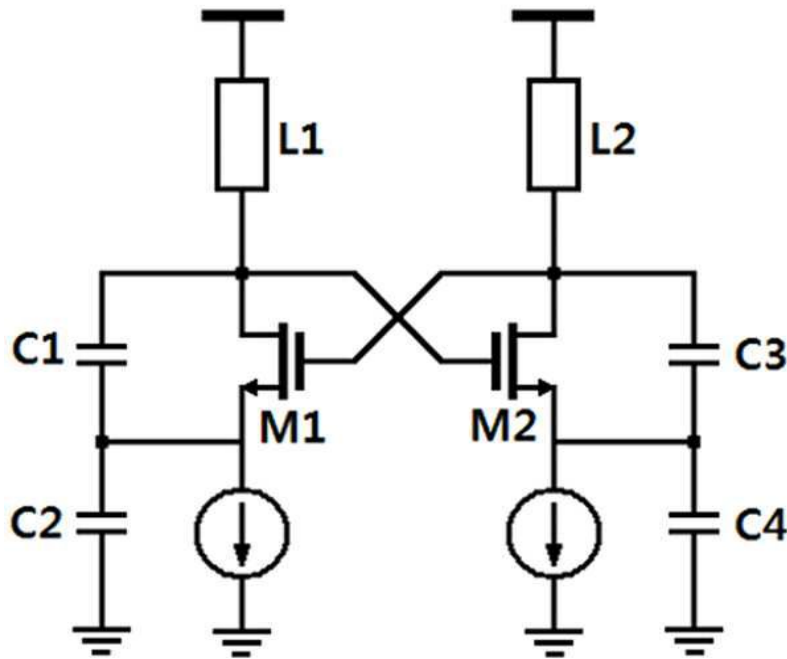
도면6



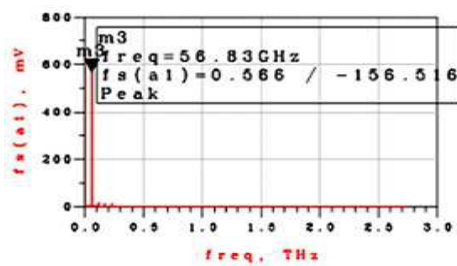
도면7



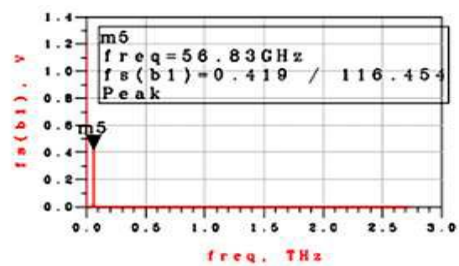
도면8



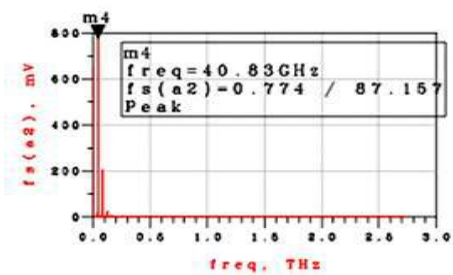
도면9



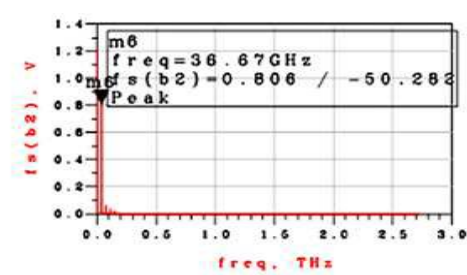
(a)



(b)

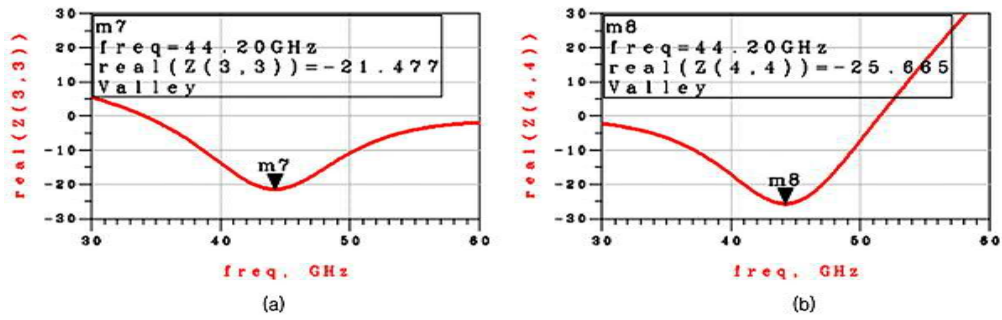


(c)



(d)

도면10



도면11

