

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成24年3月8日(2012.3.8)

【公開番号】特開2010-74125(P2010-74125A)

【公開日】平成22年4月2日(2010.4.2)

【年通号数】公開・登録公報2010-013

【出願番号】特願2009-26135(P2009-26135)

【国際特許分類】

H 0 1 L 21/82 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/822 (2006.01)

【F I】

H 0 1 L 21/82 B

H 0 1 L 27/04 A

H 0 1 L 27/04 D

H 0 1 L 21/82 L

H 0 1 L 27/04 C

【手続補正書】

【提出日】平成24年1月20日(2012.1.20)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

第 1 の方向に沿って配列された複数のスタンダードセルを有する半導体装置であって、前記複数のスタンダードセルの各々は、第 1 の方向に沿って延びかつ互いに正対する第 1 および第 2 の外縁を有し、

前記第 1 の方向に沿って前記複数のスタンダードセルの各々を通り n 型ウエルおよび p 型ウエルの境となる境界と前記第 1 の外縁との間に形成された p M I S 領域と、前記境界と前記第 2 の外縁との間に形成された n M I S 領域とを有する半導体基板と、

前記第 1 の方向に直交する第 2 の方向に沿って延びる複数のゲート配線を有し、かつ前記半導体基板上に設けられた第 1 の層と、

前記第 1 の層上に設けられた第 2 の層とを備え、

前記第 2 の層は、

前記第 1 の外縁に沿って延び、かつ前記 p M I S 領域に電氣的に接続された第 1 の電源配線と、

前記第 2 の外縁に沿って延び、かつ前記 n M I S 領域に電氣的に接続された第 2 の電源配線と、

前記第 1 および第 2 の電源配線の間の前記 p M I S 領域上において、前記第 1 の方向に沿って延びかつ前記第 2 の方向に沿って一のピッチで配置された複数の第 1 の仮想ラインのそれぞれの上に配置された複数の p M I S 配線と、

前記第 1 および第 2 の電源配線の間の前記 n M I S 領域上において、前記第 1 の方向に沿って延びかつ前記第 2 の方向に沿って前記一のピッチで配置された複数の第 2 の仮想ラインのそれぞれの上に配置された複数の n M I S 配線とを含み、

前記複数の第 1 の仮想ラインのうち前記境界に最も近いものとの間隔は、前記複数の第 2 の仮想ラインのうち前記境界に最も近いものとの間隔は、前記一のピッチよりも大きい、半導体

装置。