

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2020 年 4 月 16 日 (16.04.2020)



(10) 国际公布号
WO 2020/073294 A1

(51) 国际专利分类号:
H01L 33/38 (2010.01) *H01L 33/48* (2010.01)
H01L 33/14 (2010.01) *H01L 33/00* (2010.01)

(21) 国际申请号: PCT/CN2018/109910

(22) 国际申请日: 2018 年 10 月 11 日 (11.10.2018)

(25) 申请语言: 中文

(26) 公布语言: 中文

(71) 申请人: 厦门市三安光电科技有限公司(XIAMEN SANAN OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国福建省厦门市思明区吕岭路 1721-1725 号, Fujian 361009 (CN)。

(72) 发明人: 张灿源 (ZHANG, Canyuan); 中国福建省厦门市思明区吕岭路 1721-1725 号, Fujian 361009 (CN)。 黄少华 (HUANG, Shaohua); 中国福建省厦门市思明区吕岭路 1721-1725 号,

Fujian 361009 (CN)。 曾晓强 (ZENG, Xiaoqiang); 中国福建省厦门市思明区吕岭路 1721-1725 号, Fujian 361009 (CN)。 徐宸科 (HSU, Chen-ke); 中国福建省厦门市思明区吕岭路 1721-1725 号, Fujian 361009 (CN)。

(81) 指定国(除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(54) Title: LIGHT-EMITTING DIODE CHIP AND MANUFACTURING METHOD THEREFOR

(54) 发明名称: 一种发光二极管芯片及其制作方法

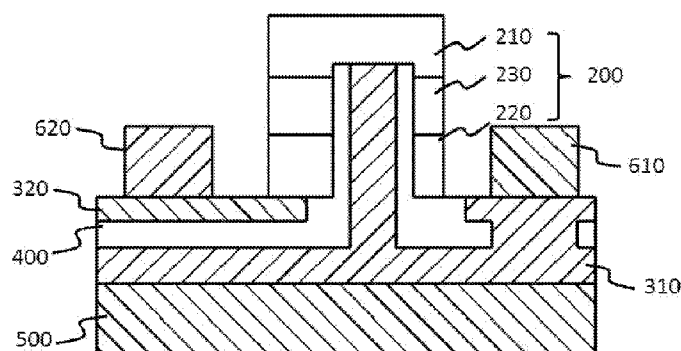


图 5

(57) Abstract: Disclosed is a light-emitting diode chip. A first electrode and a second electrode of the light-emitting diode chip face towards a front side. A back side of a first conductive layer is directly connected to a front side of a substrate. The area of contact between a front side of the first conductive layer and a back side of a first-type semiconductor layer is greater than the area of the first-type semiconductor layer by 1.5%. Part of the first conductive layer is at least exposed from the front side to be used for the arrangement of the first electrode. Part of a second conductive layer is at least exposed from the front side to be used for the arrangement of the second electrode. The exposed first conductive layer and the exposed second conductive layer are of equal height. An insulating layer extending from a recess covers a back side of the second conductive layer. The light-emitting diode chip has a stronger heat dissipation capability, thereby avoiding or reducing the situation where there is a reduction in the service life of the light-emitting diode chip under the conditions of a large current.



(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第21条(3))。

(57) 摘要: 本发明公开了一种发光二极管芯片, 其第一电极和第二电极朝向正侧, 第一导电层背侧与基板正侧直接连接, 第一导电层正侧与第一类型半导体层的背侧接触面积大于第一类型半导体层面积的1.5%, 第一导电层至少裸露出正侧一部分用于设置第一电极, 第二导电层至少裸露出正侧一部分用于设置第二电极, 裸露出的第一导电层和裸露出第二导电层等高, 从凹处延伸的绝缘层覆盖在第二导电层的背侧, 具有比较强的散热能力, 避免或减少发光二极管芯片在大电流条件下寿命降低的情况。

说明书

发明名称：一种发光二极管芯片及其制作方法

技术领域

[0001] 本发明涉及半导体技术领域，特别涉及一种发光二极管的芯片结构和制作工艺。

背景技术

[0002] 高功率高亮度发光二极管（LED）在当下高亮度照明市场的需求下凸显出了其重要性。在蓝宝石为衬底的水平结构LED上，由于蓝宝石的散热问题和电流拥挤效应，在高电流密度下操作极易过热导致芯片烧毁，因此高功率LED无法采用水平结构。而垂直结构LED，因其衬底可以置换成散热性和导热性良好的材料（例如：Si，CuW等），并且垂直结构无电流拥挤效应，电流可以很好的扩展，所以可以操作在超高电流密度下（例如：2.5A/mm²以上），实现大功率高亮度LED。为了获得更优的电流扩展，如何在垂直LED上进一步实现更高的电流密度、亮度和可靠性实现大功率发光二极管是目前LED市场的一个热点。

发明概述

技术问题

问题的解决方案

技术解决方案

[0003] 本发明的目的是提供一种在高压下具有更强效率、更高的电流密度、更好电性能和可靠性能的薄膜发光二极管结构。这些目的是通过独立权利要求的薄膜发光二极管结构和制造该结构工艺方法来解决。本发明的扩展方案和改进方案分别在从属权利要求中说明，它们的公开内容特此被明确地结合于说明书中。

[0004] 为了解决背景技术中关于提升亮度的需求，一方面，本发明提供了一种发光二极管芯片，具有：

[0005] 半导体层序列，其具有在第一类型半导体层和第二类型半导体层之间的、设计用于产生辐射的有源层，其中

[0006] 第一类型半导体层位于半导体层序列的正侧，

- [0007] 半导体层序列包含至少一个侧壁覆盖有绝缘层的凹处，凹处从半导体层序列的与正侧对置的背侧穿过有源层延伸到第一类型半导体层，
- [0008] 与第一导电层连接的第一电极，与第二导电层连接的第二电极，
- [0009] 借助第一导电层穿过所述凹处来电连接第一类型半导体层，
- [0010] 第一导电层与第二导电层借助凹处延伸的绝缘层来彼此电绝缘，
- [0011] 第一导电层和第二导电层都位于半导体层序列的背侧，此处位于半导体层序列背侧的第一导电层主要指的是不包括凹处内的第一导电层，第二导电层与第二类型半导体层的背侧直接接触，导电层选择散热性良好的材料。
- [0012] 用于支撑和散热的基板，基板并不是其上外延生长了半导体层序列的生长衬底，而是独立的支承元件，半导体层序列在上述结构中没有生长衬底。在此，“没有生长衬底”表示必要时为了生长而使用的生长衬底被从半导体层序列去除或者至少被大大薄化。
- [0013] 第一导电层与基板正侧连接，第一导电层与第一类型半导体层的背侧接触面积大于第一类型半导体层面积的1.5%，第一导电层至少裸露出正侧一部分用于设置第一电极，第二导电层至少裸露出正侧一部分用于设置第二电极，露出的第一导电层和第二导电层等高，该等高设计在去除半导体层序列制作打线窗口时，只需移除半导体层至第一导电层即可实现露出窗口，而不需要打穿绝缘层或者金属层等较难移除的部分，缩短了工艺制程周期，且提高了工艺可靠性，例如避免ICP离子束辅助自由基刻蚀，将金属打到半导体层序列侧壁造成电路短路，又或者湿法蚀刻金属和绝缘层效率较低等问题，从凹处延伸的绝缘层覆盖在第一导电层和第二导电层的背侧。在此，“从凹处延伸的绝缘层覆盖第二导电层的背侧”，表示从凹处向水平延伸的绝缘层至少覆盖在第二导电层的部分区域的背侧，在一些实施例中，第二导电层的全部背侧可以全部覆盖绝缘层，第二导电层、特别是第一导电层可以在竖直方向上多层设置，可能存在正侧覆盖绝缘层的结构。第一电极和第二电极朝向正侧。在本发明的实施例中，第二导电层是全部覆盖在绝缘层正侧的，在本发明的第一电极和第二电极指的是电接触区，比如接合焊盘，适于从正侧电接触发光二极管本体。第一电极和第二电极制作在同一平面，即第一导电层和第二导电层裸露出来作为制作电极的窗口位于

同一平面，有利于整体结构的制作，简化工艺，制作出等高电极，不等高电极会增加打线的难度降低打线的效率。第一电极和第二电极位于半导体层序列的侧部，既避免第一电极和/或第二电极设置在半导体层序列的上方而造成对辐射的遮挡，降低辐射效率，又方便制作打线。第一电极被设计用于与第一导电层正侧电连接，相同地，第二电极被设计用于与第二导电层正侧电连接。

[0014] 有利的是，第一导电层分别与散热基板和第一类型半导体层连接，构成良好的导热通道，将热量从第一类型半导体层引向散热基板。由于多量子阱的激发辐射经由第一类型半导体层射出，热量容易在第一类型半导体层堆积，本发明的第一导电层将热量很好地从第一类型半导体层引出至散热基板。

[0015] 除此之外第一电极和第二电极同时朝向正侧，露出的第一导电层和第二导电层等高，露出的第一导电层和露出的第二导电层位于半导体层序列的侧部，适合同生长衬底上制作出多颗串和/或并联结构，有利于作为设计成高压结构的单元部件。

[0016] 在本发明的一些扩展实施例中，优选的，第一导电层与第一类型半导体层的背侧接触面积为第一类型半导体层面积的大于等于2.3%到小于等于2.8%、大于2.8%到小于4%或者大于等于4%到小于等于6%，其中大于等于4%到小于等于6%更有利于实现热量从第一类型半导体层导出。

[0017] 根据本发明，优选的，第一导电层和/或第二导电层为金属材料，金属导电材料相对非金属导电材料来说具有更加好的导热特性。

[0018] 根据本发明，优选的，凹处的开口直径大于等于15 μm 到小于32 μm ，或者大于等于32 μm 至小于等于40 μm ，凹处开口直径变小将导致热阻增加，并非是单纯依靠增加凹处数量来提高总面积就可以实现更好的导热散热特性。

[0019] 在本发明的一些实施例中，优选的，当凹处开口直径大于等于34 μm 到小于等于36 μm 时，凹处的数量为20~25个。

[0020] 在本发明的一些扩展实施例中，优选的，第一类型半导体层的厚度不小于2 μm ，凹处在第一类型半导体层内的深度不小于0.6 μm ，本设计更侧重解决第一类型半导体层内的热量堆积问题。

[0021] 根据本发明，优选的，为了减少第一类型半导体层对辐射的吸收，第一类型半

导体层厚度为 $2\mu\text{m}\sim 3\mu\text{m}$ 。

[0022] 根据本发明，优选的，绝缘层的作用在于将第一导电层和第二导电层彼此电隔离，这里说的电隔离并不是相互没有电连接，而指的是第一导电层和第二导电层不直接电接触，避免短路，可选择材料包括氧化硅、氮化硅、氮化铝、氧化铝或者陶瓷。

[0023] 根据本发明，优选的，第一导电层包括欧姆接触层、金属反射层、金属键合层或者以上任意组合。

[0024] 根据本发明，优选的，第二导电层包括透明导电层、金属反射层、金属扩散阻挡层或者以上各层任意组合。

[0025] 第一导电层包括与第一类型半导体层具有良好电连接性能的欧姆接触层，比如Cr、Ni、Au、Li等。产生辐射的半导体层序列的朝向支撑元件、特别是支撑基板与半导体层序列之间施加或者构建有金属反射层，该金属反射层将在半导体层序列中产生的电磁辐射的至少一部分反射回该半导体层序列中，其中产生辐射的半导体层序列特别是产生辐射的外延层序列，金属反射层材料例如Ag。键合层主要是指与基板接触一侧的具有良好键合特性的第一导电层金属材料，比如常见的Au。为了提高导电层和半导体层的接触，降低二者电阻，也会在导电层和半导体层之间增加TCL透明接触层，例如增加一层ITO，这里说的导电层包括第一导电层和第二导电层，半导体层包括依次对应第一类型半导体层和第二导电层，任选在其中一组或者两组插入TCL透明接触层。

[0026] 根据本发明，优选的，第二导电层的材料为Ag、Au、Ti、Al、Cr、Pt、TiW、Ni或以上的任意组合，其中Ag适合作为金属反射材料，TiW适合作为金属包覆材料，防止金属扩散，Cr、Ni、Au适合作为欧姆接触材料。

[0027] 根据本发明，优选的，半导体层序列的高度较佳为大于等于 $5\mu\text{m}$ 到小于等于 $7\mu\text{m}$ 的薄膜结构，或者为大于 $7\mu\text{m}$ 到小于等于 $8\mu\text{m}$ 。

[0028] 根据本发明，优选的，第一电连接层和第二导电层至少部分为一起制作设计的，位于同一平面上，而裸露的第一导电层与处于绝缘层的背面侧的第一导电层是通过不同工艺制作的。

[0029] 根据本发明，优选的，芯片包括从上到下依次层叠的第二导电层、绝缘层和第

一导电层。由于第一导电层和散热基板直接接触，第一导电层也可导出绝缘层的热量。

[0030] 根据本发明，优选的，基板在100°C时的导热系数不小于150W/(m·k)，例如为Si、Cu或者陶瓷，特别是采用陶瓷基板的芯片，一方面陶瓷基板具有良好的散热特性，与第一导电层配合更好地将热量从第一导电层导出，另一方面由于陶瓷基板的绝缘特性，有利于在高压产品中的同一基板上制作成多颗半导体串联和/或并联结构，第一导电层覆盖在陶瓷基板的整个正侧，这里提到的基板的整个正侧指的是第一导电层覆盖在基板上方的绝大多数区域，但并不一定是100%覆盖，因为在实际产品中可能会在基板上预留一些用于例如便于分离工艺处理的余量空间。

[0031] 基于上述发光二极管芯片结构，本发明还提供了一种发光二极管芯片的制作方法，包括步骤：

[0032] 步骤1、在生长衬底上例如MOCVD金属化学气相沉积等外延工艺制作半导体层序列，半导体层序列包括第一类型半导体层、有源层、第二类型半导体层，第一类型半导体层、有源层和第二类型半导体层构成具备辐射能力的PN结；

[0033] 步骤2、从第二类型半导体层背侧挖出贯穿第二类型半导体层和有源层的凹处，凹处至少贯穿至第一类型半导体层，凹处为一个或复数个；

[0034] 步骤3、在第二类型半导体层表面的非凹处位置覆盖导电层，因为受到工艺精度的限制，在靠近凹处的第二类型半导体层表面没有覆盖导电层，导电层包括位于同一水平面的第一导电层和第二导电层，向导电层、凹处底部和侧壁覆盖绝缘层；

[0035] 步骤4、在绝缘层上挖孔，至少露出凹处底部的第一类型半导体层和部分第一导电层；

[0036] 步骤5、在凹处底部、绝缘层、部分第一导电层继续覆盖第一导电层材料，为了方便描述本发明将与第一类型半导体层接触的欧姆接触层、金属反射层、与基板接触的金属键合层等都定义为了第一导电层，本步骤说的第一导电层材料在凹处底部为欧姆接触材料、在绝缘层上和在被露出的部分第一导电层上主要为金属键合层；

- [0037] 步骤6、在第一导电层的背侧直接连接散热基板；
- [0038] 步骤7、去除生长衬底；
- [0039] 步骤8、从第一类型半导体层的正侧开始移除部分半导体层序列，移除半导体层序列至露出导电层；
- [0040] 步骤9、在露出的导电层的第一导电层上制作第一电极，在第二导电层上制作第二电极。
- [0041] 与现有技术相比，本发明提供发光二极管芯片，技术效果包括：
- [0042] 第一电极和第二电极朝向正侧，第一导电层分别与基板正侧、第一类型半导体层的背侧接触，接触面积大于第一类型半导体层面积的1.5%，通过第一导电层将半导体层序列的热量导出到散热基板上，增加产品可靠性，特别将第一类型半导体层的热量导出。
- [0043] 在工作时电流垂直通过半导体层序列，具有垂直发光二极管的电流均匀分布的特性，
- [0044] 第一电极和第二电极朝向正侧，并且通过凹处实现电流均匀分布，方便进行多颗串联和/或并联设计，同生长衬底上制作出多颗串和/或并联结构，有利于作为设计成高压结构的单元部件（COB，chip on board市场）具有优良的高压特性。
- [0045] 在例如用于UV固化领域的UVLED特殊应用中，UV光更容易被半导体层序列的材料吸收，而放大散热的问题，本发明的芯片结构的热电分离设计可以很好地将出光面第一类型半导体层的热量从散热基板引导出去。
- [0046] 根据上文的发光二极管芯片结构以及制作方法，进一步设计出一种发光二极管元件，包括复数个发光二极管单元，
- [0047] 发光二极管单元之间采用串联式连接；
- [0048] 发光二极管单元之间的半导体层序列相互隔离，上述串联式的连接更多指的是在将相互隔离的半导体层序列串联在一起，半导体层序列具有在第一类型半导体层和第二类型半导体层之间的、设计用于产生辐射的有源层，其中
- [0049] 第一类型半导体层位于半导体层序列的正侧，
- [0050] 半导体层序列包含一个或复数个覆盖有绝缘层的凹处，凹处从半导体层序列的与正侧对置的背侧穿过有源层延伸到第一类型半导体层，

- [0051] 第一导电层穿过凹处来电连接第一类型半导体层，第二导电层电连接第二类型半导体层，
- [0052] 第一导电层与第二导电层借助凹处的绝缘层来彼此电绝缘，
- [0053] 复数个发光二极管单元的第一个发光二极管单元至少裸露出部分第一导电层，具有与其裸露的第一导电层电连接的第一电极，最后一个发光二极管单元至少裸露出部分第二导电层，具有与其第二导电层电连接的第二电极，第一电极和第二电极位于发光二极管元件的外侧，发光区域可集中在发光二极管元件的内部，具有比较强的出光集中度；
- [0054] 第一电极和第二电极朝向正侧，第一导电层背侧与基板正侧连接，第一导电层正侧与第一类型半导体层的背侧接触面积大于第一类型半导体层210面积的1.5%，从凹处延伸的绝缘层覆盖在第二导电层的背侧，任意相邻的两个发光二极管单元其中一个发光二极管单元的第二导电层与另一个发光二极管单元的第一导电层设有一体连接的连接部。
- [0055] 复数个发光二极管单元共用同一支撑和散热基板的，基板并不是其上外延生长了半导体层序列的生长衬底，而是独立的支承元件，半导体层序列在上述结构中没有生长衬底。在此，“没有生长衬底”表示必要时为了生长而使用的生长衬底被从半导体层序列去除或者至少被大大薄化。
- [0056] 在本发明一些实施例中，相互隔离的半导体层序列之间至少裸露出部分一体连接的连接部，例如，其中一个发光二极管单元露出第二导电层，另一个发光二极管单元露出第一导电层，两个导电层一体连接，在相互隔离的半导体层序列之间露出一体连接的连接部。第一发光二极管单元裸露的第二导电层和第二发光二极管单元裸露的第一导电层等高，此处等高主要指的是第一发光二极管单元裸露的第二导电层和第二发光二极管单元裸露的第一导电层在正侧的高度相等，更进一步地，具有相同的厚度、材料和构造，只需在导电层图形化时，将第一发光二极管单元的第二导电层和其第一导电层隔离开，将第二发光二极管单元的第一导电层和其第二导电层隔离开即可，这里的第一发光二极管单元的第二导电层和第二发光二极管单元的第一导电层并不是指整个导电层结构，而是特指靠近半导体层序列的部分第一发光二极管单元的第二导电层和部分第二

发光二极管单元的第一导电层，除了这些导电层后续还会通过蒸镀等更多的工艺制作出其他部分的导电层，例如金属键合层。

[0057] 上述实施例中，将每个发光二极管单元从正侧裸露出一部分绝缘层，至少部分一体连接的连接部位于该部分绝缘层的下方，避免直接裸露的连接部被破坏而造成性能降低。

[0058] 根据本发明，优选的，复数个发光二极管单元具有相同的芯片结构，这里的相同的芯片结构指的是制作周期性图形，制得具有相接近的半导体层序列、第一导电层、第二导电层以及绝缘层结构。这里相同的芯片结构并不需要完全一模一样，特别是电极（焊线电极）部分，可以根据实际需要设计成不同的形状或者组合。

[0059] 根据本发明，优选的，复数个发光二极管单元通过在同一生长衬底上共同生长的半导体层序列来制作而成的。

[0060] 在本发明的一些实施例中，优选的，第一导电层与第一类型半导体层的背侧接触面积为第一类型半导体层210面积的大于等于4%到小于等于6%，用以适应更高的散热要求，例如解决在更大负载情况下的散热问题。

[0061] 在本发明的一些实施例中，优选的，第一导电层和/或第二导电层包括金属材料，金属导电材料相对非金属导电材料来说具有更加好的导热特性。

[0062] 在本发明的一些实施例中，优选的，半导体层序列的高度不高于7 μm ，属于半导体薄膜芯片。

[0063] 每个发光二极管单元包括从上到下依次层叠的第二导电层、绝缘层和第一导电层。由于第一导电层和散热基板直接接触，第一导电层也可导出绝缘层的热量。

[0064] 在本发明的一些实施例中，优选的，基板材料为陶瓷，相对金属材料来说，陶瓷既能保证优良的散热特性，又能利用绝缘性提升整个元件的可靠性。

[0065] 在本发明的一些实施例中，优选的，相邻两个发光二极管单元的第一导电层通过绝缘层隔离。

[0066] 在本发明的一些实施例中，优选的，发光二极管元件包括3个至6个，或者7个至9个发光二极管单元，越多发光二极管单元串联，相对与现有的结构，本发明

越具有光集中或者散热的优势。

[0067] 一种发光二极管元件的制作方法，用于制作高压发光装置，包括步骤：

[0068] 步骤1、在生长衬底上制作半导体层序列，半导体层序列包括第一类型半导体层、有源层、第二类型半导体层；

[0069] 步骤2、从第二类型半导体层背侧挖出多个贯穿第二类型半导体层和有源层的凹处，凹处至少贯穿至第一类型半导体层；

[0070] 步骤3、在第二类型半导体层表面的非凹处位置覆盖导电层，导电层包括 n 对位于同一水平面的第一导电层和第二导电层，其中 $n \geq 2$ ，向导电层、凹处底部和侧壁覆盖绝缘层；

[0071] 步骤4、在绝缘层上挖孔，至少露出凹处底部的第一类型半导体层和 n 个第一导电层的部分区域；

[0072] 步骤5、在凹处底部、绝缘层、 n 个第一导电层的部分区域继续覆盖第一导电层材料， n 个第一导电层之间设置绝缘层隔离，制作时并不必严格按文字描述的顺序来决定工艺中覆盖第一导电层材料的先后顺序，即先后可以根据需求来任意调整；

[0073] 步骤6、在第一导电层的背侧直接连接散热基板；

[0074] 步骤7、去除生长衬底；

[0075] 步骤8、从第一类型半导体层的正侧开始移除部分半导体层序列，移除半导体层序列至露出第一导电层和第二导电层，形成 n 个相互隔离的半导体层序列；

[0076] 步骤9、在第一个半导体层序列露出的第一导电层上制作第一电极，同时在最后一个半导体层序列露出的第二导电层上制作第二电极。

[0077] 与现有技术相比，本发明提供发光二极管芯片，技术效果包括：提供一种具有良好散热功能的高压发光二极管，利用本发明设计的发光二极管单元的结构可方便的制作出串联的高压发光二极管阵列。

发明的有益效果

有益效果

[0078] 本发明的其它特征和优点将在随后的说明书中阐述，并且，部分地从说明书中变得显而易见，或者通过实施本发明而了解。本发明的目的和其他优点可通过

在说明书、权利要求书以及附图中所特别指出的结构来实现和获得。

对附图的简要说明

附图说明

[0079] 附图用来提供对本发明的进一步理解，并且构成说明书的一部分，与本发明的实施例一起用于解释本发明，并不构成对本发明的限制。此外，附图数据是描述概要，不是按比例绘制。

[0080] 图1是实施例1步骤1~3制作出的结构示意图；

[0081] 图2是实施例1步骤4制作出的结构示意图；

[0082] 图3是实施例1步骤5制作出的结构示意图；

[0083] 图4是实施例1步骤6至步骤7制作的结构示意图；

[0084] 图5是实施例1步骤8至步骤9制作的结构示意图；

[0085] 图6是实施例1的LED结构俯视示意图；

[0086] 图7~图12是实施例1的新结构和现有技术的旧结构老化数据对比曲线图；

[0087] 图13是实施例7步骤1~2的结构示意图；

[0088] 图14是实施例7步骤3制作的结构示意图；

[0089] 图15是实施例7步骤4制作的结构示意图；

[0090] 图16是实施例7步骤5制作的结构示意图；

[0091] 图17是实施例7步骤6至步骤9制作的结构示意图；

[0092] 图18是实施例9的LED结构示意图；

[0093] 图中各标号表示如下：100、生长衬底；200、半导体层序列；210、第一类型半导体层；220、第二类型半导体层；230、有源层；310、第一导电层；320、第二导电层；400、绝缘层；500、基板；610、第一电极；620、第二电极。

发明实施例

本发明的实施方式

[0094] 下面结合示意图对本发明的发光二极管芯片及其制作方法进行详细的描述，在进一步介绍本发明之前，应当理解，由于可以对特定的实施例进行改造，因此，本发明并不限于下述的特定实施例。还应当理解，由于本发明的范围只由所附权利要求限定，因此所采用的实施例只是介绍性的，而不是限制性的。除非

另有说明，否则这里所用的所有技术和科学用语与本领域的普通技术人员所普遍理解的意义相同。

[0095] 图1至图5以在方法的不同阶段的示意性截面图示出根据第一实施例的用于制造光电子半导体本体的方法。

[0096] 在第一个实施例中，先提供的是一种被设计从正侧出光的发光二极管芯片的制作工艺步骤，包括：

[0097] 参看图1，对步骤1到步骤3制作出结构进行了展示，

[0098] 步骤1、在生长衬底100上制作作为发光外延层的半导体层序列200，半导体层序列200包括第一类型半导体层210、有源层230、第二类型半导体层220，本实施例的半导体层序列200实质为发光PN结，第一类型半导体层210为N型半导体层，第二类型半导体层220为P型半导体层，也可以根据设计对调顺序，有源层230为用于产生辐射多量子阱；步骤2、从第二类型半导体层220背侧挖出贯穿第二类型半导体层220和有源层230的凹处，凹处至少贯穿至第一类型半导体层210，也可以贯穿到第一类型半导体层210内；步骤3、在第二类半导体层表面的非凹处位置覆盖图形化导电层，导电层包括位于同一水平面的第一导电层310和第二导电层320，在导电层、凹处底部和侧壁上覆盖绝缘层400；

[0099] 参看图2，步骤4、进一步制作具有导电通道的电路结构，在绝缘层400上挖孔去除部分作为电隔离障碍的绝缘材料，至少露出凹处底部的第一类型半导体层210，也露出部分第一导电层310；

[0100] 参看图3，步骤5、在凹处底部、绝缘层400、步骤4露出的部分第一导电层310处继续覆盖第一导电层310材料，以便于利用第一导电层310填充凹处后构建第一电极610和第一类型半导体层210的电连接，该步骤的第一导电层310材料熔点低于键合温度、具有比较好的流动性，例如采用Ni或者Sn，利于减少第一导电层310内部配合处的孔洞，增加产品散热及可靠性；

[0101] 参看图4，步骤6、在第一导电层310的背侧直接连接用于支撑和散热基板500，该直接连接通常采用的是金属键合工艺或者粘合工艺，若采用键合工艺，往往在步骤6前还会在基板500和第一导电层310上制作一层键合金属，这里的键合金属统成为第一导电层310；对步骤7、去除生长衬底100；

- [0102] 参看图5, 对步骤8到步骤9的结构进行了描述, 步骤8、从第一类型半导体层210的正侧开始移除部分区域的半导体层序列200, 移除半导体层序列200至露出第一导电层310和第二导电层320, 本工艺的其中一个优势在于可以直接蚀刻移除半导体层序列200形成电极窗口, 而不需要移除绝缘介质或者导电层等难移除材料, 相对工艺简单、高效和可靠; 步骤9、在露出的第一导电层310上制作第一电极610, 在露出的第二导电层320上制作第二电极620。
- [0103] 在本发明的第二个实施例中, 提供了一款可利用上述工艺方法制得的能提高可靠性、可简化制作成高压芯粒流程的发光二极管结构。
- [0104] 参看图5, 首先具有用于辐射的半导体层序列200, 其具有第一类型半导体层210和第二类型半导体层220, 和在第一类型半导体层210和第二类型半导体层220之间的设计用于产生辐射的有源层230, 其中第一类型半导体层210与半导体层序列200的正侧相邻, 半导体层序列200例如基于III/V化合物半导体材料或者基于II/VI化合物半导体材料。II/V化合物半导体材料至少具有来自第三主族的元素, 例如Al、Ga、In, 以及来自第五主族的元素, 例如B、N、P、As。特别地, 术语“III/V化合物半导体材料”包括二元、三元或者四元化合物的族, 这些化合物包含来自第三主族的至少一种元素和来自第五主族的至少一种元素, 特别是氮化物化合物半导体和磷化物化合物半导体。这种二元、三元或四元化合物此外例如可以具有一种或者多种掺杂剂以及附加的组成部分。属于III/V化合物半导体材料的例如有第III族氮化物化合物半导体材料和第III族磷化物化合物半导体材料, 譬如GaN、GaAs和InGaAlP。半导体层序列200的高度大于等于 $5\mu\text{m}$ 到小于等于 $7\mu\text{m}$, 或者大于 $7\mu\text{m}$ 到小于等于 $8\mu\text{m}$ 。半导体层序列200的高度在此不高于 $7\mu\text{m}$, 考虑到工艺性能, 半导体层序列200不低于 $5\mu\text{m}$ 。
- [0105] 半导体层序列200包含至少一个被绝缘层400覆盖的凹处, 在此实施例, 凹处的数量为20~25个, 凹处从半导体层序列200的与正侧对置的背侧穿过有源层230延伸到第一类型半导体层210, 第一导电层310背侧与基板500正侧连接, 第一导电层310至少裸露出正侧一部分用于设置第一电极610, 第二导电层320至少裸露出正侧一部分用于设置第二电极620, 露出的第一电极610连接层和第二导电层320等高, 该等高主要指的是上表面位于高度一致的水平面上, 该等高设计实际是

通过对靠近半导体层序列200的第一导电层310和第二导电层320一体设计制作而成的。与第一导电层310连接的第一电极610，与第二导电层320连接的第二电极620，第一电极610和第二电极620朝向正侧，第一电极610和第二电极620主要指的是用于封装打线的金属电极。

[0106] 借助第一导电层310穿过凹处来电连接第一类型半导体层210，第一导电层310正侧与第一类型半导体层210的背侧接触面积大于第一类型半导体层210面积的1.5%，

[0107] 第一导电层310与第二导电层320借助凹处的绝缘层400来彼此电绝缘，从凹处延伸的绝缘层400覆盖在第一导电层310和第二导电层320的背侧，绝缘层400覆盖在第一导电层310并不是指覆盖第一导电层310整个背侧，而只是第一导电层310的部分区域，以防止降低散热效果。绝缘层400的材料包括氧化硅、氮化硅、氮化铝、氧化铝或者陶瓷，第一导电层310和/或第二导电层320为金属材料，

[0108] 用于支撑和散热的基板500，基板500材料为Si、Cu或者陶瓷，特别是采用陶瓷基板500的芯片，一方面陶瓷基板500具有良好的散热特性，与第一导电层310配合更好地将热量从第一导电层310导出，另一方面由于陶瓷基板500的绝缘特性，有利于在高压产品中有在同一基板500上制作成多颗半导体串联结构。

[0109] 第一导电层310和/或第二导电层320的材料为Ag、Au、Ti、Al、Cr、Pt、TiW合金、Ni或以上的任意组合。具体来说，在本实施例中，第一导电层310与第一电极610接触的部分、第二导电层320与第二电极620接触的部分为性能较为稳定的Ti、Pt、Au、Cr、TiW合金，用于填充凹处的第一导电层310材料包括Al、Cr或者Ag等反射材料。位于发光区域下方的第二导电层320依次为用于电流扩展的ITO、对发光区域出光进行反射的Ag、Ni或TiW、用于防止上述材料扩散的稳定金属材料Ti、Pt、Au、Cr或TiW等。

[0110] 参看图6，为了进一步对本实施例的结构进行解释，提供了从俯视角度体现本发明结构的一种芯片俯视示意图，在该示意图中，可以看到在出光面位置均匀分布着多个凹处设计，该设计具有很好的电流扩展性和散热特性，第一电极610和第二电极620设置在芯片的外侧。本发光二极管芯片结构具有简单清晰的各材料叠层，具有制作工艺简单、可靠性高等优势。

- [0111] 参看图7~图9，在外部干涉结温的条件下进行老化试验，常规的旧结构在125°C结温及2000mA电流条件下快速出现死灯现象，因此对本发明的新结构提供更不利老化测试条件，新结构采用125°C的结温在2000mA的电流条件下进行老化测试，而旧结构采用75°C的结温在1500mA的电流条件下进行老化测试，图7对1000小时内新结构和旧结构亮度 ΔLOP 进行比对，可以看到新结构在1000小时内亮度波动更小，亮度稳定性好，图8对1000小时内新结构和旧结构正向电压变化值 ΔVF 进行比对， ΔVF 是与初始正向电压的差值，二者差距不大，图9对1000小时内新结构和旧结构漏电电流 ΔIR 进行比对， ΔIR 是与初始漏电电流的差值，新结构基本没有漏电电流，旧结构的漏电电流随着老化进程的推进而逐步增高。综合上述试验数据，基本可以得到结论，本发明的新结构在高温、大电流密度的条件下，可靠性高于常规旧结构。
- [0112] 参看图10~图12，在外部干涉结温的条件下进行老化试验，新结构、旧结构均采用125°C的结温在1500mA的中等电流密度条件下进行老化测试，图10和图11对1000小时内新结构和旧结构亮度 ΔLOP 、正向电压变化值 ΔVF 进行比对，可以看到新结构和旧结构在1000小时内差距比较小，稳定性接近，图12对1000小时内新结构和旧结构亮度 ΔIR 进行比较，新结构基本没有漏电电流，旧结构的漏电电流随着老化进程的推进而逐步增高。综合上述试验数据，基本可以得到结论，本发明的新结构在高温、中大电流密度的条件下，可靠性高于常规旧结构。
- [0113] 实施例3为实施例2的一些变形方式，在本实施例中扩大第一导电层310与第一类型半导体层210的背侧接触面积，接触面积是第一类型半导体层210面积的大于等于2.3%到小于等于2.8%、大于2.8%到小于4%或者大于等于4%到小于等于6%。凹处的开口直径大于等于15 μm 到小于32 μm 。与前面的实施例不同，增加第一导电层310和第一类型半导体层210的直接接触面积，而解决高功率产品的散热问题，而高功率例如大尺寸芯片或者高压芯片等。
- [0114] 实施例4为实施例3的进一步设计，虽然大体来说保证第一导电层310与第一类型半导体层210的总接触面积，可以提高散热特性，但如果开口直径较小的情况下，较细的第一导电层310具有超过线性比例的热阻，为保证该情况下的散热，本实施例的设计是将凹处开口设计为大于等于32 μm 至小于等于40 μm 。作为一种

较佳实施方式，当凹处开口直径大于等于 $34\mu\text{m}$ 到小于等于 $36\mu\text{m}$ 时，凹处的数量设置为20~25个。

[0115] 如实施例2到实施例4那样的结构，实施例5中第一类型半导体层210厚度设计较厚时，例如厚度不小于 $2\mu\text{m}$ ，将凹处在第一类型半导体层210内的深度挖到不小于 $1\mu\text{m}$ ，更好地从第一类型半导体层210将热量引出。例如第一类型半导体层210厚度为 $2\mu\text{m}\sim 3\mu\text{m}$ 。

[0116] 在本发明的实施例6中，将实施例1~实施例5的发光二极管芯片通过打线连接，将第一颗发光二极管芯片的第一电极610与外部电路连接，将第一颗发光二极管芯片的第二电极620和第二颗发光二极管芯片的第一电极610通过金线连接，通过该方式，依次串联多颗发光二极管芯片通过金线电路连接，最后一颗发光二极管芯片的第二电极620与外部电路连接，构成一连串串联连接的发光二极管芯片串。在应用中，串联的多颗发光二极管芯片由于外部电路的电流固定，往往具有比较高的使用电压，相比其他结构，该结构的发光二极管芯片可以方便地进行串联设计，且在高压下具有明显的可靠性优势。

[0117] 在本发明的实施例7中，公开了一种相对工艺简单、可靠性高的发光二极管元件的制作方法，用于制作高压发光装置，包括如下工艺步骤：

[0118] 参看图13，步骤1、首先制作发光二极管元件的外延结构，在生长衬底100上制作半导体层序列200，半导体层序列200包括第一类型半导体层210、有源层230、第二类型半导体层220，三者构成半导体PN结；步骤2、从第二类型半导体层220背侧例如通过湿法蚀刻或者干法蚀刻挖出多个贯穿第二类型半导体层220和有源层230的凹处，凹处至少贯穿至第一类型半导体层210。

[0119] 参看图14，步骤3、在第二类型半导体层220表面的非凹处位置覆盖导电层，该导电层是离散分布，为后续电路连接做相应图形设计，导电层包括 n 对位于同一水平面的第一导电层310和第二导电层320，每一对第一导电层310和第二导电层320位于后续制作出的独立的半导体层序列200中，其中 $n\geq 2$ ，然后向各部分导电层、凹处底部和侧壁覆盖绝缘层400。

[0120] 参看图15，步骤4、在绝缘层400一些区域挖孔，至少露出凹处底部的第一类型半导体层210和 n 个第一导电层310的部分区域，露出的凹处底部的第一类型半导

体层210和n个第一导电层310用于制作电连接窗口；

[0121] 参看图16，步骤5、在凹处底部、绝缘层400、n个第一导电层310的部分区域继续覆盖第一导电层310材料，这里说的第一导电层310主要指的是多种材料层共同构成的，统一定义为第一导电层310，n个第一导电层310之间设置绝缘层400隔离，通过新覆盖的第一导电层310材料将电连接导出到步骤3制作的与第二导电层320等高的第一导电层310上；

[0122] 参看图17，步骤6、在第一导电层310的背侧直接连接散热基板500，散热基板500包括陶瓷或者金属，该直接连接通常采用的是金属键合工艺或者粘合工艺，若采用键合工艺，往往在步骤6前还会在基板500和第一导电层310上制作一层键合金属，这里的键合金属统成为第一导电层310；步骤7、去除生长衬底100，这里的去除生长衬底100包括去除全部生长衬底100或者减薄生长衬底100；步骤8、从第一类型半导体层210的正侧开始移除部分半导体层序列200，移除半导体层序列200至露出第一导电层310和第二导电层320，因为该工艺的设计可以直接移除至第一导电层310和第二导电层320等相对稳定的材料，因此工艺可控性好，形成n个相互隔离的半导体层序列200；步骤9、在第一个半导体层序列200露出的第一导电层310上制作第一电极610，同时在最后一个半导体层序列200露出的第二导电层320上制作第二电极620，第一电极610和第二电极620用于与外部电路连接。

[0123] 参看图17，根据上述工艺提供了主要用于高压器件的发光二极管元件结构，在本发明的实施例8中，在该结构中，发光二极管单元之间采用串联式连接，发光二极管元件包括3个至6个，或者7个至9个发光二极管单元。为了设计成串联形式，发光二极管单元之间的半导体层序列200相互隔离，彼此之间通过半导体层序列200内部的导电层构成串联电连接；半导体层序列200具有在第一类型半导体层210和第二类型半导体层220之间的、设计用于产生辐射的有源层230，其中第一类型半导体层210位于半导体层序列200的正侧，半导体层序列200包含一个或复数个覆盖有绝缘层400的凹处，凹处作为电流通道从半导体层序列200的与正侧对置的背侧穿过有源层230延伸到第一类型半导体层210，具有导电特性的第一导电层310穿过凹处来电连接第一类型半导体层210，具有导电特性的第二

导电层320电连接第二类型半导体层220，第一导电层310与第二导电层320借助从凹处延伸的绝缘层400来彼此电绝缘，复数个发光二极管单元的第一个发光二极管单元至少裸露出部分第一导电层310，具有与其裸露的第一导电层310电连接的第一电极610，最后一个发光二极管单元至少裸露出部分第二导电层320，具有与其第二导电层320电连接的第二电极620，第一电极610和第二电极620位于发光二极管元件的外侧，第一电极610和第二电极620朝向正侧。

[0124] 第一导电层310背侧与基板500正侧连接，第一导电层310正侧与第一类型半导体层210的背侧接触面积大于第一类型半导体层210面积的1.5%，从凹处延伸的绝缘层400覆盖在第二导电层320的背侧，任意相邻的两个发光二极管单元其中一个发光二极管单元的第二导电层320与另一个发光二极管单元的第一导电层310设有一体连接的连接部，相邻两个发光二极管单元的第一导电层310通过绝缘层400隔离。在发光二极管单元的一些区域包括从上到下依次层叠的第二导电层320、绝缘层400和第一导电层310。

[0125] 复数个发光二极管单元共用同一支撑和散热基板500的。在一些薄膜型发光二极管元件中，半导体层序列200的高度不高于7 μm 。

[0126] 在本实施例中，第一导电层310和/或第二导电层320主要为金属材料，也可能设有用于电流扩展的ITO等电流扩展材料。相互隔离的半导体层序列200之间至少裸露出部分一体连接的连接部，该结构主要是方便制作相互隔离的半导体层序列200时移除工艺只需进行到连接部，在工艺上较为容易控制。

[0127] 参看图18，根据上述实施例8，为了保护连接部、减少外部环境直接影响甚至破坏连接部，本发明提出了实施例9，在每个发光二极管单元从正侧裸露出一部分绝缘层400，至少部分一体连接的连接部位于该部分绝缘层400的下方，从结构上看仅需要在水平方向上改变制作工艺步骤5中用于隔离的绝缘层400位置，在步骤8中的移除半导体层序列200的位置至露出绝缘层400即可实现。

[0128] 在实施例8和实施例9中，复数个发光二极管单元通过在同一生长衬底100上共同生长的半导体层序列200来制作而成的，复数个发光二极管单元具有相同的芯片结构，即在图11和图12中，可看出的周期性单元结构。

[0129] 在本发明的实施例10中，针对多个半导体层序列200串联的高压条件下，扩大

第一导电层310与第一类型半导体层210的背侧接触面积，接触面积设计为第一类型半导体层210面积的大于等于4%到小于等于6%。

[0130] 应当理解的是，上述具体实施方案仅为本发明的部分优选实施例，以上实施例还可以进行各种组合、变形。本发明的范围不限于以上实施例，凡依本发明所做的任何变更，皆属本发明的保护范围之内。

权利要求书

- [权利要求 1] 一种发光二极管芯片，具有：
- 半导体层序列，其具有第一类型半导体层、第二类型半导体层和位于两者间设计用于产生辐射的有源层，其中
- 第一类型半导体层位于半导体层序列的正侧，
- 半导体层序列包含至少一个侧壁覆盖有绝缘层的凹处，凹处从半导体层序列的与正侧对置的背侧穿过有源层延伸到第一类型半导体层，
- 第一导电层和第二导电层都位于半导体层序列的背侧，第二导电层与第二类型半导体层的背侧直接接触，
- 与第一导电层连接的第一电极，借助第一导电层穿过凹处来电连接第一类型半导体层，
- 与第二导电层连接的第二电极，
- 第一导电层与第二导电层借助凹处延伸的绝缘层来彼此电绝缘，用于支撑和散热的基板；
- 其特征在于：第一电极和第二电极朝向正侧，第一导电层背侧与基板正侧直接连接，第一导电层正侧与第一类型半导体层的背侧接触面积大于第一类型半导体层面积的1.5%，第一导电层至少裸露出正侧一部分用于设置第一电极，第二导电层至少裸露出正侧一部分用于设置第二电极，从凹处延伸的绝缘层覆盖在第二导电层的背侧。
- [权利要求 2] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电层与第一类型半导体层的背侧接触面积为第一类型半导体层面积的大于等于2.3%到小于等于2.8%、大于2.8%到小于4%或者大于等于4%到小于等于6%。
- [权利要求 3] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电层和/或第二导电层包括金属材料。
- [权利要求 4] 根据权利要求1所述的一种发光二极管芯片，其特征在于：凹处的开口直径大于等于15 μm 到小于32 μm ，或者大于等于32 μm 至小于等于40 μm 。

- [权利要求 5] 根据权利要求1所述的一种发光二极管芯片，其特征在于：当凹处开口直径大于等于 $34\mu\text{m}$ 到小于等于 $36\mu\text{m}$ 时，凹处的数量为20~25个。
- [权利要求 6] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一类型半导体层的厚度不小于 $2\mu\text{m}$ ，凹处在第一类型半导体层内的深度不小于 $0.6\mu\text{m}$ 。
- [权利要求 7] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一类型半导体层厚度为 $2\mu\text{m}\sim 3\mu\text{m}$ 。
- [权利要求 8] 根据权利要求1所述的一种发光二极管芯片，其特征在于：绝缘层的材料包括氧化硅、氮化硅、氮化铝或者氧化铝。
- [权利要求 9] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电层覆盖在基板的整个正侧。
- [权利要求 10] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电层和/或第二导电层的材料为Ag、Au、Al、Cr、Ni、Pt、Sn、Ti、TiW或以上的任意组合。
- [权利要求 11] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电层包括欧姆接触层、金属反射层、金属键合层或者以上各层任意组合。
- [权利要求 12] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第二导电层包括透明导电层、金属反射层、金属扩散阻挡层或者以上各层任意组合。
- [权利要求 13] 根据权利要求1所述的一种发光二极管芯片，其特征在于：半导体层序列的高度大于等于 $5\mu\text{m}$ 到小于等于 $7\mu\text{m}$ ，或者大于 $7\mu\text{m}$ 到小于等于 $8\mu\text{m}$ 。
- [权利要求 14] 根据权利要求1所述的一种发光二极管芯片，其特征在于：基板在 100°C 时的导热系数不小于 $150\text{W}/(\text{m}\cdot\text{k})$ 。
- [权利要求 15] 根据权利要求1所述的一种发光二极管芯片，其特征在于：基板材料为陶瓷、Si或者Cu。
- [权利要求 16] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第一导电

层和第二导电层至少部分为一起制作，位于同一平面上。

[权利要求 17] 根据权利要求1所述的一种发光二极管芯片，其特征在于：第二导电层的背侧与第一导电层正侧之间设置有从凹处延伸出来的绝缘层。

[权利要求 18] 根据权利要求1所述的一种发光二极管芯片，其特征在于：裸露出的第一导电层和裸露出第二导电层等高。

[权利要求 19] 一种发光二极管芯片的制作方法，包括步骤：

步骤1、在生长衬底上制作半导体层序列，半导体层序列包括第一类型半导体层、有源层、第二类型半导体层；

步骤2、从第二类型半导体层背侧挖出贯穿第二类型半导体层和有源层的凹处，凹处至少贯穿至第一类型半导体层；

步骤3、在第二类型半导体层表面的非凹处位置覆盖导电层，导电层包括位于同一水平面的第一导电层和第二导电层，向导电层、凹处底部和侧壁覆盖绝缘层；

步骤4、在绝缘层上挖孔，至少露出凹处底部的第一类型半导体层和部分第一导电层；

步骤5、在凹处底部、绝缘层、部分第一导电层继续覆盖第一导电层材料；

步骤6、在第一导电层的背侧直接连接散热基板；

步骤7、去除生长衬底；

步骤8、从第一类型半导体层的正侧开始移除部分半导体层序列，移除半导体层序列至露出第一导电层和第二导电层；

步骤9、在露出的第一导电层上制作第一电极，在露出的第二导电层上制作第二电极。

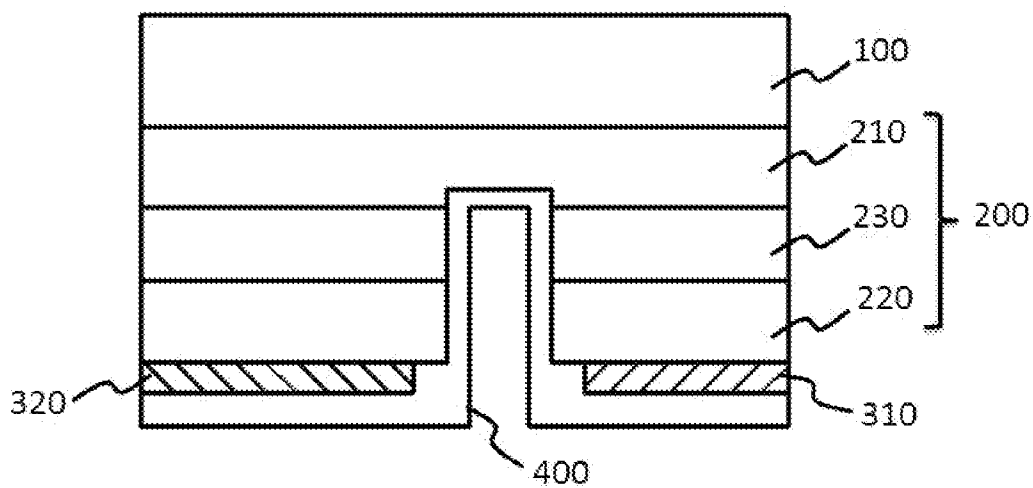


图 1

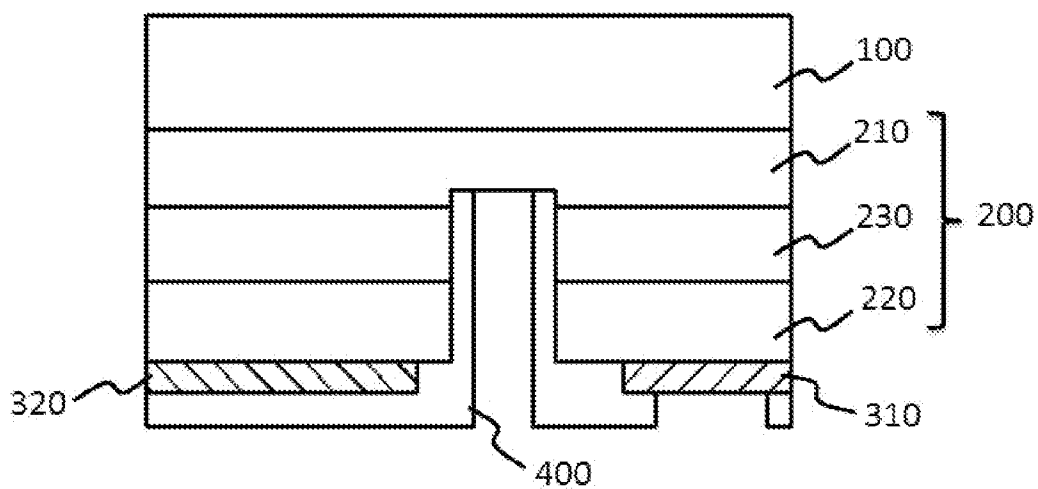


图 2

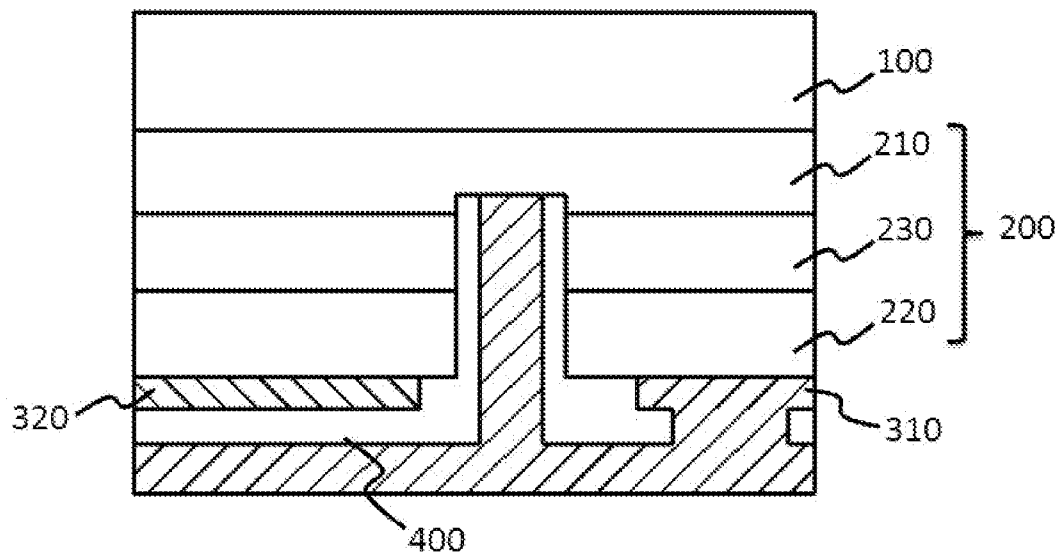


图 3

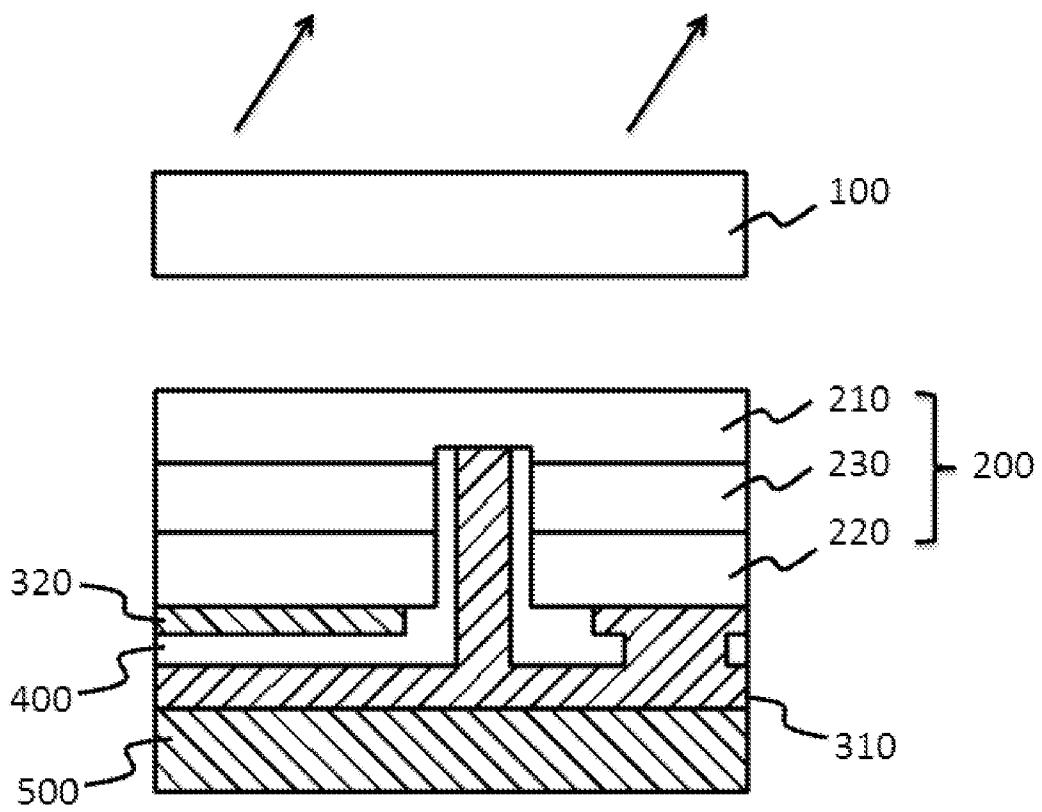


图 4

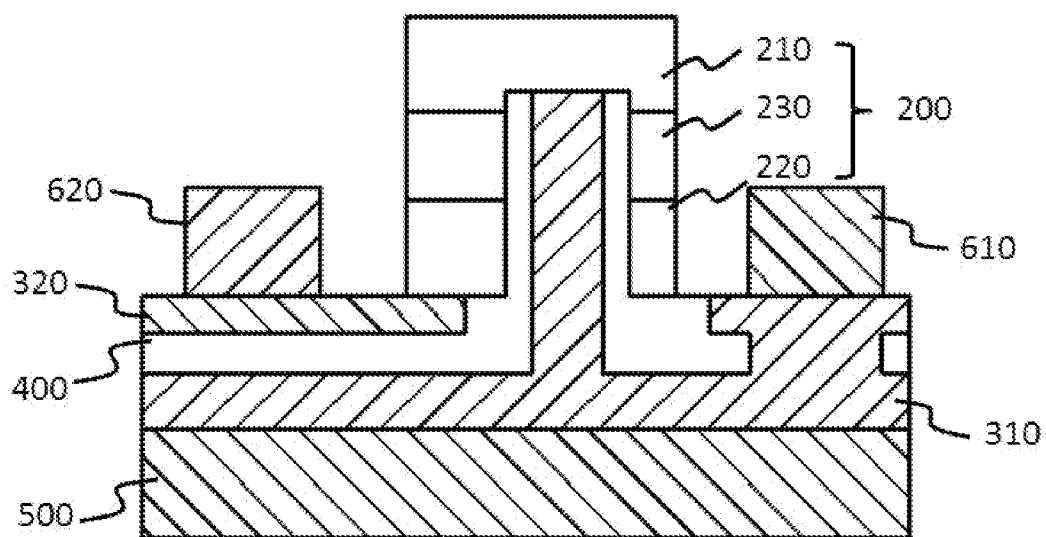


图 5

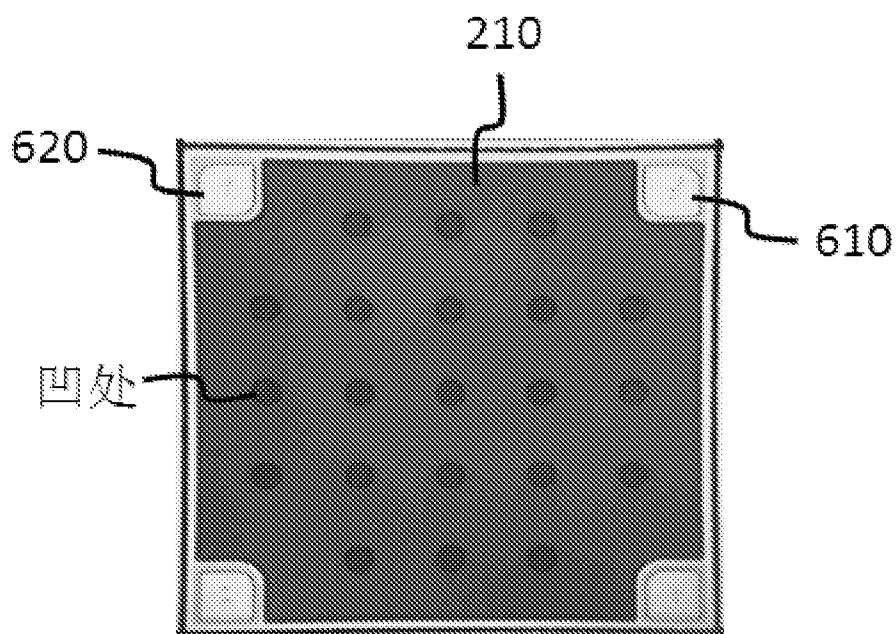


图 6

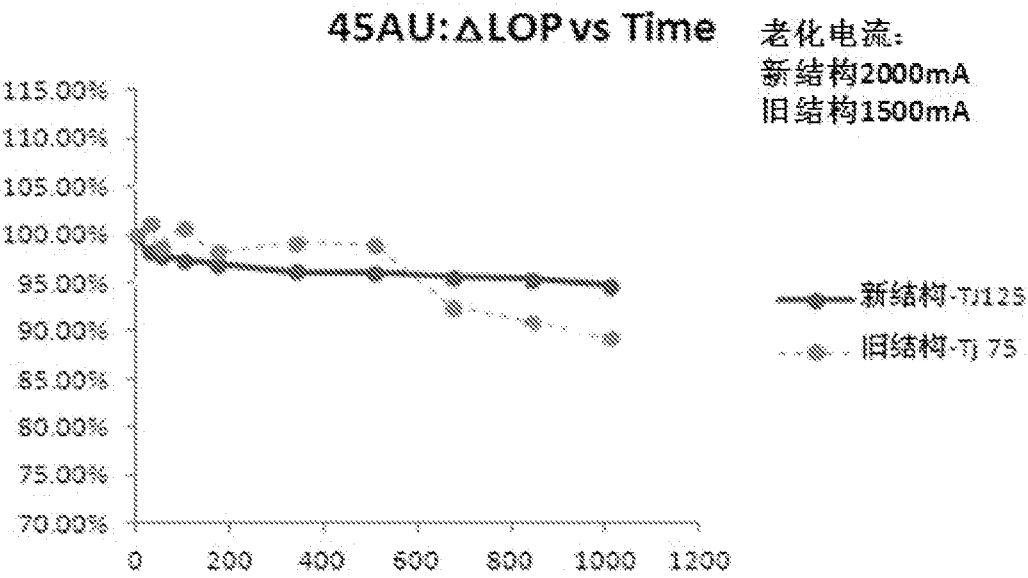


图 7

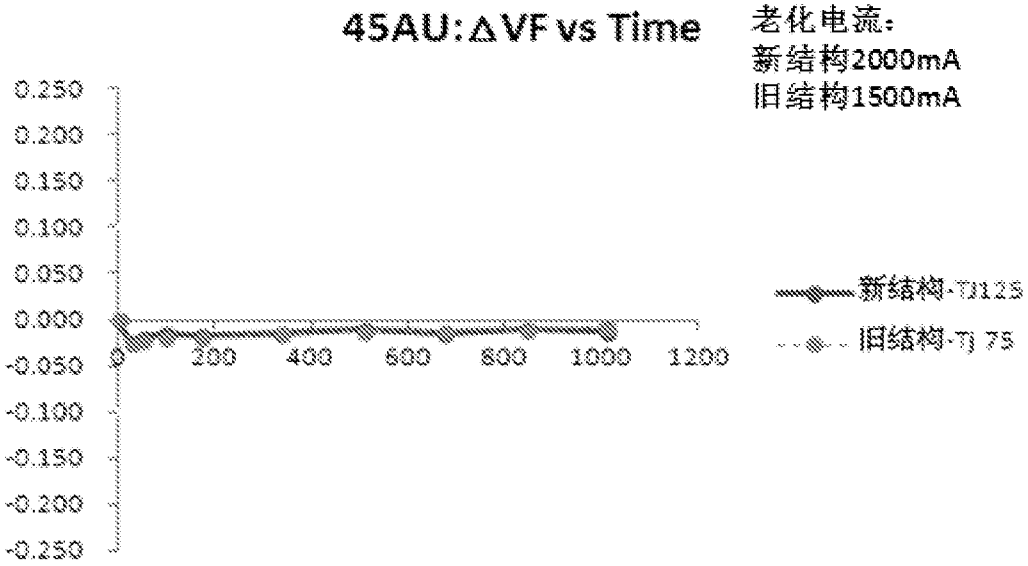


图 8

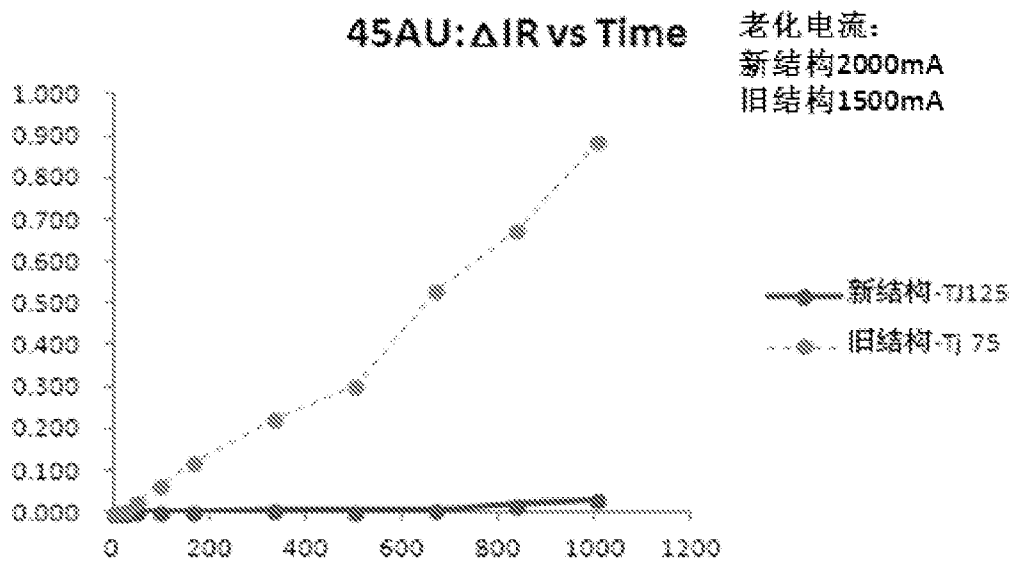


图 9

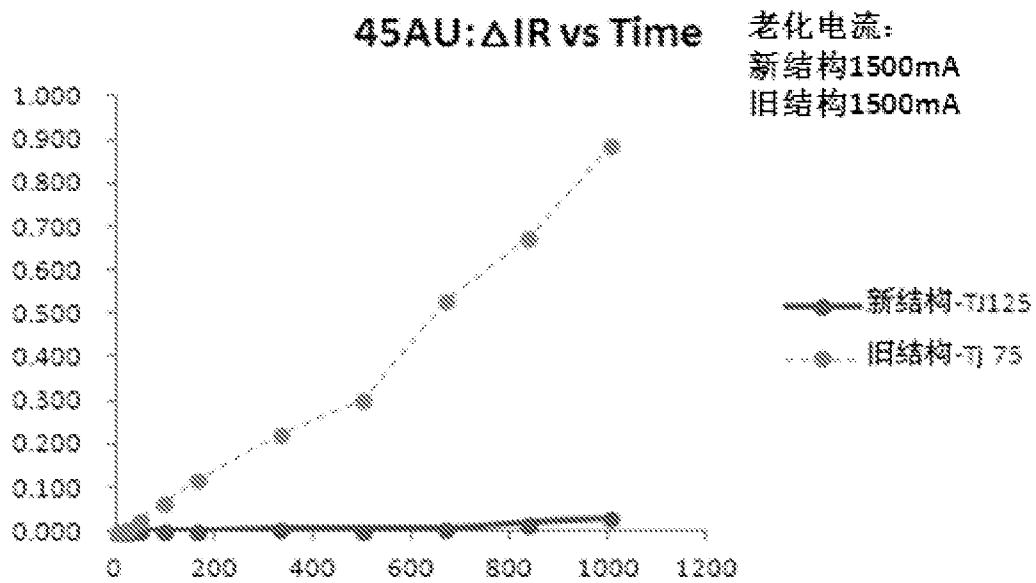


图 10

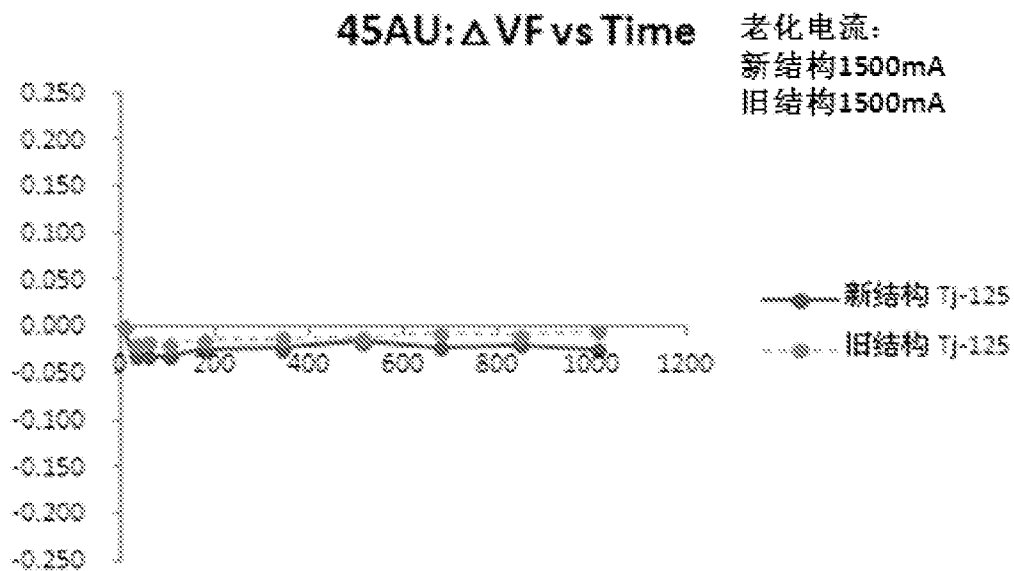


图 11

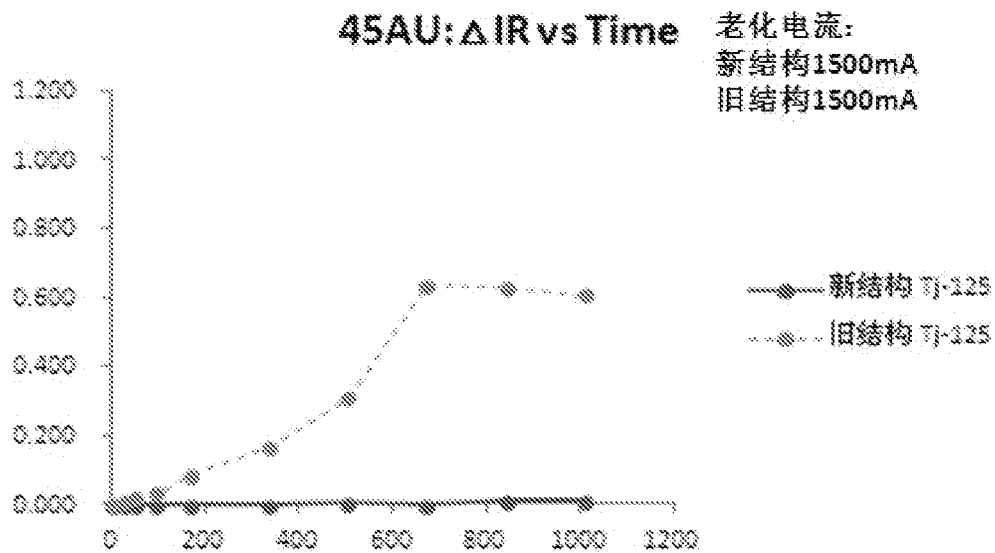


图 12

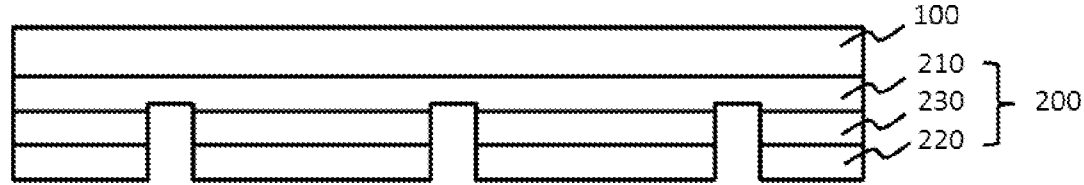


图 13

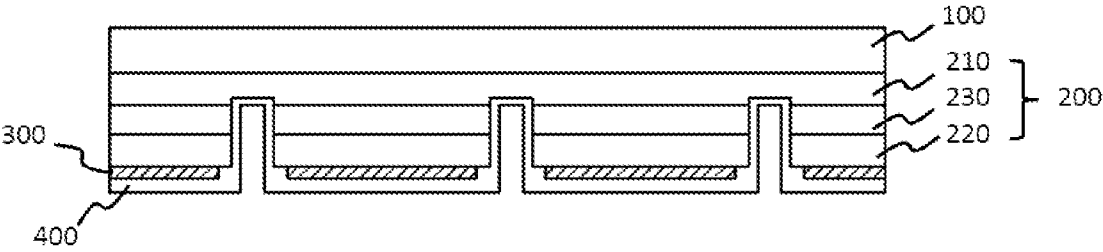


图 14

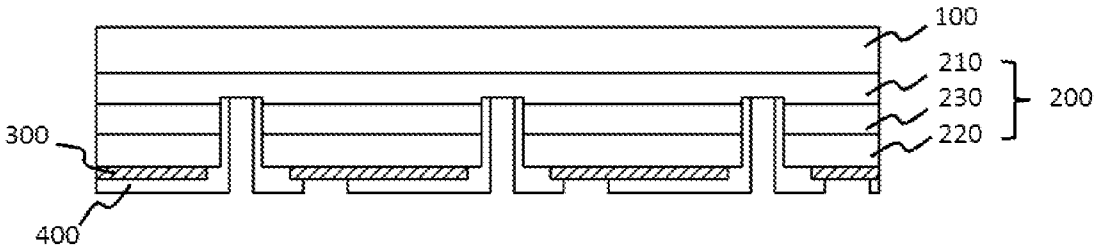


图 15

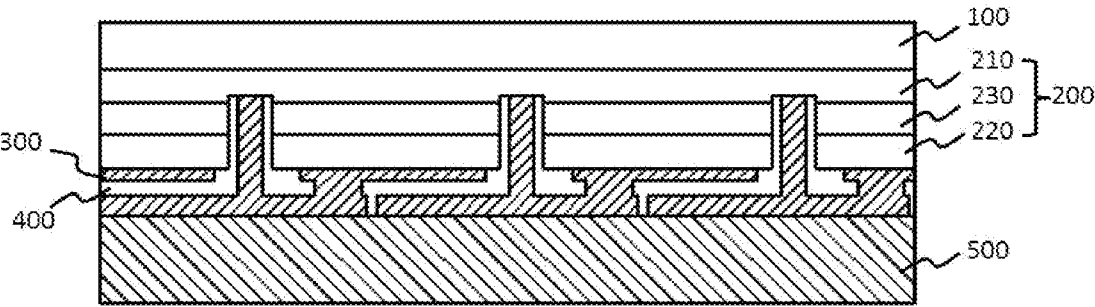


图 16

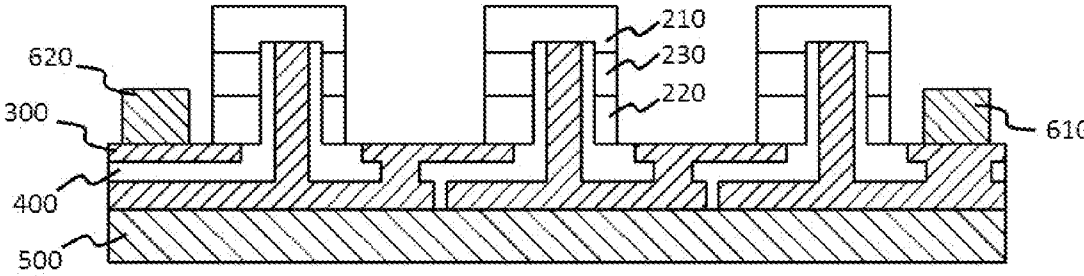


图 17

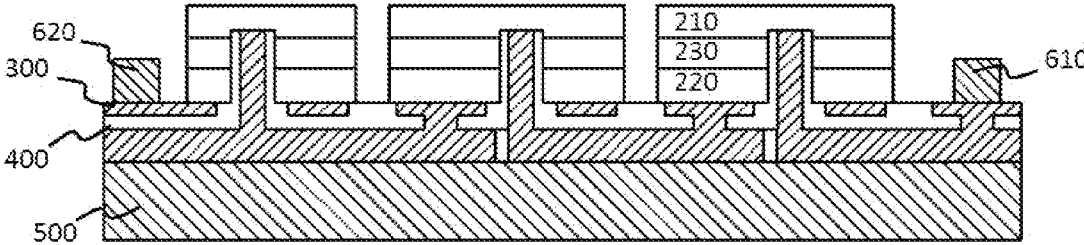


图 18

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2018/109910

A. CLASSIFICATION OF SUBJECT MATTER

H01L 33/38(2010.01)i; H01L 33/14(2010.01)i; H01L 33/48(2010.01)i; H01L 33/00(2010.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNTXT, CPRSABS, SIPOABS, DWPI, CNKI: 半导体, 发光二极管, 芯片, 有源层, 凹槽, 电极, 正侧, 面积, 导电层, semiconductor, LED, light emitting diode, chip, active layer, groove, electrode, face side, area, electric layer

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 101867002 A (CHANGZHOU MEIJIWEIYE PHOTO ELECTRICITY SCIENTIFIC AND TECHNICAL CO., LTD. ET AL.) 20 October 2010 (2010-10-20) description, paragraphs [0018]-[0026], and figures 1 and 2	1-18
A	CN 101867002 A (CHANGZHOU MEIJIWEIYE PHOTO ELECTRICITY SCIENTIFIC AND TECHNICAL CO., LTD. ET AL.) 20 October 2010 (2010-10-20) description, paragraphs [0018]-[0026], and figures 1 and 2	19
X	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 12 February 2009 (2009-02-12) description, paragraphs [0037]-[0053], and figures 1-7	1-18
A	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 12 February 2009 (2009-02-12) description, paragraphs [0037]-[0053], and figures 1-7	19
A	CN 104810436 A (HC SEMITEK CORPORATION) 29 July 2015 (2015-07-29) entire document	1-19



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

29 May 2019

Date of mailing of the international search report

05 June 2019

Name and mailing address of the ISA/CN

National Intellectual Property Administration, PRC (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing
100088
China

Authorized officer

Facsimile No. (86-10)62019451

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2018/109910

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	101867002	A	20 October 2010	None			
US	2009039359	A1	12 February 2009	KR	100838197	B1	16 June 2008
				US	7880181	B2	01 February 2011
CN	104810436	A	29 July 2015	CN	104810436	B	28 July 2017
				WO	2016155609	A1	06 October 2016
				US	2018026164	A1	25 January 2018

国际检索报告

国际申请号

PCT/CN2018/109910

A. 主题的分类 H01L 33/38(2010.01)i; H01L 33/14(2010.01)i; H01L 33/48(2010.01)i; H01L 33/00(2010.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																				
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNTXT, CPRSABS, SIPOABS, DWPI, CNKI: 半导体, 发光二极管, 芯片, 有源层, 凹槽, 电极, 正侧, 面积, 导电层, semiconductor, LED, light emitting diode, chip, active layer, groove, electrode, face side, area, electric layer																				
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2</td> <td>19</td> </tr> <tr> <td>X</td> <td>US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7</td> <td>19</td> </tr> <tr> <td>A</td> <td>CN 104810436 A (华灿光电股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文</td> <td>1-19</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2	1-18	A	CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2	19	X	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7	1-18	A	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7	19	A	CN 104810436 A (华灿光电股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文	1-19
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																		
X	CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2	1-18																		
A	CN 101867002 A (常州美镓伟业光电科技有限公司 等) 2010年 10月 20日 (2010 - 10 - 20) 说明书第[0018]段至[0026]段, 附图1-2	19																		
X	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7	1-18																		
A	US 2009039359 A1 (SEOUL OPTO DEVICE CO LTD) 2009年 2月 12日 (2009 - 02 - 12) 说明书第[0037]段至[0053]段, 附图1-7	19																		
A	CN 104810436 A (华灿光电股份有限公司) 2015年 7月 29日 (2015 - 07 - 29) 全文	1-19																		
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																				
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																				
国际检索实际完成的日期 2019年 5月 29日		国际检索报告邮寄日期 2019年 6月 5日																		
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 杨万里 电话号码 86-010-62089917																		

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2018/109910

检索报告引用的专利文件			公布日 (年/月/日)	同族专利	公布日 (年/月/日)
CN	101867002	A	2010年 10月 20日	无	
US	2009039359	A1	2009年 2月 12日	KR 100838197 B1	2008年 6月 16日
				US 7880181 B2	2011年 2月 1日
CN	104810436	A	2015年 7月 29日	CN 104810436 B	2017年 7月 28日
				WO 2016155609 A1	2016年 10月 6日
				US 2018026164 A1	2018年 1月 25日