

【公報種別】特許法第17条の2の規定による補正の掲載  
【部門区分】第7部門第3区分  
【発行日】平成17年9月8日(2005.9.8)

【公表番号】特表2002-514366(P2002-514366A)

【公表日】平成14年5月14日(2002.5.14)

【出願番号】特願平10-535787

【国際特許分類第7版】

H 0 4 L 12/56

H 0 4 L 13/08

【F I】

H 0 4 L 11/20 1 0 2 Z

H 0 4 L 13/08

【手続補正書】

【提出日】平成17年1月6日(2005.1.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】補正の内容のとおり

【補正方法】変更

【補正の内容】

# 手続補正書

平成17年 1月 6日

特許庁長官殿

1. 事件の表示

平成10年特許願第535787号



2. 補正をする者

名称 アドバンスト・マイクロ・デバイス・インコーポレ  
イテッド

3. 代理人

住所 〒530-0054  
大阪府大阪市北区南森町2丁目1番29号  
三井住友銀行南森町ビル  
深見特許事務所  
電話06-6361-2021(代)  
FAX 06-6361-1731

氏名 弁理士 (6474) 深見 久郎



4. 補正により増加する請求項の数 9



5. 補正対象書類名

請求の範囲

6. 補正対象項目名

請求の範囲

7. 補正の内容

- (1) 請求の範囲を別紙のとおり補正する。

以上

### 請求の範囲

1. ネットワークスイッチから送信されるフレームのコピーのカウンタを維持するための構成であって、

    エントリを受取ってキューに入れるよう構成されるマルチコピーキューを含み、各エントリはフレーム識別子およびコピー数を有し、各コピー数は正または負の値であり、正の値のコピー数は送信されるべきフレームのコピーの総数を表わし、負の値のコピー数は既に行なわれたフレームのコピーの1つについての送信を表わし、さらに、

    正のコピー数を有するマルチコピーキューからのエントリを受取り、ストアするよう構成される探索可能な第1のメモリと、

    マルチコピーキューを出るエントリを検査し、マルチコピーキューからのエントリが負のコピー数を有するときには、負のコピー数を有するエントリと同じフレーム識別子を有するエントリを求めて第1のメモリを探索し、第1のメモリ内のエントリのコピー数が1よりも大きければそのフレーム識別子を有する第1のメモリ内のエントリのコピー数をデクリメントし、コピー数が1と等しければ第1のメモリ内のそのエントリをデリートするよう構成されるバッファマネージャを含む、構成。

2. フレーム識別子は、フレームがストアされている第2のメモリ内の場所を指すフレームポインタである、請求項1に記載の構成。

3. 第1のメモリはキャッシュメモリである、請求項2に記載の構成。

4. バッファ内にフレームをストアするよう構成される第2のメモリをさらに含む、請求項2に記載の構成。

5. 第2のメモリ内のバッファは、そのバッファ内にストアされているフレームのためのコピー数がストア可能であるコピー数領域を備えたバッファヘッダを有する、請求項4に記載の構成。

6. バッファマネージャは、マルチコピーキューから出る正のコピー数を有するエントリを第1のメモリへと書込み、正のコピー数を有するエントリを書込の前に第1のメモリがフルであれば、第1のメモリから最古のエントリを除去し、そのエントリのコピー数を、バッファマネージャによって除去されたエントリ内の

フレームポインタが指すフレームをストアするバッファのバッファヘッダのコピー数領域へと書込むようさらに構成される、請求項5に記載の構成。

7. バッファマネージャは、バッファマネージャによる第1のメモリの探索が負のコピー数を有するエントリと同じ識別子を有するエントリを第1のメモリ内でつきとめないとき、その負のコピー数を含むエントリ内のフレームポインタが指すフレームをストアしているバッファのコピー数領域からコピー数を取り出すようさらに構成される、請求項6に記載の構成。

8. メモリ構成であって、

エントリをストアするよう構成される第1のメモリを含み、各エントリは第2のメモリ内にストアされているデータを指すデータポインタと、関連のデータ項目とを有し、さらに、

データポインタが指す第2のメモリ内の場所でデータをストアするよう構成される第2のメモリを含み、第2のメモリ内の場所はデータとともに関連のデータ項目をストアするよう構成され、したがって、第2のメモリは関連のデータ項目をストアするための第1のメモリの拡張部であり、

第1のメモリは探索可能なキャッシュであり、データはデータのフレームであり、データポインタはフレームポインタであり、関連のデータ項目は装置から送信されるべきフレームのコピーの数を示すコピー数である、メモリ構成。

9. エントリを検査し、エントリが負のコピー数を含むときに、負のコピー数を有するエントリと同じフレームポインタを有するエントリを求めてキャッシュを探索し、キャッシュ内のエントリのコピー数が1よりも大きければ、そのフレームポインタを有するキャッシュ内のエントリのコピー数をデクリメントし、コピー数が1と等しければキャッシュ内のエントリをデリートするよう構成されるバッファマネージャをさらに含む、請求項8に記載のメモリ構成。

10. バッファマネージャは、正のコピー数のエントリをキャッシュへと書込み、正のコピー数のエントリの書込の前にキャッシュがフルであれば、キャッシュから最古のエントリを除去し、そのエントリのコピー数を、バッファマネージャによってキャッシュから除去されたエントリ内のフレームポインタが指すフレームをストアする第2のメモリ内の場所のコピー数領域へと書込むようさらに構成さ

れる、請求項9に記載のメモリ構成。

11. バッファマネージャは、バッファマネージャによるキャッシュの探索が負のコピー数を有するエントリと同じ識別子を有するエントリをキャッシュ内につきとめないとき、負のコピー数を含むエントリ内のフレームポインタが指すフレームをストアする場所のコピー数領域からコピー数を取り出すようさらに構成される、請求項10に記載のメモリ構成。

12. 装置から送信されるべきデータ項目のコピーの数のカウントを維持するための構成であって、

エントリがストアされる第1のメモリを含み、第1のメモリ内にストアされる各エントリは複数のコピーが装置から送信されるべき異なるデータ項目に対応し、各エントリは、データ項目がストアされている第2のメモリ内の場所を指すポインタと、そのデータ項目のまだ送信されていないコピーの数を示すコピー数とを有し、さらに、

第1のメモリ内のエントリと同じポインタを有するデータ項目のコピーが装置から送信されるときに、第1のメモリ内にストアされているエントリの1つの中のコピー数を調節するよう構成されるマネージャ装置を含む、構成。

13. マネージャ装置は、装置内のエントリを受取り検査するようさらに構成され、前記装置内のエントリは、第1のメモリ内にストアされるべきエントリと、前記ポインタとポインタが指すデータ項目についての1つのコピーが装置から送信されたことを示す負のコピー数とを含むエントリとを含み、マネージャ装置はさらに、マネージャ装置が負のコピー数と第1のメモリ内にストアされているそのエントリのポインタに一致するポインタとを持つエントリを受取ると、第1のメモリ内にストアされているエントリの1つについてのコピー数を調節するよう構成される、請求項12に記載の構成。

14. 装置はネットワークスイッチであり、マネージャ装置はマルチポートスイッチのバッファマネージャであり、第1のメモリはキャッシュメモリであり、データ項目はデータのフレームであり、ポインタはフレームポインタである、請求項13に記載の構成。

15. パケット交換網のためのマルチポートスイッチ構成であって、スイッチは

単一のフレームの複数のコピーを送信するよう構成され、スイッチ構成は、

エントリを受取ってキューに入れるよう構成されるマルチコピーキューを含み、各エントリはフレームポインタおよびコピー数を有し、各コピー数は正または負の値であり、正の値のコピー数は送信されるべきフレームのコピーの総数を表わし、負の値のコピー数は既に行なわれたフレームのコピーの1つについての送信を表わし、さらに、

正のコピー数を有するマルチコピーキューからのエントリを受取ってストアするよう構成される探索可能な第1のメモリと、

マルチコピーキューを出るエントリを検査し、マルチコピーキューからのエントリが負のコピー数を含むときに、負のコピー数を有するエントリと同じフレームポインタを有するエントリを求めて第1のメモリを探索し、第1のメモリ内のエントリのコピー数が1よりも大きければ、そのフレームポインタを有する第1のメモリ内のエントリのコピー数をデクリメントし、コピー数が1と等しければ第1のメモリ内のそのエントリをデリートするよう構成されるバッファマネージャを含む、スイッチ構成。

16. フレームポインタはフレームがストアされる第2のメモリ内の場所を指す、請求項15に記載のスイッチ構成。

17. バッファ内のフレームをストアするよう構成される第2のメモリをさらに含む、請求項16に記載のスイッチ構成。

18. 第2のメモリ内のバッファは、そのバッファ内にストアされているフレームのためのコピー数がストア可能であるコピー数領域を含むバッファヘッダを有する、請求項17に記載のスイッチ構成。

19. バッファマネージャは、マルチコピーキューから出る正のコピー数のエントリを第1のメモリへと書込み、正のコピー数のエントリの書込の前に第1のメモリがフルであれば、第1のメモリから最古のエントリを除去し、そのエントリのコピー数を、バッファマネージャによって除去されたエントリ内のフレームポインタが指すフレームをストアするバッファのバッファヘッダのコピー数領域へと書込むようさらに構成される、請求項18に記載のスイッチ構成。

20. バッファマネージャは、バッファマネージャによる第1のメモリの探索が

負のコピー数を有するエントリと同じ識別子を有するエントリを第1のメモリ内につきとめないとき、負のコピー数を含むエントリ内のフレームポインタが指すフレームをストアするバッファのコピー数領域からコピー数を取出すようさらに構成される、請求項19に記載のスイッチ構成。

21. ネットワークスイッチからのフレームの送信の数のカウントを維持する方法であって、

探索可能な第1のメモリにエントリをロードするステップを含み、各エントリは、フレーム識別子と、ネットワークスイッチからまだ送信されていないフレームのコピーの数を示すコピー数とを含み、さらに、

フレームが送信されるときに、送信されたフレームと同じ識別子を有するエントリを求めて第1のメモリを探索するステップと、

第1のメモリの探索が、送信されたフレームと同じフレーム識別子のエントリをつきとめると、第1のメモリ内のそのエントリのコピー数をデクリメントするステップとを含む、方法。

22. マルチコピーキューにエントリをロードするステップをさらに含み、各エントリはフレームポインタおよびコピー数を有し、各コピー数は正または負の値であり、正の値のコピー数は送信されるべきフレームのコピーの総数を表わし、負の値のコピー数は既に行なわれたフレームのコピーの1つについての送信を表わし、第1のメモリにエントリをロードするステップは、正のコピー数を有するマルチコピーキューから出るエントリのみをロードするステップを含む、請求項21に記載の方法。

23. 正のコピー数のエントリの書込の前に第1のメモリがエントリでフルであるかどうかを判断し、第1のメモリがフルであれば、第1のメモリから最古のエントリを除去し、そのエントリのコピー数を、除去されたエントリ内のフレームポインタが指すフレームをストアする第2のメモリ内の場所のコピー数領域へと書込むステップをさらに含む、請求項22に記載の方法。

24. 第1のメモリの探索が負のコピー数を有するエントリと同じポインタを有するエントリを第1のメモリ内につきとめないとき、負のコピー数を含むエントリ内のフレームポインタが指すフレームをストアする場所のコピー数領域からコ

ピー数を取出すステップをさらに含む、請求項 2 3 に記載の方法。