



ÚŘAD PRO VYNÁLEZY  
A OBJEVY

# POPIS VYNÁLEZU

## K AUTORSKÉMU OSVĚDČENÍ

196591

(11)

(B1)

(22) Přihlášeno 24 03 76  
(21) (PV 1874-76)

(51) Int. Cl.<sup>3</sup>  
H 03 K 17/16

(40) Zveřejněno 31 07 79  
(45) Vydáno 30 06 82

(75)

Autor vynálezu KOLÁŘ ALEŠ ing., BRNO

(54) Zapojení pro buzení triaku v obvodech střídavého napětí

1

Vynález se týká zapojení pro buzení triaku v obvodech střídavého napětí.

Při spínání elektrických obvodů pomocí triaku dochází k velmi rychlým skokovým změnám proudu. Při této skokové změně vznikají signály, které způsobují rušení. Toto rušení se šíří jak vedením, tak vyzařováním a nejenže je nepříjemné při poslechu rozhlasu, nýbrž ohrožuje spolehlivou činnost elektronických přístrojů zapojených na tentýž síťový přívod poblíže spínané zátěže. Rušení šířené po vedení se omezuje pomocí filtrů, kdežto rušení vyzařováním pomocí odstínění celého obvodu. Tomuto opatření na odstranění rušení pomocí nákladných a místo zabírajících filtrů a stínění se lze vyhnout, jestliže se zajistí spínání triaku v okamžiku, kdy na triaku je nulové napětí, neboť v tomto okamžiku nemůže k proudovému nárazu dojít. Jsou známá zapojení, která tomuto požadavku vyhovují, avšak tato jsou vhodná pro spínání elektrických obvodů pomocí triaků, obsahujících jen ohmickou zátěž. Při spínání obvodů s induktivní zátěží vzniká fázový posuv mezi proudem a napětím. Je tedy nutné zajistit, aby sepnutí triaku nastalo v okamžiku, kdy proud prochází na triaku nulou. Známa zapojení řeší tento problém pomocí startovacích impulsů, které jsou trvale posunuty tak, aby odpovídaly pevně danému fázovému posuvu proudů vůči napětí. Ani tato poměrně složitá zapojení nezaručují prvotní sepnutí triaku v nule napětí.

Uvedené nevýhody odstraňuje zapojení pro buzení triaku v obvodech střídavého napětí podle vynálezu, jehož podstatou je, že první elektroda triaku je připojena na první vstup detektoru nuly, kdežto jeho druhá elektroda je připojena na druhý vstup detektoru nuly, výstup detektoru nuly je připojen na vstup proudového invertujícího zesilovače, jehož výstup je připojen přes spínač na řídicí elektrodu triaku, přičemž druhý a třetí vstup proudového invertujícího zesilovače je připojen ke zdroji stejnosměrného napětí, jehož jeden pól je připojen na jeden z obou vstupů detektoru nuly. Detektor nuly obsahuje dvojcestný diodový usměrňovač v můstkovém zapojení, k jehož prvnímu pólu střídavého vstupu je připojen jeden konec prvního odporu, jehož druhý konec tvoří současně první vstup detektoru nuly a jehož druhý pól střídavého vstupu tvoří současně druhý vstup detektoru nuly, přičemž na jeden pól stejnosměrného výstupu dvojcestného diodového usměrňovače je připojena báze prvního tranzistoru, jehož emitor je připojen na druhý pól stejnosměrného výstupu dvojcestného diodového usměrňovače, a k jehož kolektoru je připojen jeden konec druhého odporu, jehož druhý konec tvoří současně výstup detektoru nuly. Detektor nuly obsahuje čtvrtý tranzistor, jehož kolektor je připojen na kolektor prvního

tranzistoru a tvoří současně výstup detektoru nuly, kdežto jeho báze je připojena na emitor prvního tranzistoru a tvoří současně druhý vstup detektoru nuly, přičemž báze prvního tranzistoru je připojena na emitor čtvrtého tranzistoru a tvoří současně první vstup detektoru nuly. Proudový invertující zesilovač obsahuje druhý tranzistor, jehož báze tvoří současně první vstup proudového invertujícího zesilovače, kdežto jeho emitor je připojen na emitor třetího tranzistoru a tvoří současně třetí vstup proudového invertujícího zesilovače, kolektor druhého tranzistoru je připojen na bázi třetího tranzistoru, k níž je připojen jeden konec třetího odporu, jehož druhý konec tvoří současně druhý vstup proudového invertujícího zesilovače, kolektor třetího tranzistoru tvoří současně výstup proudového invertujícího zesilovače, přičemž druhý tranzistor je vůči prvnímu tranzistoru detektoru nuly komplementární.

Výhodou tohoto zapojení je, že při jeho použití nedochází ke vzniku rušivých signálů, a to i při použití zátěže s vysokou induktivní složkou.

Příklad zapojení pro buzení triaku v obvodech střídavého napětí podle vynálezu je znázorněn na připojeném výkrese, na němž

- obr. 1 představuje blokové schéma zapojení,
- obr. 2 podrobné schéma zapojení detektoru nuly,
- obr. 3 schéma alternativního zapojení detektoru nuly a
- obr. 4 schéma zapojení proudového invertujícího zesilovače.

V zapojení podle obr. 1 je první elektroda **A1** triaku **TK** připojena jednak přes zátěž **Z** na první svorku **K1** zdroje střídavého napětí, jednak na první vstup **11** detektoru nuly **DN**. Druhá elektroda **A2** triaku **TK** je připojena jednak na druhou svorku **K2** zdroje střídavého napětí, jednak na druhý vstup **12** detektoru nuly **DN**, dále na kladný pól **+** zdroje **SS** stejnosměrného napětí a na druhý vstup **22** proudového invertujícího zesilovače **PIZ**. Třetí vstup **23** proudového invertujícího zesilovače **PIZ** je připojen na záporný pól **-** zdroje **SS** stejnosměrného napětí. Výstup **01** detektoru nuly **DN** je připojen na první vstup **21** proudového invertujícího zesilovače **PIZ**, jehož výstup **021** je připojen přes spínač **S** na řídicí elektrodu **G** triaku **TK**.

Detektor nuly **DN** podle obr. 2 obsahuje dvojcestný diodový usměrňovač s diodami **D1**, **D2**, **D3** a **D4** v můstkovém zapojení. K jeho jednomu pólu střídavého vstupu je připojen jeden konec prvního odporu **R1**, jehož druhý konec tvoří současně první vstup **11** detektoru nuly **DN**. Druhý pól střídavého vstupu dvojcestného diodového usměrňovače tvoří současně druhý vstup **12** detektoru nuly **DN**. Na jeden pól stejnosměrného výstupu dvojcestného diodového usměrňovače je připojena báze prvního tranzistoru **T1** typu pnp, jehož emitor je připojen na druhý pól stejnosměrného výstupu dvojcestného diodového usměrňovače, a k jehož kolektoru je připojen jeden konec druhého odporu **R2**, jehož druhý konec tvoří současně výstup **01** detektoru nuly **DN**.

Na obr. 3 je alternativní zapojení detektoru nuly **DN**. Dvojcestný diodový usměrňovač je nahrazen čtvrtým tranzistorem **T4** typu pnp, jehož kolektor je připojen na kolektor prvního tranzistoru **T1** a tvoří současně výstup **01** detektoru nuly **DN**. Báze čtvrtého tranzistoru **T4** je připojena na emitor prvního tranzistoru **T1** a tvoří současně druhý vstup **12** detektoru nuly **DN**. Báze prvního tranzistoru **T1** je připojena na emitor čtvrtého tranzistoru **T4** a tvoří současně první vstup **11** detektoru nuly **DN**.

Proudový invertující zesilovač **PIZ** podle obr. 4 obsahuje druhý tranzistor **T2** typu npn, třetí tranzistor **T3** typu npn a třetí odpor **R3**. Báze druhého tranzistoru **T2** tvoří současně první vstup **21** proudového invertujícího zesilovače **PIZ**, kdežto jeho emitor je připojen na emitor třetího tranzistoru **T3** a tvoří současně třetí vstup **23** proudového invertujícího zesilovače **PIZ**. Kolektor druhého tranzistoru **T2** je připojen na bázi třetího tranzistoru **T3**, k níž je připojen jeden konec třetího odporu **R3**, jehož druhý konec tvoří současně druhý vstup **22** proudového invertujícího zesilovače **PIZ**. Kolektor třetího tranzistoru **T3** tvoří současně výstup **021** proudového invertujícího zesilovače **PIZ**. Druhý tranzistor **T2** je vůči prvnímu tranzistoru **T1** detektoru nuly **DN** (obr. 2, 3) komplementární.

Po připojení obou svorek **K1** a **K2** na zdroj střídavého napětí a při rozepnutém spínači **S** detektoru nuly **DN** sleduje změny spínaného střídavého napětí na triaku **TK**. Při průchodu napětí nulou klesne i napětí na detektoru nuly **DN** a na výstupu proudového invertujícího zesilovače **PIZ** se objeví maximální napětí. Naopak, při maximálním napětí na triaku **TK** stoupne napětí na detektoru nuly **DN** a na výstupu proudového invertujícího zesilovače **PIZ** se objeví nulové napětí. Toto se opakuje periodicky v rytmu frekvence střídavého napětí. Sepne-li se nyní spínač **S**, potom při následném prvním průchodu spínaného střídavého napětí nulou na triaku **TK** se přivede na spínací elektrodu **G** proudový signál z výstupu proudového invertujícího zesilovače **PIZ**, kterým se triak **TK** stane vodivým a zátěž **Z** se uvede v činnost. Současně s tím klesne napětí na detektoru nuly **DN** trvale na nulu a na výstupu proudového invertujícího zesilovače **PIZ** je trvalý proudový signál, kterým se triak **TK** trvale budí. Tento stav trvá do té doby, dokud je spínač **S** sepnut. Je-li proud fázově posunut za napětím, potom jeho nárůst je plynulý, nikoliv skokový, takže rušivé kmity nevznikají.

## PŘEDMĚT VYNÁLEZU

1. Zapojení pro buzení triaku v obvodech střídavého napětí, vyznačené tím, že první elektroda (A1) triaku (TK) je připojena na první vstup (11) detektoru nuly (DN), kdežto jeho druhá elektroda (A2) je připojena na druhý vstup (12) detektoru nuly (DN), výstup (01) detektoru nuly (DN) je připojen na vstup (21) proudového invertujícího zesilovače (PIZ), jehož výstup (021) je připojen přes spínač (S) na řídicí elektrodu (G) triaku (TK), přičemž druhý a třetí vstup (22, 23) proudového invertujícího zesilovače (PIZ) je připojen ke zdroji (SS) stejnosměrného napětí, jehož jeden pól je připojen na jeden z obou vstupů (11, 12) detektoru nuly (DN).

2. Zapojení podle bodu 1, vyznačené tím, že detektor nuly (DN) obsahuje dvojcestný diodový usměrňovač (D1, D2, D3, D4) v můstkovém zapojení, k jehož prvnímu pólu střídavého vstupu je připojen jeden konec prvního odporu (R1), jehož druhý konec tvoří současně první vstup (11) detektoru nuly (DN), a jehož druhý pól střídavého vstupu tvoří současně druhý vstup (12) detektoru nuly (DN), přičemž na jeden pól stejnosměrného výstupu dvojcestného diodového usměrňovače (D1, D2, D3, D4) je připojena báze prvního tranzistoru (T1), jehož emitor je připojen na druhý pól stejnosměrného výstupu dvojcestného diodového usměrňovače (D1, D2, D3, D4) a k jehož kolektoru je připojen jeden konec druhého odporu (R2), jehož druhý konec tvoří současně výstup (01) detektoru nuly (DN).

3. Zapojení podle bodu 1, vyznačené tím, že detektor nuly (DN) obsahuje čtvrtý tranzistor (T4), jehož kolektor je připojen na kolektor prvního tranzistoru (T1) a tvoří současně výstup (01) detektoru nuly (DN), kdežto jeho báze je připojena na emitor prvního tranzistoru (T1) a tvoří současně druhý vstup (12) detektoru nuly (DN), přičemž báze prvního tranzistoru (T1) je připojena na emitor čtvrtého tranzistoru (T4) a tvoří současně první vstup (11) detektoru nuly (DN).

4. Zapojení podle bodů 1, až 3, vyznačené tím, že proudový invertující zesilovač (PIZ) obsahuje druhý tranzistor (T2), jehož báze tvoří současně první vstup (21) proudového invertujícího zesilovače (PIZ), kdežto jeho emitor je připojen na emitor třetího tranzistoru (T3) a tvoří současně třetí vstup (23) proudového invertujícího zesilovače (PIZ), kolektor druhého tranzistoru (T2) je připojen na bázi třetího tranzistoru (T3), k níž je připojen jeden konec třetího odporu (R3), jehož druhý konec tvoří současně druhý vstup (22) proudového invertujícího zesilovače (PIZ). kolektor třetího tranzistoru (T3) tvoří současně výstup (021) proudového invertujícího zesilovače (PIZ), přičemž druhý tranzistor (T2) je vůči prvnímu tranzistoru (T1) detektoru nuly (DN) komplementární.

