



Patent dodatkowy
do patentu nr _____

Zgłoszono: 09.11.73 (P. 166425)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 02.06.75

Opis patentowy opublikowano: 31.05.1977

MKP H02h 9/02

Int. Cl.² H02H 9/02

Twórcy wynalazku: Henryk Kowalewski, Andrzej Maruda

Uprawniony z patentu: Państwowe Zakłady Teletransmisyjne „Telkom-
-PZT”, Warszawa (Polska)

Układ zabezpieczający zasilacz przed przeciążeniem

1

Przedmiotem wynalazku jest układ zabezpieczający zasilacz przed przeciążeniem pozwalający uzyskiwać mały prąd przy zwarcu wyjścia.

Znany jest układ zasilacza tranzystorowego z ograniczeniem prądowym, w którym emiter tranzystora szeregowego połączony jest z rezystorem zabezpieczającym, przy czym drugi koniec rezystora połączony jest z wejściem stabilizatora i z rezystorem, którego drugi koniec połączony jest do bazy tranzystora szeregowego. Baza tego tranzystora dołączona jest do kolektora tranzystora wzmacniacza.

Układ ten charakteryzuje się stałą wydajnością prądową, moc tracona na tranzystorze szeregowym regulacyjnym osiąga maksimum przy zwarcu wyjścia, ponieważ dla tego przypadku napięcie emiter-kolektor osiąga swą wartość maksymalną. Z tego powodu tranzystory stosowane jako szeregowo regulacyjne muszą być dużych dopuszczalnych mocy, co czyni układ zasilacza nieekonomicznym.

Celem wynalazku jest opracowanie takiego układu zabezpieczającego, który działałby bardzo szybko a jednocześnie w całym zakresie obciążenia nie byłyby przekraczane maksymalne dopuszczalne parametry tranzystora szeregowego.

Cel ten został osiągnięty w układzie, gdzie wielkość prądu maksymalnego ustalana jest przez odpowiednią polaryzację bazy tranzystora szeregowego w ten sposób, że jego baza dołączona jest do

2

kolektora tranzystora trzeciego, którego emiter połączony jest z emitern tranzystora czwartego, którego kolektor dołączony jest do rezystora szeregowego wejścia zasilacza i rezystora polaryzującego, który drugim końcem dołączony jest do bazy tranzystora czwartego i do kolektora tranzystora piątego, którego baza dołączona jest poprzez szeregowo połączone rezystor pierwszy i diodę spolaryzowaną w kierunku przewodzenia do wyjścia zasilacza z jednej strony, a z drugiej strony poprzez rezystor siódmy z diodą Zenera i rezystorem ósmym, którego drugi koniec dołączony jest do emitery tranzystora piątego, natomiast drugi koniec diody Zenera dołączony jest do masy układu.

Przedmiot wynalazku jest bliżej objaśniony na przykładzie wykonania podanym na rysunku, który przedstawia układ zasilacza z ograniczeniem prądowym i z układem zabezpieczającym zasilacz przed przeciążeniem pozwalającym uzyskiwać mały prąd przy zwarcu wyjścia.

Działanie zasilacza z ograniczeniem prądowym polega na utrzymaniu stałego napięcia wyjściowego przy zmianie prądu wyjściowego od zera do pewnej wartości granicznej, po przekroczeniu której wartość prądu w obciążeniu nie rośnie. Napięcie wyjściowe zasilacza określone jest przez diody D2 i D3 oraz napięcie na złączu emiter-baza tranzystora T2. Z chwilą zwiększania obciążenia, to jest wzrostu prądu kolektora tranzystora T1 zmniejsza się napięcie wyjściowe, maleje spa-

dek napięcia na rezystorze **R2**, wzrasta prąd emitera tranzystora **T2**, co pociąga za sobą wzrost prądu bazy tranzystora **T1**, który bardziej wchodzi w stan nasycenia co przeciwdziała obniżaniu się napięcia wyjściowego. Z chwilą osiągnięcia w obciążeniu granicznej wartości prądu, spadek napięcia na rezystorze **R5** osiąga wartość równą sumie algebraicznej spadków napięć na diodzie **D4**, złącza emiter-baza tranzystora **T3** i emiter-kolektor tranzystora **T4**, dotychczas nie przewodzący tranzystor **T3** zostaje nasycony powodując zmniejszenie się prądu bazy tranzystora **T1**, a tym samym zmniejszanie prądu kolektora tegoż tranzystora, zmniejsza się napięcie wyjściowe, a tym samym zmniejsza się prąd w kolektorze tranzystora **T5**, co powoduje, że tranzystor **T3** jeszcze bardziej wchodzi w stan nasycenia, następuje proces lawinowego przechodzenia w stan nieprzewodzenia tranzystora **T1**.

Napięcie na wyjściu zasilacza spada do wartości bliskiej zero, zmniejsza się także prąd w obciążeniu do wartości minimalnej określonej przez wartość rezystora szeregowego **R5** oraz przez wartości napięć na diodzie **D4**, złącza emiter-baza tranzystora **T3** i złącza kolektor emiter przewodzącego tranzystora **T4**. Zasadnicze korzyści wynikające z zastosowania wynalazku polegają na tym, że w obwodzie szeregowym zasilacza może być zastosowany tranzystor o mniejszej mocy ad-

misyjnej kolektora i to, że w każdym przypadku pracuje on poniżej tej mocy oraz to, że w wyniku jego szybkiego działania nie może nastąpić uszkodzenie układu stanowiącego obciążenie.

Zastrzeżenie patentowe

Układ zabezpieczający zasilacz przed przeciążeniem współpracujący z układem stabilizującym napięcie zawierającym tranzystor szeregowy, tranzystor wzmacniacza i diody Zenera oraz z układem ograniczającym prąd zawierającym tranzystor, diodę i rezystor szeregowy **znamienny tym**, że ma emiter tranzystora trzeciego (**T3**) połączony z emiterem tranzystora czwartego (**T4**), którego kolektor dołączony jest do rezystora szeregowego (**R5**) wejścia zasilacza i rezystora polaryzującego (**R6**), który drugim końcem dołączony jest do bazy tranzystora czwartego (**T4**) i do kolektora tranzystora piątego (**T5**), którego baza dołączona jest poprzez szeregowo połączone rezystor pierwszy (**R1**) i diodę (**D1**) spolaryzowaną w kierunku przewodzenia do wyjścia zasilacza z jednej strony, a z drugiej strony poprzez rezystor siódmy (**R7**) z diodą Zenera (**D5**) i rezystorem ósmym (**R8**) którego drugi koniec dołączony jest do emitera tranzystora piątego (**T5**), natomiast drugi koniec diody Zenera (**D5**) dołączony jest do masy układu.

