



(19)中華民國智慧財產局

(12)發明說明書公告本

(11)證書號數：TW I437645 B

(45)公告日：中華民國 103 (2014) 年 05 月 11 日

(21)申請案號：098132643

(22)申請日：中華民國 98 (2009) 年 09 月 25 日

(51)Int. Cl. : H01L21/4763 (2006.01)

C03C3/085 (2006.01)

H01L21/603 (2006.01)

C03C27/00 (2006.01)

(30)優先權：2008/09/26 美國

61/100,379

(71)申請人：康寧公司 (美國) CORNING INCORPORATED (US)

美國

(72)發明人：葛喀 卡夏普魯坦 GADKAREE, KISHOR PURUSHOTTAM (US)；平克尼 林達魯 PINCKNEY, LINDA RUTH (US)

(74)代理人：蔡坤財；李世章

(56)參考文獻：

TW I289904

US 2004/0229444A1

US 2007/0281172A1

審查人員：余宗翰

申請專利範圍項數：28 項 圖式數：9 共 38 頁

(54)名稱

玻璃陶瓷為主的絕緣層上半導體之結構及其製法

GLASS-CERAMIC-BASED SEMICONDUCTOR-ON-INSULATOR STRUCTURES AND METHOD FOR MAKING THE SAME

(57)摘要

本發明是關於絕緣層上半導體結構，包括由實質上單晶質半導體材料層以及具提高含氧量的單晶質半導體材料層所組成的半導體元件；氧化玻璃材料層；和玻璃陶瓷層。

The present invention relates to a semiconductor-on-insulator structure including a semiconductor component comprised of substantially single-crystal semiconductor material layer and a single-crystal semiconductor material with an enhanced oxygen content layer; an oxide glass material layer; and a glass-ceramic layer.

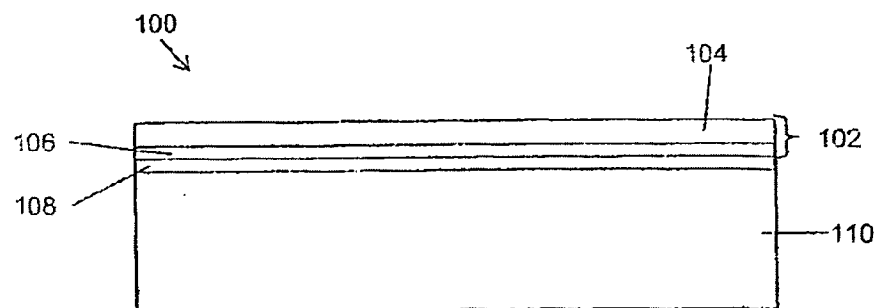


圖 1

100 . . . SOG 層結構

102 . . . 半導體元件

104 . . . 單晶質半導體材料層

106 . . . 具提高含氧量的單晶質半導體材料層/阻障層

108 . . . 氧化物玻璃材料阻障層

I437645

TW I437645 B

110 . . . 玻璃陶瓷基
板

六、發明說明：

【發明所屬之技術領域】

本發明大致是關於半導體結構，尤其是關於包含絕緣層上半導體結構的玻璃陶瓷，和根據絕緣層上半導體結構製造玻璃陶瓷的方法。

到目前為止，最常用在絕緣層上半導體結構的半導體材料是矽。這種結構在文獻上被稱為絕緣層上矽(SOI)結構，以縮寫 SOI 來表示這種結構。本發明大致是關於絕緣層上半導體結構，包括絕緣層上矽結構。

為了方便說明，以下的討論常常是指絕緣層上矽結構。參考這種特定的絕緣層上半導體結構型態，使得本發明的說明更加容易，但是我們不希望，也不應該解釋成，以任何方式限制本發明的範疇。

這裡所使用的 SOI 縮寫一般是指絕緣層上半導體結構，包括但不限定是絕緣層上矽結構。同樣地，所使用的 SOG 縮寫一般是指玻璃上半導體結構，包括但不限定是玻璃上矽結構。SOG 命名法也希望能包括玻璃陶瓷上半導體結構，包括但不限定是玻璃陶瓷上矽結構。SOI 縮寫涵蓋了 SOG。

【先前技術】

為了高效能薄膜電晶體，太陽能電池，和譬如活性基質顯示器的顯示器，絕緣層上矽技術變得越重要。絕緣

層上矽晶片是由絕緣材料上之實質上單晶質矽(通常是 0.1-0.3 微米厚度，但有些情況是 5 微米厚度)的薄層所構成。

取得這種晶片的各種方式包括晶格匹配基板上 Si 的磊晶成長；黏接單晶質矽晶片到另一其上已增長 SiO_2 氧化層的矽晶片，接著拋光或蝕刻晶片的頂層到，譬如 0.1 到 0.3 微米厚的單晶質矽層；或植入氫或氧離子的離子植入方法，在氧離子植入的情況，形成以 Si 覆蓋在矽晶片中的氧化層，或者在氫離子植入的情況，分開(剝落)薄 Si 層黏接到另一具氧化層的 Si 晶片。這三種方法中，我們發現以離子植入為主的方法更具有商業實用價值。尤其，氫離子植入方法比氧植入處理更具優勢，因為所需的植入能量少於氧離子植入的 50%，而且所需的劑量是小於兩個數量級。

藉由氫離子植入法剝離最初揭示於例如 Bister 等人之「Ranges of the 0.3–2MeV H^+ and 0.7–2MeV H^{2+} Ions in Si and Ge」，Radiation Effects, 1982,59:199–202，且更進一步由 Michel Bruel 加以證實。參閱 Bruel 之美國第 5,374,564 號專利；M. Bruel, Electronic Lett. 31, 1995 pp 1201–1202；以及 L. Dicioccio、Y. Letiec、F. Letertre、C. Jaussad 及 M. Bruel, Electronic Lett. 32, 1996, pp 1144–1145。

此方法通常包含下列步驟。在單晶質矽晶片上增生一熱氧化層。然後注入氫離子到此晶片，以產生表面下的

裂隙。注入能量決定裂隙產生的深度，而劑量則決定裂隙的密度。接著在室溫下放置此晶片和另一矽晶片接觸(支撐基板)，以形成暫時性黏接。然後加熱處理晶片到 600°C ，導致表面下裂隙的增生，用來分隔矽薄膜和 Si 晶片。然後再加熱所得組件到 1000°C 的溫度，以完全黏接 Si 薄膜和 SiO_2 底層到支撐基板，即未植入的 Si 晶片。這個過程因此形成一個絕緣層上矽結構，有一片矽薄膜黏接到另一具有氧化物絕緣層在其間的矽晶片。

在 SOI 結構的商業應用上，價格是一個很重要的考量。到目前為止，這種結構大部分的成本是在支撐氧化物層，頂部覆以 Si 薄膜的矽晶片，亦即大部分的成本是在支撐基板。在討論支撐基板時，有一些上述的參考文件提到石英玻璃，玻璃，和陶瓷玻璃。其他列在這些參考文件的支撐基板材料包括鑽石，藍寶石，碳化矽，鎳化矽，陶瓷，金屬，以及塑膠。

雖然玻璃和玻璃陶瓷已經在先前技術的說明中用來作為以矽當作基底晶片的替代方案，但還沒有發展出利用玻璃和玻璃陶瓷形成 SOI 結構以作為支撐基板。

美國第 7,176,528 和 7,192,844 號專利的 SOI 結構有一個或以上是由一層實質上為單晶質半導體(譬如塗料矽)所構成的區域附加到由氧化物玻璃或氧化物玻璃陶瓷所構成的支撐基板。氧化物玻璃或氧化物玻璃陶瓷最好是透明的，最好有小於 1000°C 的應變點，在 250°C 的電阻小於或等於 $10^{16}\Omega\text{-cm}$ ，而且包含對應於提升溫度

(譬如 300°C - 1000°C)的電場，可在玻璃或玻璃陶瓷內移動的正離子(譬如鹼金屬或鹼土離子)。

雖然這些氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構已經改善了之前所提及的先前技術 SOI 結構，但氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構內用到的玻璃並不能承受在高效能顯示器或電子應用所使用的高溫處理，而不會導致基板畸形；譬如利用高溫熱閘極氧化層的增長以允許在矽薄膜上製造高效能 TFTs。

本公司之美國第 2006/0038228 號專利申請案解決該問題。該參考文獻說明了絕緣層上半導體結構，其包括半導體材料的第一層，附加到包括玻璃或玻璃陶瓷的第二層，玻璃或玻璃陶瓷的應變點等於或大於約 800°C 。這些結構可以用在高效能顯示器或電子應用上，然而比先前技術以矽/石英為主的 SOI 結構低很多的製造成本，因此也滿足高效能顯示器或電子應用上所需的低成本 SOI 結構和合成裝備。

雖然這些氧化物玻璃或氧化物玻璃陶瓷為主的 SOI 結構，已經改善了之前所提及的先前技術 SOI 結構，但很難生產玻璃陶瓷為主的絕緣層上半導體結構，而部份由於在這種氧化物玻璃或氧化物玻璃陶瓷內使用的玻璃陶瓷玻璃中缺乏移動的離子，於是在阻障層原處產生夠大的強力黏接結構，玻璃陶瓷在將玻璃陶瓷基板黏接至矽前進行陶瓷/結晶化。

本發明改善了先前技術玻璃陶瓷為主的 SOI 結構，並

提供了新型玻璃陶瓷為主的 SOI 結構，被強力黏接並顯示足夠大的阻障層。玻璃陶瓷為主 SOI 結構能夠使用於先前所提及高性能顯示器或電子應用中。

【發明內容】

本發明的一個實施例是關於絕緣層上半導體層化結構，包括由實質上單晶質半導體材料層以及具提高含氧量的單晶質半導體材料層所組成的半導體元件；氧化玻璃材料層；和玻璃陶瓷層。

進一步的實施例是關於絕緣層上半導體層化結構，包括實質上為單晶質的半導體材料以及含氧化物材料。單晶半導體材料包含兩層：一層由單晶質半導體材料所構成以及一層由具有加強氧含量之單晶質半導體材料所構成。含有氧化物材料包含下列多層：(1)一包含具有減少正離子濃度且實質上並沒有改良劑正離子的氧化物玻璃材料之層；(2)一層包含具有改良劑正離子之提高正離子濃度的玻璃陶瓷材料之層，其包括至少一種來自具有減少正離子濃度的氧化物玻璃材料的鹼土金屬改良劑離子；以及(3)一包含大塊玻璃陶瓷材料之層。

在先前提及絕緣層上半導體結構實施例中，玻璃陶瓷包含尖晶石或莫來石結晶相，其中尖晶石或莫來石玻璃陶瓷呈現出在 $25-300^{\circ}\text{C}$ 範圍之熱膨脹係數在 $22-42 \times 10^{-7}/^{\circ}\text{C}$ 。在更進一步實施例中，尖晶石或莫來石

玻璃陶瓷呈現出在 $25-300^{\circ}\text{C}$ 範圍之熱膨脹係數在 $35-40 \times 10^{-7}/^{\circ}\text{C}$ 。

依據本發明的一個或多個態樣，形成上述玻璃陶瓷/絕緣層上半導體結構的處理過程包括：將施體半導體晶片的植入表面施以離子植入處理，以產生施體半導體晶片的剝離層；使用電解黏接剝離層的植入表面到玻璃基板；分開剝離層和施體半導體晶片，以形成前驅玻璃結構上的中間體半導體；將前驅玻璃結構上的中間體半導體施以加熱步驟以結晶化前驅物玻璃，造成玻璃陶瓷結構上半導體的形成。

本發明的絕緣層上半導體和製造絕緣層上半導體結構的方法比先前技術具有更多優點。和熔融矽石或石英為主的 SOI 結構比起來，本發明滿足了此項技術用在高效能和電子應用上，低成本基板耐久的需求。更特別的是，併入玻璃陶瓷可使 SOI 晶片承受譬如熱閘極氧化物的高溫處理，而不會產生先前技術中低溫應變點玻璃所遭遇的畸形。此外，使用這種高應變點玻璃或玻璃陶瓷作為 SOI 結構基板材料，會產生最小的基板壓實(即尺寸改變)，這通常是在 TFT 製造處理期間，低應變點基板材料會遭遇到的情況。

本發明其他的特徵和優點將會在以下的詳細描述中說明，有部分對那些熟悉此項技術的人從敘述中是顯而易見的，或是藉由實施敘述和申請專利範圍，以及附圖中所說明的本發明而得到理解。

我們要瞭解，以上大致說明和以下的詳細描述都只是本項發明的範例，用來提供人們可以理解本發明如其申請專利範圍的本質和特性的一個概觀或架構。

包括的附圖是用來提供人們本發明進一步的理解，因此也併入此份規格書的一部份。附圖並不需要照比例繪製，各種元件的大小也可能為了清楚說明而改變。附圖說明了本項發明一個或以上實施例，和詳細說明一起用來解釋本發明的原理與運作。

【實施方式】

請參考附圖，相同的編號表示同樣的元件，圖 1 顯示的是依據本發明一個或多個實施例的 SOG 層結構 100。SOG 結構 100 最好包括半導體元件 102，由實質的單晶質半導體材料層 104 和具提高含氧量的單晶質半導體材料層 106 所構成。SOG 層結構進一步包括包含氧化物玻璃材料的第三層 108，和包含玻璃陶瓷材料的第四層 110。

現在參考圖 2，其顯示出本發明另一個實施例的 SOG 層結構 200。SOG 層結構 200 由 5 層結構組成，包括 2 層半導體元件 102，氧化物玻璃層 108 和 2 層包含正離子的氧化物玻璃陶瓷基板 110。更明確地說，SOG 層結構 200 是由下列的層所構成：(1)實質的單晶質半導體材料層 104；(2)具提高含氧量的單晶質半導體阻障層 106；(3)

氧化物玻璃材料阻障層 108;(4)具有提高正離子濃度之改良劑正離子的氧化物玻璃陶瓷層 204，包含至少一種鹼土金屬改良劑，其源自於減少正離子濃度之氧化物玻璃材料層 108；以及(5)具有大塊濃度玻璃陶瓷所構成之氧化物玻璃陶瓷層 206。

玻璃陶瓷上半導體結構可以使用在超過 1000°C 的高溫，因此可以使用在 RF/高效能電子，光伏打裝置，數位影像等應用上，這是先前技術玻璃製品上的矽所無法做到的。

本發明的玻璃陶瓷上半導體結構可以製成理想任何所需半導體，玻璃以及玻璃陶瓷層厚度。例如，所需的層厚度是小於約 1 mm。更佳為，半導體層的厚度更好是小於約 1 μm 。在特定本發明所需的實施例中，第一半導體元件的厚度是在約 10nm 和 500nm 之間。玻璃以及玻璃陶瓷層的厚度更好是都在約 0.1mm 和約 10mm 之間。更佳為，玻璃以及玻璃陶瓷層的厚度更好是都在約 0.5mm 和約 1mm 之間。有些玻璃陶瓷上半導體結構的應用，玻璃陶瓷層的厚度最好是大於或等於 1 μm ，以避免在具有矽/SiO₂/矽設計的標準絕緣層上半導體結構以高頻運作時，提高寄生電容效應。在過去，這種厚度是很難達成的。

一般而言，在整個本發明處理步驟，以及接下來執行在玻璃陶瓷上半導體結構的處理過程，玻璃陶瓷層需要足夠的厚度來支撐半導體元件。雖然理論上玻璃陶瓷基

板的厚度沒有上限，但是超過支援功能，或者超過最後玻璃陶瓷上半導體結構所需要的厚度，一般而言也不是我們想要的，因為前驅物玻璃和所形成玻璃陶瓷基板的厚度太大，在稍後說明的本發明方法的黏接步驟(B，尤其是 B3 的電壓施加)期間，同樣施加電壓差，基板內電磁場強度就越低，該方法對於相同施加電壓差值說明於底下以及美國第 7,192,844 號專利。

半導體層/元件內的半導體材料可以是矽基半導體材料，或是任何適合的半導體材料形態，譬如 III-V 半導體，II-IV 半導體，II-IV-V 半導體，或 IV 半導體。適合用在第一層半導體材料的矽基半導體材料範例包括矽(例如無摻雜之矽，n-摻雜之矽，p-摻雜之矽)；摻雜鍺之矽(SiGe)；和碳化矽(SiC)。其它可用在第一層的半導體材料範例包括 Ge-、GeAs-、GaP-和 InP-基材料。根據材料性質，半導體層材料可以有很大範圍的 CTEs。例如，第一層的半導體材料可以有在約 $20 \times 10^{-7}/^{\circ}\text{C}$ 和約 $70 \times 10^{-7}/^{\circ}\text{C}$ 之間的 CTE。

半導體材料層的形式實質上是單晶質材料。用「實質上」一詞來描述第一層以說明半導體材料通常包含至少一些原有或故意加上的內部或表面缺陷，譬如晶格缺陷或一些晶粒間界。「實質上」一詞也可以反應出有些摻雜物可能扭曲或影響整個半導體材料的晶體結構。

玻璃前驅物和所形成的玻璃阻障層 108 以及玻璃陶瓷基板 110 最好是從氧化物為主玻璃形成。雖然不必要，

但本文中描述的實施例最好包括應變點大於 900°C 的氧化物玻璃或玻璃陶瓷。如同傳統的玻璃製造技術，應變點是玻璃或玻璃陶瓷的黏滯係數是 $10^{14.6}$ 泊 ($10^{13.6}$ Pa.s) 時的溫度。

氧化物玻璃阻障層以及玻璃陶瓷層較佳由矽石為主玻璃前驅物形成。在一實施例中， SiO_2 存在於前驅物玻璃中以及所形成玻璃陶瓷中濃度至少為 50% 重量百分比。在更進一步實施例中， SiO_2 存在濃度至少為 55% 重量百分比。適合使用於本發明中使用玻璃陶瓷包含呈現出結晶相為莫來石以及尖晶石之種類。

就特定應用而言，譬如顯示器應用，在可見的，接近 UV，及/或接近 IR 的波長範圍，玻璃陶瓷最好實質上是透明的。例如，在 350 nm 到 2 μm 的波長範圍，玻璃陶瓷最好是實質上透明的。

可利用這方面技術人員所熟悉的各種技術，從傳統의 原始材料生產前驅物玻璃(以形成後續的玻璃陶瓷層以及氧化物玻璃阻障層)，然後附加到半導體層/元件，使用以下描述的方法，和美國第 7,192,844 號專利，其發明名稱為「GLASS-BASED SOI STRUCTURES」的方法，該專利之說明在此加入作為參考。

在本發明的特定實施例中，前驅物玻璃較佳包括至少一些正離子，在以下和美國第 7,192,844 號專利說明方法的黏接步驟(步驟 B，尤其是步驟 B3 的電壓施加)期間，以電場施加的方向移動，亦即離開黏接的第一(半導

體)和第二(前驅物玻璃)層間的介面，並且朝向第二層的背面。例如 Li^+ 、 Na^+ 及/或 K^+ 的鹼金屬離子，就適合用作此目的的正離子，因為它們通常比併入玻璃和玻璃陶瓷其他型態的正離子具有較高的移動性。在本發明中較佳是使用不含鹼金屬離子的前驅物玻璃，雖然對於特定應用少量鹼金屬為可接受的。例如，本發明的絕緣層上半導體結構中的第二層，最好是使用具其他移動性離子的玻璃，譬如鹼土金屬離子(例如 Ca^{2+} 、 Mg^{2+} 、 Ba^{2+} 、 Sr^{2+})，或具有其他像是 Ag^+ 、 Cu^+ 、 Zn^{2+} ，和各種過渡金屬離子的正離子的玻璃。

本發明的實施例中，前驅物玻璃包含鹼金屬離子或鹼土金屬離子，鹼金屬離子和鹼土金屬離子濃度的變化可以有很大的範圍，以氧化物為基準代表性的濃度是在 0.1 到 40%重量百分比之間。在鹼金屬離子的案例中，以氧化物為基準鹼金屬離子以及鹼土金屬離子濃度是 0.1–5%重量百分比。很多標稱不含鹼金屬的玻璃含有數十到數百 ppm 的鹼金屬污染量，其會在底下所說明方法的步驟 B3 期間移動。

使用在本發明 SOI 結構中前驅物玻璃(以形成後續玻璃陶瓷層 110 以及氧化物玻璃阻障層 108)包括一系列以下組成的透明玻璃陶瓷材料，以氧化物為基準所計算的重量百分比是：50–65% SiO_2 、15–25% Al_2O_3 、6–15% ZnO 、0–6% MgO 、0–10% TiO_2 、0–10% ZrO_2 、0–15% Cs_2O 、0–5% BaO ， $\text{ZnO}+\text{MgO}$ 的組合是約大於等於 8%，

而 $\text{TiO}_2 + \text{ZrO}_2$ 的組合是約大於 4%。本發明中使用的代表性組成詳示於表 I。

所形成的玻璃陶瓷材料層 110 包含尖晶石作為主要晶相。藉著主要的晶相，意味著這種晶相至少是約 75 體積百分比，更好是至少 85 百分比，最好是至少總晶相呈現的 95 百分比。本發明的玻璃陶瓷至少約 20 重量百分比的晶相分散在玻璃基質內。

這些玻璃陶瓷顯示的熱膨脹係數在 $25-300^\circ\text{C}$ 的溫度範圍最好在約 $22-42 \times 10^{-7}/^\circ\text{C}$ 之間，更好在約 $30-42 \times 10^{-7}/^\circ\text{C}$ 之間，更更好在約 $35-40 \times 10^{-7}/^\circ\text{C}$ 之間以提供和矽接近的熱膨脹匹配。透明的意思是指 1.1 mm 厚的本發明玻璃陶瓷片在光譜的可視區域(400 nm 到 700 nm)顯示出大於 85 百分比的透射率。在特定應用中，這些玻璃片也最好能顯示接近紫外線的透射率，譬如在 350-400 nm 的範圍大於 50 百分比。

作為主要晶相的含尖晶石透明玻璃陶瓷材料更詳細地描述於美國第 5,968,857 號專利，該發明名稱為「Method for Making Transparent Glass-Ceramics with High Temperature Dimensional Stability」一文中，該專利之說明在此加入作為參考。

表 I

組成份(wt %)	範例 1	範例 2	範例 3	範例 4	範例 5	範例 6	範例 7
SiO ₂	60.3	58.3	57.0	55.0	57.0	57.3	59.3
Al ₂ O ₃	19.0	20.2	18.0	21.0	21.8	18.5	19.1
ZnO	9.0	8.4	14.0	13.5	14.0	11.6	9.0
MgO	2.1	4.2	--	--	--	2.4	2.5
BaO	2.1	--	--	--	2.1	2.0	2.1
Cs ₂ O	--	4.0	4.0	--	--	--	

TiO ₂	--	3.0	--	5.5	5.2	5.0	5.0
ZrO ₂	7.5	5.0	7.0	--	--	3.0	3.0
As ₂ O ₃	1.0	1.0	1.0	1.0	1.0	1.0	1.0
晶相	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石	尖晶石
應變點 (°C)	>900	>900	>900	>900	>900	>900	>900
CTE(x10 ⁻⁷ /°C)	37	38	37	37	37	38	37

如同熟悉此項技術的人所知的，單晶質半導體材料與含氧化物材料間之鍵的強度是絕緣層上半導體結構關鍵性的特質。高的鍵強度和持久性是非常重要的，可保證絕緣層上半導體結構可以承受得的住結構內或結構上和薄膜電晶體以及其他裝備製造有關的處理。半導體元件和前驅物基板(最後是在半導體和成品玻璃陶瓷上半導體中，氧化物玻璃層之間)之間的鍵強度，最好是至少 8 J/m²。黏接層之間的鍵強度更好是至少 10 J/m²。在特定特殊需求的實施例中，鍵強度至少是 15 J/m²。鍵能可以利用壓痕測量來決定，可使用 Nano Indenter II (MTS

Systems Corporation, Eden Prairie, MN) 和 Berkovich 鑽石壓痕器來執行。如同熟悉此項技術的人所知的，也可以利用其他裝備來執行壓痕測量。壓痕的製作涵蓋負載的範圍，而且立即檢查環繞壓痕的區域作為分層的證據。鍵能的計算是依據 D.B. Marshall 和 A.G. Evans 的論文「Measurement of Adherence of Residually Stressed Films by Indentation. I. Mechanics of Interface Delamination」, J. Appl. Phys 56[10] 2632-2638 (1984)，其相關的部份也併入參考。更進一步決定鍵能的細節可在美國第 10/779,582 號專利申請案中找到。

以下所描述的方法和美國第 7,176,528 號專利可以讓熟悉此項技術的人製造玻璃陶瓷上半導體結構，該專利之說明在此加入作為參考。請參考圖 3，將離子植入到施體半導體，之後再對前驅物玻璃基板和植入的施體半導體晶片施加電解黏接處理，接著再分開施體半導體晶片的一部分形成包含具有薄半導體層於前驅物玻璃基板上的中間體結構。然而，電解的部分將在以下討論，基本的處理包括在前驅物玻璃基板 102 和施體半導體晶片 120 施以溫度，電壓，和壓力一段時間。

圖 3 顯示出可實施之處理步驟，其產生分別和製造圖 1 和圖 2 個別的玻璃陶瓷上半導體結構 100 和 200 有關的中間體結構。第一步驟(步驟 A)是關於在施體半導體晶片 304 中產生剝離層 302。為了討論的目的，施體半導體晶片 304 最好是實質上的單晶質 Si 晶片。

剝離層 302 最好是相當薄的矽層，可以在接下來的黏接和分離步驟(待會將討論的步驟 B 和 D)，從剩餘部份的 Si 半導體施體晶片 306 分開來。雖然本發明的實施例並不限定在任何特定形成剝離層的方法，然而一種適合的方法包括使用離子植入，在矽晶片 304 的表面 310 以下產生一個變弱的區域 308。經由這個例子，可以使用氫離子植入，雖然也可以使用其他離子或多種離子組合，譬如硼+氫，氮+氫，或其他文獻中用來剝離的離子。更者，只要不背離本發明的精神和範疇，也可以使用其他已知或其中開發的適合技術來形成剝離層 302。

在一實施例中，只使用氫離子植入的單一步驟施加到 Si 晶片的 H 離子植入劑量在 1×10^{16} – 1×10^{17} 離子/cm² 之間。在另一個較低劑量的實施例中，對 Ge 晶片施加多種離子，低劑量的植入步驟。尤其，使用 H 和 He 低劑量的組合植入方式，首先施加在 Ge 晶片的 H 離子的植入劑量範圍在 1×10^{15} – 5×10^{16} 離子/cm² 之間，接著植入氮的劑量，也是以低的劑量水準，範圍在 1×10^{15} – 5×10^{16} 離子/cm² 之間。

無論使用來產生剝離層 302 的技術為何，最好是加以處理 Si 施體晶片 304 以減少表面 310 上的離子(譬如氮)濃度。例如，施體半導體晶片 304 最好是經過沖洗和清潔，而剝離層表面 310 最好是施以溫和的氧化作用。溫和的氧化作用處理方式可包括在氧電漿中處理，臭氧處理，以過氧化氫處理，過氧化氫和氮，過氧化氫和酸或

這些處理過程的組合。我們希望在這些處理的期間，表面端接的氫基會氧化成氫氧基，接著也使得矽晶片的表面呈親水性。氧電漿或臭氧水的處理最好在室溫，而氫或酸的處理最好在 25-150°C 的溫度下執行。

關於前驅物玻璃晶片 312，其在清潔劑中接著用蒸餾水清洗以及更進一步利用硝酸以及再接著用蒸餾水清洗。

應該要注意這些處理是最佳化的。假使氫離子濃度沒有減少，那麼在矽和玻璃晶片之間的斥力，就可以在黏接處理期間藉由施加高壓來克服。

在離子植入之後，各個結構最好利用電解黏接處理(步驟 B)黏接在一起。較佳的電解黏接處理描述於美國專利編號第 7,192,844。該處理的部份將在以下討論。

首先，最好執行各個施體晶片表面 310 和前驅物玻璃基板表面 314 適度的表面清洗。接下來使施體晶片表面 310 及前驅物玻璃基板表面 314 促使直接或間接接觸(步驟 B1)以達到圖 4 中所示的安排設計。

現在參考圖 5，在接觸之前或之後，包含施體 Si 半導體晶片 304，剝離層 302，和前驅物玻璃基板 312 的結構在差異的溫度梯度下加熱(步驟 B1)；分別是 T1 和 T2。前驅物玻璃基板 312 最好是加熱到比 Si 施體半導體晶片 304 和剝離層 302(T1)更高的溫度(T2)。藉由這些例子，前驅物玻璃基板 312 和施體 Si 半導體晶片 304 之間的溫度差異是至少 1°C，雖然差異可能高到約 100 到約

150°C。這種溫度差異是具有匹配矽熱膨脹係數(CTE)的玻璃所需的，由於熱應力的關係，這會促使以後剝離層 302 和剩餘的施體半導體晶片 306 的分離更為容易。

一旦前驅物玻璃基板 312 和 Si 施體半導體晶片 304 之間的溫度差異穩定下來，就施加機械性壓力到黏接元件。在一項實施例中，壓力範圍最好是在約 1 到約 50 psi 的範圍。施加較高的壓力，例如 100 psi 以上的壓力可能會導致玻璃晶片破裂。

前驅物玻璃基板 312 和 Si 半導體晶片 304 的溫度最好在前驅物玻璃玻璃基板 304 應變點的約±150°C範圍內的溫度。

接著，施以電壓(V1/V2)穿越前驅物玻璃/施體晶片中間組件，最好在正極(V1)是 Si 半導體晶片 304，而負極(V2)是玻璃基板 312(步驟 B3)。施以電壓有可能會導致玻璃基板 312 內的鹼土金屬子(或鹼金屬)從 Si 半導體/前驅物玻璃介面 310/314 移開，進一步進入玻璃基板 312。更特別地，實質上所有玻璃基板 312 改良劑正離子遷移離開較高電動勢之 Si 半導體施體晶片 304。此達成了兩項功能：(i)產生沒有鹼土金屬子(或鹼金屬)的介面 310/314；和(ii)前驅物玻璃基板 312 變得非常具反應性，並且以相當低溫加熱，就可以強力黏接到 Si 半導體層 304。

現在參考圖 6，(前驅物)玻璃基板結構上的中間體半導體在這些條件下保持一段時間後(例如 1 個小時左右

或更少)，移除電壓，讓中間體結構冷卻到室溫。Si 剩餘半導體晶片 306 從原來黏接到前驅物玻璃基板 312 的剝離層 302 分開(步驟 C)；如果沒有變得完全分離，這可能會包括一些皮層。在靜止溫度下當溫度快速上昇，或溫度快速下降時會發生分離。分離之後得到的是(前驅物)玻璃基板 104 上的中間體半導體；基本上是薄 Si 半導體/剝離層 302 黏接到玻璃基板，如圖 6 所示。再次地，應注意黏接至 Si 半導體層之前驅物玻璃基板呈現出減少正離子濃度層 312A，提高正離子濃度層 312B 相鄰於減少正離子濃度層 312A，以及大塊玻璃層 312C。

由於熱應力，分離最好是經由碎裂剝離層 302 而達成。或者除此之外也可以使用機械式應力，譬如水噴射切割或化學蝕刻來促成分離。

應該要注意的是，黏接(加熱和施加電壓)處理期間的氣體可以是譬如氮及/或氫的惰性氣體，或只是室內空氣。

(前驅物)玻璃基板 312 上的中間體半導體接著在譬如氫的惰性氣體中經由加熱處理陶瓷化；步驟 D(未顯示)。陶瓷化或加熱處理通常會跟著加熱處理循環，晶片放置在某一溫度成核結晶，接著保持在較高的溫度讓晶體增長。在分離實施例中，能夠使用熱處理，其並不包含保持晶核在一特定溫度；在該實施例中快速提高至晶體成長保持溫度之過程相當緩慢以達成必需的晶體的晶核形成：不大於 50°C/hr 速率能夠達成該並不保持晶核形成之晶體成長。

在一項實施例中，尖晶石玻璃陶瓷為主的玻璃陶瓷上半導體結構的陶瓷化或加熱時程如下：晶核形成保持在 800°C 下 2 小時，接下來晶體增長保持在 100°C 下 4 小時。

由於加熱處理的結果，部份前驅物玻璃基板維持為玻璃以及部份轉變為玻璃陶瓷結構。此更進一步顯示於圖 6 中。詳言之，保持氧化物玻璃之部份為最靠近於半導體之玻璃部份，先前所提及減少正離子濃度層 312A。此由於在該部份前驅物玻璃 312 中缺乏形成尖晶石陽離子 Zn, Mg，此由於黏接處理過程導致改良劑正離子已移動離開界面。在前驅物玻璃內一些深度(特別是具有提高正離子濃度之前驅物玻璃材料部份 312B)處存在充份離子促使玻璃部份結晶以形成具有提高正離子濃度之玻璃陶瓷層 312B。其餘前驅物玻璃部份(大塊玻璃部份 312C)亦具有充份形成尖晶石陽離子以達成結晶作用。所形成玻璃陶瓷結構因而為兩層玻璃陶瓷部份，其具有提高正離子層 312B 相鄰於其餘氧化物玻璃層 312A，以及大塊玻璃陶瓷層 312C。

頂端具有矽薄膜的結晶玻璃陶瓷比玻璃為主的成分更好，因為玻璃陶瓷為主的晶片在裝置製造或其他處理期間，可以維持相當高的溫度。更者，高溫可以允許矽或其他玻璃陶瓷上半導體晶片的半導體磊晶生長。

範例：

本發明將藉著以下沒有限定的範例做進一步說明。

以 8×10^{16} 離子/cm² 劑量的氫離子和 100Ke 植入能

量，利用業界可用的室溫離子植入技術，植入 100 mm 直徑，100 μm 厚的矽晶片。然後在氧電漿中處理植入的晶片，以氧化表面基。

生產直徑 100 mm 的前驅物玻璃晶片，包含詳列於表格 I 中範例 1 的組成份；明確地說以重量百分比表示包含 60.3% SiO_2 、19% Al_2O_3 、2.1% MgO 、2.1% BaO 、1.0% As_2O_5 、7.5% ZrO_2 和 9.0% ZnO 。然後利用 Fischer Scientific Contrad 70 設備在清潔劑中超音波沖洗前驅物玻璃晶片 15 分鐘。之後將前驅物玻璃晶片放在蒸餾水中清洗，施以超音波 15 分鐘，浸泡在 10% 的硝酸 1 個小時，最後再以蒸餾水洗淨。

最後利用旋轉式清洗烘乾器，以蒸餾水洗淨矽和前驅物玻璃晶片，之後在乾淨的室內烘乾。將這兩個晶片接觸以產生室溫預先黏接以及再放置在 Suss Microtech 黏接器中。前驅物玻璃晶片放置在「負」電極，而矽晶片放置在「正」電極上。

然後將這兩晶片在真空中(10^{-3} 毫巴)微差加熱；將矽晶片加熱到 545°C ，而前驅物玻璃晶片則到 595°C 。之後對晶片施加 1750 伏特電位遍及晶片表面。於這些條件下保持晶片 20 分鐘。在保持該施加電壓後，使施加電壓為零以及再讓晶片冷卻至室溫。

冷卻之後，我們注意到晶片可以很輕易地分開，產生黏接到前驅物玻璃晶片的薄矽層。明確地說，我們注意到經由這種處理過程可取得玻璃晶片表面上強力黏著的

矽薄膜(500 nm)高品質樣本。

接著在氫氣中以 800°C 加熱處理所產生之中間體玻璃上的矽樣本 2 個小時，再進一步以 1000°C 加熱處理 4 個小時，結晶玻璃上的矽玻璃晶片部份以產生玻璃陶瓷上的矽結構。應該要注意的是，所產生的玻璃陶瓷上矽結構的矽薄膜層是維持完整無傷，沒有分層或破裂的。

藉著以上的技術，施以所產生玻璃陶瓷上的矽結構 ToF-SIMS 分析如下。利用雙束策略使用兩個離子射束，一個用來間歇濺射，而另一個分析新產生的表面。使用 Physical Electronics, Inc., Eden Prairie, Minn. 公司製造的 TRIFT II 儀器執行分析。使用低能量的 Cs 射束來濺射，並和分析用的脈衝 Ga 射束同步。切下樣本的一小片以適合 ToF-SIMS 樣本架(約 1 cm²)。用來濺射的 5 kV ¹³³Cs⁺ 射束，和用來分析的 15 kV, 600 pA ⁶⁹Ga⁺ 射束一起使用。Cs 射束在樣本的 500 μm×500 μm 區域光柵；而 Ga 射束則在 Cs 濺射區中央的 50 μm×50 μm 範圍加以分析。

這種 ToF-SIMS 分析的結果顯示於圖 7 中。檢視圖 7 可以觀察到下列幾項：(1)氧化物玻璃層開始於 0.15 mm 深度(以 AA 表示)以及終止於 0.175 mm 深度處(以 BB 表示)；(2)第一玻璃陶瓷層，其開始於 0.175 mm 深度(以 BB 表示)以及終止於 0.3 mm 深度處(以 CC 表示)；具有改良劑正離子的提高正離子濃度，其包含至少一種來自於第一玻璃陶瓷層之鹼土金屬改良劑離子；和(3)第二玻璃陶

瓷層，其開始於 0.3 nm 深度，其呈現大塊玻璃的組成份。

參考圖 8，在藉由上述技術產生玻璃陶瓷結構上矽作 TEM 分析，其使用 200 KV 之 JEOL 儀器型號為 JEM-2000F。檢視 TEM 顯微相片所示的矽/玻璃陶瓷介面可看到矽和結晶化玻璃陶瓷層之間存在玻璃阻障層。

最後藉著以上的技術，依據業界所熟知技術對所產生玻璃陶瓷上的矽結構作 X-射線繞射分析。檢視 X-射線繞射圖案顯示出呈現細緻的微晶大小，和鋅尖晶石和氧化鋇相位。確實，在 2.95 埃處尖峰(靠近 2θ 為 30 度)為 ZrO_2 主要尖峰。

業界熟知此技術者了解本發明能夠作各種變化及改變而並不會脫離本發明之精神及範圍。因而，預期本發明將含蓋這些變化及改變，只要其符合下列申請專利範圍及同等情況範圍內。

【圖式簡單說明】

圖 1 是依據本發明的某實施例，玻璃陶瓷上半導體結構的橫截面示意圖。

圖 2 是依據本發明的另一實施例，玻璃陶瓷上半導體結構的橫截面示意圖。

圖 3-6 是依據本發明的實施例，絕緣層上半導體結構的橫截面示意圖。

圖 7 是依據本發明所詳舉的範例中，玻璃上半導體結構

的 TOF-SIMS 的深度輪廓圖。

圖 8 是依據本發明所詳舉的範例中，玻璃上半導體結構的 TEM 顯微照片。

圖 9 圖示的是依據本發明所詳舉的範例中，玻璃上半導體結構的 X 射線繞射圖案。

【主要元件符號說明】

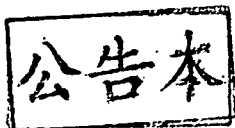
100	SOG 層結構
102	半導體元件
104	單晶質半導體材料層
106	具提高含氧量的單晶質半導體材料層/阻障層
108	氧化物玻璃材料阻障層
110	玻璃陶瓷基板
120	施體半導體晶片
200	SOG 層結構
204	氧化物玻璃陶瓷層
206	氧化物玻璃陶瓷層
302	剝離層
304	施體半導體晶片
306	剩餘的 Si 半導體施體晶片
308	區域
310	表面
312A	減少正離子濃度層

312B 提高正離子濃度層

312C 大塊玻璃層

312 前驅物玻璃基板

314 前驅物玻璃基板表面



第 98132643

號專利案 101.12.13 修正

發明專利說明書

101 年 12 月 13 日修正本

(本說明書格式、順序，請勿任意更動，※記號部分請勿填寫；惟已有申請案號者請填寫)

※ 申請案號：98132643

※ 申請日期：98 年 9 月 25

※IPC 分類：H01L 21/4763 (2006.01)

H01L 21/603 (2006.01)

C03C 3/085 (2006.01)

C03C 27/00 (2006.01)

一、發明名稱：(中文/英文)

玻璃陶瓷為主的絕緣層上半導體之結構及其製法

GLASS-CERAMIC-BASED SEMICONDUCTOR-ON-INSULATOR
STRUCTURES AND METHOD FOR MAKING THE SAME

二、中文發明摘要：

本發明是關於絕緣層上半導體結構，包括由實質上單晶質半導體材料層以及具提高含氧量的單晶質半導體材料層所組成的半導體元件；氧化玻璃材料層；和玻璃陶瓷層。

三、英文發明摘要：

The present invention relates to a semiconductor-on-insulator structure including a semiconductor component comprised of substantially single-crystal semiconductor material layer and a single-crystal semiconductor material with an enhanced oxygen content layer; an oxide glass material layer; and a glass-ceramic layer.

七、申請專利範圍：

1.一種絕緣層上半導體層結構，其包括：

一半導體材料元件，其包含一實質上單晶質的半導體材料層以及一具有提高氧含量的單晶質半導體材料層；

一氧化物玻璃材料層；以及

一玻璃陶瓷層。

2.依據請求項 1 所述之絕緣層上半導體層結構，其中該玻璃陶瓷更進一步包含一第一層，其具有改良劑正離子之提高正離子濃度，包含至少一種源自該氧化物玻璃材料層之鹼土金屬改良劑離子；以及一第二層，包含大塊玻璃陶瓷。

3.依據請求項 1 所述之絕緣層上半導體層結構，其中該氧化物玻璃及該玻璃陶瓷包含一種或多種正離子，其中在該玻璃或該玻璃陶瓷中以氧化物為基準之鋰、鈉及鉀離子總和為小於約 5 重量百分比。

4.依據請求項 1 所述之絕緣層上半導體層結構，其中該氧化物玻璃及該玻璃陶瓷為不含鹼金屬離子。

5.依據請求項 1 所述之絕緣層上半導體層結構，其中該玻璃陶瓷包含一尖晶石或莫來石晶相。

6.依據請求項 1 所述之絕緣層上半導體層結構，其中該氧化物玻璃及該玻璃陶瓷在 25~300℃ 的溫度範圍內呈現出一熱膨脹係數在約 $22-42 \times 10^{-7}/^{\circ}\text{C}$ 之間。

7.依據請求項 1 所述之絕緣層上半導體層結構，其中該氧化物玻璃及該玻璃陶瓷在 25~300℃ 的溫度範圍內呈現出一熱膨脹係數在 $35-40 \times 10^{-7}/^{\circ}\text{C}$ 之間。

8.依據請求項 1 所述之絕緣層上半導體層結構，其中該半導體材料為一矽為主之半導體材料以及由未摻雜之矽、n-摻雜之矽、p-摻雜之矽、摻雜鍺之矽 (SiGe) 以及碳化矽所組成的群組選取出。

9.依據請求項 1 所述之絕緣層上半導體層結構，其中該半導體材料由 Ge、GeAs、GaP 及 InP 為主之材料所組成的群組選取出。

10.依據請求項 6 所述之絕緣層上半導體層結構，其中該玻璃陶瓷為透明的矽酸鹽為主之玻璃陶瓷，其具有尖晶石晶相之主要晶相以及具有一組成份以氧化物為主之重量百分比表示包含：55-65% SiO_2 、15-25% Al_2O_3 、6-15% ZnO 、0-6% MgO 、0-10% TiO_2 、0-10% ZrO_2 、0-15% Cs_2O 、0-5% BaO 、 $\text{ZnO}+\text{MgO}$ 的組合為大於或等於 8%，以及 $\text{TiO}_2+\text{ZrO}_2$ 的組合為大於 4%。

11. 依據請求項 1 所述之絕緣層上半導體層結構，其中該半導體材料與該氧化物玻璃材料間之黏接強度至少為 8 J/m^2 。

12. 一種絕緣層上半導體層結構，其包含一實質上單晶質半導體材料以及一含有氧化物的材料：

其中該半導體材料包含一單晶質半導體材料層以及一包含具有提高氧含量之單晶質半導體材料層；以及

其中該含有氧化物的材料包含一實質上無改良劑正離子之減少正離子濃度之氧化物玻璃材料層，一包含改良劑正離子之提高正離子濃度之玻璃陶瓷層，該層包含至少一種來自於該減少正離子濃度之氧化物玻璃材料層的鹼土金屬改良劑離子，以及一包含大塊玻璃陶瓷材料層。

13. 依據請求項 12 所述之絕緣層上半導體層結構，其中該含有氧化物的材料包含一種或多種正離子，其中在該玻璃或該玻璃陶瓷中以氧化物為基準之鋰、鈉及鉀離子總和為小於 2 重量百分比。

14. 依據請求項 12 所述之絕緣層上半導體層結構，其中該含有氧化物的材料為不含鹼金屬離子。

15. 依據請求項 12 所述之絕緣層上半導體層結構，其中該玻璃陶瓷包含一尖晶石或莫來石晶相。

16.依據請求項 12 所述之絕緣層上半導體層結構，其中該含有氧化物的材料在 25-300°C 的溫度範圍內呈現出一熱膨脹係數在 $22-42 \times 10^{-7}/^{\circ}\text{C}$ 之間。

17.依據請求項 12 所述之絕緣層上半導體層結構，其中該含有氧化物的材料在 25-300°C 的溫度範圍內呈現出一熱膨脹係數在 $35-42 \times 10^{-7}/^{\circ}\text{C}$ 之間。

18.依據請求項 12 所述之絕緣層上半導體層結構，其中該半導體材料為一矽為主之半導體材料以及由未摻雜之矽、n-摻雜之矽、p-摻雜之矽、摻雜鍺之矽(SiGe)以及碳化矽所組成的群組選取出。

19.依據請求項 12 所述之絕緣層上半導體層結構，其中該半導體材料由 Ge、GeAs、GaP 及 InP 為主之材料所組成的群組選取出。

20.依據請求項 16 所述之絕緣層上半導體層結構，其中該含有氧化物的材料具有一組成份以氧化物為主之重量百分比表示包含：55-65% SiO_2 、15-25% Al_2O_3 、6-15% ZnO 、0-6% MgO 、0-10% TiO_2 、0-10% ZrO_2 、0-15% Cs_2O 、0-5% BaO ， $\text{ZnO}+\text{MgO}$ 的組合為大於或等於 8%，以及 $\text{TiO}_2+\text{ZrO}_2$ 的組合為大於 4%。

21.依據請求項 12 所述之絕緣層上半導體層結構，其中該半導體材料與該含有氧化物的材料間之黏接強度至少為 8 J/m^2 。

22.一種在玻璃陶瓷結構上形成一半導體之方法，該方法包含：

(a)將一施體半導體晶片的植入表面施以離子植入處理以產生該施體半導體晶片的剝離層；

(b)使用電解將該剝離層的植入表面黏接到一前驅物玻璃基板；

(c)由該施體半導體晶片分離該剝離層以在該前驅物玻璃結構上形成一中間體半導體；

(d)將該前驅物玻璃結構上之中間體半導體施以加熱步驟以使該前驅物玻璃結晶化，導致一玻璃陶瓷結構上的半導體形成。

23.依據請求項 22 所述之方法，其中該黏接步驟包含：

對該玻璃基板及該施體半導體晶片的至少一者加熱；

使該前驅物玻璃基板經由該剝離層直接地或間接地接觸該施體半導體晶片；以及

施加一穿過該前驅物玻璃基板與該施體半導體晶片的電壓位能以誘發該黏接。

24.依據請求項 23 所述之方法，其中該前驅物玻璃基板及該半導體晶片之溫度提高至該玻璃基板應變點 150°C 範圍內。

25.依據請求項 23 所述之方法，其中該前驅物玻璃基板及該半導體晶片之溫度提高至不同的水準。

26.依據請求項 23 所述之方法，其中該穿過該前驅物玻璃基板及該半導體晶片之電壓位能在 100 至 2000 伏特之間。

27.依據請求項 22 所述之方法，其中該施體半導體晶片由矽、摻雜鍺之矽(SiGe)、碳化矽、鍺(Ge)、砷化鎵(GaAs)，GaP 以及 InP 所組成的群組選取出。

28.依據請求項第 22 所述之方法，其中該前驅物玻璃以及該玻璃陶瓷在 $25-300^{\circ}\text{C}$ 的溫度範圍內呈現出一熱膨脹係數在 $22-42 \times 10^{-7}/^{\circ}\text{C}$ 之間以及該玻璃陶瓷包含一尖晶石或莫來石晶相。

1/6

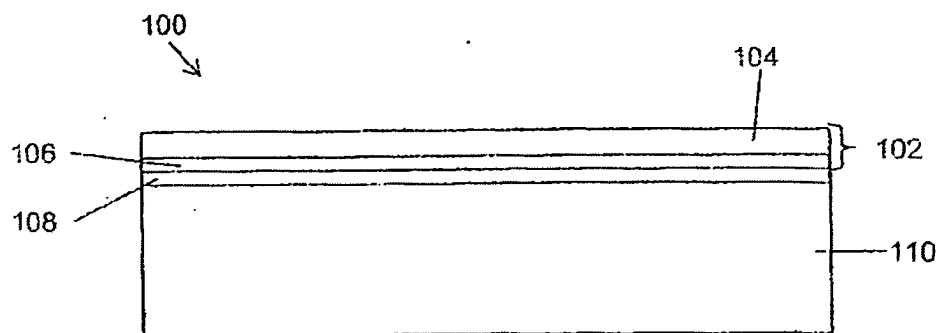


圖 1

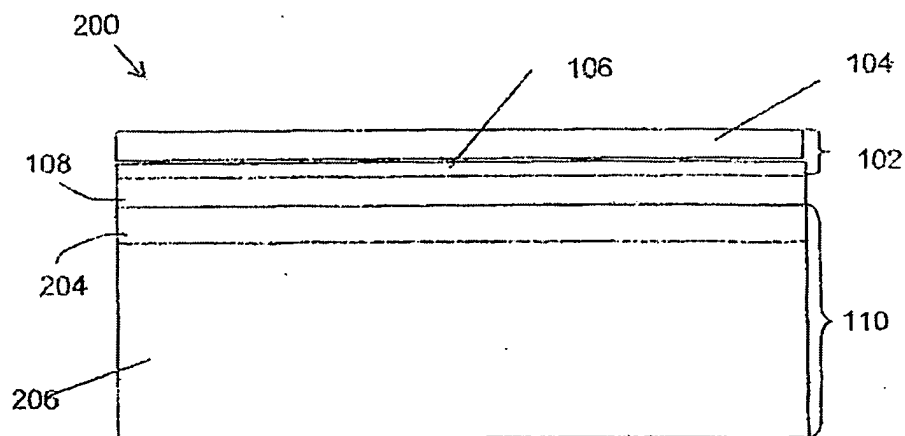


圖 2

2/6

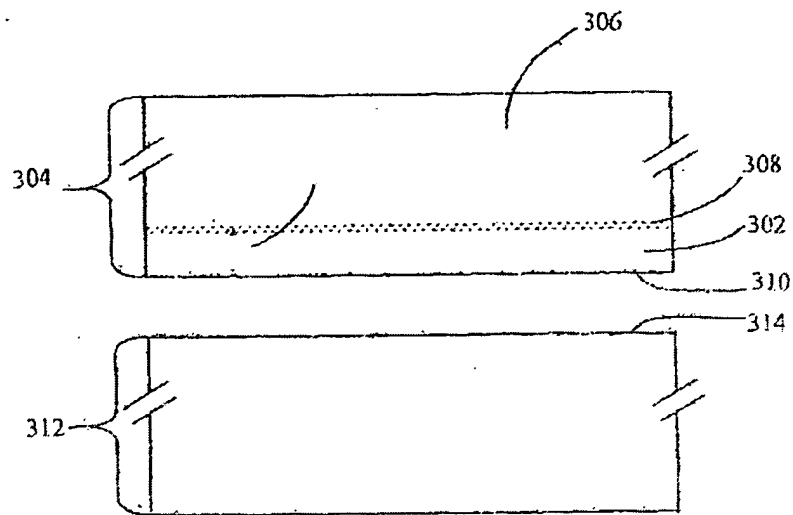


圖 3

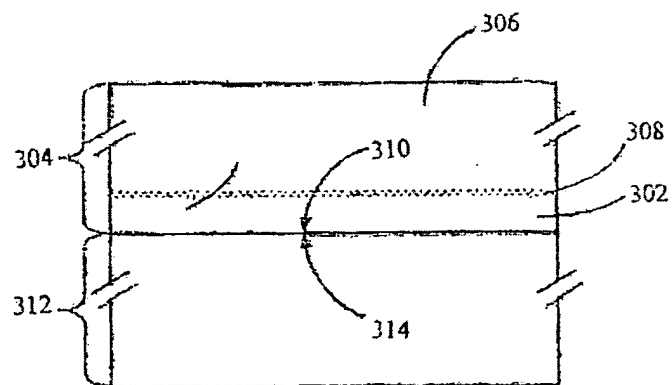


圖 4

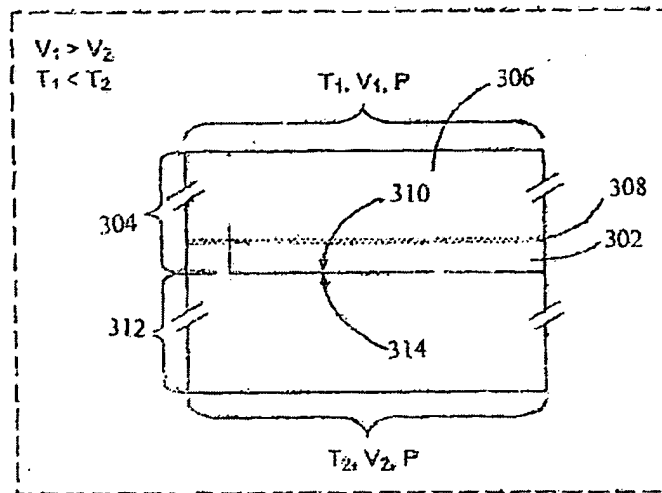


圖5

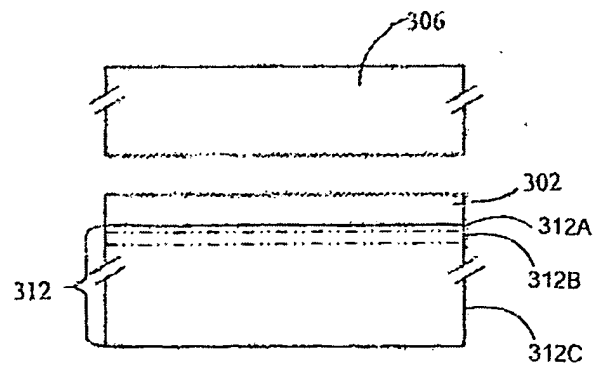


圖6

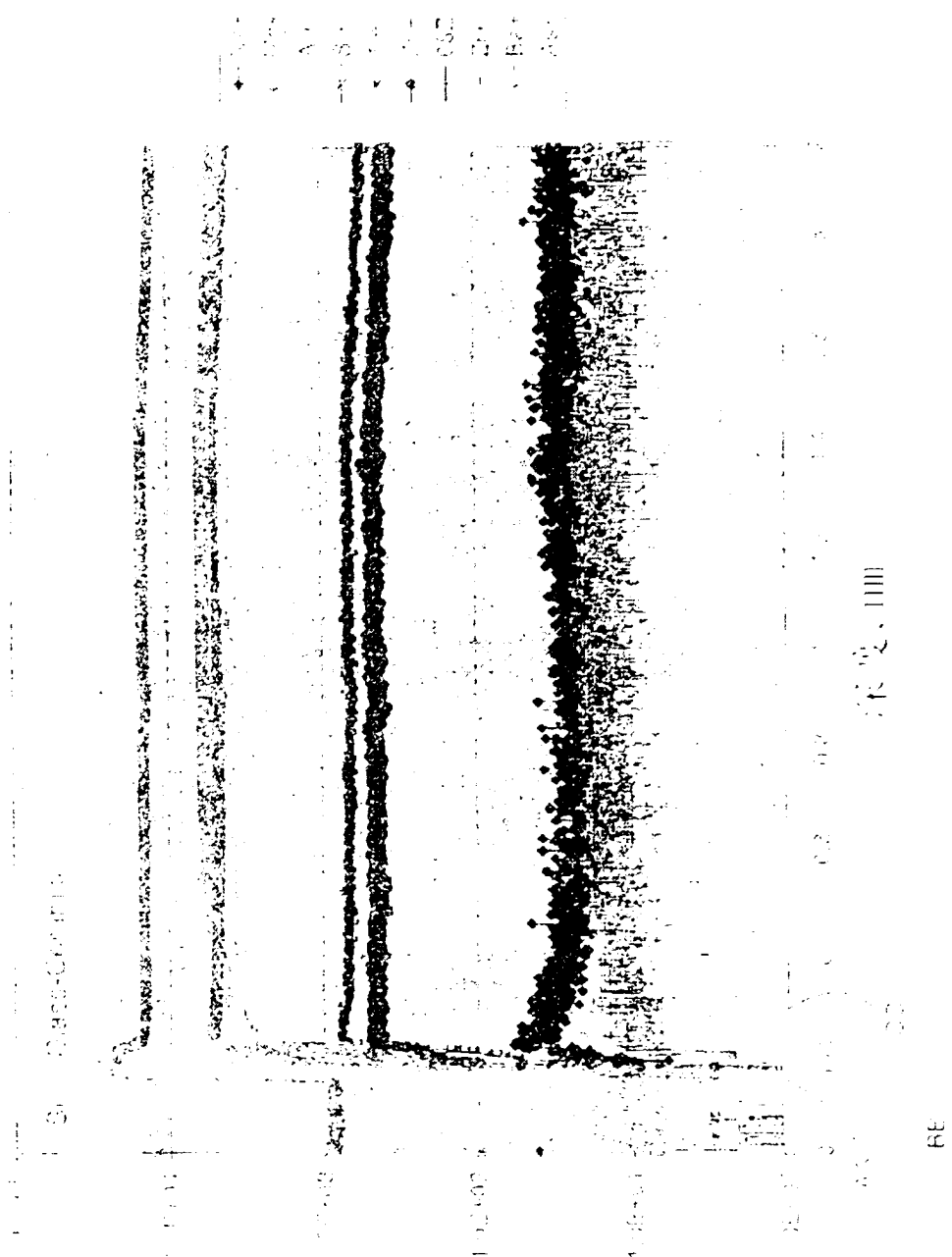


图7

56



圖 8

5/6

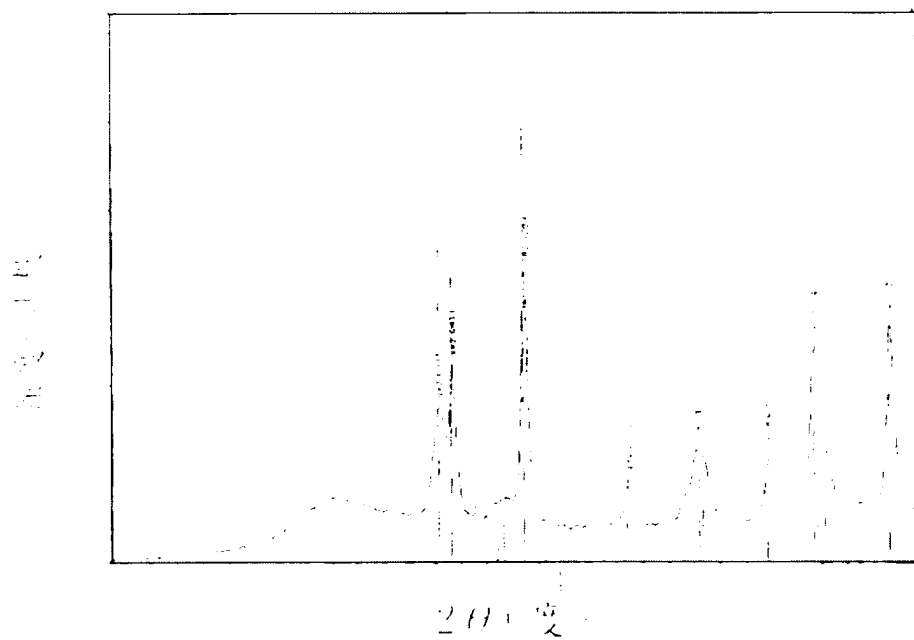


圖 9

四、指定代表圖：

(一)本案指定代表圖為：第（ 1 ）圖。

(二)本代表圖之元件符號簡單說明：

100 SOG 層結構

102 半導體元件

104 單晶質半導體材料層

106 具提高含氧量的單晶質半導體材料層/阻障層

108 氧化物玻璃材料阻障層

110 玻璃陶瓷基板

五、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無