

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-174648

(P2018-174648A)

(43) 公開日 平成30年11月8日(2018.11.8)

(51) Int.Cl.
H02M 3/28 (2006.01)F I
H02M 3/28テーマコード (参考)
5H730

審査請求 未請求 請求項の数 4 O L (全 16 頁)

(21) 出願番号 特願2017-71185 (P2017-71185)
(22) 出願日 平成29年3月31日 (2017. 3. 31)(71) 出願人 000002945
オムロン株式会社
京都府京都市下京区堀小路通堀川東入南不
動堂町801番地
(74) 代理人 110000947
特許業務法人あーく特許事務所
(72) 発明者 佐藤 充
京都府京都市下京区堀小路通堀川東入南不
動堂町801番地 オムロン株式会社内
(72) 発明者 長岡 真吾
京都府京都市下京区堀小路通堀川東入南不
動堂町801番地 オムロン株式会社内
(72) 発明者 大西 浩之
京都府京都市下京区堀小路通堀川東入南不
動堂町801番地 オムロン株式会社内
最終頁に続く

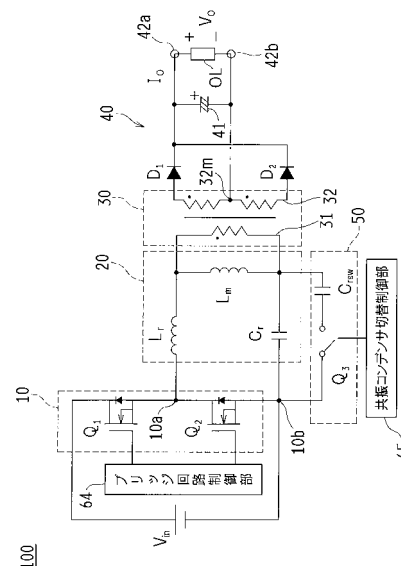
(54) 【発明の名称】 L L C 共振コンバータ

(57) 【要約】

【課題】共振コンデンサ容量を切り替えたときにブリッジ回路のスイッチが貫通電流やサージ電圧で破壊されたり出力電圧制御が不能となることを防止可能な L L C 共振コンバータを提供する

【解決手段】 L L C 共振コンバータ 100 は、直流の入力電圧 V_{in} が印加されるブリッジ回路 10 と、このブリッジ回路 10 に接続された L L C 共振回路 20 と、この L L C 共振回路 20 に接続されたトランス 30 と、このトランス 30 に接続されて変換後の直流電圧を出力する整流回路 40 と、共振コンデンサ切替回路 50 と、ブリッジ回路制御部 64 と、共振コンデンサ切替制御部 65 とを備える。入力電圧 V_{in} が切替電圧を上回ると、共振周波数より高い周波数まで動作周波数を高めてから、スイッチ Q_3 をターンオフする。

【選択図】 図 1



【特許請求の範囲】**【請求項 1】**

直流の入力電圧が印加され、スイッチング素子のスイッチング動作により矩形波状電圧を出力するブリッジ回路と、

少なくとも第 1 コンデンサを有し、前記矩形波状電圧が印加されて共振する L L C 共振回路と、

この L L C 共振回路に接続された 1 次側と、この 1 次側と絶縁されている 2 次側とを有する変圧器と、

この変圧器の前記 2 次側からの出力を直流の出力電圧とする整流素子と、

この整流素子からの出力を平滑化する平滑コンデンサと、

直列接続された切替スイッチと第 2 コンデンサとを有し、これらが前記第 1 コンデンサに並列に接続された共振コンデンサ切替回路と、

前記入力電圧を検出する入力電圧検出回路と、

前記出力電圧を検出する出力電圧検出回路と、

負荷へ供給される出力電流を検出する出力電流検出回路と、

前記入力電圧検出回路による入力電圧検出結果と、前記出力電圧検出回路による出力電圧検出結果と、前記出力電流検出回路による出力電流検出結果との少なくとも 1 つに基づいて、前記共振コンデンサ切替回路の前記切替スイッチの状態を制御する共振コンデンサ切替制御部と、

前記スイッチング素子の前記スイッチング動作をパルス周波数変調により制御するとともに、前記出力電圧検出結果が所望電圧となるように、または前記共振コンデンサ切替制御部からの指令を受けて、前記スイッチング素子の動作周波数を制御するブリッジ回路制御部と

を備え、

前記共振コンデンサ切替制御部は、

前記入力電圧検出結果が予め定められた切替電圧を下回ると、前記切替スイッチをターンオンし、

前記入力電圧検出結果が前記切替電圧を上回ると、前記ブリッジ回路制御部に対して前記動作周波数を切替周波数まで高める指令を送り、その後に前記切替スイッチをターンオフし、

前記切替周波数は、前記出力電圧検出結果および前記出力電流検出結果から求められた、前記切替スイッチがオフで前記 L L C 共振回路のゲインが最大となる第 1 の共振周波数より高い周波数であることを特徴とする L L C 共振コンバータ。

【請求項 2】

請求項 1 に記載の L L C 共振コンバータにおいて、

前記共振コンデンサ切替制御部は、

前記入力電圧検出結果が前記切替電圧を上回ると、前記ブリッジ回路制御部に対して前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御を一時停止させるとともに前記動作周波数を切替周波数まで高める指令を送り、その後に前記切替スイッチをターンオフしてから、前記ブリッジ回路制御部に対して前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御を再開させる指令を送る、

ことを特徴とする L L C 共振コンバータ

【請求項 3】

請求項 1 または 2 に記載の L L C 共振コンバータにおいて、

前記切替周波数は、前記切替スイッチがオフで前記 L L C 共振回路のゲインが 1 となる第 2 の共振周波数より高い周波数であることを特徴とする L L C 共振コンバータ。

【請求項 4】

請求項 1 ~ 3 のいずれか 1 項に記載の L L C 共振コンバータにおいて、

前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御の一時停止から再開までの所要時間は、少なくとも、前記入力電圧の供給停止から出力を保持可能

10

20

30

40

50

な保持時間より短いことを特徴とする L L C 共振コンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、直流電圧を別の直流電圧に変換する直流電圧変換器 (D C - D C コンバータ) に関し、特に、絶縁型 D C - D C コンバータの代表的回路の一例である L L C 共振コンバータの共振コンデンサを入力電圧に応じてスイッチにより切替える制御に関する。

【背景技術】

【0002】

図 5 は従来の L L C 共振コンバータの一例である L L C 電流共振型コンバータ 1 の概略構成を示す回路図である。

10

【0003】

この図 5 に示すように、L L C 電流共振型コンバータ 1 は、直流の入力電圧 V_{in} が印加されるブリッジ回路 10 と、このブリッジ回路 10 に接続された L L C 共振回路 20 と、この L L C 共振回路 20 に接続されたトランス 30 と、このトランス 30 に接続されて変換後の直流電圧を出力する整流回路 40 とを備えている。

【0004】

ブリッジ回路 10 は直列接続されたスイッチ Q 1 およびスイッチ Q 2 を有しており、これらの各状態が所定タイミングで時系列的に切り替えられるスイッチング動作により、スイッチ Q 1 およびスイッチ Q 2 の接続点 10 a と G N D 10 b の間に矩形波状の電圧を出力する。

20

【0005】

L L C 共振回路 20 は一端がブリッジ回路 10 の G N D 10 b に接続された共振コンデンサ C r を有しており、後述する励磁インダクタンス L m および漏れインダクタンス L r とを併せて共振回路を構成する。

【0006】

トランス 30 は 1 次側巻線 3 1 および 2 次側巻線 3 2 を有しており、これらは互いに絶縁されている。1 次側巻線 3 1 の両端と並列に励磁インダクタンス L m が存在するとともに、1 次側巻線 3 1 の一端と直列に漏れインダクタンス L r が存在する。1 次側巻線 3 1 のその一端が漏れインダクタンス L r を介してスイッチ Q 1 およびスイッチ Q 2 の接続点 10 a に接続されるとともに、1 次側巻線 3 1 の他端が共振コンデンサ C r を介してブリッジ回路 10 の G N D 10 b に接続されている。また、2 次側巻線 3 2 には中間タップ 3 2 m が設けられている。

30

【0007】

整流回路 40 は 2 次側巻線 3 2 の両端にアノード (陽極) 側がそれぞれ接続された整流素子 D 1 および整流素子 D 2 と、これらのカソード (陰極) 側がともに接続された正側の出力端子 4 2 a と、2 次側巻線 3 2 の中間タップ 3 2 m に接続された負側の出力端子 4 2 b と、出力端子対 4 2 a 、 4 2 b 間に接続されて電流を平滑化する電流平滑コンデンサ 4 1 とを有している。これにより、出力端子対 4 2 a 、 4 2 b に直流の出力電圧 V_o が生成される。

40

【0008】

このような L L C 電流共振型コンバータ 1 は、1 つのキャパシタンス C r と 2 つのインダクタンス L m と L r の共振現象を利用することで、1 次側と 2 次側の半導体素子で生じるスイッチング損失およびノイズを低減できる絶縁型 D C - D C コンバータである。また、トランス 30 の漏れインダクタンス L r および励磁インダクタンス L m を用いることから、回路構成に必要な素子数が少ない。

【0009】

図 6 は L L C 電流共振型コンバータ 1 の周波数 - ゲイン特性を例示するグラフである。

【0010】

L L C 電流共振型コンバータ 1 は、スイッチ Q 1 およびスイッチ Q 2 を P F M (パルス

50

周波数変調)することで、入力電圧 V_{in} を所望する出力電圧 V_o へと変換する。また、LLC電流共振型コンバータ1は、PFMの周波数を変化させることにより入力電圧 V_{in} と出力電圧 V_o の変換比であるゲインを制御することができ、入力電圧 V_{in} が変化した場合でも所望の出力電圧 V_o を得ることができる。図5に示したLLC電流共振型コンバータ1の場合には

$$\text{出力電圧 } V_o = (\text{入力電圧 } V_{in} \times \text{ゲイン}) / \text{トランス巻数比 } N$$

の関係を有する。なお、 N は整数に限らないし、1以上または1未満のいずれであってもよい。また、図6に示すように、ゲインが1となる共振周波数を f_{sr} とし、最大ゲイン G_{ainmax} となる共振周波数を f_{pr} とする。

【0011】

このようなLLC共振コンバータは、 G_{ainmax} からゲイン1までの変動が大きい(高ゲイン)ほど、低い入力電圧 V_{in} で所望する出力電圧 V_o を得ることができる。

【0012】

図7はLLC共振コンバータを電源回路に用いる場合の構成例を示す概略図である。

【0013】

この図7に示した電源回路3では、交流の商用電源CPが印加されるPFC(Power Factor Correction: 力率改善回路)2の出力が絶縁DC-DCコンバータ1Aに入力され、絶縁DC-DCコンバータ1Aから直流の出力電圧 V_o が得られる。なお、PFC2と絶縁DC-DCコンバータ1Aとの間の2本の接続線の間には、ブロックコンデンサ C_{in} が接続されている。本発明のLLC電流共振型コンバータ1は絶縁DC-DCコンバータ1Aに適用することができる。

【0014】

このような電源回路3では、商用電源CPからの電力供給が停止した場合でも所定時間(例えば20ms、以下では「保持時間 t 」という)の間は出力電圧を低下させずに保持する必要がある。そのときの電力供給は、ブロックコンデンサ C_{in} から行われる。ブロックコンデンサ C_{in} の最低容量 $C_{in\#min}$ は下式より求めることができる。

【0015】

【数1】

$$C_{in\#min} = \frac{2P}{V_{c_start}^2 - V_{in_min}^2} \times t$$

【0016】

ここで、 P 、 $V_{c\#start}$ 、 $V_{in\#min}$ の定義は次の通りである。

【0017】

P : 絶縁DC-DCコンバータの最大出力電力

$V_{c\#start}$: 電力供給停止時の C_{in} 充電電圧

$V_{in\#min}$: 絶縁DC-DCコンバータが動作可能な最低入力電圧

したがって、最低入力電圧 $V_{in\#min}$ が低いほど最低容量 $C_{in\#min}$ を小さくできることがわかる。最低入力電圧 $V_{in\#min}$ は絶縁DC-DCコンバータ1Aを高ゲイン化するほど低くできることから、高ゲイン化すると保持時間 t を維持したままでブロックコンデンサ C_{in} の小型化が可能となる。

【0018】

図8(a)はLLC共振コンバータの負荷として出力負荷抵抗を接続した回路を、トランス30の1次側から見たときの等価回路として表現したものである。図8(b)は図8(a)の並列接続部分を Z_L として、 Z_L インダクタンスと抵抗の直列接続形式で表現した等価回路1Cである。なお、 V_{sq} はブリッジ回路10を矩形波電圧源として表現したときの出力電圧であり、 R_{eq} はトランス2次側の出力負荷抵抗を1次側の交流抵抗に変換し

10

20

30

40

50

た下式で求められる。

【 0 0 1 9 】

ここで、図 8 (b) の $Z_L (R e)$ 、 $Z_L (I m)$ はそれぞれ Z_L の実数部、虚数部を意味する。

【 0 0 2 0 】

【 数 2 】

$$R_{eq} = \frac{8N^2 R_o}{\pi^2} = \frac{8L_m^2 N^2 R_o}{\pi^2 (L_m + L_r)^2}$$

10

【 0 0 2 1 】

ここで、 R_o は出力負荷抵抗、 N は実際のトランス巻数比 (1 次 : 2 次) を表している。

【 0 0 2 2 】

なお、共振周波数 f_{sr} は以下の式で求められる。

【 0 0 2 3 】

【 数 3 】

$$f_{sr} = \frac{1}{2\pi\sqrt{L_r C_r}}$$

20

【 0 0 2 4 】

また、共振周波数 f_{pr} は、図 8 (b) の等価回路 1 C より以下の式から得られる。

【 0 0 2 5 】

【 数 4 】

$$f_{pr} = \frac{1}{2\pi\sqrt{(L_r + Z_L(I m))C_r}} = \frac{1}{2\pi\sqrt{(L_r + \frac{L_m R_{eq}^2}{R_{eq}^2 + \omega^2 L_m^2})C_r}}, \quad \omega = 2\pi f_{pr}$$

30

【 0 0 2 6 】

図 9 は $L L C$ 共振コンバータの周波数 - ゲイン特性および 2 つの動作領域を例示するグラフである。

【 0 0 2 7 】

この図 9 に示すように、 $L L C$ 共振コンバータの動作はその共振周波数 f_{pr} を境とするキャパシティブ領域 (左側) とインダクティブ領域 (右側) の 2 つの領域に分けられる。以下にそれぞれの領域での $L L C$ 共振コンバータの動作について説明を示す。

【 0 0 2 8 】

40

< キャパシティブ領域 >

- ・ ハードスイッチング (スイッチング損失大)
- ・ 目標値ゲインが高い場合、周波数を高くする
- ・ ブリッジ回路に貫通電流が流れる

< インダクティブ領域 >

- ・ ソフトスイッチング (スイッチング損失小)
- ・ 目標値ゲインが高い場合、周波数を低くする
- ・ ブリッジ回路に貫通電流が流れない

つまり、 $L L C$ 共振コンバータをインダクティブ領域で動作させることで高周波動作時のスイッチング損を抑えることのできるため、高周波動作によるトランス小型化が可能とな

50

る。そのため、LLC共振コンバータは、インダクティブ領域で制御する方がメリットが大きく一般的である。

【0029】

図10はLLC共振コンバータの共振コンデンサ C_r を変化させたときの周波数・ゲイン特性を例示するグラフである。図11はLLC共振コンバータの励磁インダクタンス L_m を変化させたときの周波数・ゲイン特性を例示するグラフである。

【0030】

励磁インダクタンス L_m および共振コンデンサ C_r は設計可能なパラメータであり、高ゲインを実現するには L_m 小、もしくは C_r 大で設計すればよい。

【0031】

しかし、図10および図11に示すように、 L_m 小によって大電流が流れることによる損失増加（効率低下）、 C_r 大による動作周波数低下でトランス小型化の妨げとなるといった課題が生じる。逆に、 L_m 大や C_r 小とすると高ゲインが得られなくなってしまうことから、高周波化と高ゲイン化、高効率動作と高ゲイン化はそれぞれトレードオフの関係になっている。

【0032】

そこで、LLC共振コンバータの高ゲイン化と高効率動作を両立するため、入力電圧 V_{in} に応じてスイッチQ3をオン/オフすることで共振コンデンサ容量を変化させることが可能なLLC共振コンバータが提案されている（例えば特許文献1参照）。

【0033】

図12は、特許文献1に開示されたLLC共振コンバータと同様に、共振コンデンサ容量を変化させることが可能なLLC共振コンバータ1Dの概略構成を示す回路図である。図13はLLC共振コンバータ1Dの周波数・ゲイン特性を例示するグラフである。

【0034】

なお、このLLC共振コンバータ1Dと図5に示したLLC電流共振型コンバータ1との相違点は、直列接続されたスイッチQ3およびコンデンサ C_{rsw} とを有する共振コンデンサ切替回路50がLLC共振回路20の共振コンデンサ C_r に並列に接続されていることである。

【0035】

定常時には、図12に示すように、スイッチQ3をターンオフしてコンデンサ C_{rsw} をLLC共振回路20から切り離し、共振コンデンサ容量を C_r とする高周波の特性（図13の「Q3オフ時」）でLLC共振コンバータ1Dを動作させる。

【0036】

一方、入力電圧 V_{in} の低下時には、スイッチQ3をターンオンして共振コンデンサ容量を $C_r + C_{rsw}$ とする低周波の特性（図13の「Q3オン時」）でLLC共振コンバータ1Dを動作させて大きなゲインを得る。

【0037】

その後、入力電圧 V_{in} の再上昇時には、スイッチQ3をターンオフしてコンデンサ C_{rsw} を再びLLC共振回路20から切り離し、共振コンデンサ容量を C_r とする高周波の特性（図13の「Q3オフ時」）で再び動作させる。

【0038】

このような動作により、図12に示したLLC共振コンバータ1Dは大きな励磁インダクタンス L_m での設計が可能となることから、高周波化、高効率動作を達成した上で高ゲイン化を達成できる。ただし、その実現には、低周波の特性での動作から高周波の特性での動作へ適切に遷移させる制御が必要となる。

【0039】

図14はLLC共振コンバータ1Dにおいて低周波の特性から高周波の特性へ遷移するときの制御例の概略説明図である。

【0040】

特許文献1に開示されたLLC共振コンバータでは、図12と同様の回路構成でスイッ

10

20

30

40

50

チ M 1 (図 1 2 の Q 3 に対応) をオン / オフすることによって L L C 共振コンバータの電力ピークを変化させる制御を行っている。

【 0 0 4 1 】

共振コンデンサ容量を小さい値に切替えて低周波の特性から高周波の特性へ遷移させる制御では、「入力電圧が切替を行う電圧に達する、もしくは、動作周波数が共振周波数 f_{pr} に達すると、切替スイッチをターンオフする」という手段で行っている。ここで、共振周波数 f_{pr} は高周波の特性でゲインピークをとる周波数であり、負荷により変化する。

【 0 0 4 2 】

ただし、この手段では、低周波の特性から高周波の特性へ遷移したときに以下の 2 つの課題が生じる。

【 0 0 4 3 】

課題 1) ブリッジ回路を構成するスイッチ Q 1 、 Q 2 が貫通電流やサージ電圧によって破壊される。

【 0 0 4 4 】

課題 2) キャパシティブ領域での制御が可能でなければ、出力電圧 V_o が制御不能となる。

【 0 0 4 5 】

課題 1) はキャパシティブ領域で動作することで生じる。また、課題 2) は一般的な L L C 共振コンバータの制御がインダクティブ領域で行われることにより生じるものである。

【 0 0 4 6 】

課題 2) について説明すると、切替スイッチをターンオフしたとき (図 1 4 の点 1 → 点 2) 、動作周波数がそのままであれば高周波の特性でのゲインの方が低いので、入力電圧 $V_{in} \times$ ゲインで得られる出力電圧 V_o が所望電圧以下となる。これに対してインダクティブ領域を想定している通常制御では、所望の出力電圧 V_o を得るために動作周波数を下げてしまい (図 1 4 の点 2 → 点 3) 、その結果ゲインがさらに低くなり出力電圧 V_o がますます下がるのである。

【 先行技術文献 】

【 特許文献 】

【 0 0 4 7 】

【 特許文献 1 】 特表 2 0 0 9 - 5 1 4 4 9 5 号公報

【 発明の概要 】

【 発明が解決しようとする課題 】

【 0 0 4 8 】

従来技術のこのような課題に鑑み、本発明の目的は、共振コンデンサ容量を切り替えたときにブリッジ回路のスイッチが貫通電流やサージ電圧で破壊されたり出力電圧制御が不能となったりすることを防止可能な L L C 共振コンバータを提供することである。

【 課題を解決するための手段 】

【 0 0 4 9 】

上記目的を達成するため、本発明の L L C 共振コンバータは、直流の入力電圧が印加され、スイッチング素子のスイッチング動作により矩形波状電圧を出力するブリッジ回路と、少なくとも第 1 コンデンサを有し、前記矩形波状電圧が印加されて共振する L L C 共振回路と、この L L C 共振回路に接続された 1 次側と、この 1 次側と絶縁されている 2 次側とを有する変圧器と、この変圧器の前記 2 次側からの出力を直流の出力電圧とする整流素子と、この整流素子からの出力を平滑化する平滑コンデンサと、直列接続された切替スイッチと第 2 コンデンサとを有し、これらが前記第 1 コンデンサに並列に接続された共振コンデンサ切替回路と、前記入力電圧を検出する入力電圧検出回路と、前記出力電圧を検出する出力電圧検出回路と、負荷へ供給される出力電流を検出する出力電流検出回路と、前記入力電圧検出回路による入力電圧検出結果と、前記出力電圧検出回路による出力電圧検出結果と、前記出力電流検出回路による出力電流検出結果との少なくとも 1 つに基づいて

10

20

30

40

50

、前記共振コンデンサ切替回路の前記切替スイッチの状態を制御する共振コンデンサ切替制御部と、前記スイッチング素子の前記スイッチング動作をパルス周波数変調により制御するとともに、前記出力電圧検出結果が所望電圧となるように、または前記共振コンデンサ切替制御部からの指令を受けて、前記スイッチング素子の動作周波数を制御するブリッジ回路制御部とを備え、前記共振コンデンサ切替制御部は、前記入力電圧検出結果が予め定められた切替電圧を下回ると、前記切替スイッチをターンオンし、前記入力電圧検出結果が前記切替電圧を上回ると、前記ブリッジ回路制御部に対して前記動作周波数を切替周波数まで高める指令を送り、その後に前記切替スイッチをターンオフし、前記切替周波数は、前記出力電圧検出結果および前記出力電流検出結果から求められた、前記切替スイッチがオフで前記LLC共振回路のゲインが最大となる第1の共振周波数より高い周波数であることを特徴とする。

10

【0050】

前記共振コンデンサ切替制御部はさらに、前記入力電圧検出結果が前記切替電圧を上回ると、前記ブリッジ回路制御部に対して前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御を一時停止させるとともに前記動作周波数を切替周波数まで高める指令を送り、その後に前記切替スイッチをターンオフしてから、前記ブリッジ回路制御部に対して前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御を再開させる指令を送るようにしてもよい。

【0051】

前記切替周波数は、前記切替スイッチがオフで前記LLC共振回路のゲインが1となる第2の共振周波数より高い周波数である方がより好ましい。

20

【0052】

また、前記出力電圧検出結果が前記所望電圧となるように行う前記動作周波数の制御の一時停止から再開までの所要時間は、少なくとも、前記入力電圧の供給停止から出力を保持可能な保持時間より短くしておく必要がある。

【0053】

このような構成のLLC共振コンバータによれば、入力電圧が低くて低周波の特性での動作中に入力電圧が上昇したとき、高周波の特性へ遷移するために共振コンデンサ容量を切り替えても、ブリッジ回路のスイッチが貫通電流やサージ電圧で破壊されたり出力電圧制御が不能となったりすることがない。また、低周波の特性から高周波の特性へ遷移するときのゲイン差が少なくなることで突入電流が抑制され、ブリッジ回路のスイッチへのストレスも緩和される。これにより、LLC共振コンバータの高効率動作を達成した上で高ゲイン化を実現できるので、このLLC共振コンバータが組み込まれる電源装置などの小型化を実現できる。

30

【発明の効果】

【0054】

本発明のLLC共振コンバータによれば、入力電圧が低くて低周波の特性での動作中に入力電圧が上昇したとき、高周波の特性へ遷移するために共振コンデンサ容量を切り替えても、ブリッジ回路のスイッチが貫通電流やサージ電圧で破壊されたり出力電圧制御が不能となったりすることがない。また、低周波の特性から高周波の特性へ遷移するときのゲイン差が少なくなることで突入電流が抑制され、ブリッジ回路のスイッチへのストレスも緩和される。これにより、LLC共振コンバータの高効率動作を達成した上で高ゲイン化を実現できるので、このLLC共振コンバータが組み込まれる電源装置などの小型化を実現できる。

40

【図面の簡単な説明】

【0055】

【図1】本発明の一実施形態に係るLLC共振コンバータ100の主要部の概略構成を示す回路図である。

【図2】LLC共振コンバータ100の制御部の概略構成を示すブロック図である。

【図3】LLC共振コンバータ100の制御部における共振コンデンサCr単独とコンデ

50

ンサ C_{rsw} との並列接続との切替制御の概略を示すフローチャートである。

【図 4】LLC 共振コンバータ 100 において低周波の特性から高周波の特性へ遷移するときの制御例の概略説明図である。

【図 5】従来の LLC 共振コンバータの一例である LLC 電流共振型コンバータ 1 の概略構成を示す回路図である。

【図 6】LLC 電流共振型コンバータ 1 の周波数 - ゲイン特性を例示するグラフである。

【図 7】LLC 共振コンバータを電源回路に用いる場合の構成例を示す概略図である。

【図 8】(a) は LLC 共振コンバータの負荷として出力負荷抵抗を接続した回路を、トランス 30 の 1 次側から見たときの等価回路として表現したものである。図 8 (b) は図 8 (a) の並列接続部分を ZL として、ZL インダクタンスと抵抗の直列接続形式で表現した等価回路 1C である。

【図 9】LLC 共振コンバータの周波数 - ゲイン特性および 2 つの動作領域を例示するグラフである。

【図 10】LLC 共振コンバータの共振コンデンサ C_r を変化させたときの周波数 - ゲイン特性を例示するグラフである。

【図 11】LLC 共振コンバータの励磁インダクタンス L_m を変化させたときの周波数 - ゲイン特性を例示するグラフである。

【図 12】特許文献 1 に開示された電力コンバータと同様に、共振コンデンサ容量を変化させることが可能な LLC 共振コンバータ 1D の概略構成を示す回路図である。

【図 13】LLC 共振コンバータ 1D の周波数 - ゲイン特性を例示するグラフである。

【図 14】LLC 共振コンバータ 1D において低周波の特性から高周波の特性へ遷移するときの制御例の説明図である。

【発明を実施するための形態】

【0056】

以下、本発明に係る実施形態を、図面を参照して説明する。

【0057】

< 実施形態の概略構成 >

図 1 は本発明の一実施形態に係る LLC 共振コンバータ 100 の主要部の概略構成を示す回路図である。図 2 は LLC 共振コンバータ 100 の制御部の概略構成を示すブロック図である。

【0058】

図 1 に示すように、LLC 共振コンバータ 100 は、直流の入力電圧 V_{in} が印加されるブリッジ回路 10 と、このブリッジ回路 10 に接続された LLC 共振回路 20 と、この LLC 共振回路 20 に接続されたトランス 30 と、このトランス 30 に接続されて変換後の直流電圧を出力する整流回路 40 と、共振コンデンサ切替回路 50 と、ブリッジ回路制御部 64 と、共振コンデンサ切替制御部 65 とを備えている。

【0059】

ブリッジ回路 10 は直列接続されたスイッチ Q1 およびスイッチ Q2 を有しており、これらの各状態がブリッジ回路制御部 64 による制御によって動作周波数 f で時系列的に切り替えられる、すなわちスイッチング動作することで、スイッチ Q1 およびスイッチ Q2 の接続点 10a と GND 10b との間に矩形波状の電圧を出力する。

【0060】

なお、このようなハーフブリッジ型に代えてフルブリッジ型のブリッジ回路を用いてもよい。スイッチ Q1、Q2 としては、例えば電界効果トランジスタ (FET) や IGBT などのスイッチング素子が挙げられるが、これらに限らない。

【0061】

LLC 共振回路 20 は一端がブリッジ回路 10 の GND 10b に接続された共振コンデンサ C_r を有しており、後述する励磁インダクタンス L_m および漏れインダクタンス L_r とを併せて共振回路を構成する。

【0062】

10

20

30

40

50

トランス 30 は 1 次側巻線 31 および 2 次側巻線 32 を有しており、これらは互いに絶縁されている。トランス 30 は理想変圧器であり、1 次側巻線 31 の両端と並列に接続されている励磁インダクタンス L_m および 1 次側巻線 31 の一端と直列に接続されている漏れインダクタンス L_r と合わせて、実際のトランスの等価回路を表現している。1 次側巻線 31 のその一端が漏れインダクタンス L_r を介してスイッチ Q1 およびスイッチ Q2 の接続点 10a に接続されるとともに、1 次側巻線 31 の他端が共振コンデンサ C_r を介してブリッジ回路 10 の GND 10b に接続されている。また、2 次側巻線 32 には中間タップ 32m が設けられている。なお、図 5 に示した LLC 電流共振型コンバータ 1 と同様に、励磁インダクタンス L_m および漏れインダクタンス L_r がトランス 30 に含まれると考えてもよい。

10

【0063】

整流回路 40 は 2 次側巻線 32 の両端にアノード（陽極）側がそれぞれ接続された整流素子 D1 および整流素子 D2 と、これらのカソード（陰極）側がともに接続された正側の出力端子 42a と、2 次側巻線 32 の中間タップ 32m に接続された負側の出力端子 42b と、出力端子対 42a、42b 間に接続されて電流を平滑化する電流平滑コンデンサ 41 とを有している。これにより、出力端子対 42a、42b 間に直流の出力電圧 V_o が生成される。なお、整流回路 40 はこのようなセンタータップ全波整流回路に限らず、半波整流回路やブリッジ整流回路などを用いてもよい。

【0064】

共振コンデンサ切替回路 50 は直列接続されたスイッチ Q3 およびコンデンサ C_{rsw} とを有しており、これらが LLC 共振回路 20 の共振コンデンサ C_r に並列に接続されている。スイッチ Q3 は共振コンデンサ切替制御部 65 からの制御信号によってオン/オフされる。

20

【0065】

なお、スイッチ Q3 としては、スイッチ Q1、Q2 と同様に、例えば電界効果トランジスタ（FET）などのスイッチング素子が挙げられるが、これに限らない。

【0066】

また、図 2 に示すように、LLC 共振コンバータ 100 はその制御部として、ブリッジ回路制御部 64 および共振コンデンサ切替制御部 65 に加えて、入力電圧 V_{in} （図 1 参照）を検出する入力電圧検出回路 61 と、出力電圧 V_o （図 1 参照）を検出する出力電圧検出回路 62 と、出力負荷 O_L （図 1 参照）へ供給される出力電流 I_o （図 1 参照）を検出する出力電流検出回路 63 とを備えている。

30

【0067】

ブリッジ回路制御部 64 は出力電圧検出回路 62 に接続されており、この出力電圧検出回路 62 による出力電圧 V_o の検出結果に基づいてスイッチ Q1 およびスイッチ Q2 へそれぞれ出力する制御信号の周波数（動作周波数 f ）を制御し、入力電圧 V_{in} に対してパルス周波数変調を行う。

【0068】

共振コンデンサ切替制御部 65 は入力電圧検出回路 61、出力電圧検出回路 62、および出力電流検出回路 63 に接続されており、これらによる入力電圧 V_{in} 、出力電圧 V_o 、および出力電流 I_o の各検出結果に基づいてスイッチ Q3 のオン/オフ制御信号を出力する。

40

【0069】

また、共振コンデンサ切替制御部 65 はブリッジ回路制御部 64 とも接続されており、ブリッジ回路制御部 64 に対する指令を送ることができる。

【0070】

なお、ブリッジ回路制御部 64 および共振コンデンサ切替制御部 65 は、1 つの制御部として構成してもよいし、例えば、LLC 共振コンバータ 100 が組み込まれる装置全体の制御ユニットでこれらの機能を兼用してもよい。例えば、高速動作可能な汎用 CPU など適切なプログラムを組み込むことによっても実現できる。

50

【0071】

図3はLLC共振コンバータ100の制御部における共振コンデンサ C_r 単独とコンデンサ C_{rsw} との並列接続との切替制御の概略を示すフローチャートである。図4はLLC共振コンバータ100において低周波の特性から高周波の特性へ遷移するときの制御例の概略説明図である。

【0072】

共振コンデンサ切替制御部65は入力電圧検出回路61による入力電圧 V_{in} の検出結果に基づき、入力電圧 V_{in} が予め定められた切替電圧より低いときには、できるだけ大きなゲインを得るためにスイッチQ3をオンしている。これにより、LLC共振コンバータ100は共振コンデンサ容量を $C_r + C_{rsw}$ とする低周波の特性で動作している。

10

【0073】

この状態では、図3に示すように、共振コンデンサ切替制御部65は入力電圧検出回路61による入力電圧 V_{in} の検出結果（ステップS1）と切替電圧との大小比較（ステップS2）を繰り返し行っている（ステップS2でのNO）。

【0074】

共振コンデンサ切替制御部65は入力電圧 V_{in} が上昇して切替電圧を上回ったことを確認すると（ステップS2でのYES、図4の点1）、出力電圧検出回路62および出力電流検出回路63による出力電圧 V_o および出力電流 I_o の各検出結果（ステップS3）からスイッチQ3がオフ時（高周波の特性）にゲインが最大（ゲインピーク）となる共振周波数 f_{pr} を演算によって求める（ステップS4）。

20

【0075】

共振コンデンサ切替制御部65はブリッジ回路制御部64に対して、まず、出力電圧 V_o の検出結果に基づく動作周波数の制御を一時停止させるとともに、共振周波数 f_{pr} より高い切替周波数に達するまで動作周波数 f を高周波側にジャンプさせて一気に高める指令を送る。好ましくは、スイッチQ3がオフ時（高周波の特性）にゲインが1となる共振周波数 f_{sr} より高くなるまで動作周波数 f をさらに高周波側にジャンプさせて一気に高める指令を送る（ステップS5、図4の点1→点2）。

【0076】

その後、共振コンデンサ切替制御部65はスイッチQ3をターンオフし（ステップS6、図4の点2→点3）、次に、ブリッジ回路制御部64に対して、出力電圧 V_o の検出結果に基づく定常時の動作周波数の制御を再開させる指令を送る（ステップS7）。これにより、LLC共振コンバータ100は共振コンデンサ容量を C_r のみとする高周波の特性で高効率に動作するように復帰し、動作周波数 f は低周波側に低下していく（図4の点3→点4）。

30

【0077】

なお、ブリッジ回路制御部64において出力電圧 V_o の検出結果に基づく動作周波数の制御が一時停止して再開するまでの期間では、動作周波数 f を高周波側に高めることでゲインが低下するので、LLC共振コンバータ100単体では所望の出力電圧 V_o が得られなくなる。そのため、ブリッジ回路10の入力側に接続されるブロックコンデンサ C_{in} の容量などから求まる保持時間 t （図7の説明を参照）を考慮して、出力電圧 V_o の検出結果に基づく動作周波数の制御の一時停止から再開までの所要時間を少なくとも保持時間 t より短く定める必要がある。

40

【0078】

本発明は、その主旨または主要な特徴から逸脱することなく、他のいろいろな形で実施することができる。そのため、上述の実施形態はあらゆる点で単なる例示にすぎず、限定的に解釈してはならない。本発明の範囲は特許請求の範囲によって示すものであって、明細書本文にはなんら拘束されない。さらに、特許請求の範囲の均等範囲に属する変形や変更は、全て本発明の範囲内のものである。

【産業上の利用可能性】

【0079】

50

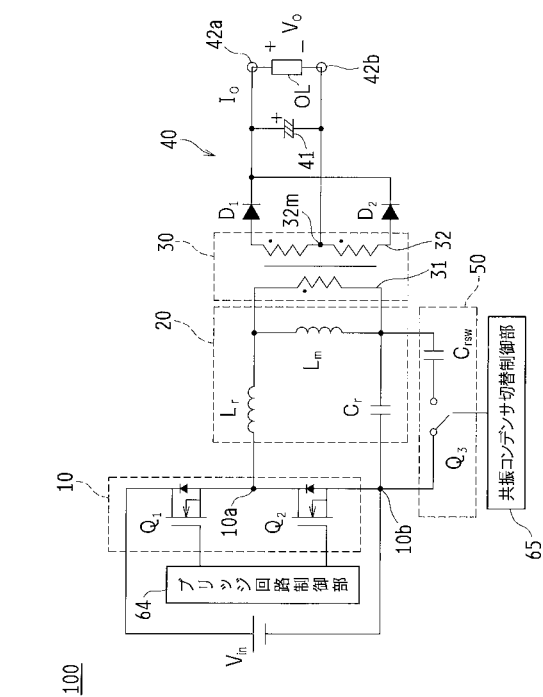
本発明は、上記で説明したようなスイッチング電源に限らず、例えば、インバータ、無線電力伝送の技術などにも好適である。

【符号の説明】

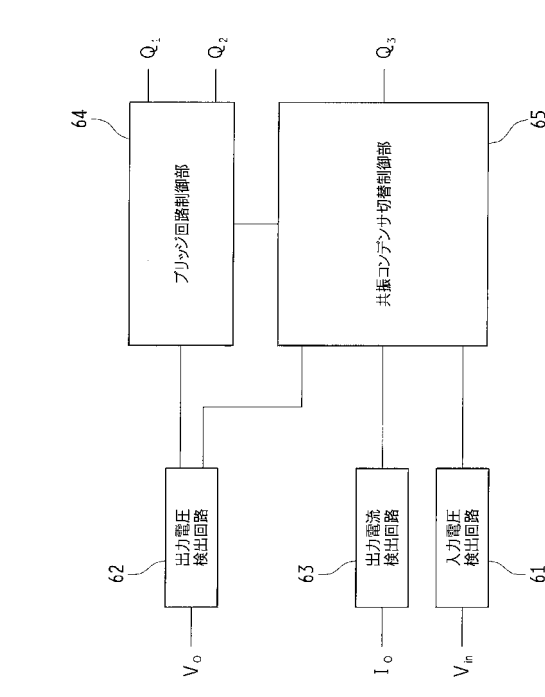
【 0 0 8 0 】

1	LLC 電流共振型コンバータ	
1 A	絶縁 DC - DC コンバータ	
1 B	等価回路	
1 C	等価回路	
1 D	LLC 共振コンバータ	
2	PFC	10
3	電源回路	
1 0	ブリッジ回路	
2 0	LLC 共振回路	
3 0	トランス	
3 1	1 次側巻線	
3 2	2 次側巻線	
4 0	整流回路	
4 1	電流平滑コンデンサ	
5 0	共振コンデンサ切替回路	
6 1	入力電圧検出回路	20
6 2	出力電圧検出回路	
6 3	出力電流検出回路	
6 4	ブリッジ回路制御部	
6 5	共振コンデンサ切替制御部	
1 0 0	LLC 共振コンバータ	
C P	商用電源	
C r	共振コンデンサ (第 1 コンデンサ)	
C r sw	コンデンサ (第 2 コンデンサ)	
D 1	整流素子	
D 2	整流素子	30
f	動作周波数	
f pr	共振周波数 (第 1 の共振周波数)	
f sr	共振周波数 (第 2 の共振周波数)	
I o	出力電流	
L m	励磁インダクタンス	
L r	漏れインダクタンス	
O L	出力負荷	
Q 1	スイッチ	
Q 2	スイッチ	
Q 3	スイッチ (切替スイッチ)	40
t	保持時間	
V in	入力電圧	
V o	出力電圧	

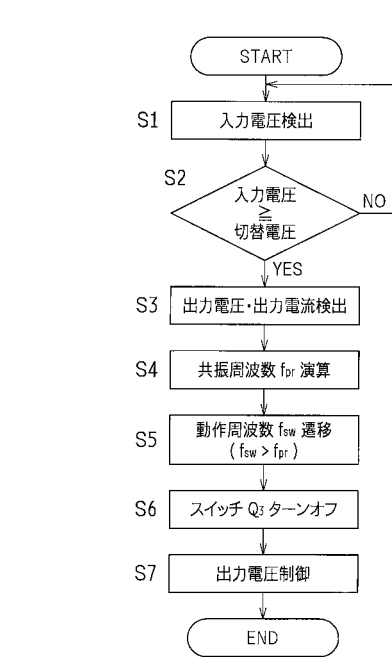
【 図 1 】



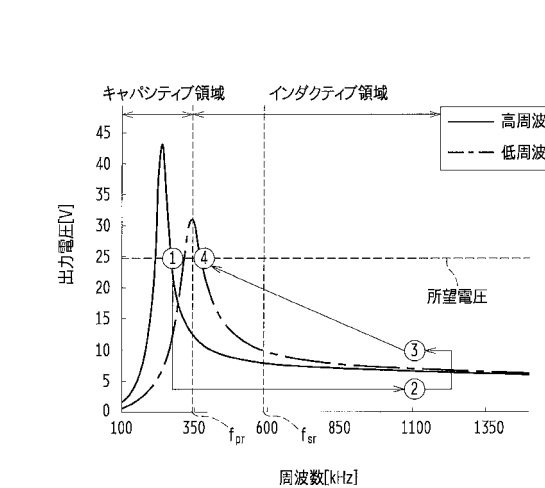
【 図 2 】



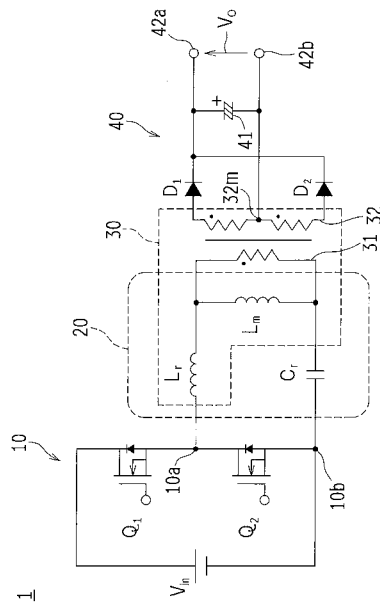
【 図 3 】



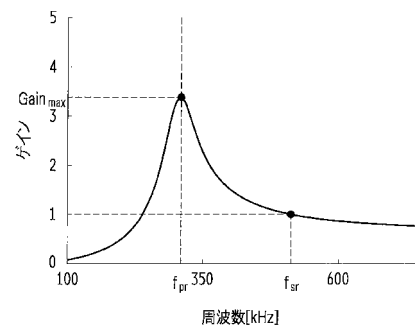
【 図 4 】



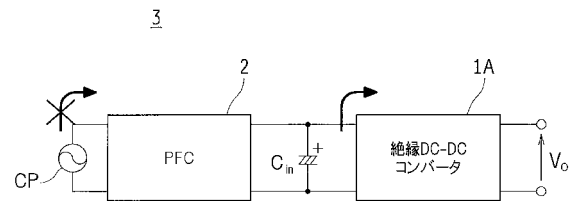
【図 5】



【図 6】

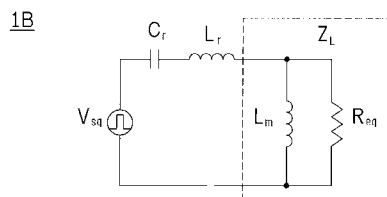


【図 7】

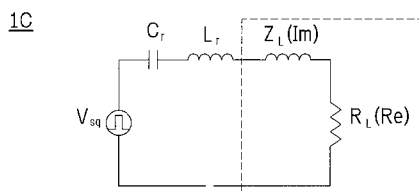


【図 8】

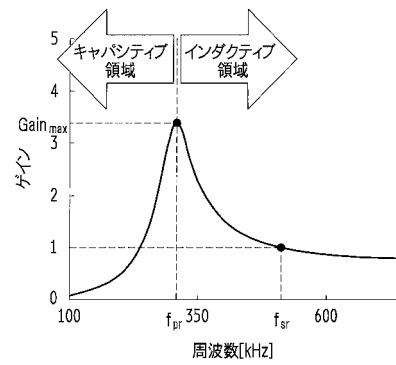
(a)



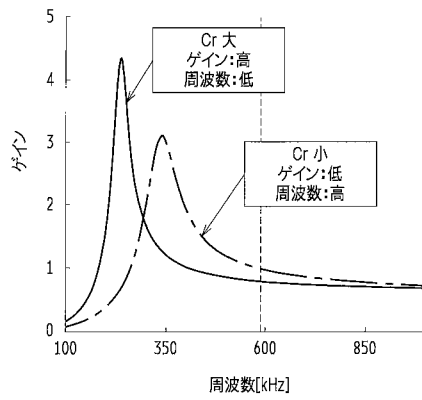
(b)



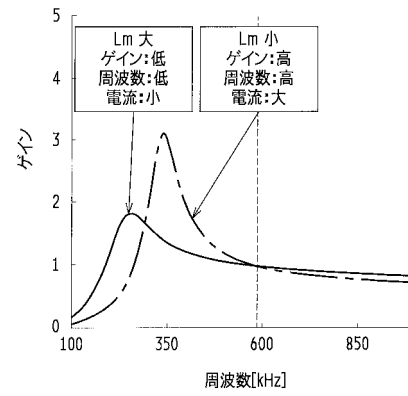
【図 9】



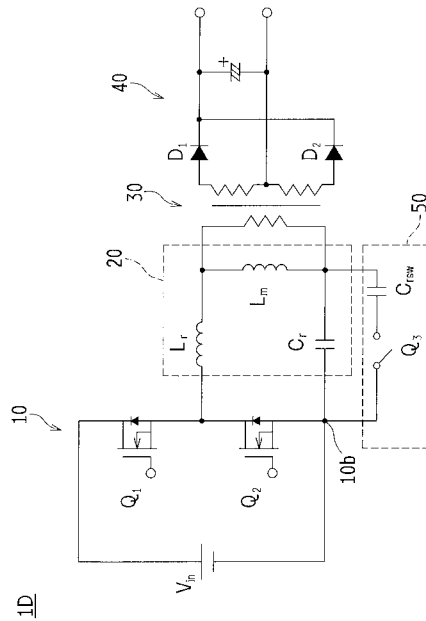
【図 10】



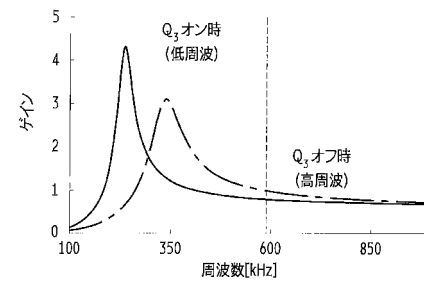
【図 11】



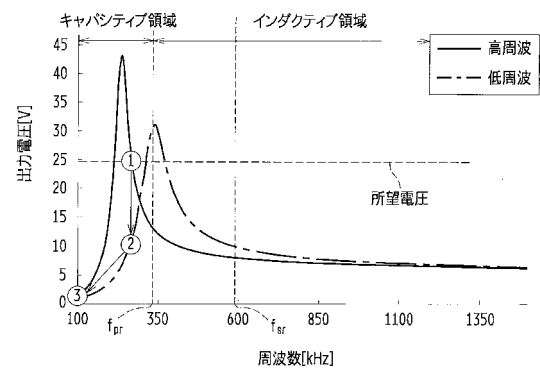
【図 12】



【図 13】



【図 14】



フロントページの続き

F ターム(参考) 5H730 AA18 AA20 AS01 BB26 BB61 BB98 CC04 DD04 DD41 EE03
EE07 EE57 EE59 FD01 FD11 FD31 FG07 FG12 XX04 XX12
XX15