

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG
(19) Weltorganisation für geistiges

Eigentum
Internationales Büro

(43) Internationales
Veröffentlichungsdatum
13. Juni 2013 (13.06.2013)

W I P O I P C T



(10) Internationale Veröffentlichungsnummer
WO 2013/083473 AI

(51) Internationale Patentklassifikation:

H02M 3/337 (2006.01) H02M 1/08 (2006.01)
H02M 1/36 (2007.01)

(DE). BERGMANN, Ralf-Peter [DE/DE]; Fliederstr. 6,
77880 Sasbach (DE).

(21) Internationales Aktenzeichen: PCT/EP2012/073960

(74) Gemeinsamer Vertreter: ROBERT BOSCH GMBH;
Postfach 30 02 20, 70442 Stuttgart (DE).

(22) Internationales Anmeldedatum:
29. November 2012 (29. 11.2012)

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW,
BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU,
RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ,
TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA,
ZM, ZW.

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 201 1 088 169.7
9. Dezember 2011 (09. 12.2011) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): ROBERT BOSCH GMBH [DE/DE]; Postfach
30 02 20, 70442 Stuttgart (DE).

(72) Erfinder; und

(71) Anmelder (nur für US): KOCH, Stefan [DE/DE];
Bernhardshoefstr. 60c, 77876 Kappelrodeck (DE). TIAN,
Jian [DE/DE]; Friedolin-Stiegler-Str. 4a, 77815 Buehl

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,

[Fortsetzung auf der nächsten Seite]

(54) Title: VOLTAGE CONVERTER FOR A MOTOR VEHICLE

(54) Bezeichnung : SPANNUNGSWANDLER FÜR EIN KRAFTFAHRZEUG

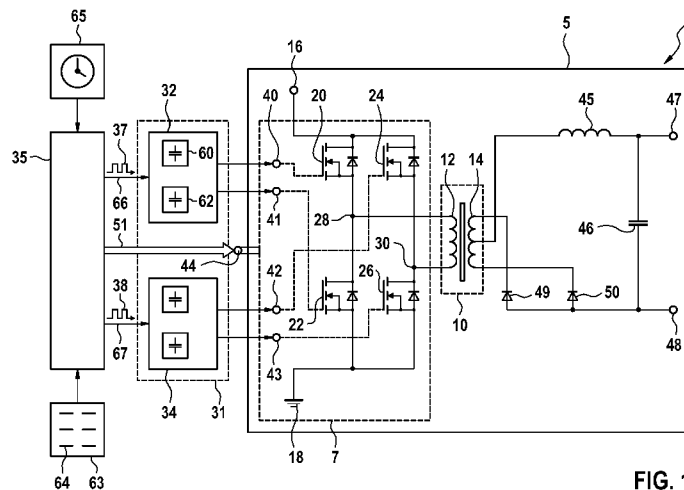


FIG. 1

(57) Abstract: The invention relates to a voltage Converter (1) for a motor vehicle. Said voltage Converter (1) comprises a transformer (10) and a power Output stage (7). The power Output stage (7) comprises at least two semiconductor switches (20, 22, 24, 26) that are connected to the transformer (10), in particular to a primary winding (12) of said transformer (10). The voltage Converter (1) has a driver stage (31) which is connected, on the Output side, to a control connection of the semiconductor switch (20, 22, 24, 26) and which is designed to actuate said semiconductor switch (20, 22, 24, 26) using a control signal (93, 94), for the purpose of generating an alternating voltage. According to the invention, the driver stage (31) is connected, on the input side, to a pulse signal generator (35) and an input capacitor (60, 62). The pulse signal generator (35) is designed to generate a pulse signal (37, 38) and to actuate the driver stage (31) using the pulse signal (37, 38) in order to generate the control signal (93, 94). For at least one incipient half-wave of the alternating voltage, the pulse signal (37, 38) has at least one prepulse and one main pulse that generates the half-wave, the prepulse being designed to preload the input capacitor (60, 62) of the driver stage (31) such that complete switching of the semiconductor switch (20, 22, 24, 26) can occur more quickly than it could without a prepulse.

(57) Zusammenfassung:

[Fortsetzung auf der nächsten Seite]



WO 2013/083473 AI



RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht

— mit internationalem Recherchenbericht (Artikel 21 Absatz V)

Die Erfindung betrifft einen Spannungswandler (1) für ein Kraftfahrzeug. Der Spannungswandler (1) weist einen Transformator (10) und eine Leistungsendstufe (7) auf. Die Leistungsendstufe (7) weist wenigstens zwei mit dem Transformator (10), insbesondere einer Primärwicklung (12) des Transformators (10), verbundene Halbleiterschalter (20, 22, 24, 26) auf. Der Spannungswandler (1) weist eine Treiberstufe (31) auf, welche ausgangsseitig mit einem Steueranschluss des Halbleiterschalters (20, 22, 24, 26) verbunden und ausgebildet ist, den Halbleiterschalter (20, 22, 24, 26) zum Erzeugen einer Wechselspannung mit einem Steuersignal (93, 94) anzusteuern. Erfindungsgemäß ist die Treiberstufe (31) eingangsseitig mit einem PulsSignalerzeuger (35) und einer Eingangskapazität (60, 62) verbunden. Der PulsSignalerzeuger (35) ist ausgebildet, ein Pulssignal (37, 38) zu erzeugen und die Treiberstufe (31) zum Erzeugen des Steuersignals (93, 94) mit dem Pulssignal (37, 38) anzusteuern. Das Pulssignal (37, 38) weist für wenigstens eine beginnende Halbwelle der Wechselspannung wenigstens einen Vorpuls und einen die Halbwelle erzeugenden Hauptpuls auf. Der Vorpuls ist ausgebildet, die Eingangskapazität (60, 62) der Treiberstufe (31) derart vorzuladen, dass ein vollständiges Durchschalten des Halbleiterschalters (20, 22, 24, 26) schneller erfolgen kann als ohne Vorpuls.

5 Beschreibung

Titel

Spannungswandler für ein Kraftfahrzeug

10

Stand der Technik

15

Die Erfindung betrifft einen Spannungswandler für ein Kraftfahrzeug. Der Spannungswandler weist einen Transformator und eine Leistungsstufe auf. Die Leistungsstufe weist wenigstens zwei mit dem Transformator, insbesondere einer Primärwicklung des Transformators, verbundene Halbleiterschalter auf. Der Spannungswandler weist eine Treiberstufe auf, welche ausgangsseitig mit einem Steueranschluss des Halbleiterschalters verbunden und ausgebildet ist, den Halbleiterschalter zum Erzeugen einer Wechselspannung mit einem Steuersignal anzusteuern.

20

Offenbarung der Erfindung

25

Erfindungsgemäß ist die Treiberstufe eingangsseitig mit einem Pulssignalerzeuger und einer Eingangskapazität verbunden. Der Pulssignalerzeuger ist ausgebildet, ein Pulssignal zu erzeugen und die Treiberstufe zum Erzeugen des Steuersignals mit dem Pulssignal anzusteuern. Das Pulssignal weist bevorzugt für wenigstens eine beginnende Halbwelle der Wechselspannung wenigstens einen Vorpuls und einen die Halbwelle erzeugenden Hauptpuls auf. Bevorzugt ist der Vorpuls ausgebildet, die Eingangskapazität der Treiberstufe derart vorzuladen, dass ein bevorzugt vollständiges Durchschalten des Halbleiterschalters schneller erfolgen kann als ohne Vorpuls.

30

Durch das Erzeugen des Vorpulses wird die Eingangskapazität vorteilhaft vorge-
laden. Dadurch kann eine von der Leistungsendstufe ausgangsseitig erzeugte
Wechselspannung vorteilhaft eine steile Flanke zu Beginn der Wechselspannung
aufweisen.

5

In einer vorteilhaften Ausführungsform sind zwei ein Halbleiterschalterpaar bil-
dende Halbleiterschalter, insbesondere Schaltstrecken der Halbleiterschalter, mit
der Primärwicklung des Transformators in Serie verbunden.

10

Bevorzugt ist die Treiberstufe ausgebildet, einen Halbleiterschalter des mit dem
Transformator, insbesondere der Primärwicklung des Transformators, in Serie
geschalteten Halbleiterschalterpaares durch den Vorpuls durchzuschalten, wobei
die Treiberstufe ausgebildet ist, den weiteren Halbleiterschalter des Halbleiter-
schalterpaares während des Vorpulses zu sperren. Dadurch kann vorteilhaft die

15

Eingangskapazität mittels des Vorpulses vorgeladen werden, wohingegen die
Eingangskapazität während eines durchgeschalteten Zustandes der Halbleiter-
schalter des Halbleiterschalterpaares - gesteuert durch die Treiberstufe - sowohl
über die Halbleiterschalter als auch über die Primärwicklung des Transformators
entladen wird. Mittels der so gebildeten Schaltungsanordnung umfassend eine
Leistungsendstufe mit einem Halbleiterschalterpaar kann ein Spannungswandler
zum Erzeugen eines Spannungspulses oder einer Folge von Spannungspulsen
gebildet sein. Das Halbleiterschalterpaar ist bevorzugt durch einen High-Side-
Halbleiterschalter und einen Low-Side-Halbleiterschalter gebildet.

20

Bevorzugt ist die Treiberstufe ausgebildet, die Halbleiterschalter des Halbleiter-
schalterpaares nach Erzeugen des Hauptpulses gemeinsam durchzuschalten.

25

Dadurch kann die durch den Vorpuls und den Hauptpuls repräsentierte elektri-
sche Energie die in der Eingangskapazität zwischengespeichert ist, zum Erzeu-
gen der Wechselspannung, insbesondere einer Halbwelle der Wechselspan-
nung, über die Primärwicklung des Transformators entladen werden.

30

In einer bevorzugten Ausführungsform weist der Spannungswandler zwei Halb-
leiterschalter-Halbbrücken auf. Die Halbleiterschalter-Halbbrücken weisen jeweils
einen High-Side-Halbleiterschalter und einen Low-Side-Halbleiterschalter auf.
Die Halbleiterschalter-Halbbrücken sind jeweils ausgangsseitig mit zueinander
verschiedenen Anschlüssen der Primärwicklung des Transformators verbunden.

So ist mittels der zwei Halbleiterschalter-Halbbrücken eine H-Brücke, auch Voll-Brücke genannt gebildet, bei der die Ausgänge der Halbbrücken über eine Ausgangslast, insbesondere die Primärwicklung miteinander verbunden sind.

Ein Ausgang einer Halbbrücke ist im Falle eines Feldeffekt-Transistors als Halbleiterschalter durch einen Verbindungsknoten zwischen einem Source-Anschluss des High-Side-FET und einem Low-Side-FET gebildet.

Der Pulssignalerzeuger ist bevorzugt ausgebildet, die Treiberstufe derart anzusteuern, dass beim Erzeugen des Vorpulses für einen Halbleiterschalter ein Stromfluss durch den Transformator gesperrt ist. Dadurch kann die Primärspule des Transformators während eines zeitlich darauf folgenden Durchschaltens von zwei zueinander komplementären Halbleiterschaltern der Leistungsendstufe, beispielsweise eines High-Side-Halbleiterschalters der ersten Halbbrücke und eines Low-Side-Halbleiterschalters der zweiten Halbbrücke, die in der Eingangskapazität gespeicherte elektrische Energie über die so durchgeschalteten komplementären Halbleiterschalter über die Primärwicklung des Transformators wenigstens teilweise entladen werden.

Bevorzugt ist der Pulssignalerzeuger ausgebildet, Vorpulse für die zwei Transistor-Halbbrücken derart zeitlich zueinander beabstandet zu erzeugen, dass der Transformator durch die Vorpulse nicht bestromt werden kann. Bevorzugt ist der Pulssignalerzeuger ausgebildet, die Transistoren der zwei Halbbrücken jeweils zeitlich aufeinanderfolgend mit einem Vorpuls zu beaufschlagen. Weiter bevorzugt ist während eines Vorpulses nur ein Transistor der zwei Halbbrücken durchgeschaltet. Dadurch kann die durch die Vorpulse repräsentierte elektrische Energie in der Eingangskapazität gespeichert werden.

In einer bevorzugten Ausführungsform ist der Pulssignalerzeuger ausgebildet, den High-Side-Halbleiterschalter und den Low-Side-Halbleiterschalter von einer Halbbrücke gleichzeitig mit einem Vorpuls zu beaufschlagen. Weiter bevorzugt ist die Treiberstufe ausgebildet, die Halbleiterschalter der weiteren Halbbrücke während des Durchschaltens der Halbleiterschalter der ersten Halbbrücke zu sperren. Dadurch kann die durch die Vorpulse repräsentierte elektrische Energie nicht über die Primärwicklung entladen werden.

Bevorzugt ist die Treiberstufe ausgebildet, die elektrische Ladung zum Schalten der Leistungsendstufe wenigstens teilweise aus dem Vorpuls zu erzeugen und

dazu in der Eingangskapazität zwischenzuspeichern. Beispielsweise ist die Treiberstufe mit der Leistungsendstufe galvanisch verbunden. Die Leistungsendstufe und/oder die Treiberstufe ist bevorzugt von dem Pulssignalerzeuger - bevorzugt mittels eines Trenntransformators - galvanisch getrennt.

5 Durch die so gestaltete Ausführungsform der Treiberstufe kann diese vorteilhaft aufwandsgünstig bereitgestellt werden. Zum Erzeugen der Wechselspannung kann so vorteilhaft die Energie der von dem Pulssignalerzeuger erzeugten Vor- und Hauptpulse dienen.

10 Bevorzugt weist der Spannungswandler zum Erzeugen der Wechselspannung nur eine Spannungsquelle auf. Die Spannungsquelle ist bevorzugt durch den Pulssignalerzeuger gebildet.

15 Die Erfindung betrifft auch ein Verfahren zum gepulsten Ansteuern eines Spannungswandlers. Der Spannungswandler umfasst eine Treiberstufe mit einer Eingangskapazität, eine ausgangsseitig mit der Treiberstufe verbundene Leistungsendstufe und einen ausgangsseitig mit der Leistungsendstufe verbundenen Transformator.

20 Bevorzugt wird bei dem Verfahren ein Vorpuls erzeugt und die Eingangskapazität der Treiberstufe mit dem Vorpuls vorgeladen. Weiter wird zeitlich auf den Vorpuls folgend ein Hauptpuls erzeugt, wobei die Eingangskapazität zum Durchschalten der Leistungsendstufe - insbesondere durch ein Bestromen eines Steueranschlusses eines Halbleiterschalters der Leistungsendstufe mittels des Hauptpulses - wenigstens teilweise entladen wird. Die Eingangskapazität umfasst bevorzugt wenigstens einen Kondensator.

25 Bevorzugt werden bei dem Verfahren die Halbleiterschalter, insbesondere Transistoren der Leistungsendstufe jeweils zeitlich aufeinanderfolgend mit einem Vorpuls beaufschlagt.

30 Bevorzugt weist die Leistungsendstufe des Spannungswandlers zwei Halbleiterschalter-Halbbrücken jeweils umfassend einen High-Side-Halbleiterschalter und einen Low-Side-Halbleiterschalter auf, wobei die Halbleiterschalter-Halbbrücken jeweils ausgangsseitig mit einem Anschluss einer Primärwicklung des Transformators verbunden sind, wobei bei dem Verfahren die Halbleiterschalter einer Halbleiterschalter-Halbbrücke gleichzeitig mit einem Vorpuls beaufschlagt werden.

Der Halbleiterschalter ist bevorzugt durch einen Thyristor, einen Transistor, insbesondere einen Feldeffekt-Transistor oder einen IGBT (IGBT = Insulated-Gate-Bipolar-Transistor) gebildet.

Die Erfindung wird nun im Folgenden anhand von Figuren und weiteren Ausführungsbeispielen beschrieben.

Figur 1 zeigt ein Ausführungsbeispiel für einen Spannungswandler mit einer Leistungsendstufe und einer Treiberstufe für die Leistungsendstufe, wobei Treiber der Treiberstufe jeweils ausgebildet sind, eine elektrische Energie zum Beschalten von Steueranschlüssen von Halbleiterschaltern der Leistungsendstufe aus einer Folge von Pulssignalen zu beziehen.

Figur 2 zeigt ein Ausführungsbeispiel für einen Treiber der in Figur 1 dargestellten Treiberstufe;

Figur 3 zeigt ein Ausführungsbeispiel für ein Pulssignalmuster zum Ansteuern der in Figur 1 dargestellten Treiberstufe;

Figur 4 zeigt ein Ausführungsbeispiel für ein Pulssignalmuster zum Ansteuern der in Figur 1 dargestellten Treiberstufe;

Figur 5 zeigt ein Ausführungsbeispiel für ein Steuersignal der in Figur 1 dargestellten Treiberstufe, das ohne die in den Figuren 3 und 4 gezeigten Pulssignalmuster erzeugt worden ist und durch die in den Figuren 3 und 4 beschriebenen Pulssignalmuster verbessert werden kann.

Figur 1 zeigt ein Ausführungsbeispiel für einen Spannungswandler 1. Der Spannungswandler 1 weist einen Wechselrichter 5 auf. Der Wechselrichter 5 weist eine Leistungsendstufe 7 mit einer H-Brücke umfassend zwei Transistor-Halbbrücken auf. Der Wechselrichter 5 weist auch einen Transformator 10 auf. Der Transformator 10 weist eine Primärspule 12 und eine Sekundärspule 14 auf. Die erste Halbbrücke der Leistungsendstufe 7, umfassend einen High-Side-Transistor 20 und einen Low-Side-Transistor 22 ist mit einem Ausgang, repräsentiert durch den Verbindungsknoten 28, mit einem ersten Anschluss der Primärspule 12 des Transformators 10 verbunden. Die zweite Halbbrücke der Leistungsendstufe 7, umfassend einen High-Side-Transistor 24 und einen Low-Side-Transistor 26, ist ausgangsseitig über einen Verbindungsknoten 30 mit dem zweiten Anschluss der Primärspule 12 des Transformators 10 verbunden.

Der High-Side-Transistor 20 und der Low-Side-Transistor 26 bilden somit ein Halbleiterschalterpaar, das aus zueinander komplementären Transistoren von zwei zueinander verschiedenen Transistor-Halbbrücken der H-Brücke gebildet ist.

5 Der Transformator 10, insbesondere die Sekundärspule 14 des Transformators 10, weist einen Mittelabgriff auf, welcher über eine Drosselspule 45 mit einem Ausgang 47 des Wechselrichters 5 verbunden ist. Die Sekundärspule 14 weist neben dem Mittelabgriff einen ersten und einen zweiten Anschluss der Sekundärspule 14 auf, wobei der erste Anschluss über eine Gleichrichterdiode 49 mit
10 einem weiteren ausgangsseitigen Anschluss 48 des Wechselrichters 5 verbunden ist. Der weitere Anschluss 48 repräsentiert einen Masseanschluss, oder einen Minuspol des Spannungswandlers 1 am Ausgangsanschluss, der Anschluss 47 repräsentiert einen Pluspol des Spannungswandlers 1 am Ausgangsanschluss. Der zweite Anschluss der Sekundärspule 14 ist über eine Gleichrichterdiode 50 mit dem Ausgangsanschluss 48 verbunden. Der Ausgangsanschluss 47
15 ist über einen Kondensator 46 mit dem Ausgangsanschluss 48 verbunden. Der Kondensator 46 repräsentiert gemeinsam mit der Drosselspule 45 ein Tiefpassfilter.

Die Low-Side-Transistoren 22 und 26 sind jeweils mit einem Source-Anschluss mit einem Masseanschluss 18 verbunden. Die Drain-Anschlüsse der High-Side-Transistoren 20 und 24 sind jeweils mit einem Anschluss 16 für eine Versorgungsspannung verbunden. Der Source-Anschluss des High-Side-Transistors 20
20 ist über den Verbindungsknoten 28 mit dem Drain-Anschluss des Low-Side-Transistors 22 verbunden. Der Source-Anschluss des Transistors 24 ist über den Verbindungsknoten 30 mit dem Drain-Anschluss des Low-Side-Transistors 26 verbunden. Die Transistoren 20, 22, 24 und 26 sind jeweils als MOS-FET-Transistoren (MOS-FET = Metal-Oxide-Semiconductor-Field-Effect-Transistor) ausgebildet.

Die Leistungsstufe 7 weist in diesem Ausführungsbeispiel vier Steuereingänge 40, 41, 42 und 43 auf, welche jeweils mit einem Gate-Anschluss eines Transistors der Leistungsstufe 7 verbunden ist. Der Steuereingang 40 ist mit dem Gate-Anschluss des Transistors 20, der Steuereingang 41 mit dem Gate-Anschluss des Low-Side-Transistors 22 verbunden, der Steuereingang 42 ist mit dem Gate-Anschluss des High-Side-Transistors 24 verbunden, und der Steuereingang 43 ist mit dem Gate-Anschluss des Low-Side-Transistors 26 verbunden.
30
35

Die Steuereingänge 40 und 41 sind jeweils mit einem Treiber 32 einer Treiberstufe 31 verbunden. Die Treiberstufe 31 weist neben dem Treiber 32 auch einen Treiber 34 auf, welcher ausgangsseitig mit den Steuereingängen 42 und 43 verbunden ist. Die Treiber 32 und 34 sind jeweils ausgebildet, eingangsseitig ein Pulssignal zu empfangen und in Abhängigkeit des Pulssignals ein Steuersignal zum Ansteuern, insbesondere zum Durchsteuern oder Sperren eines Gate-Anschlusses zu erzeugen und ausgangsseitig auszugeben. Der Treiber 34 ist ausgangsseitig über eine Verbindungsleitung mit dem Steuereingang 42 der Leistungsendstufe 7 und mit einer weiteren Verbindungsleitung mit dem Steuereingang 43 der Leistungsendstufe 7 verbunden. Der Treiber 34 ist ausgebildet, in Abhängigkeit eines eingangsseitig empfangenen Pulssignals, beispielsweise des in Figur 1 dargestellten Pulssignals 38, ein Steuersignal zum Ansteuern eines Gate-Anschlusses des Transistors 24 und/oder 26 zu erzeugen und dieses ausgangsseitig auszugeben.

Der Spannungswandler 1 weist auch einen Pulssignalerzeuger 35 auf. Der Pulssignalerzeuger 35 ist eingangsseitig mit einem Zeitgeber 65, und mit einem Speicher 63 verbunden. In dem Speicher 63 sind Datensätze vorrätig gehalten, welche jeweils ein Ansteuermuster zum Ansteuern der Leistungsendstufe 7 repräsentieren. Der Datensatz 64 ist beispielhaft bezeichnet.

Der Pulssignalerzeuger 35 ist ausgangsseitig über eine Verbindungsleitung 66 mit dem Treiber 32, und über eine Verbindungsleitung 67 mit dem Treiber 34 verbunden. Der Pulssignalerzeuger 35 ist auch ausgangsseitig über eine Verbindung 51, beispielsweise eine mehrkanalige Verbindung, mit einem Steuereingang 41 der Leistungsendstufe 7 verbunden. Der Steuereingang 44 der Leistungsendstufe 7 ist beispielsweise durch einen Inhibit-Eingang gebildet.

Der Pulssignalerzeuger 35 ist ausgebildet, durch Ansteuern der Leistungsendstufe über den Steuereingang 44 wenigstens einen der Transistoren 20, 22, 24 und 26 zu sperren.

Je nach vorgesehenem Pulssignalmuster wird zum Verhindern eines Stromflusses durch die Primärspule 12 des Transformators 10 der entsprechende Transistor einer Transistorhalbbrücke über den Steuereingang 44 gesperrt, wenn ein Transistor einer weiteren Halbbrücke durchgeschaltet ist.

So kann - wie im Folgenden anhand von den Figuren 2, 3 und 4 noch näher erläutert wird - eine Eingangskapazität der Treiber 32 und 34, insbesondere reprä-

sentiert durch einen Kondensator, vor einem Senden eines Hauptpulses zum Bestromen der Primärspule 12 des Transformators 10 vorgeladen werden.

Die Kondensatoren 60 und 62 des Treibers 32 sind beispielhaft bezeichnet. Das Pulssignal 37, welches von dem Pulssignalerzeuger 35 erzeugt worden ist, weist dazu Vorpulse zum Laden der Kondensatoren 60 und 62 auf. Zum Laden des Kondensators 60 weist das Pulssignal 37 beispielsweise einen Vorpuls zum Durchsteuern des Transistors 20 auf.

Zum Laden des Kondensators 62 weist das Pulssignal 37 einen Vorpuls zum Durchsteuern des Transistors 22 auf. Die Transistoren 20 und 22 einer Transistor-Halbbrücke der Leistungsendstufe 7 können so jeweils durch das Pulssignal 37 durchgesteuert werden. Die Transistoren 24 und 26 sind während des Durchsteuerns der Transistoren 20 und 22 jeweils durch ein vom Pulssignalerzeuger 35 erzeugtes Inhibit-Signal, empfangen über die Verbindung 51 und den Steuereingang 44, gesperrt. So kann kein Strom durch die Primärspule 12 fließen. Das bewirkt, dass die in den Kondensatoren 60 und 62 gespeicherte elektrische Ladung, welche im Falle eines Bestromens der Primärspule 12 zum niederohmigen Verbinden der Schaltstrecke der Transistoren 20 bzw. 22 verbraucht werden würde, in den Kondensatoren 60 beziehungsweise 62 angesammelt werden kann.

Der Zeitgeber 65 weist beispielsweise einen Schwingquarz auf und ist ausgebildet, ein einen Zeittakt repräsentierendes Zeitsignal zu erzeugen und auszugeben.

Figur 2 zeigt ein Ausführungsbeispiel für den in Figur 1 bereits dargestellten Treiber 32 der Treiberstufe 31. Der Treiber 32 weist einen Eingangsübertrager 55 auf, dessen Eingänge 68 und 69 mit einer Primärspule des Eingangsübertragers 55 verbunden sind. Dargestellt ist auch das Pulssignal 37, welches an den Eingängen 68 und 69 empfangen werden kann.

Der Eingangsübertrager 55 weist zwei Sekundärspulen auf, wobei eine erste Sekundärspule mit einem Treiber 52 für eine High-Side, insbesondere den in Figur 1 bereits dargestellt High-Side-Transistor 20, und eine zweite Sekundärspule mit einem Treiber 54 für eine Low-Side, insbesondere den in Figur 1 bereits dargestellten Low-Side-Transistor 22 verbunden ist. Der Treiber 52 weist den in Figur 1 bereits erwähnten Kondensator 60 auf. Der Treiber 54 weist auch den in Figur 1 bereits erwähnten Kondensator 62 auf. Der Kondensator 60 ist zu der ersten Se-

kundärspule über eine Gleichrichterdiode parallel geschaltet. Der Kondensator 62 ist zu einer Reihenschaltung umfassend die zweite Sekundärspule und wenigstens eine Gleichrichterdiode parallel geschaltet. Die Treiber 52 und 54 weisen jeweils eine Komplementärendstufe auf, wobei die Komplementärendstufe des Treibers 52 ausgangsseitig mit einem Ausgangsanschluss 56 für den Gate-Anschluss des in Figur 1 dargestellten Transistors 20 verbunden ist. Die Komplementärendstufe umfasst jeweils einen PNP- und einen NPN-Transistor, deren Emitter-Kollektorstrecken miteinander in Serie geschaltet sind.

Die Komplementärendstufe des Treibers 54 für die Low-Side weist eingangsseitig eine Schutzdiode 96 auf, welche einen ansteigenden Basis-Emitter-Strom der Komplementärendstufe verhindern kann.

Der Ausgangsanschluss 56 ist in Figur 1 mit dem Steuereingang 40 verbunden. Der Treiber 52 weist auch einen Ausgangsanschluss 57 zum Verbinden mit einem Source-Anschluss eines Transistors, in diesem Ausführungsbeispiel mit dem Source-Anschluss des High-Side-Transistors 20 auf. Der Ausgangsanschluss 57 ist mit dem Masseanschluss des Treibers 52 verbunden und bildet so ein Bezugspotenzial zu dem Ausgangsanschluss 56. Der Treiber 54 weist einen Ausgangsanschluss 58 für einen Gate-Anschluss des Low-Side-Transistors 22 und einen Ausgangsanschluss 59 zum Verbinden mit einem Source-Anschluss des Low-Side-Transistors 22 auf.

Der Treiber 52 und der Treiber 54 sind jeweils ausgebildet, in Abhängigkeit eines periodischen Eingangssignals zueinander gespiegelte Ausgangssignale zu erzeugen. Das ist im Folgenden in Figur 3 im Zeitabschnitt 79 dargestellt.

Figur 3 zeigt ein Diagramm, in welchem Steuersignale dargestellt sind, welche jeweils in Abhängigkeit wenigstens eines von dem in Figur 1 dargestellten Pulssignalerzeuger 35 erzeugten Pulssignals erzeugt worden sind. Mittels der in Figur 3 dargestellten Steuersignale kann die in Figur 1 dargestellte Leistungsendstufe 7, insbesondere die Schalttransistoren der Leistungsendstufe 7, zum Durchschalten angesteuert werden. Dargestellt ist ein Steuersignal 80 zum Ansteuern des High-Side-Transistors 20 der Leistungsendstufe 7, ein Steuersignal 81 zum Steuern des Low-Side-Transistors 22 der Leistungsendstufe 7, ein Steuersignal 82 zum Ansteuern des Low-Side-Transistors 26 der Leistungsendstufe 7 und ein Steuersignal 83 zum Ansteuern des High-Side-Transistors 24 der Leistungsendstufe 7. Das Steuersignal 80 weist in diesem Ausführungsbeispiel eine Mehrzahl von Vorpulsen auf, wobei der Pulssignalerzeuger 35 in Figur 1 ausge-

bildet ist, eine Anzahl von Vorpulsen derart zu erzeugen, dass der Kondensator 60 des Treibers 32 wenigstens bis zu einer vorbestimmten Spannung, beispielsweise wenigstens 10 Volt, aufgeladen werden kann. Während eines Zeitintervalls 75 wird so der Kondensator 60 zum Schalten des High-Side-Transistors 20 vorgeladen, ferner wird mittels Vorpulsen der Kondensator 62 für den Low-Side-Transistor 22 vorgeladen, was durch die Vorpulse des Pulssignals 81 im Zeitintervall 75 dargestellt ist.

Mittels weiterer Vorpulse des Pulssignals 82 kann der Kondensator für den Low-Side-Transistor 26 vorgeladen werden, und mittels weiterer Vorpulse des Pulssignals 83 kann der Kondensator für den High-Side-Transistor 24 vorgeladen werden. Während eines auf das Zeitintervall 75 folgenden Zeitintervalls 78, welches in Figur 3 mit einem zeitlichen Anfangsabschnitt dargestellt ist, kann dann die Leistungsendstufe 7 zum Bestromen der Primärspule 12 des Transformators 10 mittels Pulsen durchgesteuert werden, von denen der Puls 90 beispielhaft bezeichnet ist.

Das in Figur 3 gezeigte Diagramm weist eine Achse 70 auf, welches eine Zeitachse repräsentiert, und eine Achse 72, welches eine Amplitudenachse repräsentiert.

Figur 4 zeigt ein Diagramm mit einer Zeitachse 71 und einer Amplitudenachse 73. Während eines Zeitintervalls 77 wird mittels des Pulssignals 84 der High-Side-Transistor 20 angesteuert. Gleichzeitig wird mittels des Pulssignals 87 der High-Side-Transistor 24 angesteuert. Die Low-Side-Transistoren 22 und 26 sind während des Ansteuerns der High-Side-Transistoren 20 und 24 - beispielsweise durch Erzeugen eines Inhibit-Signals durch den Pulssignalerzeuger 35 und Beaufschlagen des Steuereingangs 44 mit dem Inhibit-Signal gesperrt. So kann die Primärspule 12 des Transformators 10 in Figur 1 während des Zeitintervalls 77 nicht bestromt werden. Die mittels der Pulse 84 und 87 in den Kondensatoren des Treibers 32 bzw. 34 gespeicherte Energie wird somit während des Zeitintervalls 77, in welchem die Vorpulse erzeugt werden, nicht verbraucht. Der Kondensator 60 kann so beispielsweise im Zeitintervall 77 eine Spannung von mindestens 10 Volt aufbauen.

Nach dem Durchsteuern der High-Side-Transistoren 20 und 24 mittels der zeitsynchronen Pulse 84 und 87 können dann die Low-Side-Transistoren 22 und 26 mittels der Pulse 85 bzw. 86 - in diesem Ausführungsbeispiel ebenfalls zueinander zeitsynchron - durchgesteuert werden. Das Zeitintervall 77 kann somit kürzer

ausgebildet sein als das Zeitintervall 75. Mittels des in Figur 4 dargestellten Verfahrens können die Kondensatoren der Treiberstufen 32 und 34 schneller vorge-
laden werden als mit dem in Figur 3 dargestellten Verfahren.

An das Zeitintervall 77 schließt ein Zeitintervall 79 an, welches mit einem zeitli-
chen Anfangsabschnitt dargestellt ist. Während des Zeitintervalls 79 werden von
dem Pulssignalerzeuger 35 Hauptpulse erzeugt, mittels derer die Primärspule 12
des Transformators 10 bestromt werden kann. Während des Zeitintervalls 79
kann so mittels der in Figur 1 dargestellten Sekundärspule 14 eine Ausgangs-
wechselspannung des Spannungswandlers 1 erzeugt werden, welche - mittels
der Dioden 49 und 50 gleichgerichtet - an den Ausgangsanschlüssen 47 und 48
des Spannungswandlers 1 als Gleichspannung zur Verfügung gestellt werden
kann.

Figur 5 zeigt ein Diagramm, in welchem von der Treiberstufe 31 erzeugte Steu-
ersignale zum Ansteuern der Halbbrücken der Leistungsstufe 7 dargestellt
sind. Dargestellt ist ein Steuersignal 93 für eine erste Halbbrücke der Leistungs-
stufe 7, umfassend den High-Side-Transistor 20 und den Low-Side-Transistor
22, und ein Steuersignal 94 zum Ansteuern der zweiten Halbbrücke der Leis-
tungsstufe 7, umfassend den High-Side-Transistor 24 und den Low-Side-
Transistor 26.

Sichtbar ist, dass die Steuersignale 92 und 94 jeweils während der ersten fünf
Mikrosekunden eine ansteigende Flanke aufweisen. Die ansteigende Flanke wird
dadurch bewirkt, dass die Kondensatoren der Treiberstufe 31 noch nicht voll-
ständig geladen sind, wobei die Leistungsstufe 7 bereits zum Bestromen der
Primärspule 12 des Transformators 10 angesteuert wird.

Mittels der in den Figuren 3 und 4 beschriebenen Verfahren kann die ansteigen-
de Flanke der Signale 93 und 94 vermieden werden. Wenn die Kondensatoren
der in Figur 1 dargestellten Treiberstufe 31 während des in Figur 3 dargestellten
Zeitintervalls 75 oder während des in Figur 4 dargestellten Zeitintervalls 77 vor-
beladen werden, so kann bereits vom Beginn eines Erzeugens einer Wechsel-
Spannung mittels der Leistungsstufe 7 die Leistungsstufe 7 mittels eines
rechteckförmigen Steuersignals angesteuert werden.

Ansprüche

1. Spannungswandler (1) für ein Kraftfahrzeug,

mit einem Transformator (10) und einer Leistungsendstufe (7), wobei die Leistungsendstufe (7) wenigstens zwei mit dem Transformator (10), insbesondere einer Primärwicklung (12) des Transformators (10), verbundene Halbleiterschalter (20, 22, 24, 26) aufweist, und der Spannungswandler (1) eine Treiberstufe (31) aufweist, welche ausgangsseitig mit einem Steueranschluss des Halbleiterschalters (20, 22, 24, 26) verbunden und ausgebildet ist, den Halbleiterschalter (20, 22, 24, 26) zum Erzeugen einer Wechselspannung mit einem Steuersignal (93, 94) anzusteuern,

dadurch gekennzeichnet, dass

die Treiberstufe (31) eingangsseitig mit einem Pulssignalerzeuger (35) und einer Eingangskapazität (60, 62) verbunden ist, wobei der Pulssignalerzeuger (35) ausgebildet ist, ein Pulssignal (35, 37, 80, 81, 82, 83, 90) zu erzeugen und die Treiberstufe (31) zum Erzeugen des Steuersignals (93, 94) mit dem Pulssignal (35, 37, 80, 81, 82, 83, 90) anzusteuern, wobei das Pulssignal (35, 37, 80, 81, 82, 83, 90) für wenigstens eine beginnende Halbwelle der Wechselspannung wenigstens einen Vorpuls und einen die Halbwelle erzeugenden Hauptpuls aufweist, wobei der Vorpuls ausgebildet ist, die Eingangskapazität der Treiberstufe derart vorzuladen, dass ein Durchschalten des Halbleiterschalters schneller erfolgen kann als ohne Vorpuls.

2. Spannungswandler (1) nach Anspruch 1,

dadurch gekennzeichnet, dass

die Treiberstufe (31) ausgebildet ist, einen Halbleiterschalter (20) eines mit dem Transformator (10) in Serie geschalteten Halbleiterschalterpaares (20, 26) durch den Vorpuls (80, 81, 82, 83) durchzuschalten, wobei ein weiterer Halbleiterschalter (26) des Halbleiterschalterpaares (20, 26) während des Vorpulses (80, 81, 82, 83) gesperrt ist.

3. Spannungswandler (1) nach Anspruch 1 oder 2,

dadurch gekennzeichnet, dass

der Spannungswandler (1) zwei Halbleiterschalter-Halbbrücken jeweils umfassend einen High-Side-Halbleiterschalter (20, 24) und einen Low-Side-Halbleiterschalter (22, 24) aufweist, wobei die Halbbrücken jeweils ausgangsseitig mit zueinander verschiedenen Anschlüssen einer Primärwicklung (12) des Transformators (10) verbunden sind und der Pulssignalerzeuger (35) ausgebildet ist, die Treiberstufe (31) derart anzusteuern, dass beim Erzeugen des Vorpulses (80, 81, 82, 83) für einen Halbleiterschalter (20, 22, 24, 26) ein Stromfluss durch den Transformator (10) gesperrt ist.

4. Spannungswandler (1) nach Anspruch 3,

dadurch gekennzeichnet, dass

der Pulssignalerzeuger (35) ausgebildet ist, Vorpulse (80, 81, 82, 83) für die zwei Transistor-Halbbrücken derart zeitlich zueinander beabstandet zu erzeugen, dass der Transformator durch die Vorpulse nicht bestromt werden kann.

5. Spannungswandler (1) nach einem der vorhergehenden Ansprüche 2 oder 3,

dadurch gekennzeichnet, dass

der Pulssignalerzeuger ausgebildet ist, die Transistoren der zwei Halbbrücken jeweils zeitlich aufeinanderfolgend mit einem Vorpuls (80, 81, 82, 83) zu beaufschlagen.

6. Spannungswandler (1) nach einem der vorhergehenden Ansprüche 2 oder 3,

dadurch gekennzeichnet, dass

der Pulssignalerzeuger (35) ausgebildet ist, den High-Side-Halbleiterschalter (20, 24) und den Low-Side-Halbleiterschalter (22, 26) der einer Halbbrücke gleichzeitig mit einem Vorpuls (84, 85, 86, 87) zu beaufschlagen.

7. Spannungswandler (1) nach einem der vorhergehenden Ansprüche,

dadurch gekennzeichnet, dass

die Treiberstufe (31) ausgebildet ist, die elektrische Ladung zum Schalten der Leistungsendstufe wenigstens teilweise aus dem Vorpuls (80, 81, 82, 83, 84, 85, 86, 87) zu erzeugen und dazu in der Eingangskapazität (60, 62) zwischenzuspeichern.

8. Verfahren zum gepulsten Ansteuern eines Spannungswandlers (1), wobei der Spannungswandler (1) eine Treiberstufe (31) mit einer Eingangskapazität (60, 62) und eine ausgangsseitig mit der Treiberstufe (31) verbundene Leistungsend-

stufe (7) und einen ausgangsseitig mit der Leistungsstufe (7) verbundenen Transformator (10), wobei bei dem Verfahren in einem Zeitintervall (75, 77) ein Vorpuls (80, 81, 82, 83, 84, 85, 86, 87) erzeugt wird und die Eingangskapazität der Treiberstufe mit dem Vorpuls (80, 81, 82, 83, 84, 85, 86, 87) vorgeladen wird, und zeitlich auf den Vorpuls (80, 81, 82, 83, 84, 85, 86, 87) folgend ein Hauptpuls (90) erzeugt wird, wobei die Eingangskapazität zum Durchschalten der Leistungsstufe wenigstens teilweise entladen wird.

9. Verfahren nach Anspruch 8,

wobei Halbleiterschalter (20, 22, 24, 26) der Leistungsstufe (7) jeweils zeitlich aufeinanderfolgend mit einem Vorpuls (75) beaufschlagt werden.

10. Verfahren nach Anspruch 8,

bei dem die Leistungsstufe (7) des Spannungswandlers (1) zwei Halbleiterschalter-Halbbrücken jeweils umfassend einen High-Side-Halbleiterschalter (20, 24) und einen Low-Side-Halbleiterschalter (22, 26) aufweist, wobei die Halbleiterschalter-Halbbrücken jeweils ausgangsseitig mit zueinander verschiedenen Anschlüssen (28, 30) einer Primärwicklung (12) des Transformators (10) verbunden sind, und bei dem die Halbleiterschalter einer Halbleiterschalter-Halbbrücke gleichzeitig mit einem Vorpuls (77) beaufschlagt werden.

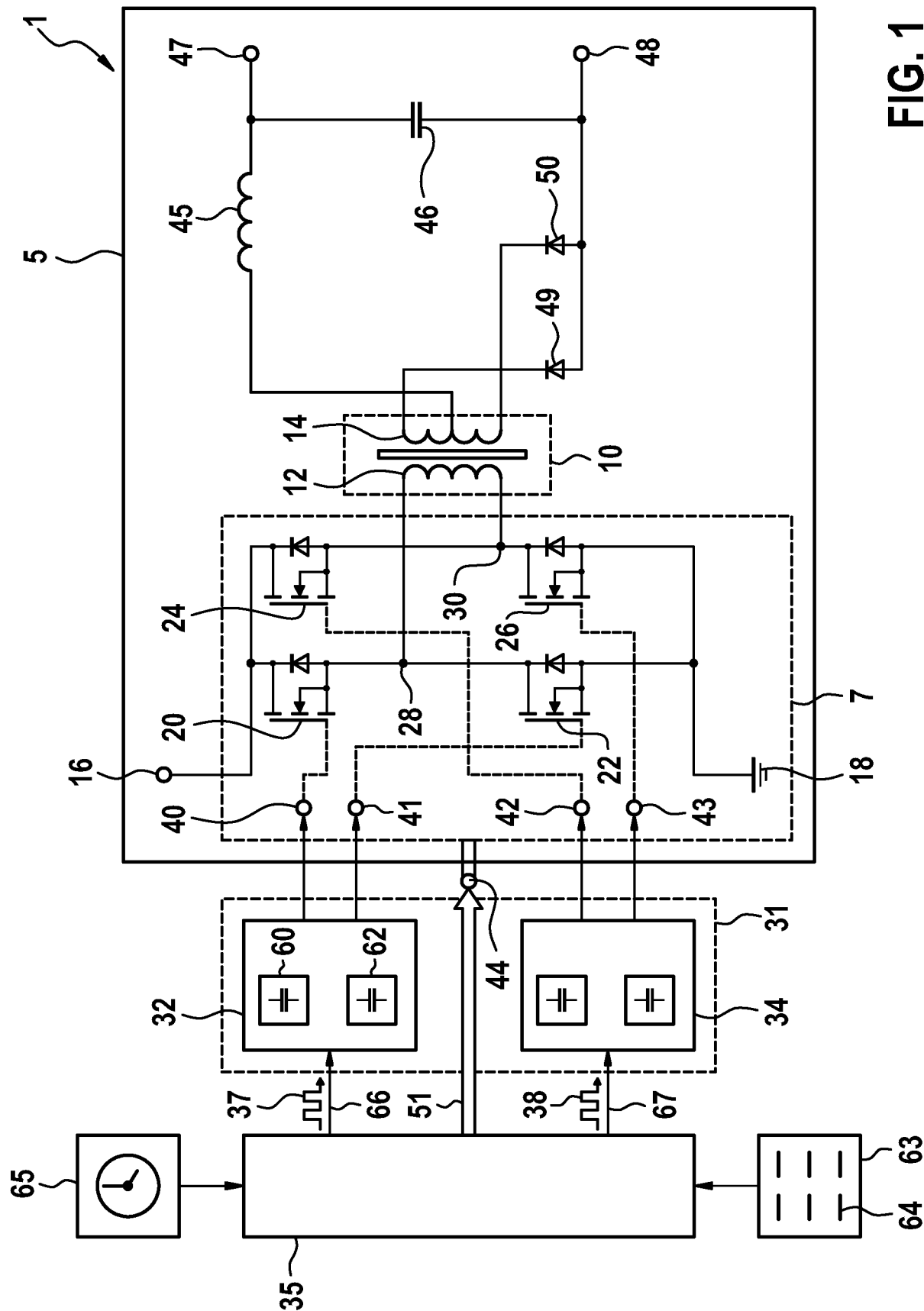


FIG. 1

2 / 4

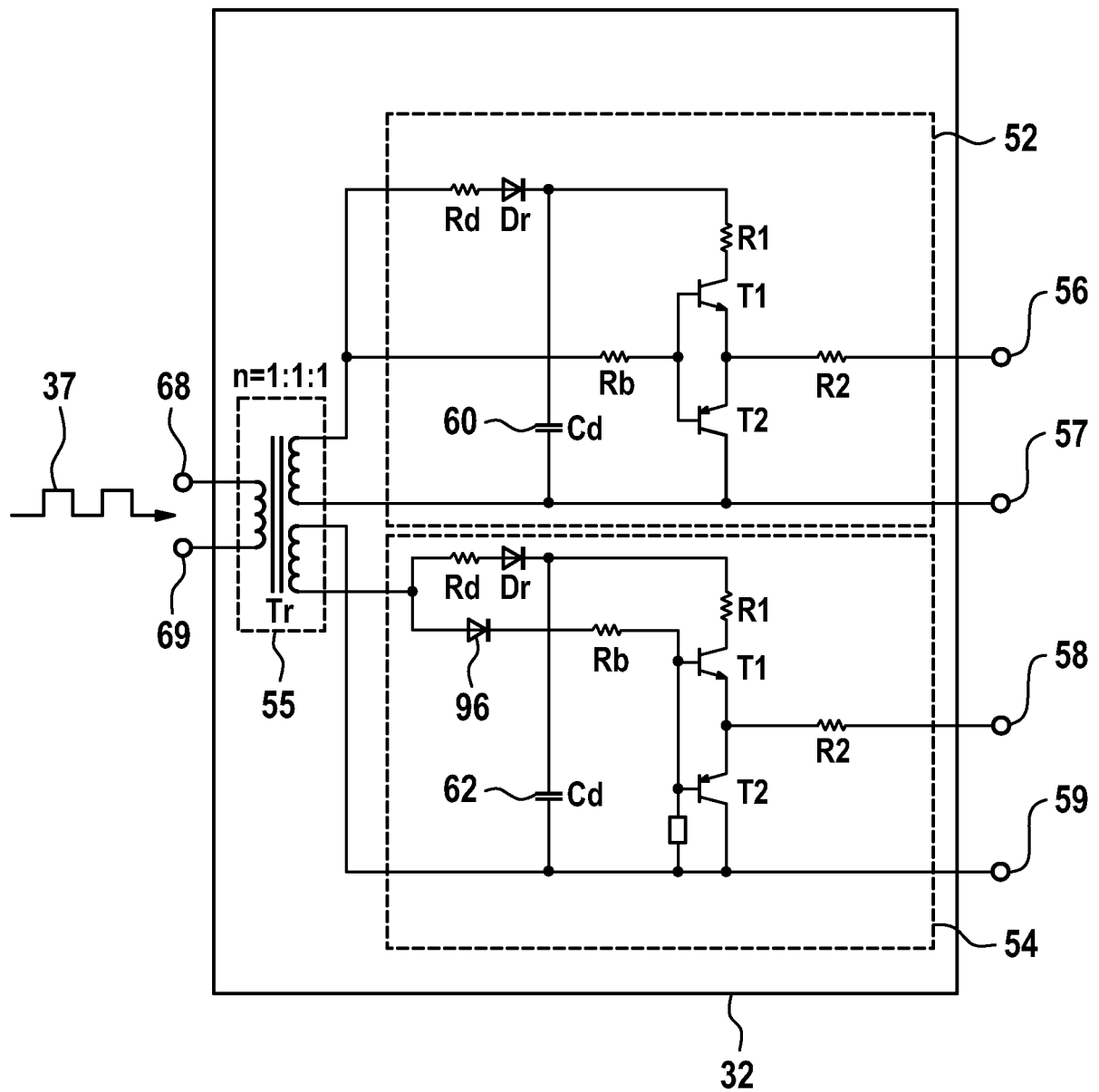


FIG. 2

3 / 4

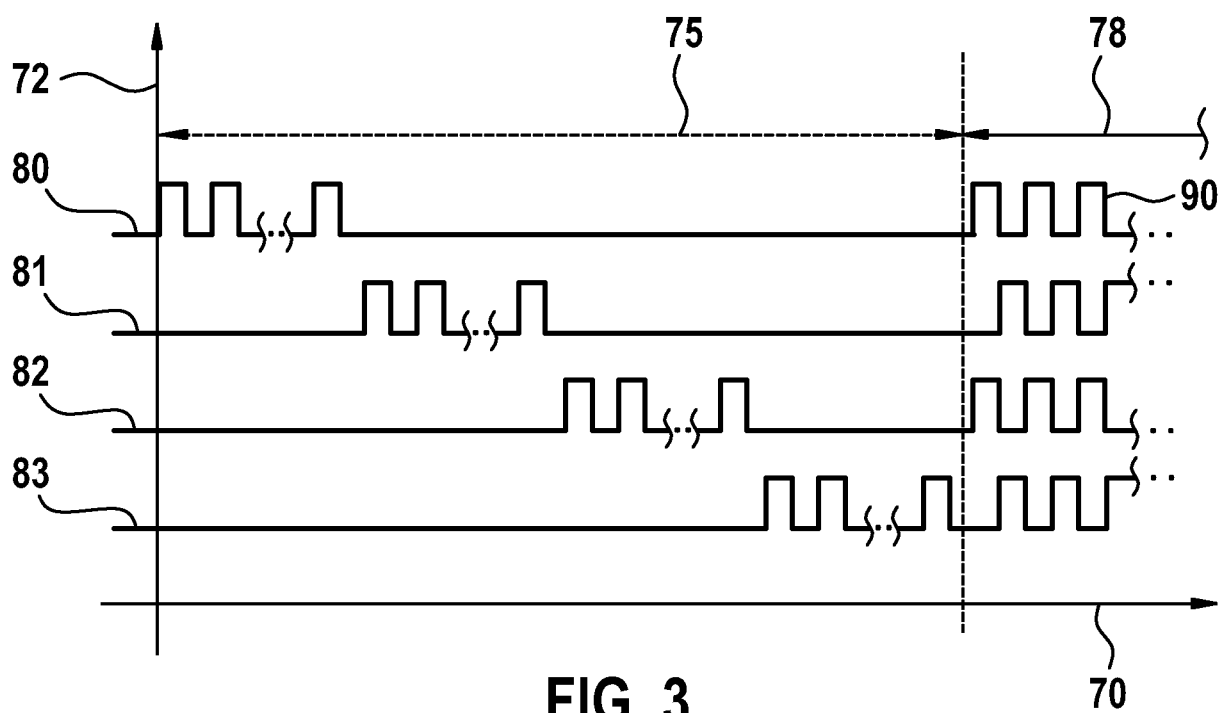


FIG. 3

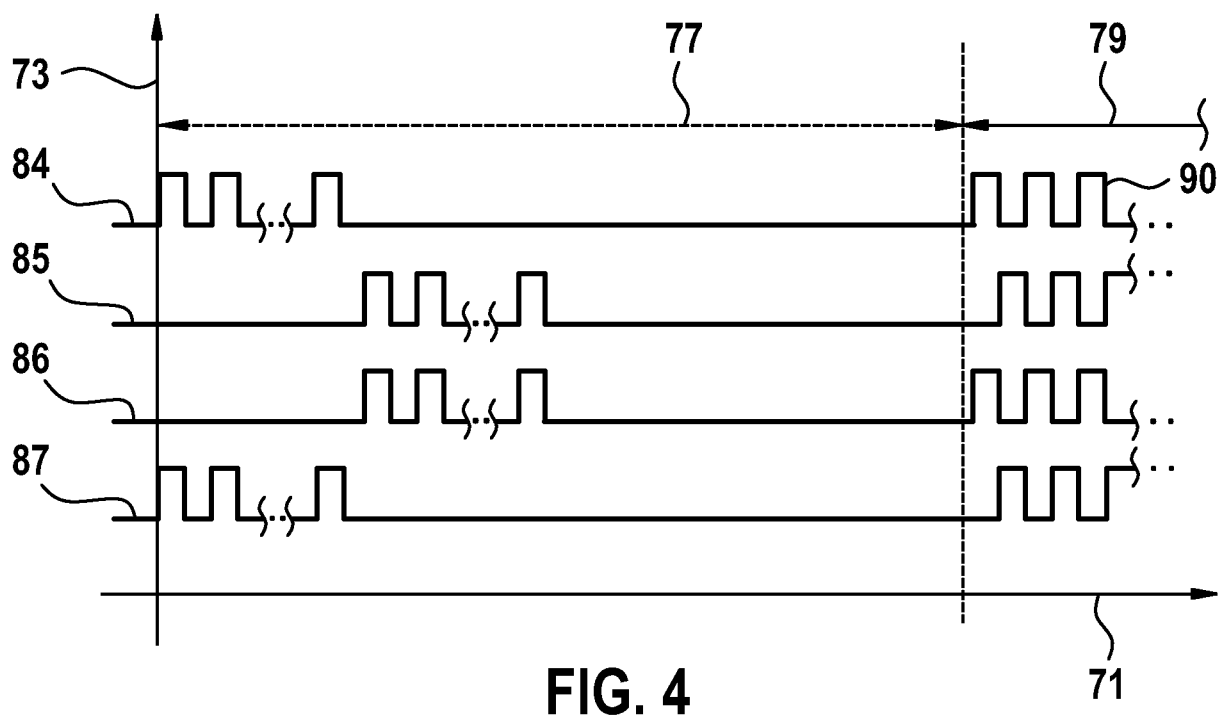


FIG. 4

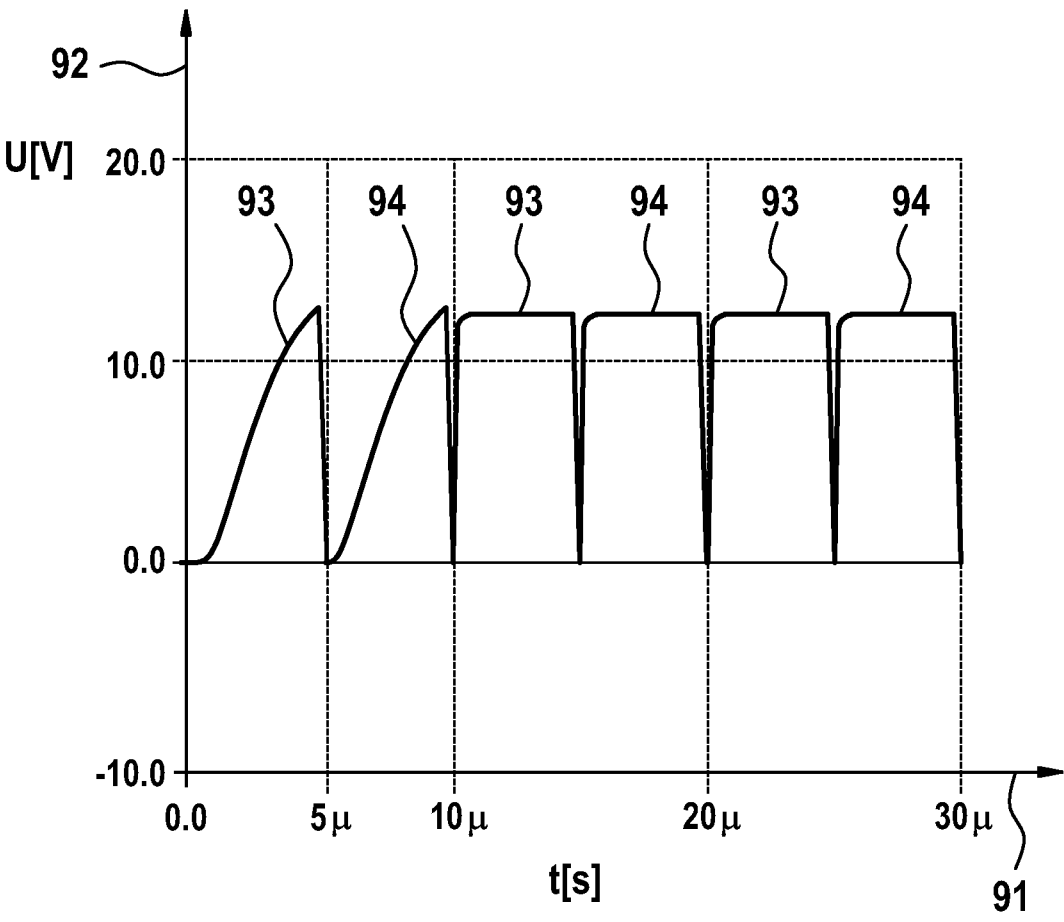


FIG. 5

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/073960

A. CLASSIFICATION OF SUBJECT MATTER

INV. H02M3/337 H02M1/36 H02M1/08
ADD.

According to International Patent Classification (IPC) or to both national Classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (Classification System followed by Classification Symbols)

H02M H03K

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

EPO-Internal , WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to Claim No.
X	EP 0 177 148 A2 (BURROUGHS CORP [US]) 9 April 1986 (1986-04-09) page 1, line 7 - page 2, line 7 page 2, line 35 - page 5, line 5 figure 1	1-10
A	----- BALOGH L: "Design and application guide for high speed MOSFET gate drive circuits" , INTERNET CITATION, 1 January 2001 (2001-01-01) , pages 1-37 , XP002552367 , Retrieved from the Internet: URL: http://focus.ti.com/lit/ml/slupl69/slupl69.pdf [retrieved on 2009-10-26] page 34 - page 34 ----- -/- .	1-10



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents :

"A" document defining the general State of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search

28 February 2013

Date of mailing of the international search report

12/03/2013

Name and mailing address of the ISA/

European Patent Office, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Authorized officer

Lochhead, Steven

INTERNATIONAL SEARCH REPORT

International application No

PCT/EP2012/073960

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to Claim No.
A	DE 32 31 788 AI (ANT NACHRICHTENTECH [DE]) 1 March 1984 (1984-03-01) figure 3 -----	1-10
A	DE 10 2005 047055 AI (INFINEON TECHNOLOGIES AUSTRIA [AT]) 5 April 2007 (2007-04-05) the whole document -----	1-10

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2012/073960

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
EP 0177148 A2	09-04-1986	EP 0177148 A2	09-04-1986
		JP 61062367 A	31-03-1986

DE 3231788 AI	01-03-1984	CA 1210808 AI	02-09-1986
		DE 3231788 AI	01-03-1984
		IT 1169130 B	27-05-1987
		US 4607210 A	19-08-1986

DE 102005047055 AI	05-04-2007	DE 102005047055 AI	05-04-2007
		US 2007081280 AI	12-04-2007

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2012/073960

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
INV. H02M3/337 H02M1/36 H02M1/08
ADD.

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTE GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
H02M H03K

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal , WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	EP 0 177 148 A2 (BURROUGHS CORP [US]) 9. April 1986 (1986-04-09) Seite 1, Zeile 7 - Seite 2, Zeile 7 Seite 2, Zeile 35 - Seite 5, Zeile 5 Abbildung 1 -----	1-10
A	BALOGH L: "Design and application guide for high speed MOSFET gate drive circuits" , INTERNET CITATION, 1. Januar 2001 (2001-01-01) , Seiten 1-37 , XP002552367 , Gefunden im Internet: URL: http://focus.ti.com/lit/ml/slupl69/slupl69.pdf [gefunden am 2009-10-26] Seite 34 - Seite 34 ----- -/-	1-10



Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen



Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

28. Februar 2013

Absendedatum des internationalen Recherchenberichts

12/03/2013

Name und Postanschrift der Internationalen Recherchenbehörde

Europäisches Patentamt, P.B. 5818 Patentlaan 2
NL - 2280 HV Rijswijk
Tel. (+31-70) 340-2040,
Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Lochhead, Steven

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
A	DE 32 31 788 AI (ANT NACHRICHTENTECH [DE]) 1. März 1984 (1984-03-01) Abbildung 3 -----	1-10
A	DE 10 2005 047055 AI (INFINEON TECHNOLOGIES AUSTRIA [AT]) 5. April 2007 (2007-04-05) das ganze Dokument -----	1-10

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2012/073960

Im Recherchenbericht angeführtes Patentdokument			Datum der Veröffentlichung			Mitglied(er) der Patentfamilie			Datum der Veröffentlichung		
EP	0177148	A2	09-04-1986	EP	0177148	A2	09-04-1986	EP	0177148	A2	09-04-1986
				JP	61062367	A	31-03-1986				

DE	3231788	AI	01-03-1984	CA	1210808	AI	02-09-1986	DE	3231788	AI	01-03-1984
				DE	3231788	AI	01-03-1984	IT	1169130	B	27-05-1987
				US	4607210	A	19-08-1986				

DE	102005047055	AI	05-04-2007	DE	102005047055	AI	05-04-2007	US	2007081280	AI	12-04-2007
