

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4579331号
(P4579331)

(45) 発行日 平成22年11月10日(2010.11.10)

(24) 登録日 平成22年9月3日(2010.9.3)

(51) Int.Cl. F I
H 0 1 J 11/02 (2006.01)
H O 1 J 11/02 D
H O 1 J 11/02 B

請求項の数 4 (全 15 頁)

(21) 出願番号	特願2009-516072 (P2009-516072)	(73) 特許権者	000005108 株式会社日立製作所 東京都千代田区丸の内一丁目6番6号
(86) (22) 出願日	平成19年5月25日(2007.5.25)	(74) 代理人	100072718 弁理士 古谷 史旺
(86) 国際出願番号	PCT/JP2007/000563	(74) 代理人	100116001 弁理士 森 俊秀
(87) 国際公開番号	W02008/146329	(72) 発明者	佐々木 孝 神奈川県横浜市戸塚区吉田町292番地 株式会社日立製作所内
(87) 国際公開日	平成20年12月4日(2008.12.4)		
審査請求日	平成21年11月11日(2009.11.11)	審査官	佐藤 高之

最終頁に続く

(54) 【発明の名称】 プラズマディスプレイパネル

(57) 【特許請求の範囲】

【請求項 1】

放電空間を介して互いに対向する第1基板および第2基板と、
放電により発光するセルで構成される画像の表示領域と、
前記第1基板上に、第1方向に延在し、間隔を置いて配置された複数の第1電極と、
前記第1基板上に設けられ、前記第1電極における前記表示領域を覆う第1誘電体層と

、
前記第1誘電体層上に、前記第1方向に直交する第2方向に延在し、間隔を置いて配置された複数の第2電極と、

前記第2基板の前記第1基板に対向する側の平面領域の所定箇所に設けられ、前記平面領域に対して垂直な方向を高さ方向として形成された隔壁と、

前記第2基板の前記平面領域における前記表示領域の外周部で前記第1誘電体層の縁部より内側の位置に、前記第2基板を前記第1基板に貼り合わせるために、額縁状に配置されたシール材とを備え、

前記第2基板の縁部は、前記第1誘電体層の縁部より内側に位置し、

前記各第2電極の両端部は、前記第1誘電体層の前記第2基板に対向する平面上に配置され、

前記各第2電極は、前記両端部の少なくとも一方に、前記第2電極に電圧を印加する回路と接続するための接続部を有し、

前記接続部は、前記シール材の外側に配置され、前記第1誘電体層の前記平面上に形成

10

20

されていることを特徴とするプラズマディスプレイパネル。

【請求項 2】

請求項 1 記載のプラズマディスプレイパネルにおいて、

前記第 1 誘電体層上に設けられ、前記第 2 電極における前記表示領域を覆う第 2 誘電体層を備え、

前記シール材は、前記第 2 誘電体層の縁部より内側の位置に配置されていることを特徴とするプラズマディスプレイパネル。

【請求項 3】

請求項 2 記載のプラズマディスプレイパネルにおいて、

前記第 2 基板の縁部は、前記第 2 誘電体層の縁部より内側に位置していることを特徴とするプラズマディスプレイパネル。

10

【請求項 4】

請求項 1 記載のプラズマディスプレイパネルにおいて、

前記第 1 誘電体層上に設けられ、前記第 2 電極における前記表示領域を覆う第 2 誘電体層を備え、

前記シール材は、前記第 2 誘電体層の縁部より外側の位置に配置され、前記第 1 誘電体層と接合されていることを特徴とするプラズマディスプレイパネル。

【発明の詳細な説明】

【技術分野】

【0001】

20

本発明は、ディスプレイ装置に使用するプラズマディスプレイパネルに関する。

【背景技術】

【0002】

プラズマディスプレイパネル（PDP）は、2枚のガラス基板を互いに貼り合わせて構成されており、ガラス基板の間に形成される空間に放電光を発生させることで画像を表示する。画像における画素に対応するセルは、自発光型であり、放電により発生する紫外線を受けて赤、緑、青の可視光を発生する蛍光体が塗布されている。

【0003】

例えば、3電極構造のPDPは、X電極およびY電極間でサステイン放電を発生させることで、画像を表示する。サステイン放電を発生させるセル（点灯させるセル）は、例えば、Y電極およびアドレス電極間で選択的にアドレス放電を発生させることにより、選択される。

30

【0004】

一般的なPDPでは、X電極およびY電極は前面ガラス基板に配置され、アドレス電極は背面ガラス基板に配置されている。また、近年、X電極およびY電極とアドレス電極の3電極を前面ガラス基板に配置したPDPが提案されている（例えば、特許文献1参照）。この種のPDPでは、X電極およびY電極等の1層目の電極は、ガラス基材上に形成され、1層目の電極の延在方向に直交するアドレス電極等の2層目の電極は、1層目の電極を覆っている誘電体層上に形成されている。なお、前面ガラス基板は、ガラス基材およびガラス基材上に形成された誘電体層を含んで構成されている。

40

【特許文献1】特開平10-321145号公報

【発明の開示】

【発明が解決しようとする課題】

【0005】

PDPでは、前面ガラス基板と背面ガラス基板とを貼り合わせるためのシール材は、画像の表示領域の外周部に配置されている。例えば、背面ガラス基板にアドレス電極を有するPDPでは、前面ガラス基板の2辺にX電極およびY電極の引き出し部分が設けられ、他の2辺には、電極の引き出し部分は設けられない。このため、シール材は、電極の引き出し部分が設けられる2辺では、前面ガラス基板の縁部から所定の距離（引き出し部分）だけ内側に配置され、他の2辺では、PDPの面積の増加を抑制するために、前面ガラス

50

基板の縁部近辺に配置される。

【 0 0 0 6 】

これに対し、前面ガラス基板にアドレス電極を有する P D P では、例えば、前面ガラス基板の 2 辺に X 電極および Y 電極の引き出し部分が設けられ、他の 2 辺にアドレス電極の引き出し部分が設けられる。このため、シール材は、電極の引き出し部分が設けられる 4 辺で、前面ガラス基板の縁部から所定の距離（引き出し部分）だけ内側に配置される。

【 0 0 0 7 】

例えば、シール材が X 電極および Y 電極等の 1 層目の電極を覆う誘電体層の縁部をまたいで配置された場合、前面ガラス基板と背面ガラス基板との接合部分（シール材の接合部分）は、誘電体層と前面ガラス基板との段差を有する。この場合、シール材の接合部分における段差の所に隙間が発生するおそれがあり、その隙間から P D P 内に大気が徐々に入り込み、P D P が動作しなくなるおそれがある。すなわち、シール材の接合部分の段差が大きい場合、P D P の気密性が劣化し、P D P の信頼性が低下する。しかしながら、前面ガラス基板に互いに直交する電極を有する P D P では、前面ガラス基板とシール材との位置関係、特に、前面ガラス基板の誘電体層とシール材との位置関係に関する発明は、提案されていない。

【 0 0 0 8 】

本発明の目的は、前面ガラス基板に互いに直交する電極を有する P D P において、P D P の気密性を確保し、P D P の信頼性の低下を防止することである。特に、本発明の目的は、各電極と駆動回路との接続作業が繁雑になることを防止しつつ、P D P の気密性を確保し、P D P の信頼性の低下を防止することである。

【課題を解決するための手段】

【 0 0 0 9 】

プラズマディスプレイパネルは、互いに対向する第 1 基板および第 2 基板を有している。プラズマディスプレイパネルの画像の表示領域は、放電により発光するセルで構成されている。そして、第 1 基板上には、第 1 方向に延在し、間隔を置いて配置された複数の第 1 電極と、第 1 電極における表示領域を覆う第 1 誘電体層とが設けられている。さらに、第 1 誘電体層上には、第 1 方向に直交する第 2 方向に延在し、間隔を置いて配置された複数の第 2 電極が設けられている。

【 0 0 1 0 】

また、第 2 基板上における表示領域の外周部で第 1 誘電体層の縁部より内側の位置には、第 2 基板を第 1 基板に貼り合わせるために、シール材が額縁状に配置されている。

【発明の効果】

【 0 0 1 1 】

本発明では、前面ガラス基板に互いに直交する電極を有する P D P において、P D P の気密性を確保し、P D P の信頼性の低下を防止できる。特に、本発明では、各電極と駆動回路との接続作業が繁雑になることを防止しつつ、P D P の気密性を確保し、P D P の信頼性の低下を防止できる。

【図面の簡単な説明】

【 0 0 1 2 】

【図 1】本発明の第 1 の実施形態における P D P の要部の分解斜視図である。

【図 2】図 1 に示した P D P の説明図である。

【図 3】図 2 に示した P D P の A - A ' 線に沿う断面図である。

【図 4】図 2 に示した P D P の B - B ' 線に沿う断面図である。

【図 5】図 1 に示した P D P を用いて構成されたプラズマディスプレイ装置の一例を示す分解斜視図である。

【図 6】図 5 に示した回路部の概要を示すブロック図である。

【図 7】図 1 に示した P D P に画像を表示するためのサブフィールドの放電動作の例を示す波形図である。

【図 8】本発明の第 2 の実施形態における P D P の説明図である。

【図 9】図 8 に示した P D P の A - A ' 線に沿う断面図である。

【図 10】図 8 に示した P D P の B - B ' 線に沿う断面図である。

【図 11】本発明の第 3 の実施形態における P D P の断面図である。

【図 12】図 11 に示した P D P の断面に直交する断面図である。

【図 13】図 11 に示した背面基板部の概要を示す説明図である。

【図 14】本発明の変形例における P D P の背面基板部の概要を示す説明図である。

【図 15】本発明の別の変形例における P D P の電極構成を示す説明図である。

【発明を実施するための最良の形態】

【0013】

以下、本発明の実施形態を図面を用いて説明する。

10

【0014】

図 1 は、本発明の第 1 の実施形態を示している。なお、図 1 は、画像の表示領域（後述する図 2 の太い破線で囲んだ領域）におけるプラズマディスプレイパネル（以下、P D P と称する）の要部を示す分解斜視図である。図中の矢印 D 1 は、第 1 方向 D 1 を示し、矢印 D 2 は、第 1 方向 D 1 に画像表示面に平行な面内で直交する第 2 方向 D 2 を示している。P D P 10 は、画像表示面を構成する前面基板部 12 と、前面基板部 12 に対向する背面基板部 14 とにより構成されている。前面基板部 12 と背面基板部 14 の間（より詳細には、背面基板部 14 の凹部）に放電空間 D S が形成される。

【0015】

前面基板部 12 は、繰り返して放電を発生させるために、ガラス基材 F S（第 1 基板）上（図では下側）に第 1 方向 D 1 に沿って平行に形成され、第 2 方向 D 2 に沿って交互に形成された X バス電極 X b および Y バス電極 Y b を有している。X バス電極 X b には、X バス電極 X b から Y バス電極 Y b に向けて第 2 方向 D 2 に延在する X 透明電極 X t が接続されている。また、Y バス電極 Y b には、Y バス電極 Y b から X バス電極 X b に向けて第 2 方向 D 2 に延在する Y 透明電極 Y t が接続されている。すなわち、X 透明電極 X t および Y 透明電極 Y t は、第 2 方向 D 2 に沿って対向している。

20

【0016】

ここで、X バス電極 X b および Y バス電極 Y b は、金属材料等で形成された不透明な電極であり、X 透明電極 X t および Y 透明電極 Y t は、I T O 膜等で形成された光を透過する透明電極である。なお、透明電極 X t および Y t は、それぞれが当接するバス電極 X b および Y b とガラス基材 F S との間の全面に配置されることもある。また、透明電極 X t および Y t は、バス電極 X b および Y b と同じ材料（金属材料等）で、バス電極 X b および Y b と一体に形成されてもよい。そして、X 電極 X E（維持電極、第 1 電極の 1 つ）は、X バス電極 X b および X 透明電極 X t により構成され、Y 電極 Y E（走査電極、第 1 電極の 1 つ）は、Y バス電極 Y b および Y 透明電極 Y t により構成される。

30

【0017】

電極 X b、X t、Y b、Y t は、誘電体層 D L 1 に覆われている。例えば、誘電体層 D L 1 は、C V D 法により形成された二酸化シリコン膜（ SiO_2 膜、シリコン酸化膜）である。そして、誘電体層 D L 1 上（図では下側）には、バス電極 X b、Y b の直交方向（第 2 方向 D 2）に延在する複数のアドレス電極 A E（第 2 電極）が設けられている。アドレス電極 A E は、誘電体層 D L 2 に覆われており、誘電体層 D L 2 の表面は、M g O 等の保護層 P L に覆われている。

40

【0018】

放電空間 D S を介して前面基板部 12 に対向する背面基板部 14 は、ガラス基材 R S（第 2 基板）上に、互いに平行に形成された隔壁（バリアリブ）B R を有している。隔壁 B R は、バス電極 X b、Y b に直交する方向（第 2 方向 D 2）に延伸し、アドレス電極 A E に対向している。換言すれば、アドレス電極 A E は、隔壁 B R に対向する位置に配置されている。隔壁 B R により、セルの側壁が構成される。さらに、隔壁 B R の側面と、互いに隣接する隔壁 B R の間のガラス基材 R S 上とは、紫外線により励起されて赤（R）、緑（G）、青（B）の可視光を発生する蛍光体 P H r、P H g、P H b が、それぞれ塗布さ

50

れている。

【0019】

PDP10の1つの画素は、赤、緑および青の光を発生する3つのセルにより構成される。ここで、1つのセル（一色の画素）は、バス電極Xb、Ybと隔壁BRとで規定される領域に形成される。このように、PDP10は、画像を表示するためにセルをマトリックス状に配置し、かつ互いに異なる色の光を発生する複数種のセルを交互に配列して構成されている。すなわち、画像の表示領域（後述する図2に示す太い破線で囲んだ領域）は、マトリックス状に配置されたセルにより構成される。特に図示していないが、バス電極Xb、Ybに沿って形成されたセルにより、表示ラインが構成される。

【0020】

PDP10は、前面基板部12および背面基板部14を、保護層PLと隔壁BRが互いに接するように貼り合わせ、Ne、Xe等の放電ガスを放電空間DSに封入することで構成される。

【0021】

図2は、図1に示したPDP10の概要を示している。なお、図2は、画像表示面側（後述する図3の上側）から見た状態を示している。図2の濃い網掛け部分（額縁状の部分）は、シール材SMを示している。また、図2の薄い網掛け部分（額縁状の部分を除く網掛け部分）は、維持電極XE（バス電極Xb、透明電極Xt）および走査電極YE（バス電極Yb、透明電極Yt）を示している。上述したように、画像の表示領域DA（図の太い破線で囲んだ領域）は、マトリックス状に配置されたセルC1により構成される。

【0022】

シール材SMは、ガラス基材RS上における表示領域DAの外周部OTに配置されている。例えば、シール材SMは、低融点ガラスで形成され、前面基板部12と背面基板部14とを貼り合わせる。なお、シール材SMは、保護層PLおよび誘電体層DL2の内側に配置され、保護層PLおよび誘電体層DL2は、誘電体層DL1の内側に配置されている。また、ガラス基材RSは、保護層PLおよび誘電体層DL2の内側に配置されている。

【0023】

シール材SMと隔壁BRとの間に形成された排気空間ESには、ガラス基材RSの外周部まで貫通する排気孔EHが設けられている。これにより、組み立てられたPDP10の放電空間DS（上述した図1に示した背面基板部14の凹部）を真空状態に設定でき、放電ガスを放電空間DSに封入できる。

【0024】

なお、この例では、画像表示面側から見た場合、アドレス電極AEは、隔壁BRに重なる位置に設けられ、透明電極Ytは、自身に対応（図では、自身の左側に位置）するアドレス電極AEに対向している。

【0025】

このため、アドレス電極AEと透明電極Yt間に電圧を印加することにより、着目するセルC1の放電空間DSでアドレス放電を発生させることができる。このとき、隔壁BRも誘電体層の一部として作用し、アドレス電極AEと透明電極Yt間の電界が放電空間DSに生ずる。

【0026】

また、第1方向D1に沿って配置される透明電極Xt、Ytは、交互に配置されている。したがって、アドレス電極AEを挟んで第1方向D1に隣接するセルC1において、両方のセルC1の透明電極Ytが1つのアドレス電極AEの両側に隣接することがない。このため、着目するセルC1のアドレス電極AEと透明電極Yt間でアドレス放電を発生させるとき（アドレス期間）に、隣接するセルC1で誤放電が発生することを防止できる。

【0027】

なお、バス電極Xb、Ybの端部は、前面基板部12におけるガラス基材FSの縁部に位置し、電極XE、YEに電圧を印加する回路と接続するための接続部CT1としてそれぞれ機能する。また、アドレス電極AEの端部は、誘電体層DL1の縁部と誘電体層DL

10

20

30

40

50

2の縁部との間に位置し、アドレス電極A Eに電圧を印加する回路と接続するための接続部C T 2として機能する。ここで、電極X E、Y EおよびA Eに電圧を印加する回路は、例えば、後述する図6に示すドライバX D R V、Y D R V、A D R Vである。

【0028】

図3および図4は、図2に示したP D P 10の断面を示している。なお、図3は、図2のA - A'線に沿う断面を示し、図4は、図2のB - B'線に沿う断面を示している。

【0029】

図3および図4に示すように、シール材S Mは、背面基板部14におけるガラス基材R Sの外周部O Tと前面基板部12の保護層P Lとの間に配置され、それぞれに接合されることにより、前面基板部12と背面基板部14とを貼り合わせている。このため、誘電体層D L 1、D L 2とガラス基材F Sとの段差は、シール材S Mの外側に位置する。すなわち、シール材S Mの接合部分に段差が生じることを防止できる。

【0030】

例えば、シール材S Mの接合部分に段差が生じると、段差の所に隙間が発生するおそれがあり、その隙間からP D P内に大気が徐々に入り込み、P D Pが動作しなくなるおそれがある。すなわち、シール材S Mの接合部分における段差の所に隙間が発生すると、P D P 10の気密性が劣化し、P D P 10の信頼性が低下する。この実施形態では、シール材S Mの接合部分に段差が生じることを防止できるため、P D P 10の気密性が劣化することを防止でき、P D P 10の信頼性が低下することを防止できる。

【0031】

また、図3に示すように、ガラス基材R Sの縁部は、誘電体層D L 1の縁部より内側に位置している。これにより、接続部C T 1上に障害物（例えば、ガラス基材R S）のない作業空間を確保できる。この結果、例えば、後述する図6に示すドライバX D R V、Y D R Vを接続部C T 1に簡易に接続できる。

【0032】

図4に示すように、アドレス電極A Eの接続部C T 2は、シール材S Mの外側に配置され、誘電体層D L 1の平面上に設けられている。この実施形態では、シール材S Mが誘電体層D L 1の内側に配置されているため、誘電体層D L 1の平面上に、接続部C T 2を簡易に形成できる。例えば、接続部C T 2を有するアドレス電極A Eは、スパッタ法や蒸着法により金属微粒子を誘電体層D L 1の表面に付着した後に、露光工程を用いて電極のパターンを形成する一般的な製造工程により、簡易に形成される。また、ガラス基材R Sの縁部は、誘電体層D L 2の縁部より内側に位置している。これにより、接続部C T 2上に障害物（例えば、ガラス基材R S）のない作業空間を確保できる。この結果、例えば、後述する図6に示すドライバA D R Vを接続部C T 2に簡易に接続できる。

【0033】

図5は、図1に示したP D P 10を用いて構成されたプラズマディスプレイ装置の一例を示している。プラズマディスプレイ装置（以下、P D P装置とも称する）は、P D P 10、P D P 10の画像表示面16側（光の出力側）に設けられる光学フィルタ20、P D P 10の画像表示面16側に配置された前筐体30、P D P 10の背面18側に配置された後筐体40およびベースシャーシ50、ベースシャーシ50の後筐体40側に取り付けられ、P D P 10を駆動するための回路部60、およびP D P 10をベースシャーシ50に貼り付けるための両面接着シート70を有している。回路部60は、複数の部品で構成されるため、図では、破線の箱で示している。光学フィルタ20は、前筐体30の開口部32に取り付けられる保護ガラス（図示せず）に貼付される。なお、光学フィルタ20に電磁波遮蔽機能を持たせることもある。また、光学フィルタ20は、保護ガラスではなく、P D P 10の画像表示面16側に直接貼付されることもある。

【0034】

図6は、図5に示した回路部60の概要を示している。回路部60は、バス電極X bに共通のパルス印加するXドライバX D R V、バス電極Y bに選択的にパルス印加するYドライバY D R V、アドレス電極A Eに選択的にパルス印加するアドレスドライバA

10

20

30

40

50

D R V、ドライバX D R V、Y D R V、A D R Vの動作を制御する制御部C N Tおよび電源部P W Rを有している。ドライバX D R V、Y D R V、A D R Vは、P D P 1 0を駆動する駆動部として動作する。電源部P W Rは、ドライバY D R V、X D R V、A D R Vに供給する電源電圧 V_{sc} 、 $V_{s/2}$ 、 $-V_{s/2}$ 、 V_{sa} 等を生成する。

【0035】

制御部C N Tは、画像データR 0 - 7、G 0 - 7、B 0 - 7に基づいて使用するサブフィールドを選択し、ドライバY D R V、X D R V、A D R Vに制御信号Y C N T、X C N T、A C N Tを出力する。ここで、サブフィールドは、P D P 1 0の1画面を表示するための1フィールドが分割されたフィールドであり、サブフィールド毎にサステイン放電の回数が設定されている。そして、画素を構成するセルC 1毎に、使用するサブフィールド

10

【0036】

図7は、図1に示したP D P 1 0に画像を表示するためのサブフィールドにおける放電動作の一例を示している。図中の星印は、放電の発生を示している。各サブフィールドS Fは、リセット期間R S T、アドレス期間A D R、サステイン期間S U Sおよび消去期間E R Sにより構成される。なお、消去期間E R Sは、点灯したセルのみの壁電荷を減少させるための放電を発生させる期間のため、サステイン期間S U Sに含めて定義される場合もある。

【0037】

まず、リセット期間R S Tでは、緩やかに下降する負の電圧（鈍波）が、維持電極X E（バス電極X bおよび透明電極X t）に印加され、正の電圧が、走査電極Y E（バス電極Y bおよび透明電極Y t）に印加される（図7（a））。そして、維持電極X Eは、負の書き込み電圧に維持され、緩やかに上昇する正の書き込み電圧（書き込み鈍波）が走査電極Y Eに印加される（図7（b））。これにより、セルの発光を抑えながら維持電極X Eと走査電極Y Eに正と負の壁電荷がそれぞれ蓄積される。次に、維持電極X Eに正の調整電圧が印加され、負の調整電圧（調整鈍波）が走査電極Y Eに印加される（図7（c））。これにより、維持電極X Eと走査電極Y Eにそれぞれ蓄積された正と負の壁電荷の量が減るとともに、全てのセルの壁電荷が等しくなる。なお、例えば、正の調整電圧は、電圧 $V_{s/2}$ より低い電圧であり、負の調整電圧の最小値は、電圧 $-V_{s/2}$ より高い電圧である。

20

30

【0038】

アドレス期間A D Rでは、アドレス放電時に陽極となるスキャン電圧が維持電極X Eに印加され、アドレス放電時に陰極となるスキャンパルスが走査電極Y Eに印加され、アドレス放電時に陽極となるアドレスパルス（電圧 V_{sa} ）が、点灯するセルに対応するアドレス電極A Eに印加される（図7（d））。スキャンパルスとアドレスパルスにより選択されたセルは、一時的に放電する。

【0039】

すなわち、走査電極Y Eとアドレス電極A E間には、放電を発生させる最低電圧（放電開始電圧）以上の電圧が印加され、維持電極X Eとアドレス電極A E間には、放電開始電圧より低い電圧が印加される。これにより、着目するセルのアドレス電極A Eと走査電極Y E間でアドレス放電を発生させるときに、隣接するセルの維持電極X Eとアドレス電極A E間で誤放電が発生することを防止できる。アドレス電極A Eの波形に示される2回目のアドレスパルスは、他の表示ラインの放電セルを選択するために印加される（図7（e））。

40

【0040】

サステイン期間S U Sでは、負および正のサステインパルスが、維持電極X Eおよび走査電極Y Eにそれぞれ印加される（図7（f、g））。これにより、点灯したセルの放電状態が維持される。互いに極性の異なるサステインパルスが、維持電極X Eおよび走査電極Y Eに繰り返して印加されることにより、サステイン期間S U Sに点灯したセルの放電（サステイン放電）が繰り返し行われる。

50

【 0 0 4 1 】

消去期間 E R S では、負の消去前パルスと正の高電圧の消去前パルスが、維持電極 X E および走査電極 Y E にそれぞれ印加され、放電が発生する（図 7（h））。これにより、壁電荷が、維持電極 X E および走査電極 Y E に蓄積される。この際、走査電極 Y E は、電圧 $V_s / 2$ より高い電圧が印加されるため、蓄積される壁電荷の量は相対的に多くなる。次に、正の消去パルスと負の消去パルスが、維持電極 X E および走査電極 Y E にそれぞれ印加される（図 7（i））。これにより、放電が起こるが、2 電極間に印加されている電圧値の差がサステイン期間 S U S の電圧値の差よりも低いため、壁電荷の量がサステイン期間 S U S に比べて減る。

【 0 0 4 2 】

10

以上、第 1 の実施形態では、シール材 S M は、誘電体層 D L 1 の縁部より内側の位置に額縁状に配置されている。すなわち、シール材 S M は、誘電体層 D L 1 とガラス基材 F S との段差が発生する位置より内側に配置されている。さらに、シール材 S M は、誘電体層 D L 1 と誘電体層 D L 2 との段差が発生する位置より内側に配置されている。すなわち、誘電体層 D L 1、D L 2 とガラス基材 F S との段差により、シール材 S M の接合部分に隙間が発生することを防止できる。この結果、P D P 1 0 の気密性を確保でき、P D P 1 0 の信頼性が低下することを防止できる。

【 0 0 4 3 】

さらに、ガラス基材 R S の縁部は、誘電体層 D L 1、D L 2 の縁部より内側に位置している。これにより、電極 X E、Y E、A E と駆動回路（例えば、図 6 に示したドライバ X D R V、Y D R V、A D R V）との接続作業が繁雑になることを防止しつつ、P D P 1 0 の気密性を確保し、P D P 1 0 の信頼性の低下を防止できる。

20

【 0 0 4 4 】

図 8、図 9 および図 1 0 は、本発明の第 2 の実施形態における P D P 1 0 の概要を示している。なお、図 8 は、画像表示面側（後述する図 9 の上側）から見た状態を示し、図 9 は、図 8 の A - A' 線に沿う断面を示し、図 1 0 は、図 8 の B - B' 線に沿う断面を示している。この実施形態では、誘電体層 D L 2 および保護層 P L の大きさが、第 1 の実施形態と相違している。その他の構成は、第 1 の実施形態と同じである。第 1 の実施形態で説明した要素と同一の要素については、同一の符号を付し、これ等については、詳細な説明を省略する。また、この実施形態の P D P 1 0 を用いた P D P 装置および P D P 1 0 に画像を表示するための放電動作は、第 1 の実施形態（図 5 - 図 7）と同じである。

30

【 0 0 4 5 】

図 8 に示すように、誘電体層 D L 2 および保護層 P L は、シール材 S M の内側の縁部より内側に配置され、表示領域 D A を覆っている。なお、シール材 S M は、誘電体層 D L 1 の内側に配置されている。

【 0 0 4 6 】

図 9 および図 1 0 に示すように、シール材 S M は、背面基板部 1 4 におけるガラス基材 R S の外周部 O T と前面基板部 1 2 の誘電体層 D L 1 との間に配置され、それぞれに接合されている。このため、誘電体層 D L 1 とガラス基材 F S との段差は、シール材 S M の外側に位置する。また、誘電体層 D L 1 と誘電体層 D L 2 との段差は、シール材 S M と表示領域 D A との間に位置する。すなわち、この実施形態においても、シール材 S M の接合部分に段差が生じることを防止できる。この結果、P D P 1 0 の気密性を確保でき、P D P 1 0 の信頼性が低下することを防止できる。以上、第 2 の実施形態においても、上述した第 1 の実施形態と同様の効果を得ることができる。

40

【 0 0 4 7 】

図 1 1 および図 1 2 は、本発明の第 3 の実施形態における P D P 1 0 の概要を示している。なお、図 1 1 は、上述した図 2 の A - A' 線に沿う断面に対応し、図 1 2 は、図 2 の B - B' 線に沿う断面に対応している。この実施形態では、ガラス基材 R S 2 の外周部 O T に溝 G R が形成されている点が、第 1 の実施形態と相違している。その他の構成は、第 1 の実施形態と同じである。第 1 の実施形態で説明した要素と同一の要素については、同

50

一の符号を付し、これ等については、詳細な説明を省略する。また、この実施形態の P D P 1 0 を用いた P D P 装置および P D P 1 0 に画像を表示するための放電動作は、第 1 の実施形態 (図 5 - 図 7) と同じである。

【 0 0 4 8 】

ガラス基材 R S 2 の外周部 O T には、額縁状の溝 G R が形成され、溝 G R 内には、シール材 S M が配置されている。例えば、放電空間 D S、溝 G R および排気空間 E S は、サンドブラスト法等により、ガラス基材 R S 2 を直接彫り込んで形成される。溝 G R は、誘電体層 D L 1、D L 2 および保護層 P L より内側に位置している。すなわち、シール材 S M は、背面基板部 1 4 における溝 G R と前面基板部 1 2 の保護層 P L との間に配置され、それぞれに接合される。したがって、誘電体層 D L 1、D L 2 とガラス基材 F S との段差は、シール材 S M の外側に位置する。すなわち、シール材 S M の接合部分に段差が生じることを防止でき、P D P 1 0 の気密性を確保できる。この結果、P D P 1 0 の信頼性が低下することを防止できる。

10

【 0 0 4 9 】

なお、シール材 S M と前面基板部 1 2 (より詳細には、保護層 P L) との接合面の面積は、溝 G R の開口部の面積より小さく形成される。すなわち、シール材 S M の体積は、溝 G R の体積 (容積) よりも小さい。このため、シール材 S M は、前面基板部 1 2 と背面基板部 1 4 とを貼り合わせたときに、溝 G R からはみ出さない。この結果、隔壁 B R と前面基板部 1 2 との間に、シール材 S M による隙間が発生することを防止できる。隔壁 B R と前面基板部 1 2 との間の隙間を無くすことができるため、隔壁 B R は、着目するセル C 1 の放電が、隔壁 B R を挟んで隣接するセル C 1 に広がることを防止できる。したがって、隣接するセル C 1 での誤放電を防止できる。

20

【 0 0 5 0 】

図 1 3 は、図 1 1 に示した背面基板部 1 4 の概要を示している。上述したように、放電空間 D S、溝 G R および排気空間 E S は、サンドブラスト法等により、ガラス基材 R S を直接彫り込んで形成される。すなわち、隔壁 B R および溝 G R は、ガラス基材 R S を削ることにより形成される。これにより、例えば、隔壁 B R を形成するための焼成工程を必要としないため、P D P の製造コストを低減できる。多くの場合、この焼成工程の焼成炉は電気をエネルギーとしており、この焼成工程を無くすことは電気エネルギーの削減にもなる。なお、放電空間 D S は、ペースト状の隔壁材料を塗布し、乾燥、サンドブラスト、焼成工程を経て形成されてもよい。また、隔壁 B R を印刷による積層で形成してもよい。

30

【 0 0 5 1 】

以上、第 3 の実施形態においても、上述した第 1 の実施形態と同様の効果を得ることができる。すなわち、電極 X E、Y E、A E と駆動回路 (例えば、図 6 に示したドライバ X D R V、Y D R V、A D R V) との接続作業が繁雑になることを防止しつつ、P D P 1 0 の気密性を確保し、P D P 1 0 の信頼性の低下を防止できる。

【 0 0 5 2 】

なお、上述した実施形態では、1つの画素が、3つのセル (赤 (R)、緑 (G)、青 (B)) により構成される例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、1つの画素を4つ以上のセルにより構成してもよい。あるいは、1つの画素が、赤 (R)、緑 (G)、青 (B) 以外の色を発生するセルにより構成されてもよく、1つの画素が、赤 (R)、緑 (G)、青 (B) 以外の色を発生するセルを含んでもよい。

40

【 0 0 5 3 】

上述した実施形態では、維持電極 X E、走査電極 Y E、アドレス電極 A E の3電極が前面基板部 1 2 に形成される例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、アドレス電極を兼ねる X 電極 (第 2 電極) と走査電極 Y E (第 1 電極) の2電極を前面基板部 1 2 に形成してもよい。あるいは、維持電極 X E と走査電極 Y E 間のサステイン放電を補助する Z 電極を設け、維持電極 X E (第 1 電極の1つ)、走査電極 Y E (第 1 電極の1つ)、アドレス電極 A E (第 2 電極)、Z 電極 (第 1 電極の1つ)

50

の４電極を前面基板部１２に形成してもよい。この場合にも、上述した実施形態と同様の効果を得ることができる。

【００５４】

上述した実施形態では、隔壁ＢＲが、アドレス電極ＡＥに対向する位置のみに配置される例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、図１４に示すように、アドレス電極ＡＥの垂直方向に延在する隔壁ＢＲ２が、ガラス基材ＲＳ３に形成されてもよい。図１４は、隔壁ＢＲ２が形成された背面基板部１４の概要を示している。

【００５５】

図１４の例では、ガラス基材ＲＳ３に隔壁ＢＲ２が形成されている点が、上述した第３の実施形態（図１３）と相違している。その他の構成は、第３の実施形態と同じである。上述した図１３で説明した要素と同一の要素については、同一の符号を付し、これ等については、詳細な説明を省略する。図１４の例では、隔壁ＢＲ２は、隔壁ＢＲより低く形成される。これにより、隔壁ＢＲ２に遮断されることなく、排気空間ＥＳを介して、組み立てられたＰＤＰ１０の放電空間ＤＳを真空状態に設定でき、放電ガスを放電空間ＤＳに封入できる。

【００５６】

例えば、隔壁ＢＲ、ＢＲ２は、サンドブラスト法等により、ガラス基材ＲＳを削ることにより形成される。なお、放電空間ＤＳは、ペースト状の隔壁材料を塗布し、乾燥、サンドブラスト、焼成工程を経て形成されてもよい。また、隔壁ＢＲ、ＢＲ２を印刷による積層で形成してもよい。この場合にも、上述した実施形態と同様の効果を得ることができる。

【００５７】

上述した実施形態では、透明電極Ｘｔ、Ｙｔが第２方向Ｄ２に沿って対向する位置に配置される例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、図１５に示すように、透明電極Ｘｔ２、Ｙｔ２の先端部ＳＤ１、ＳＤ２が第１方向Ｄ１に沿って対向する位置に配置されてもよい。図１５は、画像表示面側から見た電極Ｘｂ、Ｘｔ２、Ｙｂ、Ｙｔ２、ＡＥおよび隔壁ＢＲの状態を示している。図１５の例では、透明電極Ｘｔ２、Ｙｔ２およびアドレス電極ＡＥが、第１の実施形態と相違している。その他の構成は、第１の実施形態と同じである。第１の実施形態で説明した要素と同一の要素については、同一の符号を付し、これ等については、詳細な説明を省略する。

【００５８】

バス電極Ｘｂに接続された透明電極Ｘｔ２の先端ＳＤ１は、バス電極Ｙｂに接続された透明電極Ｙｔ２の先端ＳＤ２に対向している。また、透明電極Ｘｔ２、Ｙｔ２は、対向部を広くするために、Ｔ字形状にそれぞれ形成されている。なお、透明電極Ｘｔ２、Ｙｔ２の形状は、長方形でもよいし、台形でもよい。また、突出部Ａｐは、アドレス電極ＡＥから各セルＣ１の透明電極Ｙｔ２に向けて突出し、アドレス電極ＡＥと一体に形成されている。このため、アドレス電極ＡＥと透明電極Ｙｔ２間に電圧を印加することにより、着目するセルＣ１でアドレス放電を発生させることができる。この場合にも、上述した実施形態と同様の効果を得ることができる。

【００５９】

上述した実施形態では、ガラス基材ＲＳの縁部が誘電体層ＤＬ１の縁部より内側に位置している例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、上述した図２に示した接続部ＣＴ１側のガラス基材ＲＳの縁部は、誘電体層ＤＬ１の縁部と同じ位置でもよい。あるいは、接続部ＣＴ１側のガラス基材ＲＳの縁部は、接続部ＣＴ１上の作業空間を塞がない範囲で、誘電体層ＤＬ１の縁部より外側に位置してもよい。この場合にも、上述した実施形態と同様の効果を得ることができる。

【００６０】

上述した実施形態では、ガラス基材ＲＳの縁部が誘電体層ＤＬ２の縁部より内側に位置している例について述べた。本発明はかかる実施形態に限定されるものではない。例えば

、ガラス基材 R S の縁部は、誘電体層 D L 2 の縁部と同じ位置でもよい。あるいは、ガラス基材 R S の縁部は、接続部 C T 1、C T 2 上の作業空間を塞がない範囲で、誘電体層 D L 2 の縁部より外側に位置してもよい。この場合にも、上述した実施形態と同様の効果を得ることができる。

【 0 0 6 1 】

上述した第３の実施形態では、シール材ＳＭが誘電体層ＤＬ２の縁部より内側の位置に額縁状に配置されている例について述べた。本発明はかかる実施形態に限定されるものではない。例えば、上述した第２の実施形態のように、シール材ＳＭが誘電体層ＤＬ２の縁部より外側の位置に額縁状に配置されてもよい。すなわち、誘電体層ＤＬ２および保護層ＰＬは、シール材ＳＭの内側の縁部より内側に配置されてもよい。この場合にも、上述した第３の実施形態と同様の効果を得ることができる。

【 0 0 6 2 】

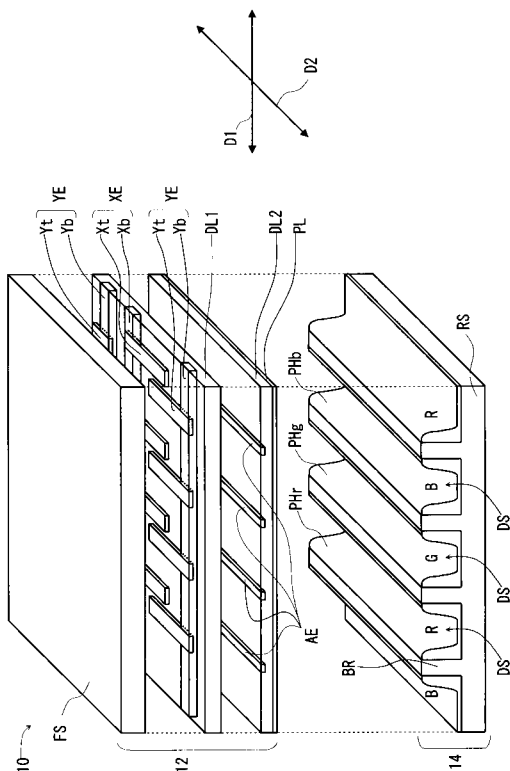
以上、本発明について詳細に説明してきたが、上記の実施形態およびその変形例は発明の一例に過ぎず、本発明はこれに限定されるものではない。本発明を逸脱しない範囲で変形可能であることは明らかである。

【産業上の利用可能性】

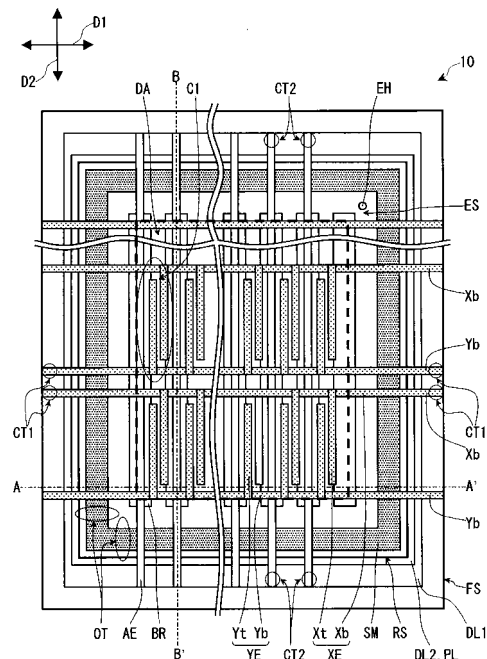
【 0 0 6 3 】

本発明は、ディスプレイ装置に使用するプラズマディスプレイパネルに適用できる。

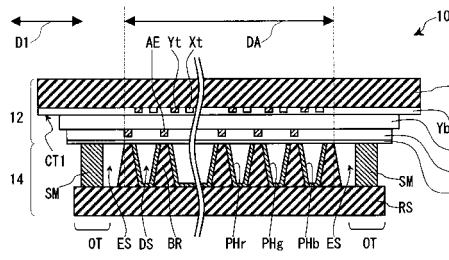
【 図 1 】



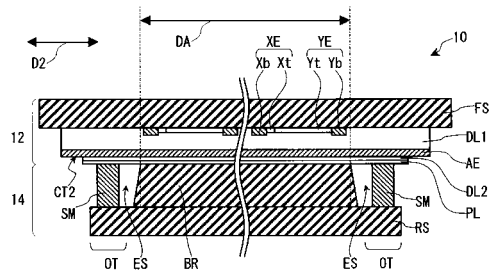
【圖 2】



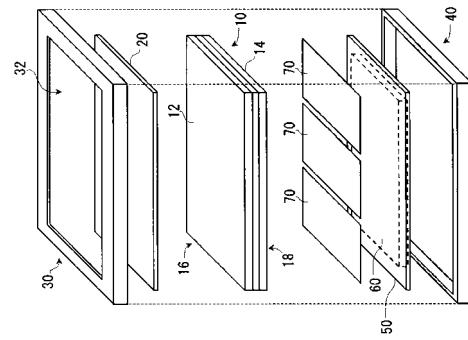
【図 3】



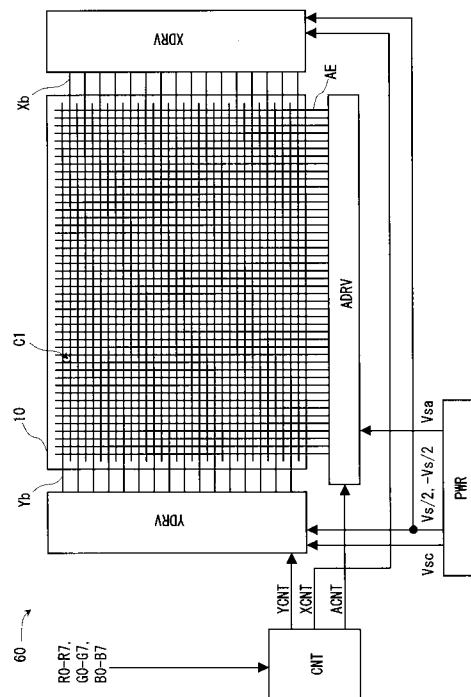
【図 4】



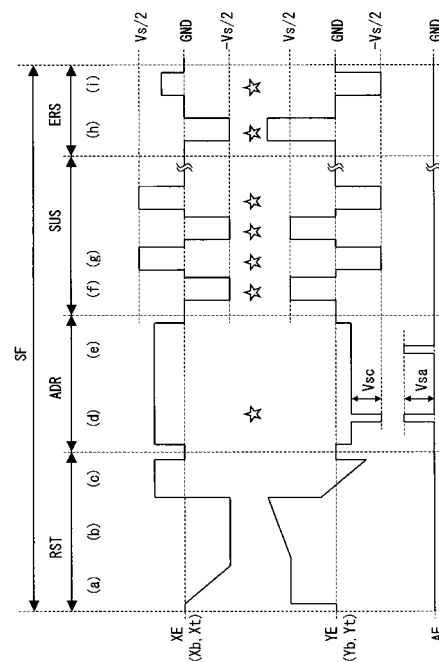
【図 5】



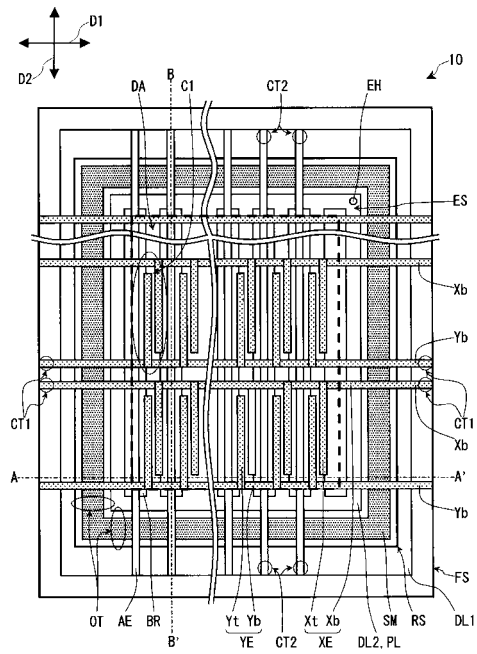
【図 6】



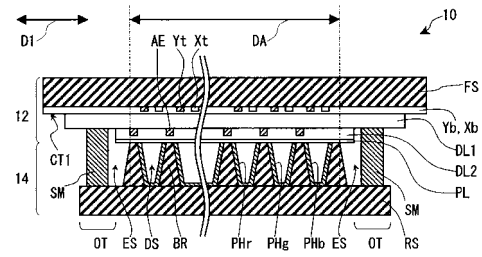
【図 7】



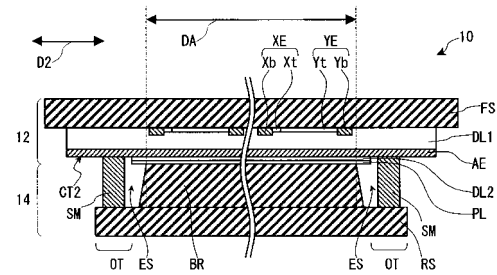
【図 8】



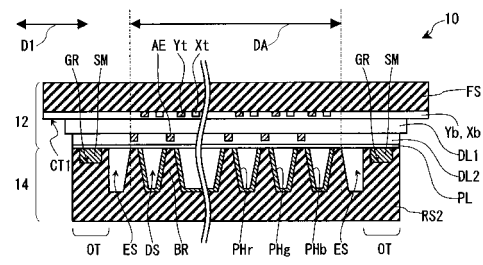
【図 9】



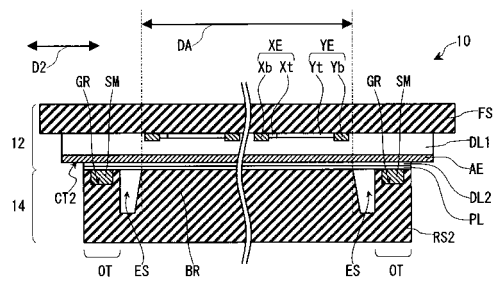
【図 10】



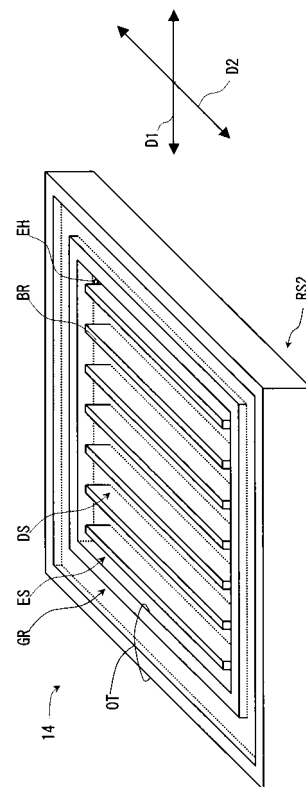
【図 11】



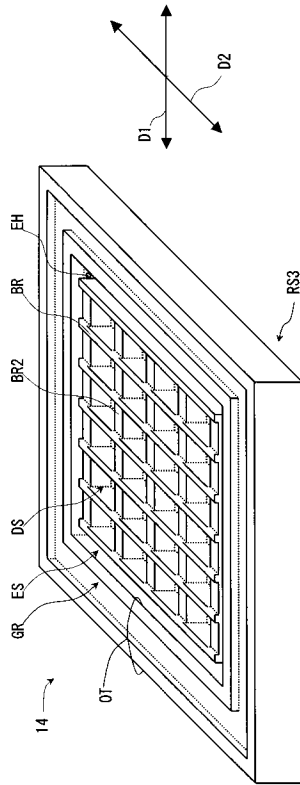
【図 12】



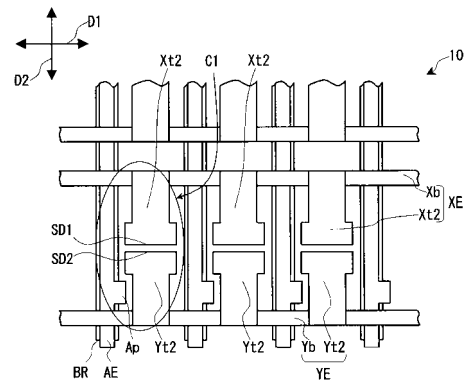
【図 13】



【図 14】



【図 15】



フロントページの続き

(56)参考文献 特開 2 0 0 5 - 0 7 9 0 0 4 (J P , A)
特開平 1 0 - 3 2 1 1 4 5 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H01J 9/00-17/64