

圖式

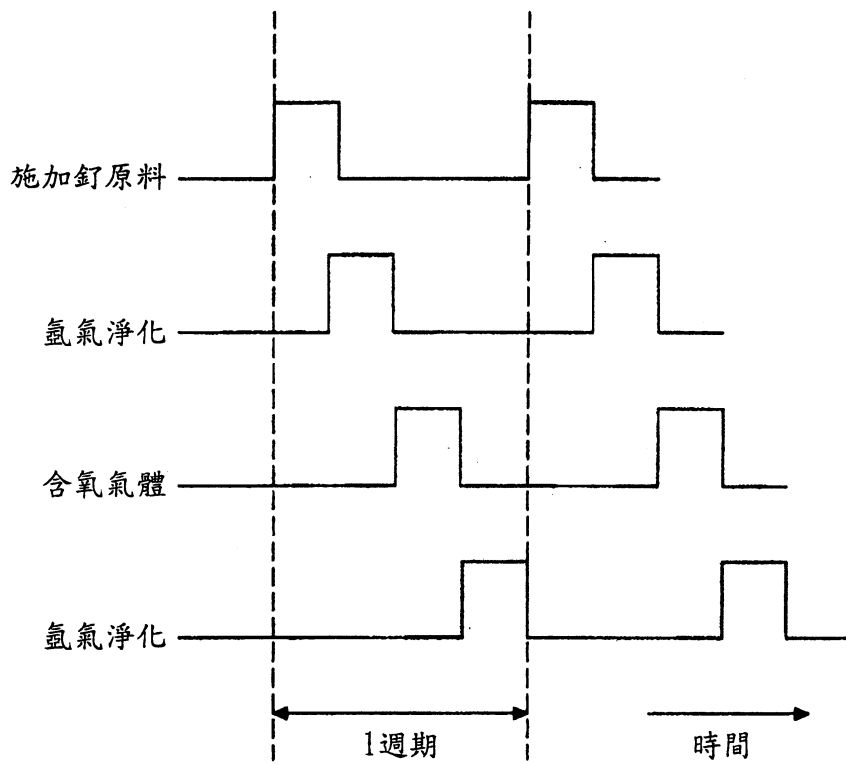


圖 3

95.3.21

公告本

發明專利說明書

I276697

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：92.3.21

※申請日期：92106457

※IPC 分類：C23C 16/18 (2006.01)

一、發明名稱：(中文/英文)

半導體裝置之釘膜的形成方法/METHOD FOR FORMING RUTHENIUM FILM OF A SEMICONDUCTOR DEVICE

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

周星工程股份有限公司/JUSUNG Engineering Co., Ltd.

代表人：(中文/英文) 黃喆周/HWANG, CHUL-JOO

住居所或營業所地址：(中文/英文)

大韓民國 464-892 京畿道廣州市五浦邑陵坪里 49 號/49 Nungpyong-ri, Opo-up, Kwangju-shi, Gyeonggi-do, 464-892, Republic of Korea

國籍：(中文/英文) 韓國/KR

三、發明人：(共 3 人)

姓名：(中文/英文)

1. 崔定煥/CHOI, JUNG-HWAN
2. 朴京雄/PARK, KYUNG-WOONG
3. 韓泳基/HAN, YOUNG-KI

國籍：(中文/英文)

1. 韓國/KR
2. 韓國/KR
3. 韓國/KR

本請委員明示，本案修正後是否變更原實質內容

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

1. 韓國/KR 2002/5/16 2002-27096

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明是關於一種半導體裝置用之製造方法，更特別是關於一種用來形成品質改善之半導體裝置的 Ru(鈦)膜的方法。

本申請案主張 2002 年 5 月 16 日於韓國所提出的韓國專利申請案第 2002-27096 號之內容，因此在此參考並合併其內容。

【先前技術】

在相關領域中已經積極執行新材料的發展，並因為新材料發展之快速成長，故已經發展出諸如超大型積體電路(ULSI)的多種大型積體電路(LSI)。也就是說，因為在相關領域中已經廣泛發展這種諸如一絕緣層、一半導體層與一導電層、會構成一半導體裝置之薄膜形成所用的新材料，故現在諸如超大型積體電路(ULSI)的大型積體電路(LSI)是可供使用的。半導體裝置通常係藉著重複的沈積與圖案化製程來加以製造的。這些製程通常係在真空條件下之反應室類型製程模組內來加以完成的。

期望使用具有高介電常數、諸如 Ta_2O_5 與 $BST((Ba,Sr)TiO_3)$ 的介電物質來作為大型積體電路(LSI)之 MIM(金屬絕緣體金屬)電容器。然而，如果選擇諸如 Ta_2O_5 與 $BST((Ba,Sr)TiO_3)$ 的介電物質來作為 MIM(金屬絕緣體金屬)電容器的話，則因氧化物之接觸電阻且因氧而自然形成的一低介電膜而導致不是作為電容器電極的適當材料。又，在相關領域中已經積極研究將諸如鉑(Pt)、銱(Ir)與鈦(Ru)的新金屬材料用於電容器電極上，而鈦(Ru)是其中用於電容器電極最受注目者。同時，因為一下方電容器電極必然有一立方結構以便增加大型積體電路(LSI)中的儲存電容，所以很難藉著典型的濺鍍方法將材料沉積在上方電容器電極。鈦(Ru)膜通常係藉著一種 MOCVD(金屬有機化學氣相沉積)方法所形成的。MOCVD 方法是 LPCVD(低壓化學氣相沉積)方法之一。更特別的是，乃是將鈦(Ru)原料與氧(O_2)供應至反應室內，然後藉著利用氧(O_2)來移除包含在鈦(Ru)原料中的配位基而沉積一純鈦(Ru)膜。沉積的鈦

(Ru)膜特性大幅取決於鈱原料中的氧(O₂)比率。亦即，一旦氧(O₂)的比率增加，則會改善階層覆蓋，但是沉積的鈱膜表面粗糙程度會變差且特定電阻會傾向於增加。此外，對鈱膜來說很難在沉積過程開始中形成一核心，因此在孵育時間上花費較長時間且在核心形成後沉積膜會形成一島狀。因此，如果將鈱膜沉積在 TiN 或 BST 材料上，則沉積的鈱膜表面狀態會變成十分粗糙，且大幅降低沉機率。

圖 1 是根據相關技術而得、SiO₂ 膜上所沉積的鈱膜之掃描式電子顯微鏡(SEM)照片，而圖 2 是根據相關技術而得、TiN 膜上所沉積的鈱膜之掃描式電子顯微鏡(SEM)照片。如圖 1 與 2 所示，沉積的鈱膜表面粗糙程度是非常粗糙的。更特別的是，SiO₂ 膜上所沉積的鈱膜表面粗糙程度之 RMS(均方根)數值大約為 20 埃，而 TiN 膜上所沉積的鈱膜表面粗糙程度之 RMS 數值大約為 50 埃。當作電容器電極所需的鈱特性是要具有一平滑表面，且在複雜與細小圖案上沉積鈱膜時具有足以滿意的階層覆蓋與一較低電阻。然而，根據相關技術而得者無法同時滿足上述的兩個條件。亦即，歸因於鈱原料的氧(O₂)比率與其它製程條件，故鈱膜沉積範圍具有一個限制。再者，因為一旦半導體裝置的線寬變窄，則在改善階層覆蓋的製程條件下鈱膜表面粗糙程度會變得很粗糙，故很難將鈱應用在形成電容器電極的實際製程。如上所述，因為鈱薄膜的增長大幅取決於根據相關技術而得、鈱膜形成其上的材料，所以孵育時間變得很長，且沉積的鈱膜表面變得非常粗糙。由於上述問題，如果將根據相關技術所形成的鈱膜用來作為具有高介電物質的電容器電極，則沉積的鈱會惡化半導體裝置的電性，然後無法將其實際應用在形成半導體裝置之電容器電極的製程。

【發明內容】

因此，本發明係導向一種半導體裝置之鈱膜的形成方法，其實質上會排除掉因相關技術之限制與缺點所導致的一種以上問題。

本發明之一優點是提供一種半導體裝置之鈦膜的形成方法，其中藉著重複一週期來沉積鈦膜，而該週期包含有一個將原料供應至一反應室的步驟、一個藉著氫氣來淨化反應室的步驟、一個供應含有氣體之氧氣的步驟與一個藉著氫氣來淨化反應室以便改善表面粗糙程度、特定電阻的步驟，與一個沉積鈦膜階層的步驟。

本發明之附加特性與優點係將在隨後描述中闡明，並係將從描述中理解部分，或係可由實踐本發明來學習。本發明之目標與其它優點係將藉著書面描述與申請專利範圍、附圖所特別指出的構造來實現與達到。

為了達成本發明之目的的這些與其他優點，如同實例與廣泛來說，一種半導體裝置之鈦膜的形成方法，其包含步驟有：(a)在一半導體基板上形成一阻擋層；(b)將其上設置著該阻擋層的該半導體基板裝載至一反應室內；(c)將 $\text{Ru}(\text{OD})_3$ 供應至該反應室內，以便使其吸收至該阻擋層之上；(d)藉著將氫氣供應至該反應室內來淨化反應槽；(e)將含氧反應氣體供應至該反應室內，且藉著使用氧氣移除該阻擋層上的一 $\text{Ru}(\text{OD})_3$ 配位基來形成鈦原子膜；(f)藉著再度將氫氣供應至該反應室內來淨化反應槽；以及，(g)在將該半導體基板維持在 200 至 350°C 處同時、藉著重複步驟(c)至步驟(f)來在該阻擋層上形成具有一定厚度的一鈦膜。

該阻擋層係由 SiO_2 與 TiN 其中之一所形成的，且該鈦膜是作為該半導體裝置之一電容的一下方電極。該阻擋層係由 Ta_2O_5 與 BST 其中之一所形成的，且該鈦膜是作為該半導體裝置之一電容的一上方電極。該含氧反應氣體為氧氣與 Na_2O 其中之一。

應理解前面一般描述與以下詳細描述兩者乃是示範性與解釋性的，且係提供如申請專利範圍般的本發明進一步解說。

【實施方式】

將會詳細進行參照以便解說本發明的實施例，其中伴隨著圖示來進行解說。

以下將會參照附圖來描述當作半導體裝置之電容器電極的鈦

(Ru)膜之形成序列。本發明是使用 SiO_2 膜或 TiN 膜來作為半導體基板上的阻擋層。其上設置著阻擋層的半導體基板係裝載於一反應室，而該反應室是在低大氣壓且半導體基板溫度維持在 260°C 下執行沉積製程的一個地方。其後，將 $\text{Ru}(\text{OD})_3$ 供應至反應室內來作為鈦(Ru)原料並讓其吸收至阻擋層內。接著利用氬氣(Ar)來淨化反應室，然後將氧氣(O_2)供應至反應室以便藉著移除吸收至阻擋層內的 $\text{Ru}(\text{OD})_3$ 之配位基來形成鈦原子層。再度以氬氣(Ar)來淨化反應室。從將鈦原料供應至反應室的製程，到在形成鈦原子層後將氬氣(Ar)供應至反應室以便淨化反應室的製程，上述製程會定期重複以便在阻擋層上的形成一定厚度的鈦膜。

圖 3 是說明原料與反應氣供應週期之計時表。在圖 3 中，乃是以一個脈衝來說明形成鈦膜的各個製程。在本發明中，一個週期內針對 $\text{Ru}(\text{OD})_3$ 供應、氬氣淨化、氧氣供應與接著的氬氣淨化之各個最佳化時間係設定成 0.5 至 10 秒鐘之間。因而，厚度為 150 至 300 埃的鈦膜係藉著重複週期 400 次而形成在 SiO_2 或 TiN 阻擋層上。歸因於阻擋層的影響，故在各個週期中的沉積鈦膜厚度可能與其他週期者不同。根據上述的鈦沉積方法，可逐層沉積鈦膜，並可讓取決於氧氣率的沉積鈦膜特性之快速改變最小化。此外，可避免鈦膜成長成島狀。

圖 4 是根據本發明而得、 TiN 膜上所沉積的鈦膜之掃描式電子顯微鏡(SEM)照片。如果將圖 4 與圖 2 進行比對，則相較於相關技術來說、在使用本發明來形成鈦膜時會大幅改善沉積鈦膜表面的粗糙程度。藉著本發明而設置在 TiN 阻擋層上的鈦膜表面粗糙程度之 RMS(均方根)數值大約為 20 埃，而該數值比相關技術者低得多。亦即，如圖 2 所示藉著相關技術而設置在 TiN 阻擋層上的鈦膜之 RMS 數值大約為 50 埃。

圖 5 是根據本發明而得、設置在半導體裝置溝渠結構中的鈦膜之掃描式電子顯微鏡(SEM)照片。亦即，如果將鈦膜沉積在半導體裝置溝渠結構上所設置的阻擋層上，則會大幅改善階層覆蓋。

且亦會將特定電阻降低至相關技術者的 70%。根據在最佳形態條件下用來沉積鈱膜的習用 MOCVD(金屬有機化學氣相沉積)方法，鈱膜的沉積率大約為 80 埃/分鐘，至於沉積鈱膜厚度為 500 埃時的特定電阻則在 50 至 70 $\mu\Omega$ 之間。最佳形態條件表示可讓沉積的鈱膜表面設置得最平滑。如果根據在最佳階層覆蓋條件下用來沉積鈱膜的習用 MOCVD 方法，則沉積率大約為 30 埃/分鐘，至於沉積鈱膜厚度為 500 埃時的特定電阻則在 100 至 150 $\mu\Omega$ 之間。另一方面，當沉積鈱膜厚度為 300 埃時的，鈱膜的沉積率為 0.7 埃/週期，至於沉積鈱膜的特定電阻在 15 至 26 $\mu\Omega$ 之間。由於鈱(Ru)的原子半徑為 1.89 埃，故預期每週期沉積的鈱膜厚度會等於或低於鈱(Ru)的原子半徑。因此，在本發明中，鈱膜的沉積率為 0.7 埃/週期，且相較於一時間時將原料與反應氣體供應至反應室中的習用 CVD(化學氣相沉積)方法、其乃是由各個週期內執行一段相當短時間的沉積之自限沉積而產生的。包含有厚度低於臨限值的鈱(Ru)之金屬的特定電阻會傾向於非常高的。然而，根據本發明所沉積的鈱膜特定電阻即便在沉積鈱膜厚度低於 200 埃下依然是相當低的，同時，這個相當低的特定電阻係因鈱膜的連續沉積而獲得的。

在本發明中，鈱膜的沉積方法是在供應原料的製程中執行物理吸收，然後在供應氧氣的製程中、執行藉著使用氧氣來移除配位基的化學吸收。因此，如上所述，根據本發明得知本發明可提供一種具有大幅改善之階層覆蓋與形態的鈱膜。亦即，可大幅改善諸如表面粗糙程度、特定電阻與階層覆蓋的鈱膜特性。此外，可讓半導體基板對沉積鈱膜的影響最小化，並可有效地從鈱膜中移除沉積鈱膜中所包含的不純物。因此，很容易確保鈱膜的再現性，並可大幅改善半導體裝置的可信性。

將可理解對於熟悉該項技術之相關人士來說，可在不偏離本發明的精神或範圍下、執行本發明製造與應用的各種修正例與變化例。如此一來，企圖讓本發明涵蓋，與附加申請專利範圍的範

圍內所提供的這個發明之修正例與變化例、與其等同者。

【圖式簡單說明】

附圖是解說本發明的實施例並作為本發明原理解說的描述，其係包含來提供本發明的進一步了解且合併並構成本說明書的一部份。

在圖示中：

圖 1 是根據相關技術而得、 SiO_2 膜上所沉積的鈎膜之掃描式電子顯微鏡(SEM)照片。

圖 2 是根據相關技術而得、TiN 膜上所沉積的鈎膜之掃描式電子顯微鏡(SEM)照片。

圖 3 是說明原料與反應氣供應週期之計時表。

圖 4 是根據本發明而得、TiN 膜上所沉積的鈎膜之掃描式電子顯微鏡(SEM)照片。

圖 5 是根據本發明而得、設置在半導體裝置溝渠結構中的鈎膜之掃描式電子顯微鏡(SEM)照片。

【主要元件符號說明】

無元件符號。

五、中文發明摘要：

一種半導體裝置之鈱膜的形成方法，其包含步驟有(a)在一半導體基板上形成一阻擋層；(b)將其上設置著該阻擋層的該半導體基板裝載至一反應室內；(c)將 $\text{Ru}(\text{OD})_3$ 供應至該反應室內，以便使其吸收至該阻擋層之上；(d)藉著將氬氣供應至該反應室內來淨化反應槽；(e)將含氧反應氣體供應至該反應室內，且藉著使用氧氣移除該阻擋層上的一 $\text{Ru}(\text{OD})_3$ 配位基來形成鈱原子膜；(f)藉著再度將氬氣供應至該反應室內來淨化反應槽；以及(g)在將該半導體基板維持在 200 至 350°C 處同時、藉著重複步驟(c)至步驟(f)來在該阻擋層上形成具有一定厚度的一鈱膜。

六、英文發明摘要：

A method for forming ruthenium film of a semiconductor device comprises (a) forming a barrier layer on a semiconductor substrate; (b) loading the semiconductor substrate on which the barrier layer is formed into a reaction chamber; (c) supplying $\text{Ru}(\text{OD})_3$ into the reaction chamber to be absorbed onto the barrier layer; (d) purging the reaction chamber by supplying argon gas into the reaction chamber; (e) supplying reaction gas containing oxygen into the reaction chamber and forming a ruthenium atomic layer by removing a ligand of $\text{Ru}(\text{OD})_3$ on the barrier layer using the oxygen gas; (f) purging the reaction chamber by supplying argon gas into the reaction chamber again; and (g) forming a ruthenium film having a certain thickness on the barrier layer by repeating steps from the step (c) and to the step (f) while the semiconductor substrate is kept at a temperature of 200 ~ 350 °C.

十、申請專利範圍：

1. 一種半導體裝置之鈣膜的形成方法，其包含步驟有：

(a) 在一半導體基板上形成一阻擋層；

(b) 將其上設置著該阻擋層的該半導體基板裝載至一反應室內；

(c) 將含鈣之原料供應至該反應室內，以便使其吸附至該阻擋層之上；

(d) 淨化該反應槽；

(e) 將反應氣體供應至該反應室內，且藉著移除該阻擋層上之該原料的配位基來形成鈣原子膜；

(f) 淨化該反應槽；以及

(g) 在將該半導體基板維持在 200 至 350°C 處同時、藉著重複步驟(c)至步驟(f)來在該阻擋層上形成具有一定厚度的一鈣膜。

2. 如申請專利範圍第 1 項的半導體裝置之鈣膜的形成方法，其中：

該阻擋層係由 SiO_2 與 TiN 其中之一所形成，且該鈣膜是作為該半導體裝置之一電容的一下方電極。

3. 如申請專利範圍第 1 項的半導體裝置之鈣膜的形成方法，其中：

該阻擋層係由 Ta_2O_5 與 BST 其中之一所形成，且該鈣膜是作為該半導體裝置之一電容的一上方電極。

4. 如申請專利範圍第 1 項的半導體裝置之鈣膜的形成方法，其中，該反應氣體包含氧。

5. 如申請專利範圍第 4 項的半導體裝置之鈣膜的形成方法，其中，該反應氣體為氧氣與 N_2O 其中之一。

6. 如申請專利範圍第 1 項的半導體裝置之鈣膜的形成方法，其

中，該原料包括 $\text{Ru}(\text{OD})_3$ 。

7. 如申請專利範圍第 1 項的半導體裝置之鈦膜的形成方法，其中，使用氫氣來淨化該反應槽。

8. 如申請專利範圍第 1 項的半導體裝置之鈦膜的形成方法，其中，該鈦膜具有大約 $15\mu\Omega$ 與大約 $150\mu\Omega$ 範圍間的比阻。

9. 一種半導體裝置之鈦膜的形成方法，其包含步驟有：

將含鈦之原料供應至該反應室內，以便使其吸附至一基板上；
淨化該反應槽；以及

藉著將反應氣體供應至該反應室內及移除該原料之配位基來形成一鈦原子膜。

10. 如申請專利範圍第 9 項的半導體裝置之鈦膜的形成方法，其中，該反應氣體為氧氣與 N_2O 其中之一。

11. 如申請專利範圍第 9 項的半導體裝置之鈦膜的形成方法，其中，該原料包括 $\text{Ru}(\text{OD})_3$ 。

12. 如申請專利範圍第 9 項的半導體裝置之鈦膜的形成方法，其中，使用氫氣來淨化該反應槽。

13. 如申請專利範圍第 9 項的半導體裝置之鈦膜的形成方法，其中，該鈦膜具有大約 $15\mu\Omega$ 與大約 $150\mu\Omega$ 範圍間的比阻。

十一、圖式：

七、指定代表圖：

(一)本案指定代表圖為：第 (3) 圖。

(二)本代表圖之元件符號簡單說明：

無元件符號。

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無。