



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

243885

(11) (B1)

(51) Int. Cl.⁴
G 06 F 9/28

(22) Přihlášeno 02 01 85
(21) PV 5-85

(40) Zveřejněno 17 09 85

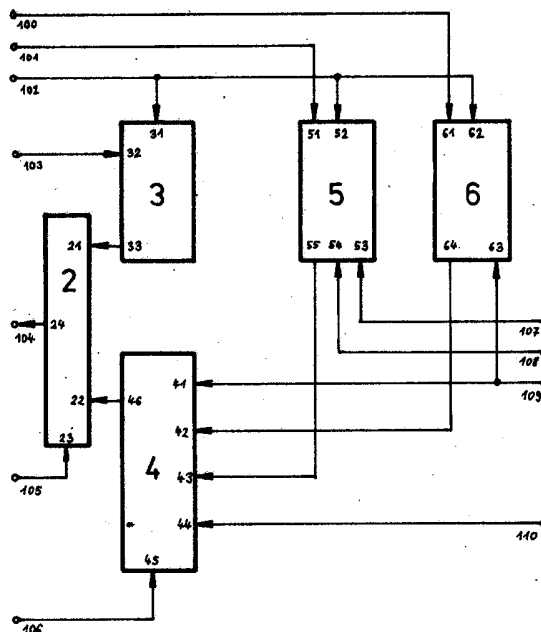
(45) Vydáno 15 06 87

(75)
Autor vynálezu

SMUTNÝ EDUARD ing., PRAHA

(54) Zapojení stavového registru řadiče přídavného zařízení mikroprocesorového systému

Zapojení sestává z deseti vstupních svorek, bloku hradel (2) pro čtení dat, bloku horního registru (3), bloku dolního registru (4), bloku čítače (5) času trvání operace, bloku čítače (6) počtu přenesených dat a výstupní svorky (104), spojených podle obrázku. Využívá instrukce mikroprocesorů typu 8080, schopné provést v programu skok na více než dvě. Před prováděním programu je možné část stavového registru naplnit z počítáče a ovlivnit tak místo, na které bude program skákat při různých stavech zařízení. Zapojení je využitelné k rychlé programové obsluze řadičů, ale také obecně pro připojování vstupů a výstupů k mikroprocesoru.



Vynález se týká zapojení stavového registru řadiče přídavného zařízení mikroprocesorového systému.

Stavový registr je součástí každého přídavného zařízení mikropočítače. Mikroprocesor je schopen přečíst stavový registr pomocí instrukce čtení z paměti nebo čtení z přídavného zařízení. Na základě významu jednotlivých bitů stavového registru může se mikroprocesor rozhodnout, jak bude dál pokračovat ve výkonu programu. Rozhodování se děje instrukcemi skoku, které mají tu nevýhodu, že na základě provedení jedné instrukce skoku se může mikroprocesor rozhodnout jen jednou tak, že bude provádět následující instrukci nebo jinou instrukci na adrese obsažené v instrukci skoku. Je tedy nutné, aby každý významový bit stavového slova byl otestován jednou instrukcí skoku. Při přenosu dat z pomalého zařízení není popsán způsob řízení průběhu programu překážkou. Avšak při obsluze rychlejšího přídavného zařízení, např. paměti s pružným magnetickým diskem, nestačí se program dotázat na všechny důležité bity pomocí instrukcí skoku.

Program se totiž musí rozhodnout o tom, zda řadič přídavného zařízení má připravena data ke čtení, nebo zda je schopen převzít data k zápisu. Dále musí program testovat počet přenesených dat, aby mohl přenos ukončit po přenesení bloku dané délky. Současně musí program testovat i možné kritické stavy řadiče přídavného zařízení, jako například nepřipravenost zařízení k práci, překročený čas při provádění operaci atd. Pokud by se program o tyto stavy nezajímal, mohlo by se stát, že při poruše zařízení by program čekal nekonečně dlouho na příchod dat, třeba při čtení, v případě, že by porucha zastavila práci přídavného zařízení.

Běžné mikroprocesory jako typ 8080 nestačí rychlostí provádění instrukcí na obsluhu takových zařízení, jako je pružný disk, kde je na přenos jednoho byte dat třeba 32 mikrosekund. Je sice možné řešit přenos dat na principech přímého přístupu do paměti, ale pak musí být řadič zařízení několikrát složitější. Takový řadič, který je schopen plnit všechny úkoly, je výhodnější řešit pomocí mikroprocesoru, takže znovu vyvstává otázka, zda použít pro řízení řadiče bipolární mikroprocesor, nebo zda zrychlit funkci mikroprocesoru typu 8080 tak, aby na přenos dat stačil.

Popisované nevýhody odstraňuje zapojení stavového registru řadiče přídavného zařízení mikroprocesorového systému podle vynálezu, sestávající ze vstupních svorek, bloku hradel pro čtení dat, bloku horního registru, bloku dolního registru, bloku čítače času trvání operace, bloku čítače počtu přenesených dat s výstupní svorkou podle vynálezu, jehož podstata spočívá v tom, že první vstupní svorka je spojena s prvním vstupem bloku čítače počtu přenesených dat, druhá vstupní svorka je spojena s prvním vstupem bloku čítače času trvání operace, třetí vstupní svorka je spojena s prvním vstupem bloku horního registru a současně s druhým vstupem bloku čítače času trvání operace a s druhým vstupem bloku čítače počtu přenesených dat, čtvrtá vstupní svorka je spojena s druhým vstupem bloku horního registru, pátá vstupní svorka je spojena s třetím vstupem bloku hradel pro čtení dat, šestá vstupní svorka je spojena s pátým vstupem bloku dolního registru, sedmá vstupní svorka je spojena s třetím vstupem bloku čítače času trvání operace, osmá vstupní svorka je spojena se čtvrtým vstupem bloku čítače času trvání operace, devátá vstupní svorka je spojena se třetím vstupem bloku čítače počtu přenesených dat a současně s prvním vstupem bloku dolního registru a desátá vstupní svorka je spojena se čtvrtým vstupem bloku dolního registru.

Výstup bloku horního registru je spojen s prvním vstupem bloku hradel pro čtení dat, výstup bloku dolního registru je spojen s druhým vstupem bloku hradel pro čtení dat, výstup bloku čítače času trvání operace je spojen s třetím vstupem bloku dolního registru, výstup bloku čítače počtu přenesených dat je spojen s druhým vstupem bloku dolního registru a výstup bloku hradel pro čtení dat je spojen s výstupní svorkou.

Zapojení stavového registru řadiče přídavného zařízení mikroprocesorového systému podle tohoto vynálezu umožňuje splnit vysoké požadavky na rychlost přenosu i pro pomalé unipolární procesory typu 8080. Využívá instrukce těchto mikroprocesorů, která je schopna provést v pro-

gramu skok na více míst než dvě. Taková skoková instrukce pokračuje v programu na buňce paměti, určené například u mikroprocesoru 8080 obsahem vnitřních registrů mikroprocesoru, označovaných v literatuře jako H a L. Je-li registr H předem naplněn konstantou a potom registr L naplňován obsahem přečtených ze stavového registru přídavného zařízení, je program schopen se na jednu instrukci rozhodnout, zda bude pokračovat v přenosu dat, nebo zda ukončí přenos dat po jejich předem stanoveném počtu, nebo zda ukončí přenos pro poruchu zařízení, nebo zda došlo k překročení povoleného času na jednu operaci atd.

Zapojení stavového registru podle vynálezu umožňuje nejen rozhodnout se podle stavu zařízení, ale ještě navíc je možné mít programů pro práci se stavovým registrem v paměti více, třeba jeden pro čtení a další pro zápis. Před prováděním programu je možné část stavového registru naplnit z počítače a ovlivnit tak místo, na které bude program skákat při různých stavech zařízení. Zapojení rovněž umožňuje stihnout programovou obsluhu přenosu dat z pružného disku, a to i při použití adresace registrů jako přídavných zařízení IOR a IOW.

Při použití adresace jako paměti, MR a MW, se rychlost obsluhy ještě zvýší, takže je možné programově obsloužit i přenos dat z paměti na pružném disku s dvojnásobnou hustotou, tj. 16 mikrosekund na jeden byte dat, což bylo až doposud nerealné.

Zapojení podle vynálezu umožňuje nejen programovou obsluhu řadičů, ale je možno je využít obecně pro připojování vstupů a výstupů k mikroprocesoru.

Příklad konkrétního zapojení stavového registru řadiče přídavného zařízení mikroprocesorového systému tohoto vynálezu je znázorněn v blokovém schématu na připojeném výkresu.

Zapojení sestává z první vstupní svorky 100 signálu zápisu do bloku čítače 6 počtu přenesených dat, druhé vstupní svorky 101 signálu zápisu do bloku čítače 5 času trvání operace, třetí vstupní svorky 102 dat z mikropočítače, čtvrté vstupní svorky 103 pro signál zápisu dat do bloku horního registru 3, páté vstupní svorky 105 signálu čtení z mikropočítače, šesté vstupní svorky 106 synchronizačního signálu z mikropočítače, sedmé vstupní svorky 107 referenční frekvence z mikropočítače, osmé vstupní svorky 108 signálu oznamujícího start operace řadiče, deváté vstupní svorky 109 signálu připravenosti nebo převzetí dat, desáté vstupní svorky 110 signálu oznamujícího připravenost zařízení, bloku hradel 2 pro čtení dat, bloku horního registru 3, bloku dolního registru 4, bloku čítače 5 času trvání operace, bloku čítače 6 počtu přenesených dat a výstupní svorky 104 dat do mikropočítače. První vstupní svorka 100 je spojena s prvním vstupem 61 bloku čítače 6 počtu přenesených dat, druhá vstupní svorka 101 je spojena s prvním vstupem 51 bloku čítače 5 času trvání operace, třetí vstupní svorka 102 je spojena s prvním vstupem 31 bloku horního registru 3 a současně s druhým vstupem 52 bloku čítače 5 času trvání operace a s druhým vstupem 62 bloku čítače 6 počtu přenesených dat, čtvrtá vstupní svorka 103 je spojena s druhým vstupem 32 bloku horního registru 3, pátá vstupní svorka 105 je spojena s třetím vstupem 23 bloku hradel 2 pro čtení dat, šestá vstupní svorka 106 je spojena s pátým vstupem 45 bloku dolního registru 4, sedmá vstupní svorka 107 je spojena s třetím vstupem 53 bloku čítače 5 času trvání operace, osmá vstupní svorka 108 je spojena se čtvrtým vstupem 54 bloku čítače 5 času trvání operace, devátá vstupní svorka 109 je spojena se třetím vstupem 63 bloku čítače 6 počtu přenesených dat a současně s prvním vstupem 41 bloku dolního registru 4 a desátá vstupní svorka 110 je spojena se čtvrtým vstupem 44 bloku dolního registru 4.

Výstup 33 bloku horního registru 3 je spojen s prvním vstupem 21 bloku hradel 2 pro čtení dat, výstup 46 bloku dolního registru 4 je spojen s druhým vstupem 22 bloku hradel 2 pro čtení dat, výstup 55 bloku čítače 5 času trvání operace je spojen s třetím vstupem 43 bloku dolního registru 4, výstup 64 bloku čítače 6 počtu přenesených dat je spojen s druhým vstupem 42 bloku dolního registru 4 a výstup 24 bloku hradel 2 pro čtení dat je spojen s výstupní svorkou 104.

Data z mikropočítače, obvykle o délce 8 bit, přicházejí třetí vstupní svorkou 102 na

první vstup 31 bloku horního registru 3, na druhý vstup 52 bloku čítače 5 času trvání operace a na druhý vstup 62 bloku čítače 6 počtu přenesených dat. Pomocí signálu ze čtvrté vstupní svorky 103 vedeného na druhý vstup 32 bloku horního registru 3 je možno do bloku horního registru 3 zapsat data z mikropočítače z prvního vstupu 31 bloku horního registru 3. Zapisuje se pouze m bitů informace z celkové délky slova M, například $M = 8$ a $m = 4$. Část těchto bitů může mít význam nejvyšších bitů slova mikropočítače a část význam nejnižších bitů slova mikropočítače. Nejnižší bity určují, do jaké části paměti bude proveden skok podle obsahu stavového registru. Nejnižší bity určují, jak daleko budou od sebe místa jednotlivých skoků.

Pomocí signálu z druhé vstupní svorky 101 vedeného na první vstup 51 bloku čítače 5 času trvání operace je možné do bloku čítače 5 času trvání operace zapsat data z mikropočítače ze druhého vstupu 52 bloku čítače 5 času trvání operace. Data určují, jak dlouho smí operace trvat a po překročení zvolené doby trvání se objeví na výstupu 55 bloku čítače 5 času trvání operace signál, který je veden na třetí vstup 43 bloku dolního registru 4.

Doba operace se určuje podle referenční frekvence, přivedené ze sedmé vstupní svorky 107 na třetí vstup 53 bloku čítače 5 času trvání operace. Doba operace se začíná odměřovat od signálu o startu operace, přicházejícího z osmé vstupní svorky 108 na čtvrtý vstup 54 bloku čítače 5 času trvání operace. Pomocí signálu z první vstupní svorky 100 vedeného na první vstup 61 bloku čítače 6 počtu přenesených dat je možné do bloku čítače 6 počtu přenesených dat zapsat data z mikropočítače z druhého vstupu 62 bloku čítače 6 počtu přenesených dat.

Data určují, kolik, tj. jaký počet dat se má přenést. Blok čítače 6 počtu přenesených dat počítá přenesená data podle signálu, přivedeného na třetí vstup 63 bloku čítače 6 počtu přenesených dat. Ten oznamuje každé přenesené slovo dat. Po přenosu zvoleného počtu slov se objeví na výstupu 64 bloku čítače 6 počtu přenesených dat signál, který je veden na druhý vstup 42 bloku dolního registru 4. Navíc je do bloku dolního registru 4 veden z desáté vstupní svorky 110 signál o připravenosti zařízení, a to na čtvrtý vstup 44 bloku dolního registru 4.

Aby byl obsah bloku dolního registru 4 platný v okamžiku, kdy se obsah bloku horního registru 3 a bloku dolního registru 4 čte do mikropočítače, jsou signály z prvního až čtvrtého vstupu 41, 42, 43, 44 bloku dolního registru 4 přepisovány do bloku dolního registru 4 synchronizačním signálem, např. STSTB u mikropočítače s 8080A. Stavový registr sestává tedy ze dvou částí, z bloku horního registru 3 a z bloku dolního registru 4. Obsah horní části je možno předvolit, obsah dolní části je určen výstupem 55 bloku čítače 5 času trvání operace, výstupem 64 bloku čítače 6 počtu přenesených dat, signálem o připravenosti dat a signálem o připravenosti zařízení. Data z bloku horního registru 3 a z bloku dolního registru 4 jsou vedena do bloku hradel 2 pro čtení dat.

Mikropočítač může pomocí signálu čtení přivedeného z páté vstupní svorky 105 na třetí vstup 23 bloku hradel 2 pro čtení dat data kdykoliv přečíst z výstupu 24 bloku hradel 2 pro čtení dat na výstupní svorce 104. Podle přečtených dat může program mikropočítače naplnit L registr mikroprocesoru, kde H registr je již naplněn konstantou, a pak provést skok podle dvojice registrů H a L. Program se tak nejednou může rozvětvit na jedno z třeba šestnácti dalších pokračování programu podle toho, zda byla připravena data při čtení, nebo zda byla data převzata při zápisu, nebo když byl přenesen požadovaný počet slov, nebo když operace trvá již déle než má, nebo není-li zařízení připraveno. Obsah horní části stavového registru - blok horního registru 3 je možno před operací, čtením nebo zápisem, formátováním, libovolně naplnit, takže skoky v programu mohou směřovat do libovolné oblasti paměti mikropočítače.

P R E D M Ě T V Y N Á L E Z U

Zapojení stavového registru řadiče přídatného zařízení mikroprocesorového systému sestávající ze vstupních svorek, bloku hradel pro čtení dat, bloku horního registru, bloku dolního

registru, bloku čítače času trvání operace, bloku čítače počtu přenesených dat a výstupní svorky, vyznačené tím, že první vstupní svorka (100) je spojena s prvním vstupem (61) bloku čítače (6) počtu přenesených dat, druhá vstupní svorka (101) je spojena s prvním vstupem (51) bloku čítače (5) času trvání operace, třetí vstupní svorka (102) je spojena s prvním vstupem (31) bloku horního registru (3) a současně s druhým vstupem (52) bloku čítače (5) času trvání operace a s druhým vstupem (62) bloku čítače (6) počtu přenesených dat, čtvrtá vstupní svorka (103) je spojena s druhým vstupem (32) bloku horního registru (3), pátá vstupní svorka (105) je spojena s třetím vstupem (23) bloku hradel (2) pro čtení dat, šestá vstupní svorka (106) je spojena s pátým vstupem (45) bloku dolního registru (4), sedmá vstupní svorka (107) je spojena s třetím vstupem (53) bloku čítače (5) času trvání operace, osmá vstupní svorka (108) je spojena se čtvrtým vstupem (54) bloku čítače (5) času trvání operace, devátá vstupní svorka (109) je spojena se třetím vstupem (63) bloku čítače (6) počtu přenesených dat a současně s prvním vstupem (41) bloku dolního registru (4), desátá vstupní svorka (110) je spojena se čtvrtým vstupem (44) bloku dolního registru (4), výstup (33) bloku horního registru (3) je spojen s prvním vstupem (21) bloku hradel (2) pro čtení dat, výstup (46) bloku dolního registru (4) je spojen s druhým vstupem (22) bloku hradel (2) pro čtení dat, výstup (55) bloku čítače (5) času trvání operace je spojen s třetím vstupem (43) bloku dolního registru (4), výstup (64) bloku čítače (6) počtu přenesených dat je spojen s druhým vstupem (42) bloku dolního registru (4) a výstup (24) bloku hradel (2) pro čtení dat je spojen s výstupní svorkou (104).

1 výkres

243885

