



(12) 发明专利申请

(10) 申请公布号 CN 113676188 A

(43) 申请公布日 2021. 11. 19

(21) 申请号 202110788274.1

H04L 1/00 (2006.01)

(22) 申请日 2017.03.03

(62) 分案原申请数据

201780085577.9 2017.03.03

(71) 申请人 华为技术有限公司

地址 518129 广东省深圳市龙岗区坂田华为总部办公楼

(72) 发明人 基多·蒙托里西

塞吉奥·贝勒迪多 辛岩 颜敏

(74) 专利代理机构 北京同立钧成知识产权代理

有限公司 11205

代理人 杨贝贝 臧建明

(51) Int. Cl.

H03M 13/11 (2006.01)

H03M 13/00 (2006.01)

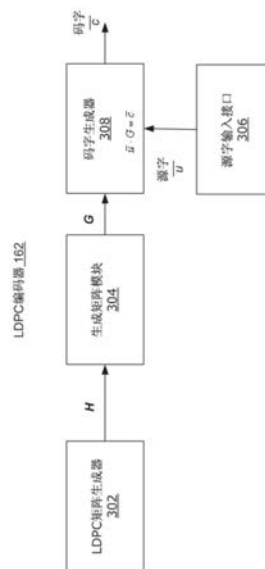
权利要求书2页 说明书12页 附图30页

(54) 发明名称

高码率的长LDPC码

(57) 摘要

本申请公开了用于利用LDPC矩阵对源字进行编码和对码字进行解码的方法和装置。根据实施例，提供了一种新的高码率的长LDPC码，包括保留了不同码率的其他LDPC码所使用的码长1344的、码率为7/8 (1344, 1176) 的LDPC码，以便相对于其他可能的解决方案，通过在编码和单载波 (SC) 分块中填充更少的零来简化实施方式及提高频谱效率。



1. 一种LDPC编码器,包括:

输入模块,所述输入模块被配置为接收 $1 \times K$ 源字行向量 \bar{u} ;

生成模块,所述生成模块被配置成生成 $1 \times N$ 码字向量 $\bar{c} = \bar{u} \cdot G$;

其中, H_1 是通过将优化的提升矩阵应用于基奇偶校验矩阵H导出的:将所述优化的提升矩阵应用于所述基奇偶校验矩阵H得到中间奇偶校验矩阵 H_{int} ,对所述中间奇偶校验矩阵 H_{int} 的不同行求和以得到 H_1 。

2. 根据权利要求1所述的编码器,其中所述优化的提升矩阵是:

1	1	0	0	0	0	0	0	1	1	0	1	0	0			
1	0	0	1	1	1	1	1	1	1	1	1	0	1	1		
0	0	1	1	1	1	1	0	0	1	0	1		0	1		
0	1	1	0	0	0	0	0	0		0	1	0	0	0	0	0

或者:

0	0	0	0	1	1	0	0	0	1	0	0	1				
1	1	0	0	1	0	1	0	1	0	0	0	0	1			
0	1	1	0	1	1	0	0	1	0	0	0		1	0		
0	1	0	1	0	0	0	0	0		0	0	0	0	0	1	

3. 根据权利要求1或2所述的编码器,将所述优化的提升矩阵应用于所述基奇偶校验矩阵H得到中间奇偶校验矩阵 H_{int} ,包括:

将4行乘16列优化的二进制提升矩阵应用于所述划分的4行乘16列的矩阵以得到具有8行32列的42比特乘42比特子矩阵的所述中间奇偶校验矩阵 H_{int} ,所述42比特乘42比特子矩阵中的每个为所述42比特乘42比特二进制单位矩阵的循环置换或包含全零值。

4. 根据权利要求1或2所述的编码器,对所述中间奇偶校验矩阵 H_{int} 的不同行求和以得到 H_1 ,包括:

对所述中间奇偶校验矩阵的第一行和第五行求和以得到 H_1 的第一行;将所述中间奇偶校验矩阵的第二行和第六行相加以得到 H_1 的第二行;将所述中间奇偶校验矩阵的第三行和第七行相加以得到 H_1 的第三行;对所述中间奇偶校验矩阵的第四行和第八行求和以得到 H_1 的第四行。

5. 根据权利要求1至4中任一项所述的编码器,所述基奇偶校验矩阵H是802.11ad规定的码率为3/4、码长为672的LDPC矩阵H。

6. 根据权利要求1至5中任一项所述的编码器,其中 H_1 是:

37	35	31	19	41	18	22	23	40	11	41	21	39	6	20	6	32	28	18	9	12	17	3	29	28		0			13		
35	37	19	31	18	41	23	22	11	40	21	41	6	39	6	20	28	32	9	18	17	12	29	3		28		0	13			
25	29	30	22	0	4	34	8	31	33	3	22	14	17	15	4	4	27		28	14	20	27	18	13	24	13	23	22		24	
29	25	22	30	4	0	8	34	33	31	22	3	17	14	4	15	27	4	28		20	14	18	27	24	13	23	13		22		24

7. 根据权利要求1所述的编码器,其中对所述中间奇偶校验矩阵的第1行和第3行求和。

8. 根据权利要求1或7所述的编码器,其中对所述中间奇偶校验矩阵的第2行和第4行求和。

9. 根据权利要求1至8任一项所述的编码器,其中所述提升矩阵由空白行列元和非空白

行列元组成,并且对应于所述中间奇偶校验矩阵中求和的子矩阵的两非空白元的对互补。

10.一种系统,包括:如权利要求1至9中任一项所述的编码器。

高码率的长LDPC码

技术领域

[0001] 本申请涉及移动空中接口技术,尤其涉及用于二进制低密度奇偶校验(low density parity check,LDPC)码的编码和解码的方法和系统。

背景技术

[0002] 发送端处的LDPC编码器用于对源字(source word)进行编码以生成码字(codeword)。接收端处的LDPC解码器用于对接收的码字进行解码。各种码率的LDPC码已经在IEEE802.11ad标准中予以采用,并且目前正在针对开发中的IEEE 802.11ay标准进行各种码率的LDPC码的拟议。迄今为止,针对7/8LDPC码率提出的长LDPC码的码长与不同码率的长LDPC码所使用的码长不同。然而,针对不同码率的长LDPC码使用不同的LDPC码长会影响发送端和接收端处的分块(blocking)和解分块(de-blocking)过程的实现。因此,对于不同的码率,期望具有一致的码长。

发明内容

[0003] 根据示例实施例,提供了一种新的高码率的长LDPC码,包括保留了不同码率的其他LDPC码所使用的码长1344的、码率为7/8(1344,1176)的LDPC码,以便相对于其他可能的解决方案,通过在编码和单载波(SC)分块中填充更少的零来简化实施方式及提高频谱效率。

[0004] 根据一示例方面,提供了一种用于对源字进行编码的方法和系统,包括:接收 $1 \times K$ 的源字行向量 \bar{u} ;生成 $1 \times N$ 的码字向量 $\bar{c} = \bar{u} \cdot G$,其中,G是从奇偶校验矩阵 H_1 导出的 $K \times N$ 的生成矩阵;以及其中, H_1 是通过将优化的提升矩阵(lifting matrix)应用于基奇偶校验矩阵H,从所述基奇偶校验矩阵H导出的,所述优化的提升矩阵是:

[0005]

1	1	0	0	0	0	0	0	1	1	0	1	0	0			
1	0	0	1	1	1	1	1	1	1	1	0	1	1			
0	0	1	1	1	1	1	0	0	1	0	1		0	1		
0	1	1	0	0	0	0	0	0		0	1	0	0	0	0	

[0006] 或者:

[0007]

0	0	0	0	1	1	0	0	0	1	0	0	1				
1	1	0	0	1	0	1	0	1	0	0	0	0	1			
0	1	1	0	1	1	0	0	1	0	0	0		1	0		
0	1	0	1	0	0	0	0	0		0	0	0	0	0	0	1

[0008] 在一些示例中,将所述中间奇偶校验矩阵中的不同行相加以得到 H_1 。在一些示例中, H_1 为:

[0009]

37	35	31	19	41	18	22	23	40	11	41	21	39	6	20	6	32	28	18	9	12	17	3	29	28		0			13		
35	37	19	31	18	41	23	22	11	40	21	41	6	39	6	20	28	32	9	18	11	12	29	3		28		0	13			
25	29	30	22	0	4	34	8	31	33	3	22	14	17	15	4	4	27		28	14	20	27	18	13	24	13	23	22		24	
29	25	22	30	4	0	8	34	33	31	22	3	17	14	4	15	27	4	28		20	14	18	27	24	13	23	13		22		24

[0010] 根据一示例方面,提供了一种用于对源字进行编码的方法,包括:接收 $1 \times K$ 的源字行向量 \bar{u} ;生成 $1 \times N$ 的码字向量 $\bar{c} = \bar{u} \cdot G$,其中, G 是从奇偶校验矩阵 H_1 导出的 $K \times N$ 的生成矩阵; H_1 是通过以下从基奇偶校验矩阵 H 导出的:对所述基奇偶校验矩阵 H 中的不同行求和以得到中间奇偶校验矩阵,将提升矩阵应用于所述中间奇偶校验矩阵以得到 H_1 。

[0011] 根据一示例方面,提供了一种用于对源字进行编码的方法,包括:接收 $1 \times K$ 的源字行向量 \bar{u} ;生成 $1 \times N$ 的码字向量 $\bar{c} = \bar{u} \cdot G$,其中, G 是从奇偶校验矩阵 H_1 导出的 $K \times N$ 的生成矩阵;其中 H_1 是通过以下从基奇偶校验矩阵 H 导出的:增大应用于所述基奇偶校验矩阵 H 的提升因子(lifting factor)以得到扩展的基奇偶校验矩阵,并对所述扩展的基奇偶校验矩阵中的不同行求和以得到 H_1 。

附图说明

[0012] 现在将通过示例的方式参考示出本申请的示例实施例的附图,其中:

[0013] 图1A是示出根据本公开的一个实施方式的示例通信系统的框图;

[0014] 图1B是示出根据本公开的一个实施方式的示例处理系统的框图;

[0015] 图2A是表示本公开的发送端的一示例实施方式的框图;

[0016] 图2B是示出本公开的处理信息比特流的方法中的示例步骤的框图;

[0017] 图3是表示本公开的-LDPC编码器的一示例实施方式的框图;

[0018] 图4A是示出802.11ad的示例单载波帧格式的图;

[0019] 图4B是示出802.11ad的单载波帧格式的数据块的一示例结构的图;

[0020] 图5A-图5D是IEEE802.11ad中规定的划分的LDPC奇偶校验矩阵,其中码长为672,图5E示出了从 4×4 的单位矩阵获得的循环置换子矩阵;

[0021] 图6A-6D是IEEE802.11ay中拟议的划分的LDPC奇偶校验矩阵,其中码长为1344;

[0022] 图7A-7C是示出使用不同调制技术的单载波分块的图;

[0023] 图8示出了基于802.11中码率为 $3/4$ 的LDPC的、码率为 $7/8$ 的长度较短的LDPC矩阵 H_n ;

[0024] 图9是示出针对 $Z=4$ 的简化情况对循环置换矩阵进行求和的示例的图;

[0025] 图10示出了根据本公开的用于基于802.11中码率为 $3/4$ 的LDPC生成码率为 $7/8$ 的码长为1344的LDPC矩阵 H_1 的方法;

[0026] 图11示出了根据本公开的用于基于802.11中码率为 $3/4$ 的LDPC生成码率为 $7/8$ 的码长为1344的LDPC矩阵 H_1 的另一方法的又一示例;

[0027] 图12显示了用于图11所述的方法的替代提升矩阵;

[0028] 图13示出了根据本公开的用于基于802.11中码率为 $3/4$ 的LDPC生成码率为 $7/8$ 的码长为1344的LDPC矩阵 H_1 的另一方法的又一示例;

[0029] 图14显示了用于图13所述的方法的替代提升矩阵;

[0030] 图15A是表示本公开的接收端的示例实施方式的框图;

[0031] 图15B是表示根据本公开的一个实施例的对接收信号进行解码的过程中的示例步骤的框图;

[0032] 图16是表示本公开的LDPC解码器的示例实施方式的框图;以及

[0033] 图17是示出示例LDPC解码过程的图。

[0034] 全部附图中使用相同的附图标记来表示类似的元件和特征。虽然将结合所示实施例对本发明的各方面进行描述,但是应该理解,并不旨在将本发明限制于这些实施例。

具体实施方式

[0035] 本公开教导了用于在无线网络中对源字进行编码和对码字进行解码的方法、设备和系统。虽然以下主要针对802.11ay兼容的网络进行描述,但是本公开还可以应用于其他基于分块编码的系统。

[0036] 码长为1344比特、具有较低码率 $1/2$ 、 $5/8$ 、 $3/4$ 和 $13/16$ 的长LDPC码字可以基于IEEE802.11ad标准中规定的对应的672比特的LDPC码字的两步提升来生成。然而,仍然需要合适的更高码率的LDPC码,例如,码率为 $7/8$ 的码,其使用的长码字与较低码率的长码字具有相同的码长(例如1344比特)。关于这一点,本公开描述了一种高码率的长LDPC码,诸如具有1344比特码长的码率为 $7/8$ 的LDPC码。

[0037] 根据上下文,关于802.11av标准的开发,与LDPC码有关的提案包括“IEEE802.11-16/0676-01-00ay-length-1344-LDPC-codes-for-11ay”[参考文件1]和“IEEE802.11-16/1495-00-00ay-rate-7-8-ldpc-code-for-11ay”[参考文件2]。[参考文件1]提出了通过对码长为1344比特、码率为 $13/16$ 的LDPC码字的前96个奇偶校验位进行打孔(puncturing)而生成的码率为 $7/8$ 的长LDPC码。然而,该打孔过程应用于所述码长为1344的LDPC码后,产生了码长为1248比特、码率为 $7/8$ 的LDPC码(相比于较低码率的LDPC码的1344码长)。不同的LDPC码字大小将影响发送端和接收端处的编码和单载波(single carrier,SC)分块(将符号映射到码块)的实现。因此,期望对于不同的码率,码长能够保持相同。

[0038] [参考文件2]提出了码长为672比特的高码率($7/8$)的短LDPC码,其保留了扩展因子42和码长672,这相对于802.11ad[3]中对较低码率码规定的扩展因子和码长保持不变。本公开描述了使用同样可应用于较低码率码的码长而实现的高码率的长LDPC码。

[0039] 以下将参考图1A和图1B提供以下详细描述LDPC编码系统可在其中进行操作的环境的示例。图1A示出了包括多个站(STA) 102和接入点(AP) 104的通信网络100。每个STA 102和AP 104可以包括本文中所述的发送端、接收端、编码器和/或解码器。网络100可以根据一个或多个通信或数据标准或技术来操作,包括但不限于IEEE 802.11网络、第五代(5G)或第四代(4G)电信网络、长期演进(Long-Term Evolution,LTE)、第三代合作伙伴关系项目(3rd Generation Partnership Project,3GPP)、通用移动通信系统(Universal Mobile Telecommunications System,UMTS)和其他无线或移动通信网络。STA102通常可以是能够提供无线通信或使用802.11协议的任何设备。STA102可以是笔记本电脑、台式PC、PDA、接入点或Wi-Fi电话、无线发送/接收单元(wireless transmit/receive unit,WTRU)、移动站(mobile station,MS)、移动终端、智能电话、蜂窝电话或其他无线启用的计算或移动设备。在一些实施例中,STA 102包括一种机器,所述机器具有在通信网络100中发送、接收或发送和接收数据的能力,但其执行除通信之外的主要功能。在一个实施例中,一种机器包括一种装置或设备,所述装置或设备具有通过通信网络100发送和/或接收数据的工具,但是这种装置或设备通常不由用户操作用于通信的主要目的。AP 104可以包括基站(BS)、演进节点B(eNB)、无线路由器或其他网络接口,且其用作网络100中的STA 102的无线传输和/或接收点。AP 104与回程网络110连接,回程网络110使得数据能够在AP 104与其他远程网络、节

点、AP和设备(未示出)之间进行交换。通过与每个STA 102建立上行和下行通信信道,AP 104可以支持与每个STA 102的通信,如图1A中的箭头所示。网络100中的通信可以是未调度的,可以由AP 104或由网络100中的调度或管理实体(未示出)进行调度,或者可以是调度和非调度通信的混合。

[0040] 图1B示出了示例处理系统150,其可以用于实现本文描述的方法和系统(例如STA102或AP 104)。处理系统150可以是例如基站、无线路由器、移动设备或任何合适的处理系统。可以使用适于实现本公开的其他处理系统,其可以包括与以下讨论的那些组件不同的组件。尽管图1B示出了每个组件的单个实例,但是处理系统150中的每个组件可以存在多个实例。

[0041] 处理系统150可以包括一个或多个处理设备152,例如处理器、微处理器、专用集成电路(application-specific integrated circuit,ASIC)、现场可编程门阵列(field-programmable gate array,FPGA)、专用逻辑电路、或者其组合。处理系统150还可以包括一个或多个输入/输出(I/O)接口154,其可以实现与一个或多个适当的输入设备和/或输出设备(未示出)的接口连接。所述输入设备和/或输出设备中的一个或多个可以作为处理系统150的组件而被包括,或者可以位于处理系统150的外部。处理系统150可以包括用于与网络进行有线或无线通信的一个或多个网络接口158,所述网络为例如但不限于内联网、因特网、P2P网络、WAN、LAN、WLAN和/或蜂窝或移动通信网络(例如5G、4G、LTE或如上所述的其他网络)。(一个或多个)网络接口158可以包括用于网络内和/或网络间通信的有线链路(例如,以太网电缆)和/或无线链路(例如,一个或多个射频链路)。例如,(一个或多个)网络接口158可以经由一个或多个发送端或发送天线、一个或多个接收端或接收天线以及各种信号处理硬件和软件来提供无线通信。在该示例中,示出了单个天线160,其可以既用作发送天线又用作接收天线。然而,在其他示例中,可以存在分别用于发送和接收的单独天线。(一个或多个)网络接口158可以被配置为用于向回程网络110或向网络100中的其他用户设备、接入点、接收点、传输点、网络节点、网关或中继(未示出)发送和接收数据。

[0042] 处理系统150还可以包括一个或多个存储单元170,其可以包括大容量存储单元,例如固态驱动器、硬盘驱动器、磁盘驱动器和/或光盘驱动器。处理系统150可以包括一个或多个存储器172,其可以包括易失性或非易失性存储器(例如,闪存、随机存取存储器(RAM)和/或只读存储器(ROM))。(一个或多个)非暂时性存储器172可以存储指令,所述指令用于由(一个或多个)处理设备152执行例如执行本公开。(一个或多个)存储器172可以包括其他软件指令,例如用于实现操作系统和其他应用程序/功能的软件指令。在一些示例中,一个或多个数据集和/或(一个或多个)模块可以由外部存储器(例如,与处理系统150进行有线或无线通信的外部驱动器)提供,或者可以由暂时性的或非暂时性的计算机可读介质提供。非暂时性计算机可读介质的示例包括RAM、ROM、可擦除可编程的ROM(EPROM)、电可擦除可编程的ROM(EEPROM)、闪存、CD-ROM或其他便携式存储器。

[0043] 在示例实施例中,处理系统150包括:编码器162,用于将源字编码为码字;以及调制器164,用于将码字调制为符号。如下所述,编码器162对源字执行LDPC编码以生成以比特表示的码字。调制器164对码字执行调制(例如,通过诸如BPSK、QPSK、16QAM或64QAM的调制技术)。在一些示例中,在存储器172中编码的指令可以将处理设备152配置为执行编码器162和/或调制器164的功能,使得编码器162和/或调制器164可以不是处理系统150的不同

的物理模块。在一些示例中,编码器162和调制器164可以包含在处理系统150中的发送端模块内。在一些示例中,发送天线160、编码器162和调制器164可以体现为处理系统150外部的发送端组件,并且可以简单地从处理系统150传送源字。

[0044] 处理系统150可以包括解调器180和解码器190,用于处理接收的信号。解调器180可以对接收的调制信号(例如,BPSK、QPSK、16QAM或64QAM信号)执行解调。然后,解码器190可以对解调信号执行适当的解码,以便恢复包含在接收信号中的原始信号。在一些示例中,在存储器172中编码的指令可以将处理设备152配置为执行解调器180和/或解码器190的功能,使得解调器180和/或解码器190可以不是处理系统150的不同的物理模块。在一些示例中,解调器180和解码器190可以包含在处理系统150中的接收端模块内。在一些示例中,接收天线160、解调器180和解码器190可以体现为处理系统150外部的接收端组件,并且可以简单地将接收的信号解码出的信号传送给处理系统150。

[0045] 可以存在提供处理系统150的组件之间的通信的总线192,所述组件包括(一个或多个)处理设备152、(一个或多个)I/O接口154、(一个或多个)网络接口158、编码器162、调制器164、(一个或多个)存储单元170、(一个或多个)存储器172、解调器180和解码器190。总线192可以是任何合适的总线结构,包括例如存储器总线、外围总线或视频总线。

[0046] 可以通过使用低密度奇偶校验(LDPC)编码技术对待发送的源字进行编码,和/或通过使用LDPC解码技术对接收的码字进行解码来实现网络100中的STA 102和AP 104之间的通信。在利用LDPC编码技术对源字进行编码之后,在信号中将编码的码字从AP104发送到STA 102或从STA 102发送到AP 104,发送的信号的LDPC编码信息可以包括在发送的帧中。在STA 102或AP 104接收到发送的信号之后,利用接收的信号的LDPC编码信息,STA 102或AP 104然后可以选择适当的LDPC解码技术来对接收的信号进行解码。

[0047] 发送端和编码器

[0048] 图2A表示STA 102或AP 104的发送端的示例实施方式。发送端可以包括源字分割模块202、LDPC编码器162、比特到符号映射调制器164和分块模块208。

[0049] 图2B示出了发送端处理输入信息比特流的示例步骤。

[0050] 源字分割模块202可用于将输入信息比特流分割成具有适当大小的源字 \bar{u} (步骤222)。例如,利用源字分割模块202,在LDPC码字大小为1344比特、LDPC码率为7/8的情况下,输入信息比特流可以被分割为大小为1176比特的源字 \bar{u} 。

[0051] K比特的源字 \bar{u} 可被视为 $1 \times K$ 行向量或一维二进制 $1 \times K$ 矩阵 $\bar{u} = [u_1, \dots, u_k]$ 。例如,1176比特的源字可被认为是 1×1176 行向量或一维二进制 1×1176 矩阵。

[0052] 然后,LDPC编码器162将K比特的源字 \bar{u} 编码为N比特的码字 \bar{c} (步骤224)。图3表示LDPC编码器162的示例实施方式。在一个实施例中,LDPC编码器162可以包括LDPC矩阵生成器302、生成矩阵模块304、源字输入接口306和码字生成器308。

[0053] LDPC矩阵生成器302用于生成LDPC奇偶校验矩阵H,其是二进制 $(N-K) \times N$ 的矩阵,例如 $N=1344, K=1176$ 。LDPC码在功能上由稀疏奇偶校验矩阵定义。 (n, k) LDPC码是具有 $\{0, 1\}^n$ 的k维子空间的线性二进制分块码C。使用高斯消元和列的重新排序可以产生系统形式的等效奇偶校验矩阵 $H = [P_{(n-k) \times k} \ I_{(n-k)}]$,其中 $P_{(n-k) \times k}$ 是二进制矩阵,并且 $I_{(n-k)}$ 是 $n-k$ 阶的单位矩阵。

[0054] 基于由LDPC矩阵生成器302生成的LDPC奇偶校验矩阵H,生成矩阵模块304生成生成矩阵G。系统形式的生成矩阵G与H对应,可表示为 $G = [I_k P^T]$,其中“T”表示矩阵转置。生成矩阵G是二进制 $K \times N$ 矩阵。G的行空间与H正交,使得 $GH^T = 0$ 。因此,在LDPC编码中,一旦设计了H,G也可以相应地被确定。此外,矩阵H满足 $H\bar{c}^T = 0$,其中 $\bar{c} = [c_1, \dots, c_n]$ 是N比特的码字。然后,生成矩阵模块304将生成的二进制($K \times N$)生成矩阵G转发给码字生成器308。

[0055] 源字输入接口306从源字分割模块202接收源字。如前所述,接收的源字可被视为行向量 $\bar{u} = [u_1, \dots, u_k]$ 。源字输入接口306将接收的源字转发给码字生成器308。利用源字 $\bar{u} = [u_1, \dots, u_k]$ 和二进制($K \times N$)生成矩阵G,通过将源字与生成矩阵G相乘, $\bar{u} \cdot G = \bar{c}$,码字生成器308生成N比特的码字 $\bar{c} = [c_1, \dots, c_N]$ 。

[0056] 在一个实施例中,生成矩阵G可以预先存储在LDPC编码器162中。在码字生成器308已经接收到源字 $\bar{u} = [u_1, \dots, u_k]$ 之后,码字生成器308可以生成码字 $\bar{u} \cdot G = \bar{c}$, $\bar{c} = [c_1, \dots, c_N]$,而无需重新生成LDPC矩阵H或生成矩阵G。

[0057] 参考图2A和2B,编码的码字 \bar{c} 在比特到符号映射调制器164处被调制为符号(步骤226)。合适的调制技术可以是但不限于BPSK、QPSK、16QAM或64QAM。BPSK、QPSK和16QAM调制在802.11ad标准中予以规定。64QAM调制在802.11ay标准中予以采纳。在BPSK调制中,二进制比特被简单地映射为双极性 $\{-1, 1\}$ 符号。在QPSK、16QAM和64QAM调制中,将输入编码比特流(以比特表示的码字 \bar{c})分别分组为2比特、4比特和6比特的组。每个比特组被映射到相应星座上的符号。例如,对于BPSK、QPSK、16QAM和64QAM,符号分别表示1比特、2比特、4比特和6比特。可以将多个符号分组为调制的码字。例如,802.11ad标准的大小为672的码的调制码字可以包括336个符号(用于802.11ad标准中的单载波(single carrier, SC) QPSK分块)、168个符号(用于802.11ad标准中的SC 16QAM分块)、112个符号(用于802.11ad标准中的SC 64QAM分块)。

[0058] 可以在分块模块208中将调制的码字进一步组合成具有适当大小的数据块(BLK)(步骤228)。在一个实施例中,组合的数据块可以包含448个符号。

[0059] 图4A示出了可用于封装组合的各数据块(BLKS)的示例单载波(SC)数据单元或帧结构。在IEEE 802.11ad标准中予以规定的图示的帧包括短训练字段(short training field, STF)、信道估计(channel estimation, CE)字段、PHY头、SC数据块(BLK)和用于波束成形训练的可选的自动增益控制(automatic gain control, AGC)子字段和TRN-R/T子字段。所述帧可包括多个BLK,如图4A所示。

[0060] 图4B示出了根据802.11ad标准的SC数据块(BLK)的示例结构。在图4B中,每个BLK由448个符号组成。在每两个相邻BLK之间使用64比特的保护间隔(guard interval, GI)来分离相邻数据块。

[0061] 802.11ad中码长为672的LDPC码

[0062] 本公开中呈现的高码率的长LDPC码的实施例建立在IEEE 802.11ad标准中规定的LDPC码上,因此现在将对IEEE 802.11ad标准的LDPC码进行简要描述以便于理解以下详细描述的实施例。由于LDPC编码的码字 \bar{c} 是通过源字 \bar{u} 和生成矩阵G的运算生成的,且生成矩阵G是从LDPC奇偶校验矩阵H导出的,所以LDPC奇偶校验矩阵H实现了源字 \bar{u} 到码字 \bar{c} 的编

码。LDPC奇偶校验矩阵H的设计可以改善编码的性能。奇偶校验矩阵H可以进一步被划分为大小为 $Z \times Z$ 的方块子矩阵。 Z 是提升因子。子矩阵为 $Z \times Z$ 单位矩阵 P_0 的循环置换,或者元全为零的零子矩阵。

[0063] 图5A-5D示出了802.11ad中规定的码率为1/2、5/8、3/4和13/16的四种LDPC码的奇偶校验矩阵H。在802.11ad中,每个LDPC码具有672比特的公共码长。码率 K/N 表示 K 比特的源字 \bar{u} 被编码为 N 比特的码字 \bar{c} 。关于802.11ad标准,码长 N 为672比特。因此,对于1/2、5/8、3/4和13/16的码率,相应源字 \bar{c} 的大小 K 分别为336比特、420比特、504比特和546比特。

[0064] 矩阵H中的每个非空白元胞元素 (cell element) 中的索引值 i 表示通过将矩阵 P_0 的列向右循环移位 i 列,从 $Z \times Z$ 单位矩阵 P_0 得到的循环置换子矩阵 P_i 。空白元指示全零的 $Z \times Z$ 矩阵。

[0065] 图5E示出了从示例 $Z \times Z$ 单位矩阵 P_0 得到的循环置换子矩阵 P_1 和 P_3 的示例,其中 $Z=4$ 。将 P_0 的列向右移位一个元素,得到 P_1 ,并将 P_0 的列向右移位三个元素,得到 P_3 。如图5E所示,单位矩阵 P_0 包括沿矩阵对角排列的 Z 个“1”,其他所有值均为“0”。

[0066] 图5A中,索引值 $i=“0”$ 的矩阵元胞位置表示子矩阵 P_0 ,其是 42×42 单位子矩阵,图5A中索引值 $i=“40”$ 的左上元胞位置表示将 P_0 的列向右移动40个元素后得到的子矩阵。类似地,图5B至图5D中的任何非零值 i 的子矩阵 P_i 也可以从相应的单位矩阵 P_0 得到。

[0067] 图5A示出了码率为1/2的LDPC奇偶校验矩阵 $H=336$ 行 \times 672列,其中 $Z=42$ 。图5B示出了码率为5/8的LDPC奇偶校验矩阵 $H=252$ 行 \times 672列,其中 $Z=42$ 。图5C示出了码率为3/4的LDPC奇偶校验矩阵 $H=168$ 行 \times 672列,其中 $Z=42$ 。图5D示出了码率为13/16的LDPC奇偶校验矩阵 $H=126$ 行 \times 672列,其中 $Z=42$ 。在图5A至图5D中,空白元表示元全为零的 $Z \times Z$ 子矩阵。

[0068] 拟用于802.11ay的具有长码长1344的低码率的LDPC码

[0069] 图6A至图6D示出了[参考文件1]中针对802.11ay拟议的码率为13/16、3/4、5/8和1/2的四个低码率LDPC码。如上所述,码率 K/N 表示 K 比特的源字 \bar{u} 被编码为 N 比特的码字 \bar{c} 。在码长 $N=1344$ 比特的情况下,13/16、3/4、5/8和1/2的码率分别对应1092、1008、840和672比特的源字字长。

[0070] 图6A至图6D中所示的长LDPC码是通过两步提升过程产生的。在图6A的示例中,通过将提升矩阵602应用于基矩阵604来生成码长为1344的码率为13/16 (1344, 1092) 的LDPC码606。基矩阵604是IEEE 802.11ad规定的码率为13/16、长度为672的分割的LDPC矩阵。具有3行16列子矩阵、码率为13/16的基矩阵604对应于将 $Z=42$ 的提升因子应用于由“1”和“0”组成的起始126行 \times 672列矩阵。因此,通过提升因子 $Z=42$ 的第一次提升提供码率为13/16的基矩阵604,然后通过应用提升矩阵602的第二次提升以产生码率为13/16的LDPC码606。

[0071] 如图6A所示,提升矩阵602具有与802.11ad的码率为13/16的矩阵604相同的行数和列数(3 \times 16)。提升矩阵602中的每个元胞元素被分配“1”、“0”和“-1”三个可能值中的一个。如果基矩阵604的子矩阵为零(即元全部为零),将所述子矩阵表示为“-1”,则提升矩阵602中的对应元也表示为“-1”。例如,提升矩阵602的第1行第16列的元与基矩阵604的第1行第16列的子矩阵对应。提升矩阵602的元和基矩阵604的子矩阵均具有值“-1”。

[0072] 为了生成码长为1344的13/16LDPC码606,将提升矩阵602应用于码长为672的13/16LDPC基矩阵604。具体地,对于基矩阵604的具有值为“v”的子矩阵,如果对应的提升矩阵

602的元具有值“1”，则将提升矩阵602应用于基矩阵604，生成如下4个子矩阵：

[0073]	-1	V
	V	-1

[0074] 对于基矩阵604的具有值为“V”的子矩阵，如果对应的提升矩阵602的元具有值“0”，则将提升矩阵602应用于基矩阵604，生成如下4个子矩阵：

[0075]	V	-1
	-1	V

[0076] 图6A中，在基矩阵604的第1行第1列处的、具有值“29”的子矩阵的示例中，提升矩阵602的第1行第1列处对应的元具有值“1”，则将提升矩阵602的所述元应用于基矩阵604的对应子矩阵，产生如下4个子矩阵：

[0077]	-1	29
	29	-1

[0078] 同样，在基矩阵604的第3行第9列处的、具有值“4”的子矩阵的示例中，提升矩阵602的第3行第9列处对应的元具有值“0”，则将提升矩阵602的所述元应用于基矩阵604的对应子矩阵，产生如下4个子矩阵：

[0079]	4	-1
	-1	4

[0080] 对于基矩阵604中具有值“-1”的子矩阵，提升矩阵602的对应元也具有值“-1”。将提升矩阵602中具有值“-1”的一个元应用于基矩阵604中对应的子矩阵，生成四个全零子矩阵。

[0081] 类似地，如图6B至图6D所示，利用相应的提升矩阵602，可以将以上描述的用于获得码长为1344、码率为13/16的LDPC码606的相同规则应用于IEEE 802.11ad中规定的码长为672、码率为3/4、5/8和1/2的基矩阵604，以产生相应的码率为3/4、5/8和1/2的LDPC码，每个LDPC码的码长均为1344。

[0082] 高码率LDPC码

[0083] IEEE 802.11ad标准规定了具有7/8高码率的LDPC码(参考文件2)。类似地，如上所述[参考文件1]已经提出了一种码率为7/8、码长为1248的LDPC码。码率为7/8、码长为1248的LDPC码[参考文件1]是通过由图6A中所示的矩阵606表示的、码率为13/16 (1344, 1092)的LDPC码的前96个奇偶校验位打孔而生成的，如上所述，所述矩阵606是从802.11ad中规定的码率为13/16、码长为672的基LDPC码导出的。在实施方式中，发送端不发送打孔的比特，并且接收端对打孔的比特放置1/0的概率相等。因此，图6A的通过打孔产生的提出的码率为7/8的LDPC码将导致码长为1248，而非针对长码较低码率的LDPC码而提出的码长1344。

[0084] 如以上关于图4A、图4B的所述，在传输之前，LDPC码字 \bar{c} 要经历从比特到符号的映射，随后被分块为具有定义数量的符号(例如448个符号或896个符号)的块(BLK)。因此，对于不同的码率使用不同的码长可导致以下环境中的分块效率低：其中具有定义的块长度的数据帧结构旨在支持不同的码率。特别地，将调制的码字组合成数据块的分块过程可能需要额外的过程来实现对码率为7/8、使用不同于其他码率的LDPC码的码长的编码和解码。在对13/16码率的码打孔而得到的码率为7/8、码长为1248的LDPC码的情况下，打孔增加了冗

余(编码和SC分块期间的填充零)并且增加了SC分块的复杂性。

[0085] 例如,图7A显示,左侧为对于使用码长1344 ($N=1344, K=1176$) 的码率为7/8的LDPC码进行SC QPSK分块的示例,右侧为用于码率为7/8、使用了1248的打孔码长 ($N=1248, K=1092$) 的LDPC码的SC QPSK分块的示例。图7A的示例使用了QPSK调制来进行从比特到符号的映射。利用 ($N=1344, K=1176$) QPSK, 调制之后1344比特的码字变为672个符号的码字。每三个SC数据块 (BLK1、BLK2、BLK3) (其中每个包含448个符号) 由2个符号码字构成(每个块由1或2个码字构成)。相比之下,利用 ($N=1248, K=1092$) QPSK, 调制之后1248比特的码字变为624个符号的码字。结果,分块过程变得更加复杂:每39个数据块由28个码字构成,每个数据块由一个或两个码字构成。

[0086] 图7B显示了相比于 ($1248, 1092$) 的LDPC (右侧), 对 ($1344, 1176$) 的LDPC (左侧) 进行SC 16QAM分块的示例。对于 ($1344, 1176$) 的LDPC, 利用16QAM, 调制之后一个1344比特的码字变为一个336个符号的码字。每三个SC数据块由四个336个符号的码字构成,每个448个符号的数据块由两个符号码字构成。然而,对于 ($1248, 1092$) 的LDPC, 每个编码的码字包含1248比特,其在16QAM调制之后变为312个符号的码字。结果,分块过程变得更加复杂:每39个数据块由56个码字构成。

[0087] 类似地,图7C示出了相比于 ($1248, 1092$) 的LDPC (右侧), 对 ($1344, 1176$) 的LDPC (左侧) 进行SC 64QAM分块的示例。对于 ($1344, 1176$) 的LDPC, 利用64QAM, 调制之后一个1344比特的码字变为一个224个符号的码字。每个448个符号的数据块由两个224个符号的码字构成。然而,对于 ($1248, 1092$) 的LDPC, 调制之后一个1248比特的码字变为一个208个符号的码字。结果,分块过程变得更加复杂:每13个数据块由28个码字构成,并且每个数据块由3或4个码字构成。

[0088] [参考文件2]提出了用于短码长 $N=672$ 的7/8高码率的LDPC码。参考图8, [参考文件2]中码率为7/8、码长为672的LDPC矩阵 $H_n 860$ 是对802.11ad规定的码率为3/4、码长为672 ($672, 504$) 的LDPC矩阵 $H 850$ 的行进行求和得到的。如上所述,802.11ad的码率为3/4、码长为672的LDPC矩阵850是通过使用提升因子 $Z=42$,将168行 ($N-K=168$)、672列 ($N=672$) 的原始二进制矩阵划分得到的,产生可以表示为4行 ($R=(N-K/42)$) 16列 ($C=N/42$) 的、码率为3/4、码长为672的LDPC基矩阵 $H 850$,每个子矩阵 P_i 由索引值 i 表示成数组元素,所述索引值 i 表示应用于单位矩阵(或“空白”或用“-”表示的全零子矩阵)的循环移位值。将码率为3/4码长为672的基LDPC矩阵 $H 850$ 中选定的行相加,产生码率为7/8码长为672的LDPC矩阵 $H_n 860$ 。特别地,将基码矩阵 $H 850$ 的第一行 R_1 和第三行 R_3 的子矩阵相加,产生新的LDPC矩阵 $H_n 860$ 的第一行中的相应列元的子矩阵,并且使用模2加法将基码矩阵 $H 850$ 的第二行 R_2 和第四行 R_4 的子矩阵相加,产生新的LDPC矩阵 $H_n 860$ 的第二行中的相应列元的子矩阵。出于说明性的目的,图9示出了 $Z=4$ 的简化情况下使用模2加法的循环置换矩阵的加法运算。

[0089] 长度 $N=1344$ 、7/8高码率的长LDPC码

[0090] 现在将对尤其涉及与规定的较低码率的码码长一致(即 $N=1344$)的高码率的长LDPC码的示例实施例进行描述。

[0091] 图10表示根据一个示例实施例的用于生成码长为 $N=1344$ 、码率为7/8的LDPC矩阵 $H_1 1020$ 的方法。在图10的示例中,将802.11ad规定的码率为3/4码长为672 ($672, 504$) 的LDPC矩阵 $H 850$ 用作基矩阵,但是提升因子从 $Z=42$ 增加到 $Z=84$,以生成码率为3/4码长为1344

的LDPC矩阵 H_{int} 1010作为中间矩阵。特别地,为了构造码字大小为 $672 \times 2 = 1344$ 的3/4码率LDPC矩阵 H_{int} 1010,基矩阵850的结构以及列位置的移位皆保持相同,但是提升因子从 $Z = 42$ 增加到 $Z = 84$ 。例如,802.11ad的码长为672的二进制3/4基矩阵850包含168行 \times 672列, $Z = 42$ 。如图10所示,划分的3/4基矩阵850包含4行 \times 16列子矩阵,每个子矩阵的大小为 $Z \times Z$ (42×42)。当提升因子 Z 从42增加到84时,中间的、划分的3/4码长为1344的LDPC矩阵 H_{int} 1010包括4行 \times 16列的子矩阵,表示336行 \times 1344列的二进制矩阵。

[0092] 在示例实施例中,将中间的码率为3/4、码长为1344的LDPC矩阵 H_{int} 1010中选定的行相加,生成码长为 $N = 1344$ 、码率为7/8的LDPC矩阵 H_1 1020。特别地,使用模2加法对中间LDPC矩阵 H_{int} 1010的第一行R1和第三行R3的子矩阵求和,产生新的LDPC矩阵 H_1 1020的第一行中的对应列元的子矩阵,并使用模2加法对中间LDPC矩阵 H_{int} 1010的第二行R2和第四行R4的子矩阵求和,产生新的LDPC矩阵 H_1 1020中第二行的对应列元的子矩阵。

[0093] 图11表示根据一个示例实施例的用于生成码长 $N = 1344$ 的码率7/8的LDPC矩阵 H_1 1130的方法的又一示例实施例。在图11的示例中,再次将802.11ad规定的码率为3/4码长为672 (672, 504)的LDPC矩阵 H 850用作基矩阵,然而,使用的是提升矩阵1110来生成中间矩阵 H_{int} 1120,而非如前一示例中讨论的使用扩大的提升因子。提升矩阵1110是通过以产生优化的错误率性能为标准的优化搜索选择的。在所示实施例中,选择提升矩阵1110,使其第一行和第三行互补、第二行和第四行互补。

[0094] 将提升矩阵1110应用于802.11ad规定的码率为3/4码长为672 (672, 504)的LDPC矩阵 H 850,以与上文关于图6A至图6D所述的相同的方式生成中间矩阵 H_{int} 1120。得到的中间矩阵 H_{int} 1120包括8行32列的子矩阵元素,每个子矩阵元素用索引值 i 表示,所述索引值 i 指示应用于 $Z \times Z$ ($Z = 42$)单位矩阵 P_0 的循环移位值,或者为指示全“0”的子矩阵的零值。因此,划分的中间矩阵 H_{int} 1120表示336行乘1344列的二进制矩阵。

[0095] 如图11所示,将中间矩阵 H_{int} 1120的周期性行相加,生成码长 $N = 1344$ 码率7/8的LDPC矩阵 H_1 1130。特别地,使用模2加法对中间矩阵 H_{int} 1120的第一行R1和第五行R5的子矩阵求和,产生新的LDPC矩阵 H_1 1130第一行中的对应列元的子矩阵。类似地,将中间矩阵 H_{int} 1120的第二行和第六行相加,得到新的LDPC矩阵 H_1 1130的第二行;将中间矩阵 H_{int} 1120的第三行和第七行相加,得到新的LDPC矩阵 H_1 1130的第三行;将中间矩阵 H_{int} 1120的第四行和第八行相加,得到新的LDPC矩阵 H_1 1130的第四行。如图11所示,划分的LDPC矩阵 H_1 1130包括4行32列子矩阵元素,每个子矩阵元素表示 $Z = 42$ 的 $Z \times Z$ 子矩阵,使得二进制矩阵 H_1 的大小为168行乘1344列。

[0096] 应当理解,图11的示例依赖于提升步骤和求和步骤的结合来生成矩阵 H_1 1130。

[0097] 至少在一些示例中,可以使用不同的优化的提升矩阵来代替图11中所示的提升矩阵1110,就此而言,图12示出了又一优化的提升矩阵1210的示例,在一些示例中可以用其代替提升矩阵1110。

[0098] 图13表示根据另一示例实施例的用于生成码长 $N = 1344$ 的码率7/8的LDPC矩阵 H_1 1320的方法的又一示例实施例。在图13的示例中,再次将802.11ad规定的码率为3/4码长为672 (672, 504)的LDPC矩阵 H 850用作基矩阵,并特别地,将其用于以与上文关于图8所述的相同的方式生成码率为7/8码长为672的LDPC矩阵 H_n 860作为中间矩阵。使用上文所述的相同的提升矩阵技术,将2行乘16列的优化的提升矩阵1310应用于码率为7/8码长为672的

LPDC矩阵 H_n 860,得到码率为7/8码长为1344的LDPC矩阵 H_1 1320。如图13所示,划分的LDPC矩阵 H_1 1320包括8行32列子矩阵元素,每个子矩阵元素表示 $Z=42$ 的 $Z \times Z$ 子矩阵,使得二进制矩阵 H_1 1320的大小为336行乘1344列。

[0099] 在示例实施例中,优化的提升矩阵是通过执行对提供优化的错误率性能的提升矩阵的优化搜索来选择的。如果是优化的提升矩阵1310的情况,在一些示例实施例中,在LDPC编码器处的编码与从比特到符号的调制器206处的调制之间包括随机交织器。

[0100] 至少在一些示例中,可以使用不同的优化的提升矩阵来代替图13中所示的提升矩阵1310,就此而言,图14示出了又一优化的提升矩阵1410的示例,在一些示例中可以用其代替提升矩阵1310。如果是优化的提升矩阵1410的情况,在一些示例实施例中,在LDPC编码器处的编码和从比特到符号的调制器206处的调制之间包括常规的行列交织器。

[0101] 至少在一些配置中,码率为7/8码长为1344的LDPC矩阵 H_1 的实施例提供了一种LDPC结构,可以提供一个或多个以下特征:向后兼容11ad;与11ad共存;提供码率为7/8的、码长为1344(保持与拟议的IEEE 802.11ay的不同码率的其他LPDC码的码长一致)的LDPC码;减少编码和单载波分块的冗余(填充零);优化新的码率为7/8的LDPC码,使其具有与穿孔解决方案相当或比之更好的性能。

[0102] 解码和解码方法

[0103] LDPC编码信号可以在STA 102或AP 104的接收端处进行接收。如图15A的示例中所示,接收端包括均衡和解分块模块1502、解调器180、LLR计算器1506和LDPC解码器190。可选地,LLR计算器1506可以是解调器180的组件。如图15B所示,利用接收的LDPC编码信号,均衡和解分块模块1502首先对接收的信号1501进行均衡,以减少由发送接收的信号的信道引起的码间干扰,然后对均衡的信号进行解分块,以恢复码字符号(步骤1522)。解调器180通过例如BPSK、QPSK、16QAM或64QAM将解分块的码字符号解调为若干比特的码字(步骤1524)。LLR计算器180可用于生成解分块的码字符号的比特值的对数似然比(步骤1526)。所述对数似然比可以用作LDPC解码器190的输入。然后,LDPC解码器190可以使用在对源字编码中使用的LDPC矩阵 H_n 对解调的信号进行解码,所述信号具有 $1 \times N$ 行向量 S (步骤1528)。LDPC解码器190生成 $1 \times N$ 行向量 $\bar{c} = [c_1, \dots, c_n]$ 以恢复 $1 \times K$ 源字行向量 \bar{u} 。要成为有效的码字 $\bar{c} = [c_1, \dots, c_n]$, $H\bar{c}^T = 0$ 。可使用各种算法对LDPC编码信号进行解码,例如,消息传递算法。图16是使用消息传递算法对LDPC编码的源字进行解码的示例LDPC解码器。也可以使用其他解码算法来实现所述LDPC解码。在使用消息传递算法的情况下,LDPC解码器190可以包括控制器1602、校验节点模块1604和变量节点模块1606。

[0104] 如上所述,发送的信号的LDPC编码信息,例如用来对源字进行编码的 K/N 码率的LPDC码 $H_n = (NK) \times N$ 的LDPC矩阵的信息,可以包括在发送的帧中。在本申请的一个实施例中,在LDPC解码器190处,可以使用 K/N 码率的LPDC码 $H_n = (NK) \times N$,其提升因子为 Z 。如编码过程中所述, H_n 包括多个子矩阵,每个子矩阵的大小为 $Z \times Z$ 。生成奇偶校验矩阵的方法已在编码过程中进行了描述。

[0105] 可以使用矩阵 H_1 对若干比特的码字进行解码,例如,使用利用LLR值的消息传递算法(message passing algorithm,MPA)。如图17的示例中所示,利用MPA的LDPC解码是一种使用了Tanner图的结构迭代解码算法,Tanner图是LPDC奇偶校验矩阵 H_1 的图形表示。在

LDPC解码器190中,每个校验节点1702基于LLR值确定擦除的比特的值(如果所述擦除的比特是其奇偶校验方程中仅有的擦除的比特)。消息沿Tanner图边缘1706进行传递。对于算法的每次迭代,每个变量节点1704向变量节点1704所连接的每个校验节点1702发送消息(“外部信息”)。每个校验节点1702将消息(“外部信息”)发送到校验节点1702所连接的变量节点1704。“外部”在该上下文中意味着所述校验节点1702或变量节点1704已经拥有的信息不再被传递到该节点。基于LLR计算器1506处的接收的信号和 H_1 中定义的奇偶校验约束,计算每个码字比特的后验概率,即,要成为有效的码字 $\bar{c} = [c_1, \dots, c_n]$,则 $H\bar{c}^T = 0$ 。

[0106] 在LDPC解码器190的分层架构中, Z 个并行校验节点处理器顺序地处理关于奇偶校验矩阵的 Z 行的子矩阵的边缘的消息。在一个示例中, $Z=42$ 并且边缘是16。循环移位结构简化了解码器架构,其允许向并行处理器提供简单的桶形移位器。当一层的处理终止时,奇偶校验处理器被重新初始化,并且下一层被处理。

[0107] 本公开提供了用于实现所公开的方法和系统的示例的某些示例算法和计算。然而,本公开不受任何特定算法或计算的约束。尽管本公开以特定顺序的步骤描述了方法和过程,但是可以适当地省略或改变所述方法和过程的一个或多个步骤。在适当的情况下,一个或多个步骤可以以不同于其被描述的顺序发生。

[0108] 通过前述实施例的描述,本发明可以仅通过使用硬件,或通过使用软件和必要的通用硬件平台,或通过硬件和软件的组合来实现。基于这样的理解,本发明的技术方案可以以软件产品的形式体现。软件产品可以存储在非易失性或非暂时性存储介质中,所述存储介质可以是压缩盘只读存储器(CD-ROM)、USB闪存驱动器或硬盘。所述软件产品包括若干指令,所述指令使计算机设备(个人计算机、服务器或网络设备)能够执行本发明实施例中提供的方法。

[0109] 尽管已经详细描述了本发明及其优点,但是应该理解,在不脱离由所附权利要求限定的本发明的情况下,可以作出各种改变、替换和更改。

[0110] 此外,本申请的范围不旨在局限于说明书中描述的过程、机器、制造、物质组成、工具、方法和步骤的特定实施例。本领域普通技术人员从本发明的公开内容将容易理解,现有或以后开发的如本文所述的相应实施例的执行基本相同的功能或者实现基本相同的结果的过程、机器、制造、物质组成、工具、方法或步骤可以根据本发明加以使用。因此,所附权利要求旨在在其范围内包括这样的过程、机器、制造、物质组成、工具、方法或步骤。

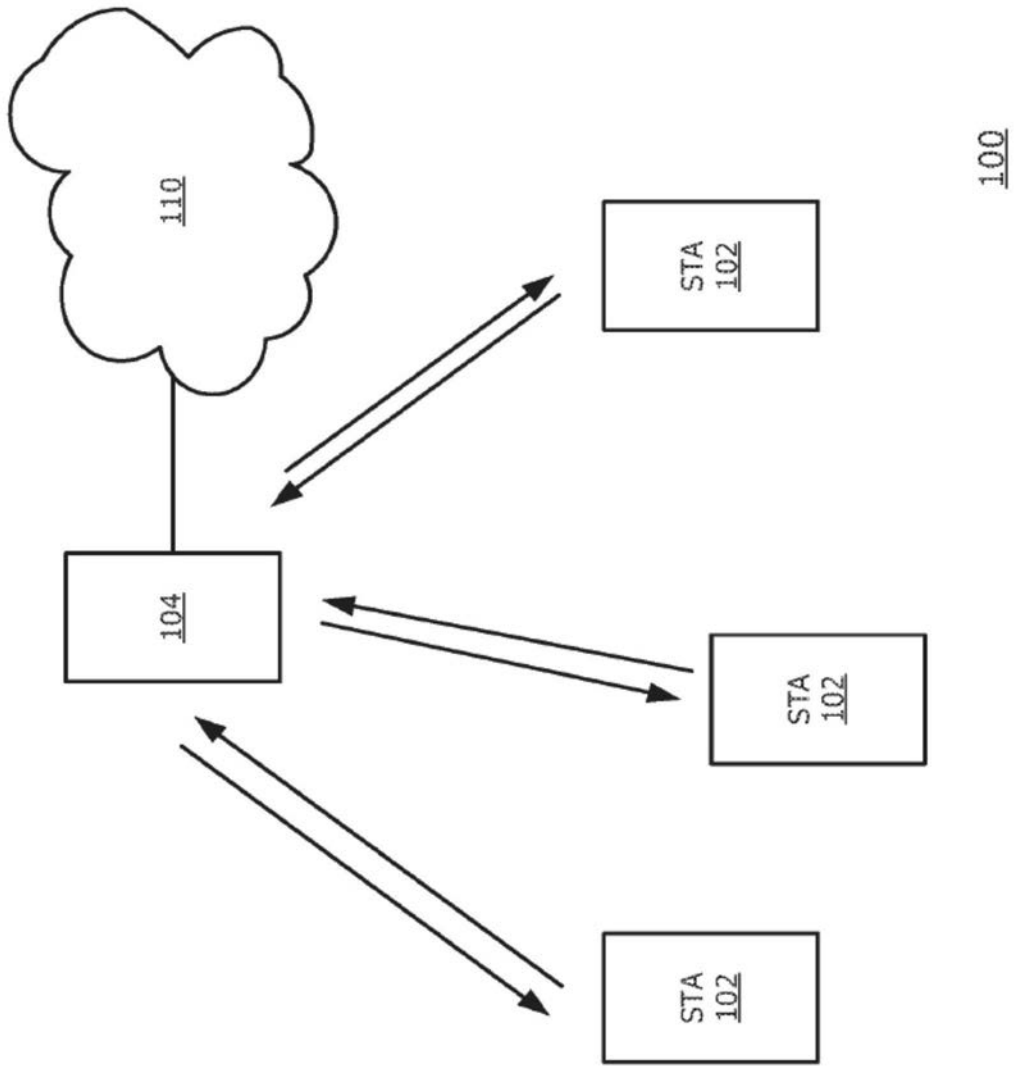


图1A

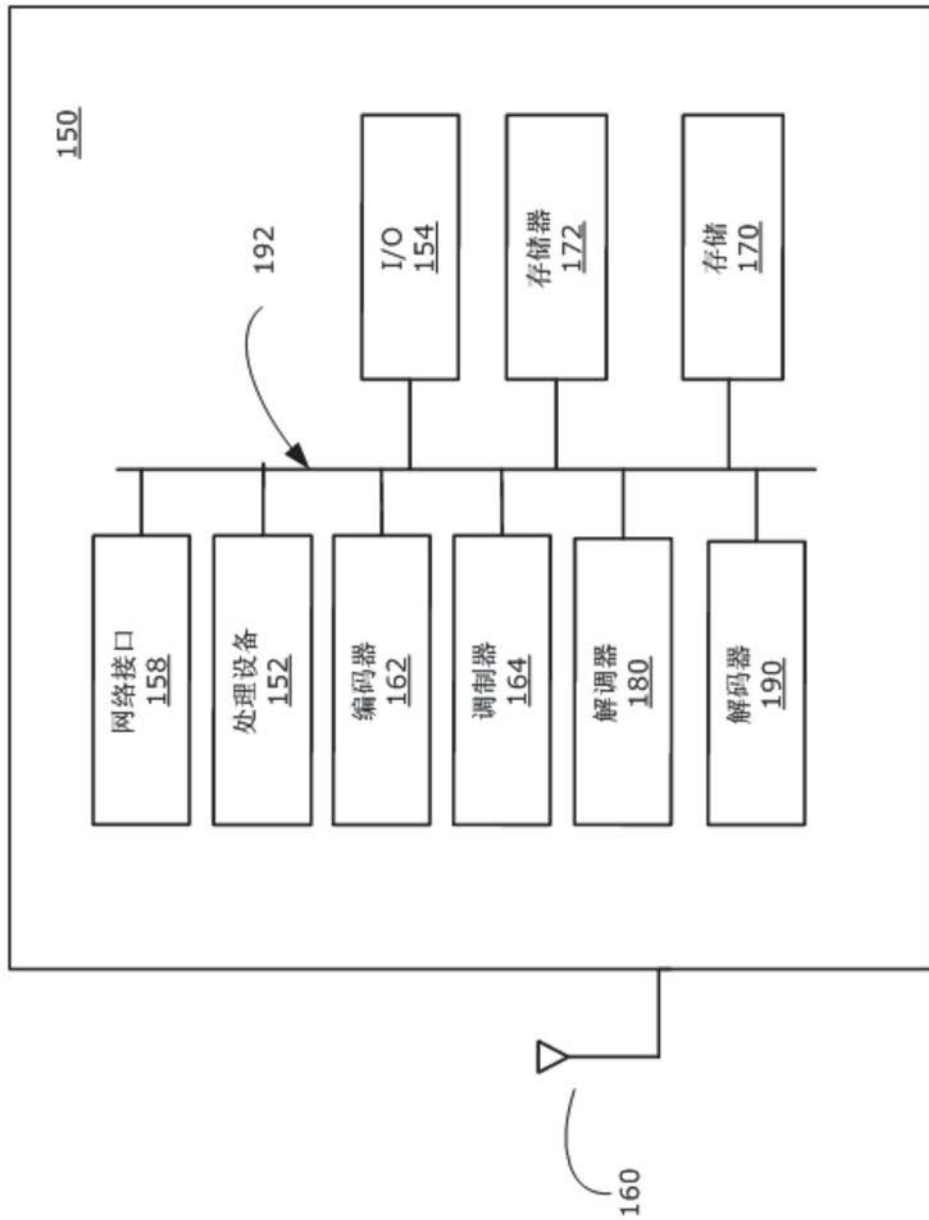


图1B

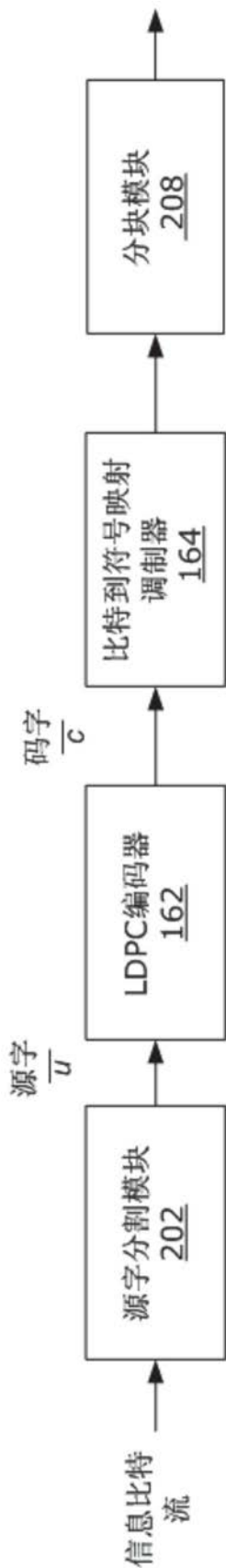


图2A

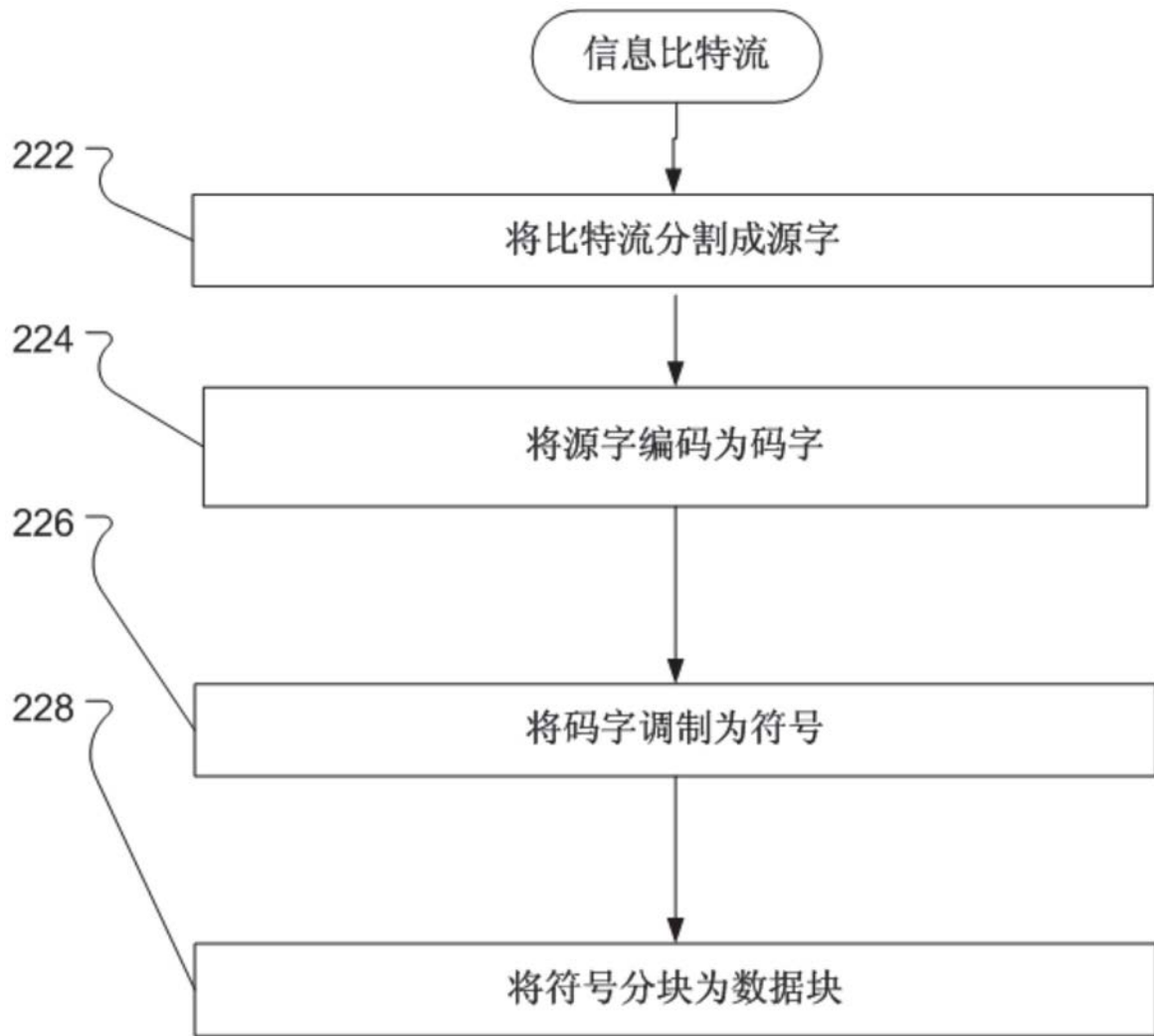


图2B

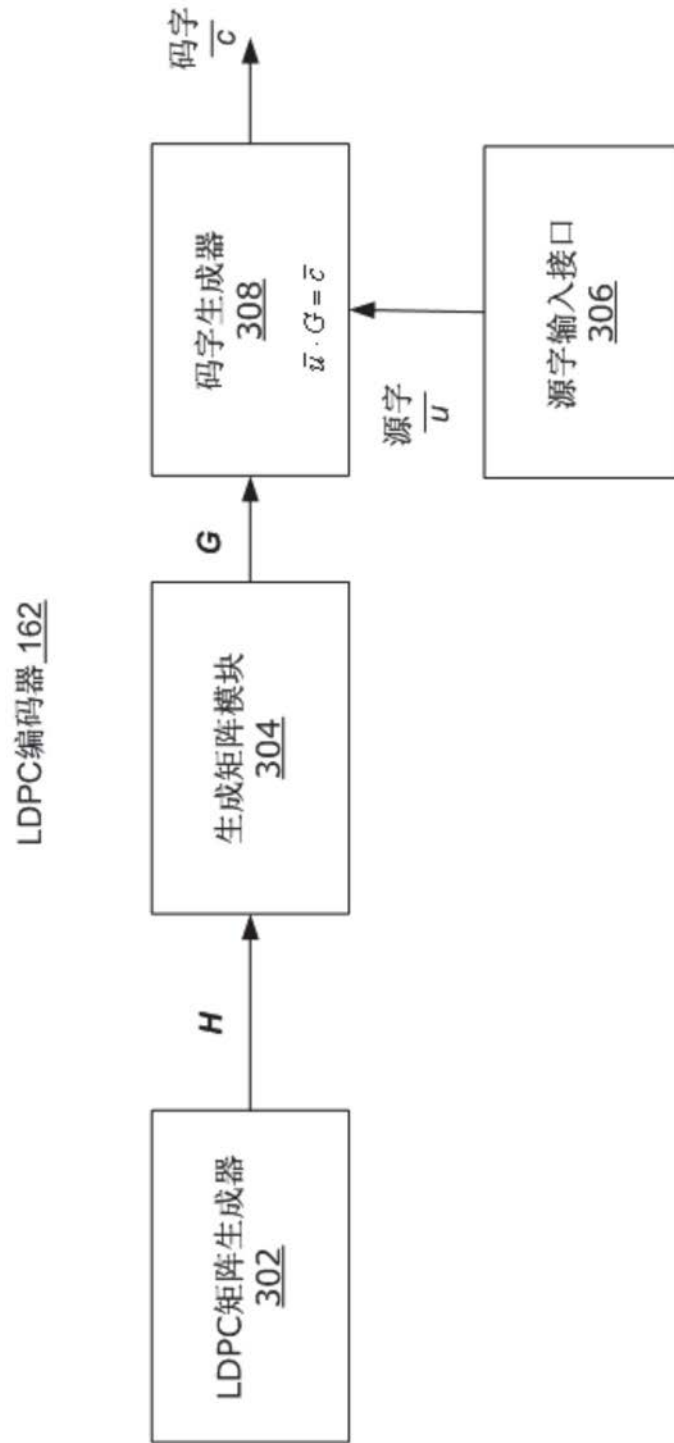


图3

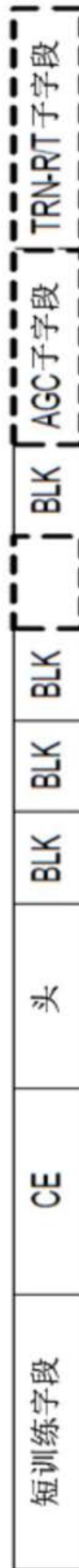


图4A

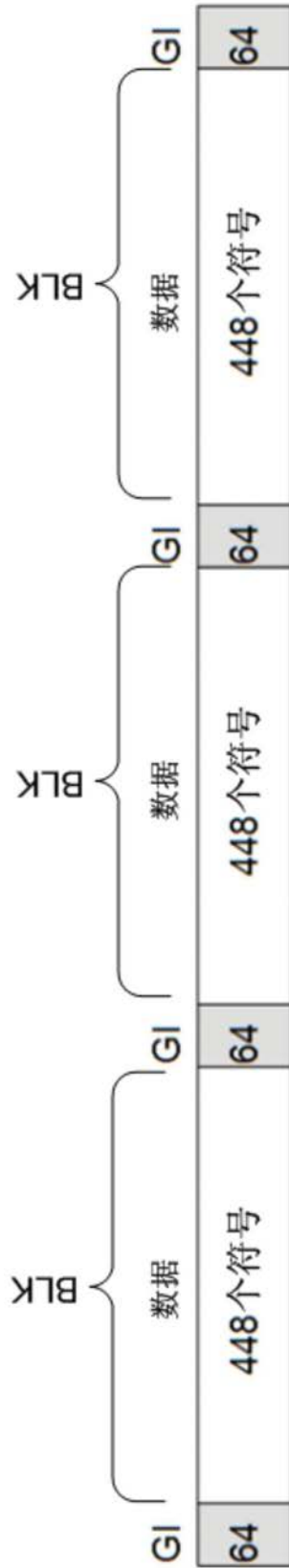


图4B

码率为3/4的LDPC码矩阵H=168行x672列, Z=42

35	19	41	22	40	41	39	6	28	18	17	3	28					
29	30	0	8	33	22	17	4	27	28	20	27	24	23				
37	31	18	23	11	21	6	20	32	9	12	29		0	13			
25	22	4	34	31	3	14	15	4		14	18	13	13	22	24		

图5C

码率为13/16的LDPC码矩阵H=126行x672列, Z=42

29	30	0	8	33	22	17	4	27	28	20	27	24	23		
37	31	18	23	11	21	6	20	32	9	12	29	10	0	13	
25	22	4	34	31	3	14	15	4	2	14	18	13	13	22	24

图5D

$$P_0 = \begin{bmatrix} 1 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \end{bmatrix}, P_1 = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 1 & 0 & 1 & 0 \\ 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 \end{bmatrix}, P_3 = \begin{bmatrix} 0 & 1 & 0 & 0 \\ 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 1 \\ 1 & 0 & 0 & 0 \end{bmatrix}$$

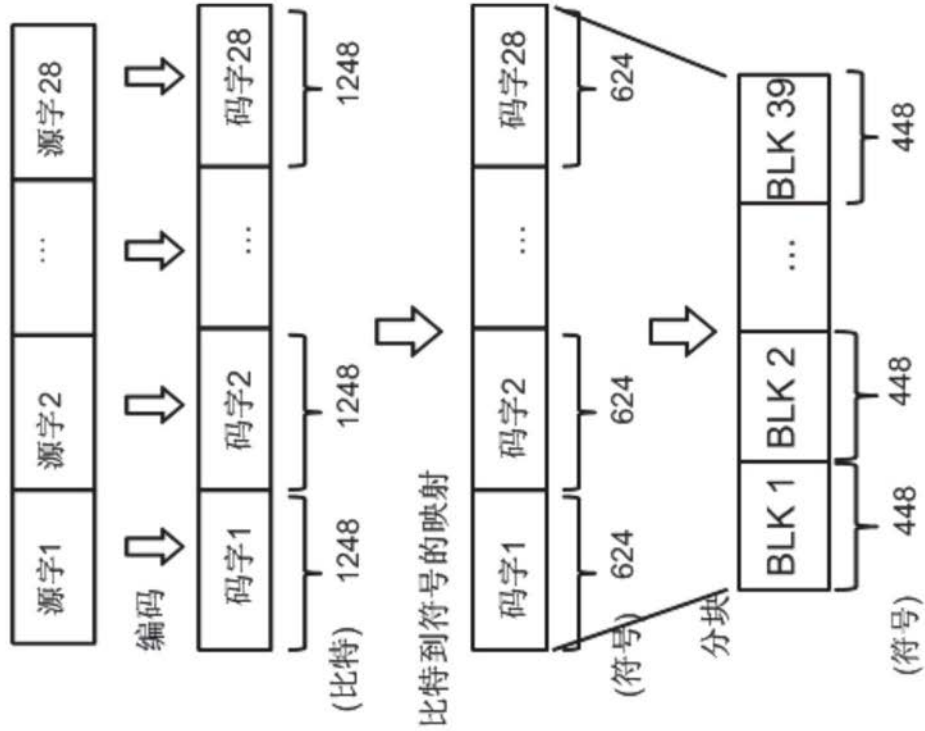
图5E

0	0	1	1	1	0	0	1	0	0	0	1	1	0	-1	-1	-1
1	0	1	1	1	1	0	0	1	1	1	0	1	1	0	-1	-1
0	0	0	0	0	1	0	0	0	0	0	0	1	-1	1	0	-1
1	0	1	1	0	1	0	1	0	-1	0	1	0	1	0	0	0

35	19	41	22	40	41	39	6	28	18	17	3	28	-1	-1	-1	-1
29	30	0	8	33	22	17	4	27	28	20	27	24	23	-1	-1	-1
37	31	18	23	11	21	6	20	32	9	12	29	-1	0	13	-1	-1
25	22	4	34	31	3	14	15	4	-1	14	18	13	13	22	24	24

图6B

对(1248, 1902) LDPC的SC QPSK分块



对(1344, 1176) LDPC的SC QPSK分块

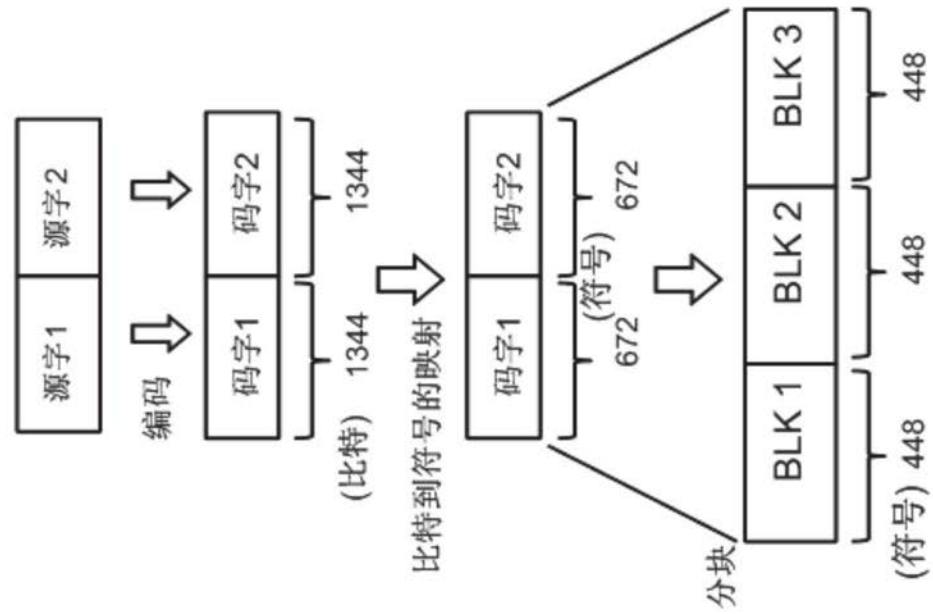
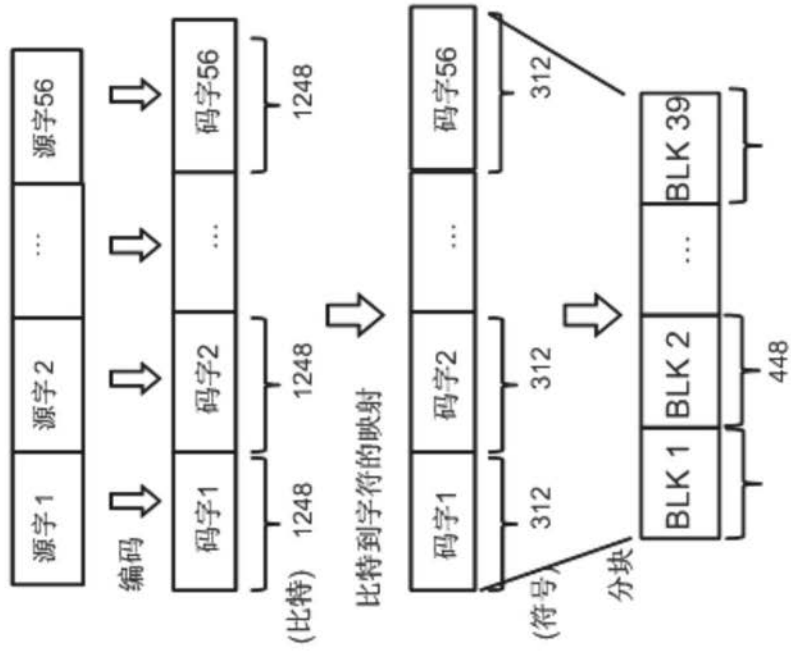


图7A

利用(1248, 1092) LDPC的SC 16QAM分块



利用(1344, 1176) LDPC的SC 16QAM分块

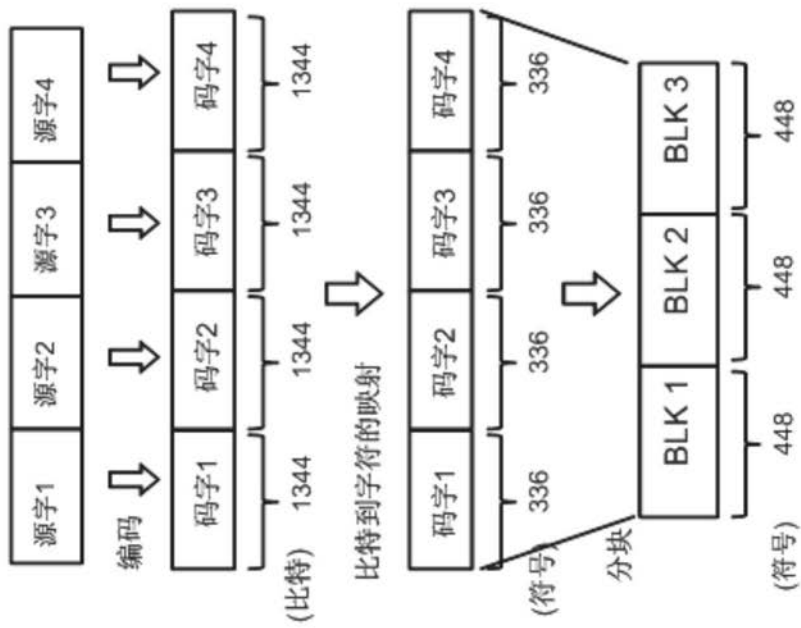


图7B

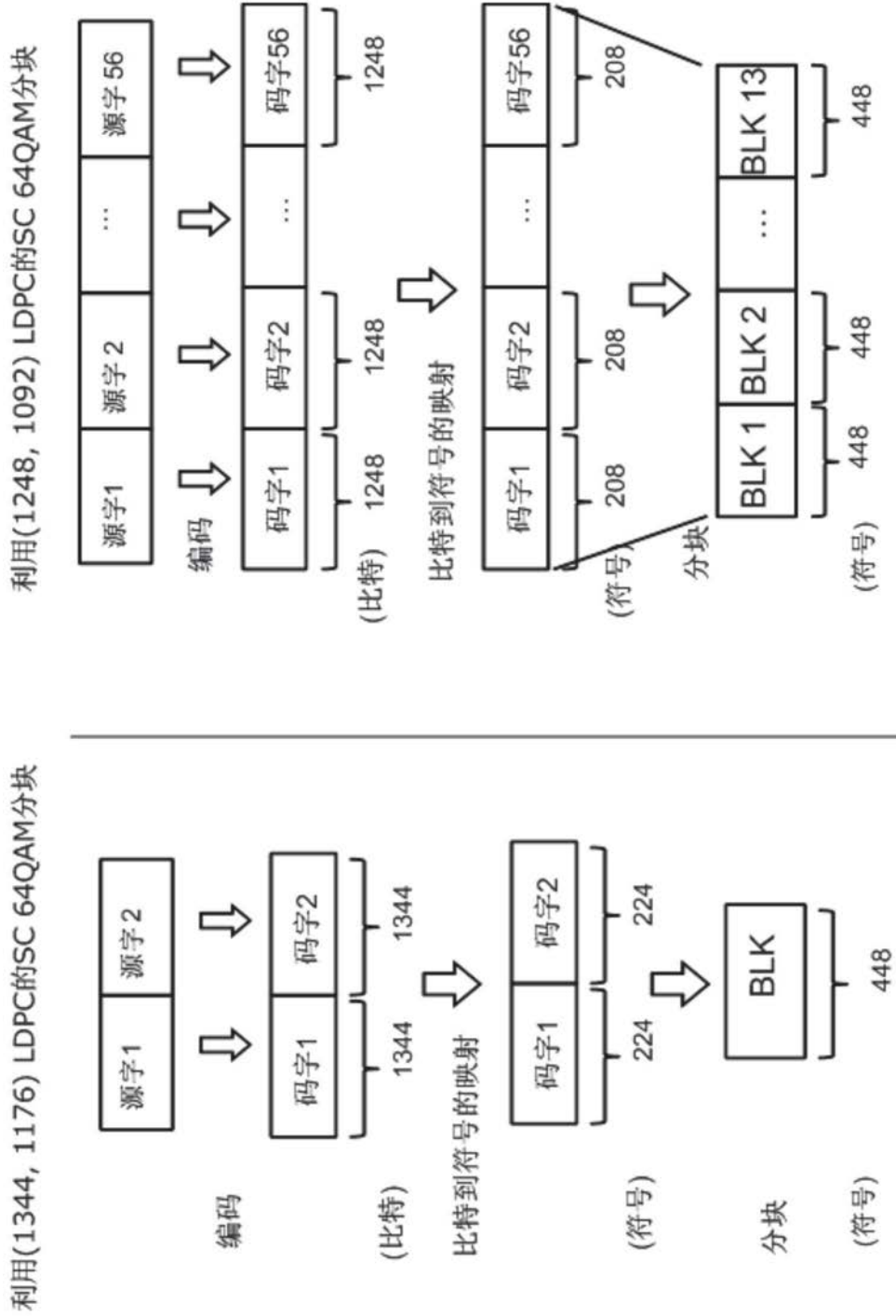
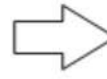


图7C

802.11 ad的码率为3/4的LDPC矩阵H (N=672, Z = 42)

850

R1	35	19	41	22	40	41	39	6	28	18	17	3	28				
R2	29	30	0	8	33	22	17	4	27	28	20	27	24	23			
R3	37	31	18	23	11	21	6	20	32	9	12	29		0	13		
R4	25	22	4	34	31	3	14	15	4		14	18	13	13	22	24	



码率为7/8的LDPC矩阵Hn (N=672)

860

R3+R1	37+35	31+19	18+41	23+22	11+40	21+41	6+39	20+6	32+28	9+18	12+17	29+3	--28	0+-	13+-	--
R4+R2	25+29	22+30	4+0	34+8	31+33	3+22	14+17	15+4	4+27	--28	14+20	18+27	13+24	13+23	22+-	24+-

图8

802.11 ad的码率为3/4的LDPC矩阵H (N=672, Z = 42)

	<u>850</u>															
R1	35	19	41	22	40	41	39	6	28	18	17	3	28			
R2	29	30	0	8	33	22	17	4	27	28	20	27	24	23		
R3	37	31	18	23	11	21	6	20	32	9	12	29		0	13	
R4	25	22	4	34	31	3	14	15	4		14	18	13	13	22	24

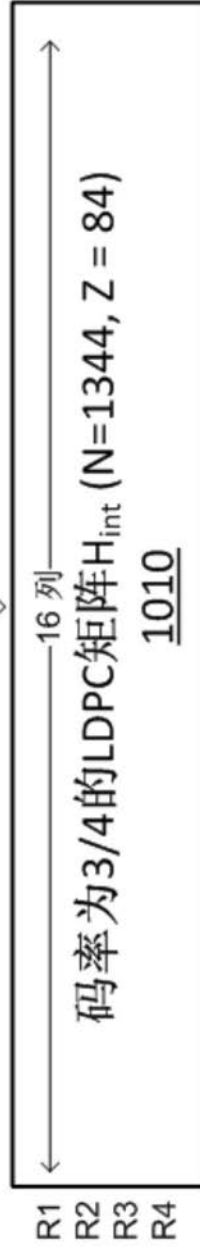
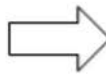


图10

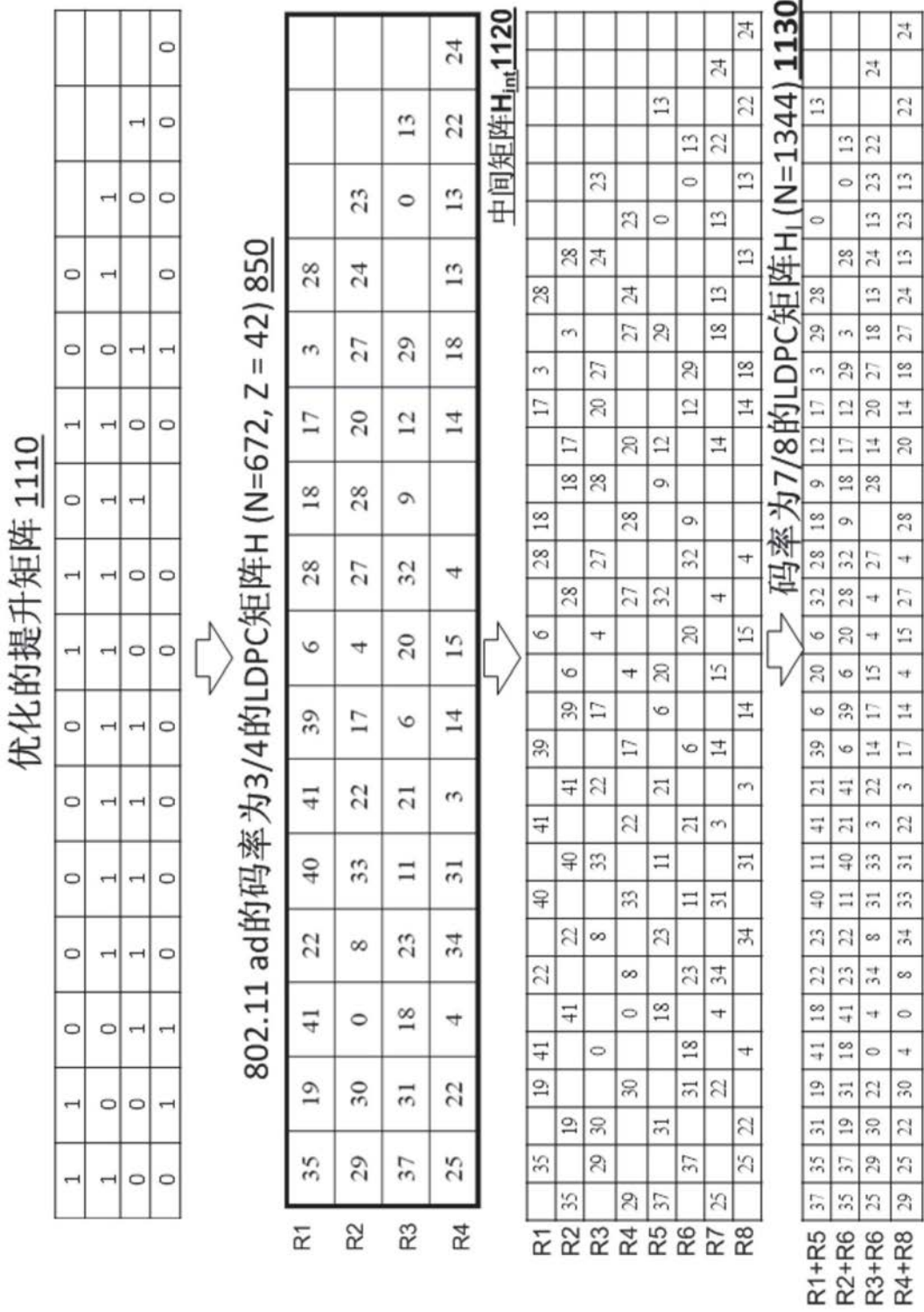


图11

802.11 ad的码率为3/4的LDPC矩阵H (N=672, Z = 42) 850

R1	35	19	41	22	40	41	39	6	28	18	17	3	28		
R2	29	30	0	8	33	22	17	4	27	28	20	27	24	23	
R3	37	31	18	23	11	21	6	20	32	9	12	29		0	13
R4	25	22	4	34	31	3	14	15	4		14	18	13	13	24



码率为7/8的LDPC矩阵Hn (N=672) 860

R3+R1	37+35	31+19	18+41	23+22	11+40	21+41	6+39	20+6	32+28	9+18	12+17	29+3	-+28	0+	13+	-+
R4+R2	25+29	22+30	4+0	34+8	31+33	3+22	14+17	15+4	4+27	-+28	14+20	18+27	13+24	13+23	22+	24+



优化的提升矩阵 1310

1	0	0	0	0	0	0	1	1	1	1	0	0	0	1	0	
0	1	1	0	0	1	1	0	1	1	0	0	1	0	1	1	1



R1	← 32列 →															
⋮	码率为7/8的LDPC矩阵H ₁ (N=1344)															
R8	<u>1320</u>															

图13

优化的提升矩阵 1410

1	1	1	0	0	1	1	0	1	1	0	0	0	1	0	0
0	0	1	0	1	1	0	1	1	1	1	0	1	0	0	0

图14



图15A

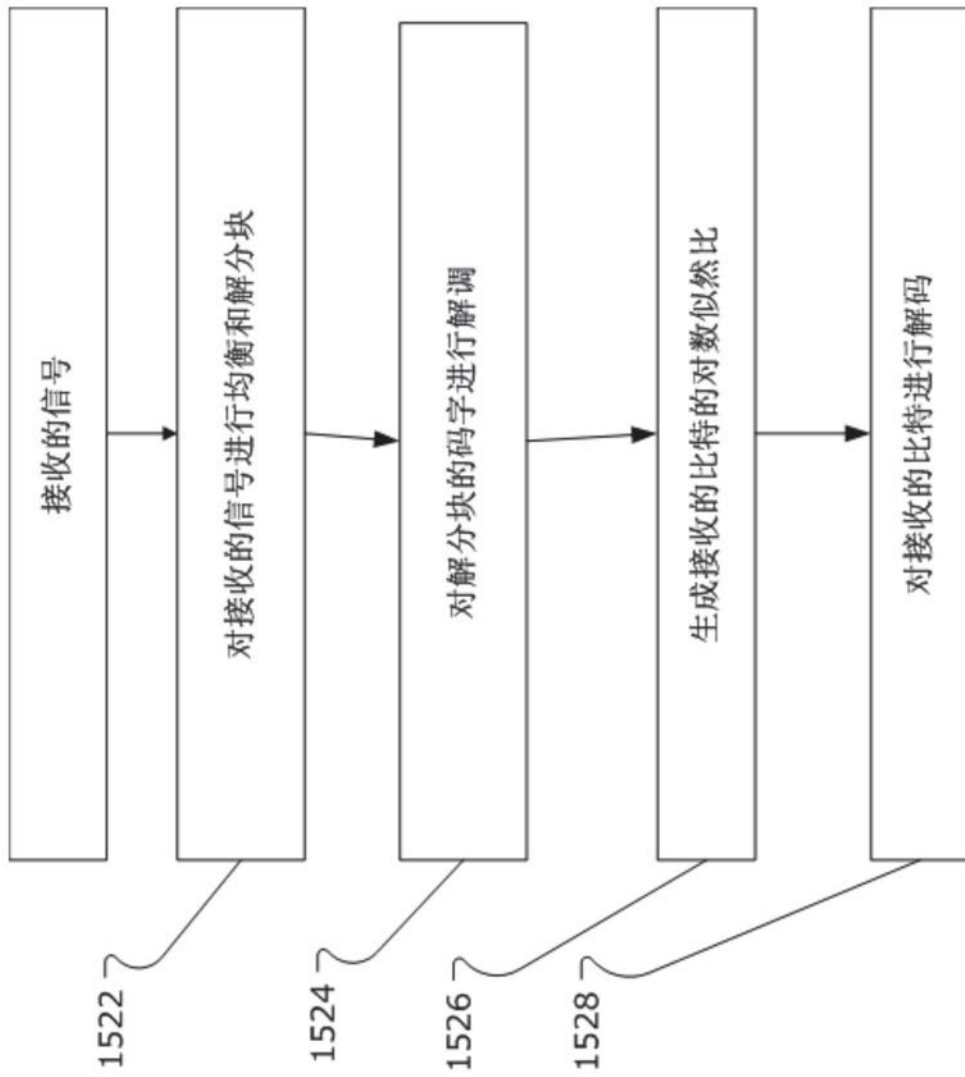


图15B

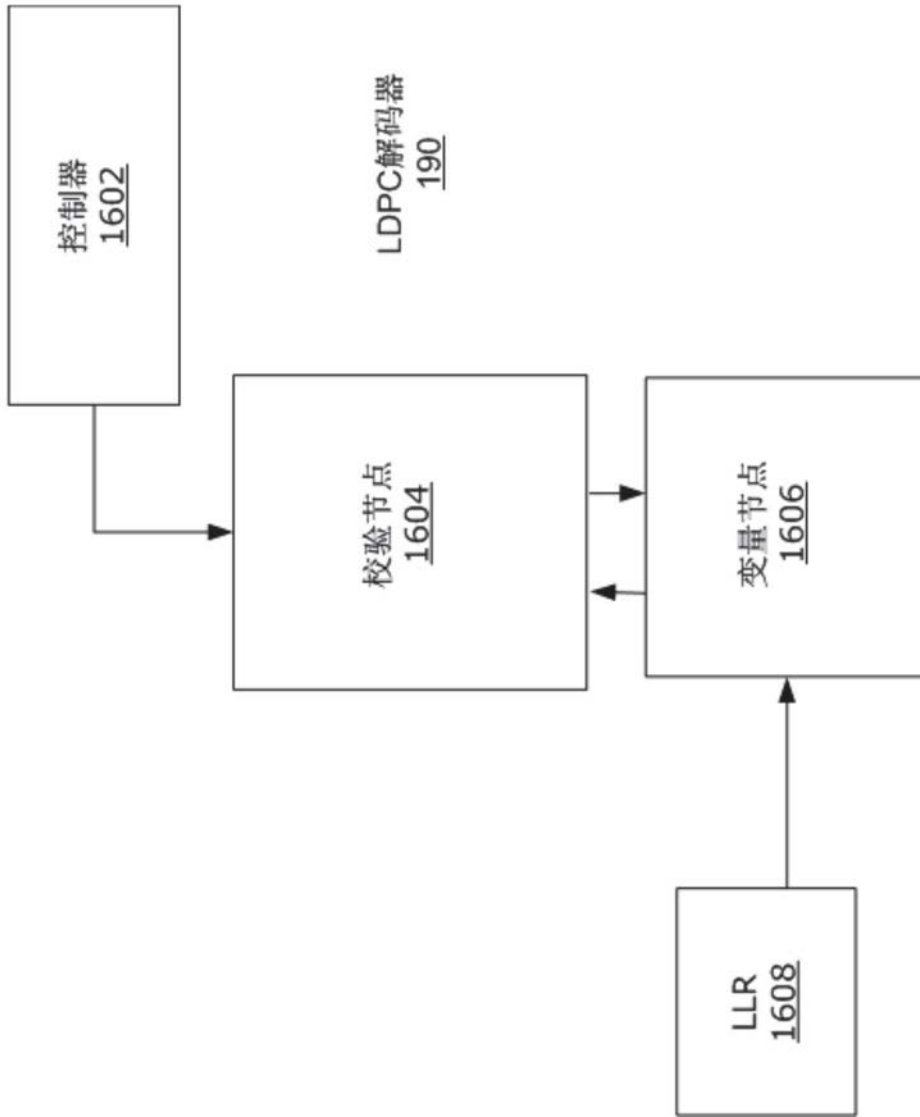


图16

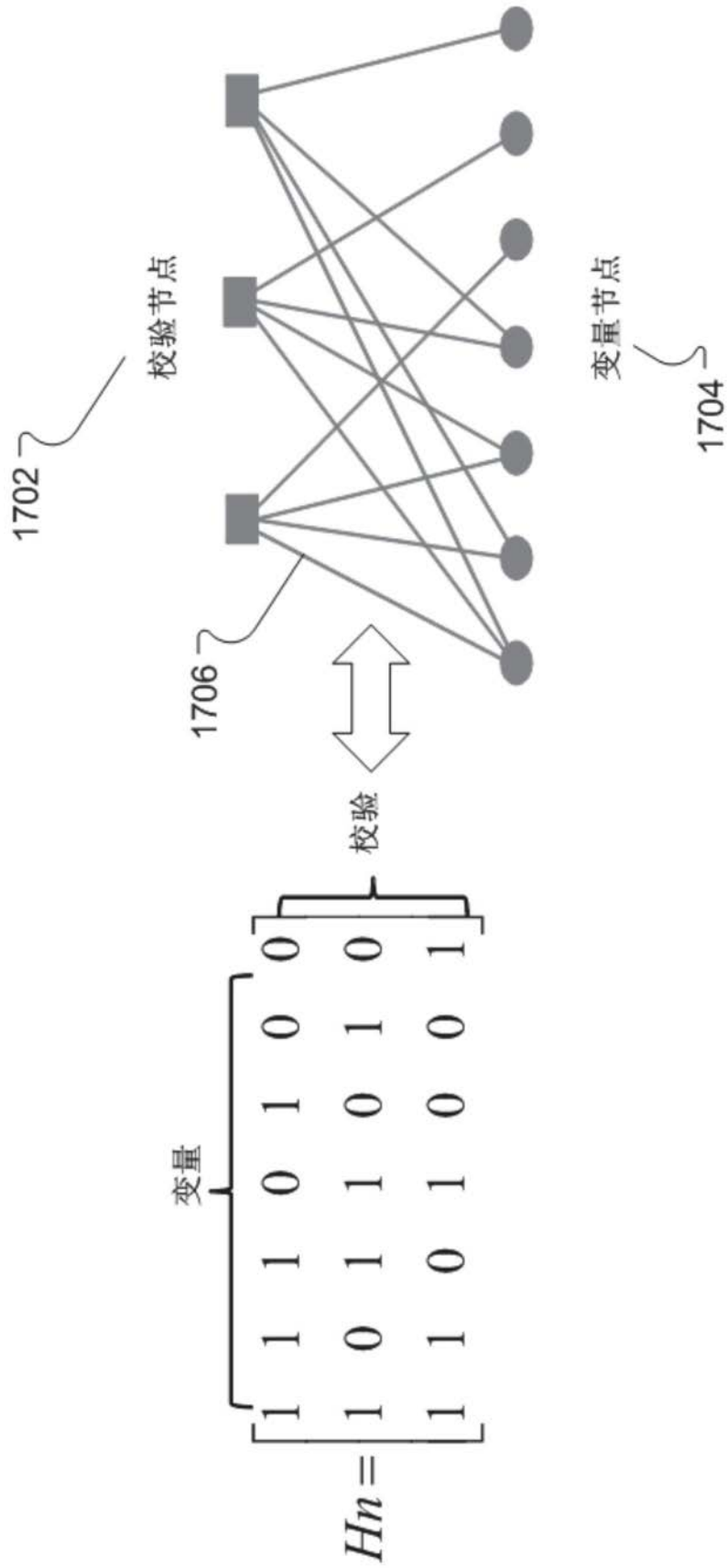


图17