

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
【部門区分】第 6 部門第 3 区分
【発行日】平成 18 年 7 月 20 日 (2006.7.20)

【公開番号】特開 2000-76133 (P2000-76133A)

【公開日】平成 12 年 3 月 14 日 (2000.3.14)

【出願番号】特願 平 11-158533

【国際特許分類】

G 0 6 F 12/14 (2006.01)

G 1 1 C 16/02 (2006.01)

【F I】

G 0 6 F 12/14 3 1 0 D

G 1 1 C 17/00 6 1 1 Z

【手続補正書】

【提出日】平成 18 年 6 月 5 日 (2006.6.5)

【手続補正 1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】 プログラムメモリと、

複数のプログラムの少なくとも 2 つのクラスの間の前記プログラムメモリの部分のためのアクセス特権を指示するセキュリティ・レジスタと、

前記プログラムメモリの第 1 の部分から複数のプログラムの第 1 のクラスを実行し、前記プログラムメモリの少なくとも 1 つの他の部分から複数のプログラムの少なくとも 1 つの他のクラスを実行するために接続されたプログラマブル・プロセッサとを含み、

前記プログラマブル・プロセッサ論理は、前記セキュリティ論理の制御下においてのみ、かつ前記セキュリティ論理がデータ・ポインタとアドレス・ポインタとの間の両立可能な所有権を指示するときのみ、前記メモリにアクセスできる、

集積回路。