

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4331993号
(P4331993)

(45) 発行日 平成21年9月16日 (2009. 9. 16)

(24) 登録日 平成21年6月26日 (2009. 6. 26)

(51) Int. Cl.	F I
HO 1 L 23/48 (2006. 01)	HO 1 L 23/48 G
HO 1 L 25/07 (2006. 01)	HO 1 L 25/04 C
HO 1 L 25/18 (2006. 01)	

請求項の数 3 (全 6 頁)

(21) 出願番号	特願2003-300178 (P2003-300178)	(73) 特許権者	000006013
(22) 出願日	平成15年8月25日 (2003. 8. 25)		三菱電機株式会社
(65) 公開番号	特開2004-153243 (P2004-153243A)		東京都千代田区丸の内二丁目7番3号
(43) 公開日	平成16年5月27日 (2004. 5. 27)	(74) 代理人	100101454
審査請求日	平成18年1月5日 (2006. 1. 5)		弁理士 山田 卓二
(31) 優先権主張番号	特願2002-298633 (P2002-298633)	(74) 代理人	100081422
(32) 優先日	平成14年10月11日 (2002. 10. 11)		弁理士 田中 光雄
(33) 優先権主張国	日本国 (JP)	(74) 代理人	100098280
			弁理士 石野 正弘
		(72) 発明者	小栗 慶久
			福岡県福岡市西区今宿東一丁目1番1号
			三菱セミコンエンジニアリング株式会社内
		(72) 発明者	髯浅 辰哉
			福岡県福岡市西区今宿東一丁目1番1号
			三菱セミコンエンジニアリング株式会社内
			最終頁に続く

(54) 【発明の名称】 電力用半導体装置

(57) 【特許請求の範囲】

【請求項 1】

ベース板、

裏主面が前記ベース板の第1主面上に固着されると共に、表主面には回路パターンが形成された絶縁基板、

この絶縁基板の前記回路パターン上に固着された複数の電力用半導体チップ、

前記絶縁基板の一辺近傍に配設されると共に、互いの少なくとも一部同士が所定の間隔をおいて対向する複数の主端子、

前記複数の主端子を固定する樹脂ライン、

前記複数の主端子の前記間隔を置いた部分に配設され前記複数の主端子間を絶縁する絶縁層、

一端の開口端が前記ベース板の周縁部に固着し少なくとも前記絶縁基板と前記電力用半導体チップを囲繞する樹脂製のケース、

および前記電力用半導体チップと前記主端子とを接続するボンディングワイヤ

を備えた電力用半導体装置において、

前記絶縁層を前記ケースとは別体の絶縁紙とすると共に、前記主端子と前記絶縁紙の共通する箇所に穴を形成し、前記絶縁紙と前記主端子とを前記樹脂ラインに一体的に成型固定したことを特徴とする電力用半導体装置。

【請求項 2】

ベース板、

10

20

裏主面が前記ベース板の第1主面上に固着されると共に、表主面には回路パターンが形成された第1と第2の絶縁基板、

この第1と第2の絶縁基板の夫々の前記回路パターン上に固着された複数の電力用半導体チップ、

前記第1の絶縁基板と前記第2の絶縁基板との隣接部の上部に間隔をおいて配設されると共に、互いの少なくとも一部同士が所定の間隔をおいて対向する複数の主端子、

前記複数の主端子を固定する樹脂ライン、

前記複数の主端子の前記間隔を置いた部分に配設され前記複数の主端子間を絶縁する絶縁層、

一端の開口端が前記ベース板の周縁部に固着し少なくとも前記第1と第2の絶縁基板と前記電力用半導体チップを囲繞する樹脂製のケース、

および前記電力用半導体チップと前記主端子とを接続するボンディングワイヤを備えた電力用半導体装置において、

前記絶縁層を前記ケースとは別体の絶縁紙とすると共に、前記主端子と前記絶縁紙の共通する箇所に穴を形成し、前記絶縁紙と前記主端子とを前記樹脂ラインに一体的に成型固定したことを特徴とする電力用半導体装置。

【請求項3】

樹脂で互いに一体化された主端子と絶縁紙とからなる端子ブロックを前記ケースに着脱自在としたことを特徴とする請求項1又は2に記載の電力用半導体装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、パワー半導体装置がパッケージ内に組み込まれた電力用半導体装置に関するものである。

【背景技術】

【0002】

この種のパワー半導体装置は、パッケージ(ケース)の底板を構成する金属の放熱板上に、半田により、表面に導電性の層を有する絶縁性のセラミック基板が設けられ、そのセラミック基板上面に導電層に、スイッチング用素子が取付けられている。また、ケース内部には、複数の主端子を保持するための端子ブロックが設けられており、各スイッチング素子は、主端子などにワイヤー配線を用いて結線される。前記主端子の一端はケース外に引き出され、接続端子となる。

【0003】

前記端子ブロックでは、複数の主端子を互いに絶縁するために、各主端子の間には絶縁紙が挿入され、ネジを用いて主端子が固定されていた。

【0004】

また、この種のパワー半導体装置には、絶縁紙は使用していないが、放熱効果を増すために、放熱板上に絶縁層を介して金属性の回路パターンを貼り合わせ、その回路パターン上に、外部取り出しのためのリードフレームを設け、そのリードフレーム上にデバイスを取り付けたものがある(例えば、特許文献1参照)。

【特許文献1】特開平09-129822号「半導体装置」(段落番号[0031]～[0044]、図1)

【発明の開示】

【発明が解決しようとする課題】

【0005】

上述のように、端子ブロックの形成には、主端子と絶縁紙とを交互に貼り合わせる作業が必要であるため、作業性が低く、最終工程がネジによる固定のためネジと主端子との絶縁不具合を発生させる恐れがあった。

【0006】

一方、特許文献1のものでは、放熱効果は優れているものの、多くの絶縁層および金属層を必要とするため高価となり、組み立て工程も複雑化した。

【0007】

この発明は、組み立て工程を少なくして端子ブロックの形成を容易にする電力用半導体装置を提供するものである。

【課題を解決するための手段】

【0008】

本発明は、半導体装置のケース内部にて、主端子およびその主端子を固定する樹脂ラインからなる端子ブロックを金型を用いて形成できる電力用半導体装置を提供する。前記樹脂ラインに固定すべき必要枚数の主端子および各主端子間に挿入される絶縁紙に対し、それぞれ共通する個所に穴を形成しておく。そして前記金型にセットした主端子および絶縁紙を、成型時に移動しないように、当該金型に備えたガイド等にて保持する。そして、樹脂ラインを成型する際に、前記穴に注入した樹脂と一体的に成型することで、前記主端子および絶縁紙を樹脂ラインに固定する。

10

【発明の効果】

【0009】

この発明によれば、端子ブロックの形成の際、樹脂ラインの成型時に、主端子だけでなく、絶縁紙と一緒に樹脂ラインに成型固定するようにしたので、主端子や絶縁紙を個々に組み立てる必要がなくなり、作業性が飛躍的に改善され、又、ロボットなどの高価な装置を必要としないので製品を安価に提供できる。また、主端子の固定にネジなどを使用しないため、絶縁不具合等の発生をなくせる。

【発明を実施するための最良の形態】

20

【0010】

実施の形態1.

本発明の実施の形態1における端子ブロック50を適用して形成されたパワー半導体装置の内部平面図であり、この図1中のA-AラインおよびB-Bラインでの断面図を図2および図3に示す。パワー半導体装置のパッケージであるケース1の底面として熱伝導性のよい放熱板2が取付けネジにより取り付けられており、その放熱板2上でかつ、放熱板2を2分するように、樹脂ライン3が設けられる。その樹脂ライン3両側で前記放熱板2上には、それぞれ絶縁基板4が設けられ、その絶縁基板4上には所定の半導体素子5が実装されている。

【0011】

30

図4は端子ブロック50の組み立て図を示したものであり、図示のように、樹脂ライン3には、3個の主端子6(6a、6b、6c)と、各主端子間に挿入される2枚の絶縁紙7(7a、7b)が図示した順序で組み立てられ、端子ブロック50が形成される。各主端子6a、6b、6cには、外部接続のために、一方端に接続用端子8a、8b、8cを備える。この接続用端子に形成したネジ挿通穴に対応して、ケース1側に穴Pが形成される(図3)。これらの主端子や絶縁紙は、従来、ネジを用いて樹脂ライン3に固定していたが、本発明では以下のような方法で行う。

【0012】

主端子6および絶縁紙7に、図4で示されるように、それぞれ対応する個所に2個ずつ穴Qを形成しておき、金型を用いた樹脂ライン3の成型時に、これらの穴Qに注入した樹脂3aと共に一体成型することで主端子6および絶縁紙7を樹脂ライン3に固定している。

40

【0013】

但し、金型による成型時には、絶縁紙7が移動しないように保持しておく必要があり、そのため、図5に示すように、絶縁紙7の両側を保持するためのガイド21と、絶縁紙7aを上方から抑え込む支持部材22とを前記金型に備えている。図5は、図4で示した順に組み立てた端子ブロック50におけるC-C'ラインでの断面図である。

【0014】

図6は、端子ブロック50を放熱板2上に装着した状態を示しており、樹脂ライン3の両側にし絶縁基板4が設けられ、その絶縁基板4に実装された半導体素子5は、導電性ワ

50

イヤ9によって、主端子6に接続される。

【0015】

その後、半導体素子5を埋設するようにケース1内にゲル状樹脂(不図示)が充填され、最後にケース1に上蓋10が取付けられる。

【0016】

上記の実施の形態では、予め作製した着脱自在の端子ブロック50をケース1に組み込んだが、主端子の一部をケースにインサートするなどして、ケース1の成型時に端子ブロック50を一体的に成型してもよい。前者の場合は、成型金型の構造が前者のものと比較して単純となるため、金型加工の容易化を図れるだけでなく、成型不良を低減できる。後者の場合、組み立てが簡単となり、生産性が優れる。

10

【0017】

上記実施の形態では、主端子6の両側に絶縁基板4を配設して、ボンディングワイヤの長さを短くし、結果的にワイヤボンディング時間の短縮により生産性の向上を図ったが、絶縁基板の一边近傍に主端子を配設した構造も可能である。

【0018】

また、端子ブロックを着脱自在に設ければ、組み立て時の生産性を更に高め得る効果がある。

【図面の簡単な説明】

【0019】

【図1】本発明の電力用半導体装置の内部平面図

20

【図2】図1中のA-Aラインでの断面図

【図3】図1中のB-Bラインでの断面図

【図4】端子ブロックの組み立て図

【図5】端子ブロックの組み立て時の様子を示した断面図

【図6】ケースに装着した端子ブロックの正面図

【符号の説明】

【0020】

1 ケース

2 放熱板

3 樹脂ライン

30

4 絶縁基板

5 半導体素子

6 主端子

7 絶縁紙

8 接続用端子

9 導電性ワイヤ

10 上蓋

21 ガイド

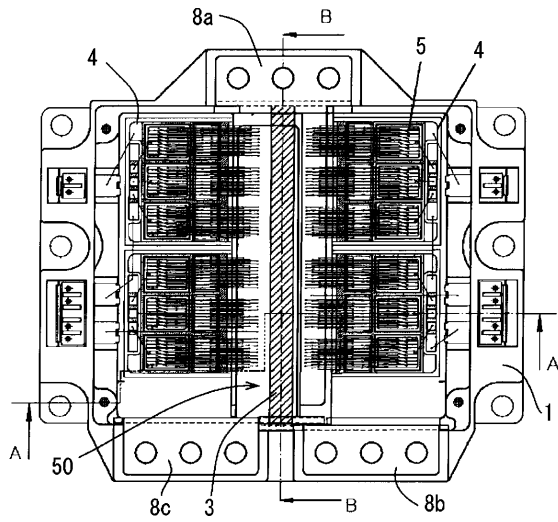
22 支持部材

50 端子ブロック

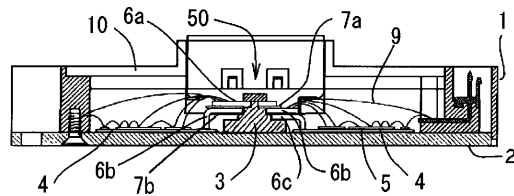
40

Q 穴

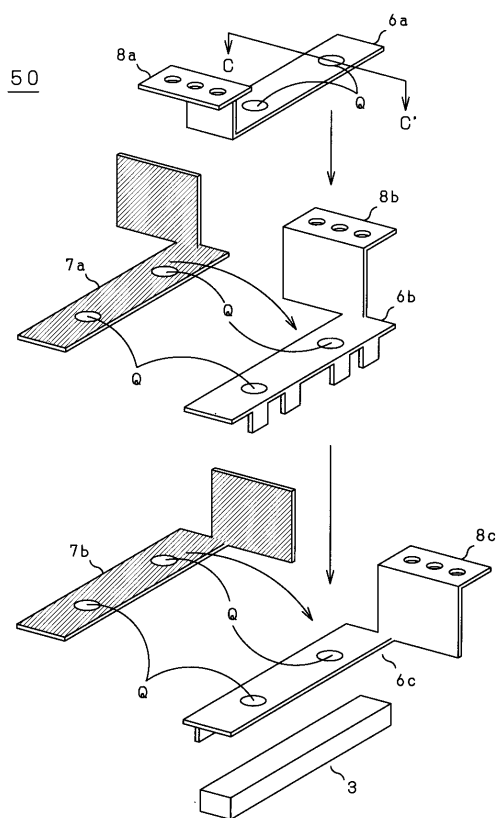
【図 1】



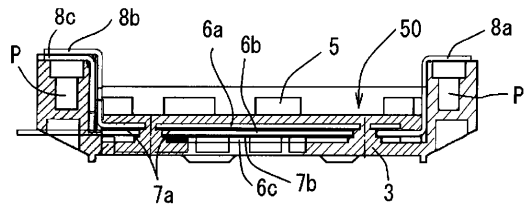
【図 2】



【図 4】

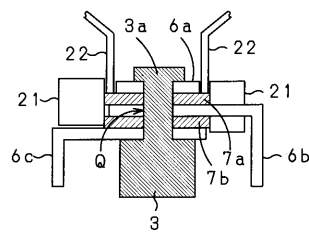


【図 3】

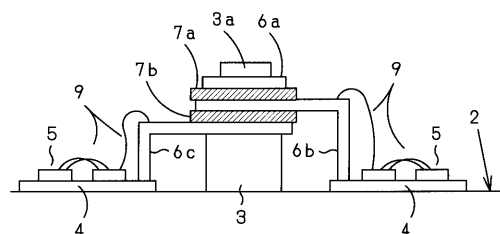


【図 5】

50



【図 6】



フロントページの続き

審査官 山本 雄一

(56)参考文献 特開平09-121019 (JP, A)
特開平09-129822 (JP, A)

(58)調査した分野(Int.Cl., DB名)
H01L 23/48
H01L 25/07
H01L 25/18