

發明專利說明書

公告本

(本申請書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：97145735

※申請日期：97 年 11 月 26 日

※IPC 分類：G02F 1/133 (2006.01)

一、發明名稱：

(中) 顯示裝置及其驅動方法

(英) Display device and driving method thereof

二、申請人：(共 1 人)

1. 姓 名：(中) 半導體能源研究所股份有限公司

(英) SEMICONDUCTOR ENERGY LABORATORY CO., LTD.

代表人：(中) 1. 山崎 舜平

(英) 1. YAMAZAKI, SHUNPEI

地 址：(中) 日本國神奈川縣厚木市長谷三九八番地

(英) 398, Hase, Atsugi-shi, Kanagawa-ken 243-0036, Japan

國籍：(中英) 日本 JAPAN

三、發明人：(共 1 人)

1. 姓 名：(中) 吉田 泰則

(英) YOSHIDA, YASUNORI

國 籍：(中) 日本

(英) JAPAN

四、聲明事項：

◎本案申請前已向下列國家(地區)申請專利 ☐ 主張國際優先權：

【格式請依：受理國家(地區)；申請日；申請案號數 順序註記】

1. 日本 ; 2007/11/29 ; 2007-308858 ☒ 有主張優先權

中文發明摘要

發明之名稱：顯示裝置及其驅動方法

具有使用包含子像素之像素的顯示裝置，可提供具有改善視角及品質之動像顯示的顯示裝置，而無需增加由於子像素之驅動的功率消耗。提供可藉由複數個開關來改變導電狀態的電路，且相互傳輸複數個子像素及電容器元件中的電荷，使得可將所欲的電壓施加至複數個子像素而無需複數次地自外部來施加電壓。此外，其中各個子像素顯示黑色的週期係依據電荷的轉移而提供。

六、英文發明摘要

發明之名稱：DISPLAY DEVICE AND DRIVING METHOD THEREOF

With a display device using a pixel which includes a sub-pixel, the display device with improved viewing angle and quality of moving image display is provided without increase in power consumption by driving of the sub-pixel. A circuit which can change conducting states by a plurality of switches is provided, and charge in a plurality of sub-pixels and a capacitor element is transported mutually, so that desired voltage is applied to the plurality of sub-pixels without applying voltage in plural times from external. Moreover, a period in which each sub-pixel displays black is provided in accordance with transfer of charge.

七、指定代表圖：

(一)、本案指定代表圖為：第(1A)圖

(二)、本代表圖之元件代表符號簡單說明：

- 10：第一電路
- 11：第一導線
- 12：第二導線
- 13：第三導線
- 21：第四導線
- 22：第五導線
- 31：第一液晶元件
- 32：第二液晶元件
- 41：第一子像素
- 42：第二子像素
- 50：電容器元件
- 60：第二電路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：無

九、發明說明

【發明所屬之技術領域】

本發明關於顯示裝置及半導體裝置，且本發明關於具有顯示裝置於顯示部之中的電子裝置。

【先前技術】

相較於使用陰極射線管的顯示裝置，液晶顯示裝置具有諸如薄、輕便、低功率消耗、或其類似者之一些優點。進一步地，因為液晶顯示裝置可廣泛地應用於從具有數英寸對角線之顯示部的小尺寸顯示裝置到具有超過100英寸的大尺寸顯示裝置，所以可將液晶顯示裝置寬廣地使用做為諸如行動電話、相機、攝影機、電視接收器、或其類似物之各式各樣電子裝置的顯示裝置。

雖然液晶顯示裝置具有優異之通用的多功能性，但存在有其中，相較於諸如CRT或其類似物之其他的顯示裝置，影像品質會變低的問題；原因包含：當切換自斜角度時由於顯示之大視角的相依性所產生之影像品質的降低；因為來自背光之光漏洩所導致的低對比；因為低的回應速度所造成之低品質的動像，或其類似情事。

然而，近年來，影像品質已藉由新的液晶模式之發展而獲得改善。取代習知已使用之扭轉向列（TN）模式，以下之各式各樣的液晶模式被發展出且付諸實用：板內切換（IPS）模式及邊緣電場切換（FFS）模式，其具有優異的視角特徵；垂直配向（VA）模式，其具有高的對比比例

；光學補償雙折射（OCB）模式，其之回應速度快且移動顯示的品質高；或其類似模式。

此處，雖然VA模式液晶顯示裝置易於增加對比比例，但仍具有顯示之視角相依性大的問題。因此，發展出多域VA（MVA）模式及圖案化VA（PVA）模式，藉由該等模式，可將像素畫分成爲複數個域且在各個域之中將液晶的定向改變，以致使更寬廣的視角得以實現；然而，即使使用此一多域方法，仍無法獲得足夠的視角特徵。

因此，專利文獻1（日本專利公開申請案第2003-295160號）提出，將像素畫分成爲複數個子像素，且將不同的信號電壓施加至各個子像素，以致使顯示的視角特徵平均取得，而增加視角。

【發明內容】

在專利文獻1之中所揭示的方法中，因爲像素係畫分以成爲二子像素且不同的信號電壓係施加至各個子像素，所以分別地需要信號線（亦稱爲資料線或源極線），用以供應信號電壓至該二子像素之各個。此外，用以驅動各個信號線之信號線驅動器（亦稱爲資料驅動器或源極驅動器）亦係必要的，以致存在有製造成本及功率消耗會由於增加電路尺度而增加的問題。

再者，近年來，已針對液晶顯示裝置所使用的液晶面板提高清晰度；且因此，不僅對於電視接收器之大尺寸液晶面板，而且對於行動電話或其類似物之小尺寸或中尺寸

液晶面板，均需要更高的清晰度。如專利文獻1之中所揭示地，在藉由供應信號電壓至複數個子像素之各個以改善視角特徵的方法中，電路尺度會增加且高速電路係必要的；因而，在朝向高清晰度的趨勢中，存在有該方法係不利之問題。

而且，爲了要增強液晶顯示裝置的影像品質，不僅視角，而且動像顯示的影像品質，對比比例，或類似者均必須予以改善；因此，如上述地，僅液晶顯示裝置之一特徵的改善係不夠的，且朝向高位準之同時的任何其他特徵之改善以供液晶顯示裝置之整個影像品質的增強用係必要的。此外，針對裝置而言，降低功率消耗以及改善液晶顯示裝置的顯示特徵均係重要的，若裝置之功率消耗降低時，則可藉由抑制熱產生而實現裝置的穩定操作及安全性；而且從應付資源的匱乏及全球暖化的預防之對策的觀點來看，降低功率消耗亦係重要的。

本發明已鑒於上述問題而達成，目的在於提供具有改善之視角的顯示裝置及其驅動方法。選擇地，另一目的在於提供具有增強影像品質之靜像和動像顯示的顯示裝置及其驅動方法，又一目的在於提供具有改善之對比比例的顯示裝置及其驅動方法，再一目的在於提供無閃爍的顯示裝置及其驅動方法，仍一目的在於提供具有增大之回應速度的顯示裝置及其驅動方法，另再一目的在於提供具有低功率消耗的顯示裝置及其驅動方法，以及又再一目的在於提供具有低製造成本的顯示裝置及其驅動方法。

本發明係爲了解決上述之目的而創新；特定地，提供其中導電狀態可藉由複數個開關而改變的電路，且使複數個子像素與電容器元件中的電荷相互地轉移，使得可將所欲的電壓施加至複數個子像素而無需自外部來執行複數次的電壓施加；此外，其中各個子像素顯示黑色的週期係依據電荷的轉移而提供。

本發明之液晶顯示裝置的一觀點包含複數個像素，該複數個像素包含第一液晶元件、第二液晶元件、電容器元件、及包含功能的電路。使第一液晶元件或第二液晶元件與第一導線之間的連接變成導電，用以施加第一電壓至第一液晶元件及電容器元件，或至第二液晶元件及電容器元件。切換係執行於其中使第一液晶元件與電容器元件之間的連接變成導電且使第二液晶元件與電容器元件之間的連接變成不導電的第一狀態，與其中使第一液晶元件與電容器元件之間的連接變成不導電且使第二液晶元件與電容器元件之間的連接變成導電的第二狀態之間。使第一液晶元件、第二液晶元件、電容器元件、及第二導線之間的連接變成導電，用以施加第二電壓至第一液晶元件、第二液晶元件、及電容器元件。

本發明之液晶顯示裝置的另一觀點包含複數個像素，該複數個像素包含第一液晶元件、第二液晶元件、電容器元件、及包含功能的電路。使第一液晶元件、第二液晶元件、及第一導線之間的連接變成導電，用以施加第一電壓至第一液晶元件及第二液晶元件。切換係執行於其中使第

一液晶元件與電容器元件之間的連接變成導電且使第二液晶元件與電容器元件之間的連接變成不導電的第一狀態，與其中使第一液晶元件與電容器元件之間的連接變成不導電且使第二液晶元件與電容器元件之間的連接變成導電的第二狀態之間。使第一液晶元件、第二液晶元件、電容器元件、及第二導線之間的連接變成導電，用以施加第二電壓至第一液晶元件、第二液晶元件、及電容器元件。

本發明之液晶顯示裝置的又一觀點包含複數個像素，該複數個像素包含第一液晶元件、第二液晶元件、電容器元件、及包含功能的電路。使第一液晶元件、第二液晶元件、電容器元件、與第一導線之間的連接變成導電，用以施加第一電壓至第一液晶元件、第二液晶元件、及電容器元件。切換係執行於其中使第一液晶元件與電容器元件之間的連接變成導電且使第二液晶元件與電容器元件之間的連接變成不導電的第一狀態，與其中使第一液晶元件與電容器元件之間的連接變成不導電且使第二液晶元件與電容器元件之間的連接變成導電的第二狀態之間。使電容器元件與第二導線之間的連接變成導電，用以施加第二電壓至電容器元件。

本發明之液晶顯示裝置的再一觀點包含複數個像素，該複數個像素包含第一液晶元件、第二液晶元件、第一開關、電容器元件、第二開關、第三開關、及第四開關。第一開關的端子係電性連接至第二導線；第二開關的端子係電性連接至第一開關的另一端子及電容器元件，且第二開

關的另一端子係電性連接至第一液晶元件；第三開關的端子係電性連接至第一開關的另一端子及電容器元件，且第三開關的另一端子係電性連接至第二液晶元件；以及第四開關的端子係電性連接至第一開關的另一端子及電容器元件，且第四開關的另一端子係電性連接至第一導線。

本發明之液晶顯示裝置的仍一觀點包含複數個像素，該複數個像素包含第一液晶元件、第二液晶元件、第一開關、電容器元件、第二開關、第三開關、及第四開關。第一開關的端子係電性連接至第二導線；第二開關的端子係電性連接至第一開關的另一端子及電容器元件，且第二開關的另一端子係電性連接至第一液晶元件；第三開關的端子係電性連接至第一開關的另一端子及電容器元件，且第三開關的另一端子係電性連接至第二液晶元件；以及第四開關的端子係電性連接至第一開關的另一端子及電容器元件，且第四開關的另一端子係電性連接至第一導線。本發明之液晶顯示裝置進一步包含第一掃描線、第二掃描線、第三掃描線、及第四掃描線。第一掃描線藉由信號來控制第一開關，以控制用以驅動第一液晶元件及第二液晶元件的電壓之施加狀態；第二掃描線藉由信號來控制第二開關，以控制電容器元件與第一液晶元件之間的電性連接；第三掃描線藉由信號來控制第三開關，以控制電容器元件與第二液晶元件之間的電性連接；以及第四掃描線藉由信號來控制第四開關，以控制電容器元件與第一導線之間的電性連接。

注意的是，可使用例如電性開關及機械開關之各式各樣種類的開關；亦即，可使用任何元件而無需受限於特殊的類型，只要其可控制電流流動即可。例如，可使用電晶體（例如，雙極性電晶體或MOS電晶體）、二極體（例如，PN二極體、PIN二極體、肖特基二極體、金屬-絕緣體-金屬（MIM）二極體、金屬-絕緣體-半導體（MIS）二極體、或二極體連接之電晶體）、閘流體、或其類似物，以做為開關；選擇性地，可使用其中結合該等元件之邏輯電路以做為開關。

注意的是，當明確地描述A與B連接時，則包含其中A與B係電性連接於該處的情況，其中A與B係功能性地連接於該處的情況，以及其中A與B係直接連接於該處的情況。尤其，其中A與B係電性連接於該處的情況包含其中在該處具有某些電性操作的物體係設置於A與B之間的情況；此處，A及B之各者係物體（例如，裝置、元件、電路、導線、電極、端子、導電膜、或層）。因此，包含圖式及本文中所示之另外的連接關係而無需受限於例如，該等圖式及本文中所示之連接關係的預定連接關係。

注意的是，可使用各式各樣的電晶體以做為電晶體，而無需受限於某一類型；例如，可使用包含非晶矽、多晶矽、微晶（亦稱為半非晶）矽、或其類似物所代表之非單晶半導體膜的薄膜電晶體（TFT）。TFT之使用具有各式各樣的優點；例如，因為電晶體可在比使用單晶矽的情況之溫度更低的溫度處形成，所以可實現製造成本上的降低

，或製造裝置之尺寸上的增大。電晶體可隨著該製造裝置之尺寸上的增加而使用大的基板來予以形成；因而，可同時形成且因此，可低成本地形成大量的顯示裝置。進一步地，因為製造溫度低，所以可使用具有低熱阻之基板。因而，可將電晶體形成於透光基板之上；所以，可藉由使用形成於透光基板上之電晶體以控制顯示元件中之光的透射。選擇性地，因為電晶體的厚度薄，所以形成電晶體之部分的膜可透射光；因此，可增加孔徑比。

選擇性地，可使用包含諸如 ZnO 、 a-INGaZnO 、 SiGe 、 GaAs 、 IZO 、 ITO 、或 SnO 之化合物半導體或氧化物半導體的電晶體；藉由使此一化合物半導體或氧化物半導體變薄所獲得的薄膜電晶體；或其類似物。因此，製造溫度可變低，且例如，電晶體可在室溫製造；因而，電晶體可直接地形成於諸如塑膠基板或膜基板之具有低熱阻的基板之上。注意的是，此一化合物半導體或氧化物半導體不僅可使用於電晶體的通道部分，而且可使用於其他的應用。例如，可將此一化合物半導體或氧化物半導體使用做為電阻器、像素電極、或具有透光性質之電極；進一步地，因為可將此一元件同時地形成，所以可降低成本。

選擇性地，可使用藉由使用噴墨法或印刷法所形成的電晶體或其類似物；從而，電晶體可在室溫或低真空處形成，或可使用大的基板以形成。因為可無需使用罩幕（光罩）而形成電晶體，所以可易於改變晶體的佈局；進一步地，因為無需使用阻體，所以材料成本會降低且步驟的數

目會減少。此外，因為僅將膜形成於所需之部分，所以與其中在將膜形成於整個表面上之後才執行蝕刻的製造方法相較地，材料並不會被浪費，且成本可予以降低。

注意的是，一像素對應於其之亮度可被控制之一元件，例如一像素對應於一彩色元件，且亮度係以一彩色元件而表示；因此，在具有 R（紅色）、G（綠色）、及 B（藍色）之彩色元件的彩色顯示裝置之情況中，影像的最小單元係由 R 像素、G 像素、及 B 像素之三像素所形成。注意的是，該等彩色元件並未受限於該三色，且可使用超過三色的彩色元件及/或可使用除了 RGB 之外的彩色，例如可藉由添加 W（白色）而使用 RGBW；選擇性地，可使用添加有黃色、青色、洋紅色、翠綠色、朱紅色、或其類似物的其中之一或更多彩色的 RGB；進一步選擇性地，可將與 R、G、及 B 的至少之一相似的彩色添加至 RGB，例如，可使用 R、G、B1、及 B2。雖然 B1 和 B2 二者均為藍色，但它們具有稍為不同的頻率；同樣地，可使用 R1、R2、G、及 B。藉由使用該等彩色元件，可執行更接近真實物體的顯示，且可降低功率消耗。如另一實例，當一彩色元件的亮度係由使用複數個區域所控制時，一區域可對應於一像素；例如，當執行面積比例灰階顯示或包含子像素時，控制亮度之複數個區域係設置於一像素元件中且灰階係以所有該等區域來表示，以及控制亮度之一區域可對應於一像素，在該情況中，一彩色元件係由複數個像素所形成。選擇性地，即使當控制亮度之複數個區域係設置於一彩色元件之中時

，可將該等區域聚集且將一彩色元件稱為一像素，在該情況中，一彩色元件係由一像素所形成。此外，當一彩色元件之亮度係由複數個區域所控制時，助成顯示之區域可在一些情況中根據像素而具有不同的區域尺寸；選擇性地，在一彩色元件中之控制亮度的複數個區域中，供應至個別區域之信號可稍為變化以使視角變寬，亦即，包含於一彩色元件中的複數個區域之中的像素電極之電位可相互地不同；因而，施加至液晶分子的電壓會根據像素電極而變化，所以可使視角變寬。

注意的是，當明確地描述為一像素（針對三色）時，則所對應的是，其中將該處之 R、G、及 B 的三像素視為一像素的情況。當明確地描述為一像素（針對一色）時，則所對應的是，其中在該處所設置於各個彩色元件中的複數個區域係共同地視為一像素。

注意的是，在一些情況中，像素係以矩陣而設置（配置）。此處，像素係以矩陣而設置（配置）的說明包含其中在該處之像素係以直線或以鋸齒線而排列於縱向方向或橫向方向之中。例如，當全彩色顯示係以三彩色元件（例如，RGB）而執行時，則以下的情況係包含於該處之中：其中像素係以條狀而配置於該處的情況，其中三彩色元件的點係以三角圖案而配置於該處的情況，以及其中三彩色元件的點係以拜爾（Bayer）而排列而設置於該處的情況。注意的是，彩色元件並未受限於三彩色，而是可使用超過三彩色的彩色元件，例如，RGBW（W 對應於白色）或

添加有黃色、青色、洋紅色、及類似者的其中之一或更多的 RGB。此外，顯示區域的尺寸可在彩色元件之個別的點之中變化；因此，可降低功率消耗或可延長顯示元件的壽命。

注意的是，電晶體係具有閘極、汲極、及源極之至少三個端子的元件，電晶體包含通道區於汲極區與源極區之間，且電流可穿過汲極區、通道區、及源極區。此處，由於電晶體的源極及汲極可根據電晶體的結構、操作條件、及類似者而改變，所以界定何者為源極或汲極係困難的；因此，在此文件（說明書、申請專利範圍、圖式、或其類似者）之中，作用為源極及汲極的區域在一些情況中並未稱為源極或汲極。在此情況中，例如源極及汲極的其中之一可稱為第一端子，且其另一可稱為第二端子；選擇性地，源極及汲極的其中之一可稱為第一電極，且其另一可稱為第二電極；進一步選擇性地，源極及汲極的其中之一可稱為源極區，且其另一可稱為汲極區。

注意的是，閘極對應於全部的或部分的閘極電極及閘極導線（亦稱為閘極線、閘極信號線、掃描線、掃描信號線、或其類似物），閘極電極對應於與形通道區之半導體重疊而以閘極絕緣插入於該處之間的導電膜之一部分。注意的是，在一些情況中，部分之閘極電極與 LDD（微摻雜汲極）區或源極區（或汲極區）重疊，而以閘極絕緣膜插入於該處之間。閘極導線對應於用以連接電晶體之閘極電極的導線，用以連接像素中所包含之閘極電極的導線，或

用以連接閘極電極至另一導線的導線。

注意的是，閘極端子對應於部分之閘極電極部（區域、導電膜、導線、或其類似物），或電性連接至閘極電極部（區域、導電膜、導線、或其類似物）。

當導線被稱為閘極電極、閘極線、閘極信號線、掃描線、掃描信號線、或其類似物時，則存在有其中在該處之電晶體的閘極並未連接至該導線的情況。在此情況中，該閘極導線、閘極線、閘極信號線、掃描線、或掃描信號線在一些情況中對應於形成在與電晶體之閘極相同的層之中的導線，由與電晶體之閘極相同的材料所形成之導線，或與電晶體之閘極同時形成的導線。此一導線的實例包含儲存電容之導線、電源供應線、及參考電位供應線。

源極對應於全部的或部分的源極區、源極電極、及電極導線（亦稱為源極線、源極信號線、資料線、資料信號線、或其類似物）。源極區對應於包含大量的p型雜質（例如，硼或銻）或n型雜質（例如，磷或砷）之半導體區；因此，所謂LDD（微摻雜汲極）區之包含少量p型雜質或n型雜質的區域並不包含於源極區之中。源極電極係部分之由不同於源極區的材料所形成之導電層，且係電性連接至源極區；然而，存在有其中在該處之源極電極和源極區係統稱為源極電極的情況。源極導線對應於用以連接電晶體之源極電極的導線，用以連接像素中所包含之源極電極的導線，或用以連接源極電極至另一導線的導線。

注意的是，源極端子對應於部分之源極區、源極電極

、或電性連接至源極電極之部（區域、導電膜、導線、或其類似物）。

當導線被稱為源極導線、源極線、源極信號線、資料線、資料信號線、或其類似物時，則存在有其中在該處之電晶體的源極（汲極）並未連接至該導線的情況。在此情況中，該源極導線、源極線、源極信號線、資料線、或資料信號線在一些情況中對應於形成在與電晶體之源極（汲極）相同的層之中的導線，由與電晶體之源極（汲極）相同的材料所形成之導線，或與電晶體之源極（汲極）同時形成的導線。此一導線的實例包含儲存電容之導線、電源供應線、及參考電位供應線。

注意的是，汲極係與源極相似。

注意的是，半導體裝置對應於具有包含半導體元件（例如，電晶體、二極體、或閘流體）之電路的裝置，該半導體裝置亦可指示可藉由使用半導體特徵而作用之所有裝置。選擇性地，該半導體裝置有關包含半導體材料的裝置。

顯示元件對應於光學調變元件、液晶元件、發光元件、EL元件（有機EL元件、無機EL元件、或包含有機及無機材料二者的EL元件）、電子發射體、電泳元件、放電元件、光反射元件、光繞射元件、數位微型反射鏡裝置（DMD）、或其類似物。注意的是，本發明並未受限於此。

顯示裝置對應於包含顯示元件的裝置，該顯示裝置可包含複數個具有顯示元件的像素，該顯示裝置可包含用以

驅動複數個像素之週邊驅動器電路，用以驅動複數個像素之週邊驅動器電路可形成於與該複數個像素相同的基板上。該顯示裝置亦可包含藉由打線接合或凸塊接合而設置於基板上之週邊驅動器電路，亦即，藉由所謂晶片在玻璃上（COG）、TAB、或其類似方法所連接的IC晶片；進一步地，顯示裝置亦可包含附著IC晶片、電阻器、電容器、電感器、電晶體、或其類似物的撓性印刷電路（FPC）。該顯示裝置亦可包含透過撓性印刷電路（FPC）而連接以及附著IC晶片、電阻器、電容器、電感器、電晶體、或其類似物的印刷電路板（PWB）。該顯示裝置亦可包含諸如偏光板或延遲板之光學片。該顯示裝置亦可包含照明裝置、裝飾、聲頻輸入及輸出裝置、光學感測器、或其類似物。

此處，照明裝置可包含導光板、稜鏡片、漫射片、反射片、光源（例如，LED或冷陰極螢光燈）、冷卻裝置（例如，水冷式或氣冷式），或其類似物。

液晶顯示裝置對應於包含液晶元件之顯示裝置、液晶顯示裝置包含直視式液晶顯示器、投影式液晶顯示器、透射式液晶顯示器、反射式液晶顯示器、透射反射式液晶顯示器、及類似物於其種類中。

當明確地描述B係形成於A之上或整個A之上時，無需一定要意指B係以與A直接接觸而形成；該描述包含其中A與B並未相互直接接觸於該處之情況，亦即，包含其中在該處，另一物體係插入於A與B之間的情況。此處，A及B各對應於物體（例如，裝置、元件、電路、導線、電極、

端子、導電膜、或層)。

至於依據本發明之液晶顯示裝置及其驅動方法，即使當爲了要改善視角而將一像素畫分成爲複數個子像素時，以及當使用其中將不同的信號電壓施加至子像素之視角改善方法時，並不會爲驅動子像素而產生電路尺寸上的增加，電路之驅動速度上的增加，或其類似情事；因而，可實現功率消耗上及製造成本上的降低。此外，可將精確的信號輸入至各個子像素，使得可改善靜像顯示的品質；再者，因爲可在任意的時序中顯示黑色影像而無需增加特殊的電路及改變結構，所以可改善動像顯示的品質。

進一步地，關於依據本發明之液晶顯示裝置及其驅動方法，對比比例可藉由提供其中顯示黑色影像的週期而改善，影像之閃爍可藉由縮短黑色影像的顯示週期而降低，以及顯示的回應速度可藉由過驅動而增加。再者，可將液晶面板之驅動器電路的驅動頻率設定爲低，使得可降低功率消耗。

【實施方式】

在下文中，將參照圖式來敘述本發明之實施例模式；然而，本發明可以以各式各樣的模式而實施，且熟習於本項技藝之該等人士易於瞭解的是，可多方面地改變模式和細節而不會背離本發明之範疇及精神。因此，本發明不應被解讀爲受限於該等實施例模式的說明。

(實施例模式1)

<操作及像素結構的實例>

首先，將敘述其中像素電路應具有以便解決上述目的之操作，以及實現其之像素結構。其中像素電路應具有以便解決上述目的之操作主要包含以下之二操作，亦即，（操作A）不同的電壓係藉由一次之寫入而寫入至複數個子像素，以及（操作B）其中所有的子像素顯示黑色之週期係設置於一像框週期之中。隨著操作A之實現，可改善視角而無需增加用以驅動子像素之電路尺度、驅動速度、或其類似者；此外，實現操作B而同時實現操作A，將使得視角改善，消耗功率降低，以及動像顯示的影像品質改善。如所述地，不僅在其中液晶顯示裝置所具有的特徵中之一特徵的改善，而且在朝向高位準之同時的任何其他特徵的改善係高度有效於液晶顯示裝置之整個影像品質的增強。注意的是，關於操作B，若改變其中所有子像素顯示黑色之週期的長度變成可行時，在其中在該處將各式各樣的動像顯示於液晶顯示裝置的情況中，可較佳地針對動像的各個特徵以提供合適的影像品質。

做為實現上述操作之像素結構的實例，係描繪第一像素結構於第1A圖之中。第一像素結構包含電性連接至第一導線11及第二導線12之第一電路10，電性連接至第一電路10之第一液晶元件31，電性連接至第一電路10之第二液晶元件32，以及電性連接至第一電路10之第一電容器元件50。

此處，第一電容器元件50具有二電極，且與電性連接至第一電路10之電極不同的一電極係電性連接至第三導線13；然後，第一電容器元件50與第三導線13的結合係第二電路60。

進一步地，第一液晶元件31具有二電極，且電性連接至第一電路10的電極稱為第一像素電極，以及另一電極稱為第一共同電極；接著，假定的是，第一共同電極係電性連接至第四導線21，然而，該第一共同電極可電性連接至另一導線，而無需受限於此。再者，第一液晶元件31與第四導線21的結合係第一子像素41。

同樣地，第二液晶元件32具有二電極，且電性連接至第一電路10的電極稱為第二像素電極，以及另一電極稱為第二共同電極；接著，假定的是，第二共同電極係電性連接至第五導線22，然而，該第二共同電極可電性連接至另一導線，而無需受限於此。再者，第二液晶元件32與第五導線22的結合係第二子像素42。

注意的是，其中在第一像素結構中所包含的電路之中的第一至第五導線可依據角色而分類如：第一導線11可具有功能以做為施加重設電壓 V_1 的重設線，第二導線12可具有功能以做為施資料電壓 V_2 的資料線，第三導線13可具有功能以做為用以控制施加至第一電容器元件50之電壓的共同線，第四導線21可具有功能以做為用以控制施加至第一液晶元件31之電壓的液晶共同電極，以及第五導線22可具有功能以做為用以控制施加至第二液晶元件32之電壓的液

晶共同電極。

然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。

<第一像素結構及功能（1）>

接著，爲了要藉由第一像素結構來實現上述之操作 A 及操作 B，將詳細敘述第一電路 10 應具有的功能。此處，假定的是，第一電壓 V_1 係施加至第一導線 11；第二電壓 V_2 係施加至第二導線 12；第三電壓 V_3 係施加至第三導線 13；第四電壓 V_4 係施加至第四導線 21；以及第五電壓 V_5 係施加至第五導線 22。

第一電路 10 包含複數個開關，用以控制電性連接至該第一電路 10 之第一導線 11、第二導線 12、第一液晶元件 31、第二液晶元件 32、及第一電容器元件 50 的導電狀態。然後，該第一電路 10 應具備可具有方法地實現其中爲實現上述的操作 A 及操作 B 之所需的導電狀態。

<第一導線狀態（重設）>

第一像素結構的功能（1）之中的第一導線狀態在於，使施加至電性連接到第一電路 10 之各個元件（第一液晶元件 31、第二液晶元件 32、及第一電容器元件 50）的電壓

返回至初始狀態的電壓（亦稱為重設電壓）。因此，此狀態亦稱為重設狀態。

第一電路10的重設狀態係由第一電路10之以下的導電狀態所實現；亦即，使第一液晶元件31、第二液晶元件32、第一電容器元件50、及第一導線11之間的連接變成相互導電。第1B圖描繪此狀態的示意圖。在此一導電狀態之下，可將第一電壓 V_1 施加至第一液晶元件31、第二液晶元件32、及第一電容器元件50；換言之，該第一電壓 V_1 係重設電壓。此處，第一電壓 V_1 較佳地係第一液晶元件31及第二液晶元件32顯示黑色的電壓。例如，若第一液晶元件31及第二液晶元件32的性質係常態地黑時，則較佳的是，該第一電壓 V_1 的位準係在0V（零伏特）至液晶之臨限電壓（透射率開始上升的電壓）的範圍中；相反地，若第一液晶元件31及第二液晶元件32的性質係常態地白時，則較佳的是，該第一電壓 V_1 的位準係等於或大於液晶之飽和電壓（透射率完成降落的電壓）。

請注意的是，其中施加至液晶之電壓的位準係第一電壓 V_1 與第四電壓 V_4 或第五電壓 V_5 之間的差。例如，在其中在該處將0V施加至第一液晶元件的情況中，當第四電壓 V_4 或第五電壓 V_5 係0V時，則第一電壓 V_1 係0V；同樣地，在其中在該處將0V施加至第一液晶元件的情況中，例如當第四電壓 V_4 或第五電壓 V_5 係5V時，則第一電壓 V_1 係5V。如所述地，第一電壓 V_1 係由應施加至各個液晶元件的電壓及第四電壓 V_4 或第五電壓 V_5 的電壓所決定。在此實施例模式

中，為簡明起見，第四電壓 V_4 或第五電壓 V_5 係 $0V$ ，且施加至液晶的電壓等於第一電壓 V_1 ；然而，此僅為考慮說明之便利性，且因此，實際的第四電壓 V_4 或第五電壓 V_5 並未受限於 $0V$ 。注意的是，關於第一電容器元件中的第三電壓 V_3 ，使用於說明之特定電壓係相似於第四電壓 V_4 或第五電壓 V_5 。

何以使電性連接至第一電路 10 變成在如上述的重設狀態中之理由係如下文所述。第一理由在於，應在第一導電狀態之後被寫入於各個液晶元件中的電壓並非根據第一導電狀態之前所寫入的電壓；若電壓根據時，則會變成難以正常地控制應寫入於各個液晶元件中的電壓，且因而變得難以正常地執行液晶顯示裝置的顯示。第二理由在於，各個液晶元件由於重設狀態而顯示黑色，且所有的液晶元件受到此控制，因此，液晶顯示裝置顯示黑色；換言之，液晶顯示裝置顯示黑色，使得可實現上述的操作 B，因此，可改善動像顯示的影像品質。注意的是，黑色顯示的週期長度可藉由將時序控制成為在重設狀態中而予以控制，黑色顯示之週期增加將使得動像顯示的影像品質改善更多；另一方面，黑色顯示之週期減少將使得液晶顯示裝置的閃爍可降低。

<第二導電狀態（寫入）>

第一像素結構的功能（1）之中的第二導電狀態在於，將其中根據影像信號的電壓（亦稱為資料電壓或資料信

號) 選擇性地寫入於電性連接至第一電路 10 之該等元件 (第一液晶元件 31、第二液晶元件 32、及第一電容器元件 50) 中的第一電容器元件 50 以及第一液晶元件 31 或第二液晶元件 32 之中。因此，此狀態稱為寫入狀態。注意的是，此時，其中並未寫入資料電壓之第一液晶元件 31 及第二液晶元件 32 的其中之一保持著在變成爲第二導電狀態之前的電壓。

第一電路 10 的寫入狀態係由第一電路 10 之以下的導電狀態所實現；亦即，使第二導電 12、第一電容器元件 50、及第一液晶元件 31 或第二液晶元件 32 之間的連接變成相互導電；此外，使第一液晶元件 31 及第二液晶元件 32 的另一與上述該等元件之任一變成不導通，而使變成不導電。第 1C1 及 1C2 圖描繪此時之各個導電狀態。第 1C1 圖描繪其中使第二導線 12、第一電容器元件 50、與第一液晶元件 31 之間的連接變成相互導電於該處的情況，且使進一步地與第二液晶元件 32 之間的連接變成不導電。第 1C2 圖描繪其中使第二導線 12、第一電容器元件 50、與第二液晶元件 32 之間的連接變成相互導電於該處的情況，且使進一步地與第一液晶元件 31 之間的連接變成不導電。在該第二導線狀態中，該等導電狀態之各個可自第 1C1 及 1C2 圖中所描繪的導電狀態之中獲得。

在此一導電狀態之下，第二電壓係施加至第一電容器元件 50 及第一液晶元件 31 (或第二液晶元件 32)，以及第二液晶元件 32 (或第一液晶元件 31) 可保持該第二導電狀

態之前的電壓。此處，該第二電壓係資料電壓，且不同的電壓值可藉由其中重複第一像素結構的功能（1）之週期（亦稱為一像框週期）而取得。液晶顯示裝置的顯示係根據在寫入狀態中所寫入之第二電壓以執行。

注意的是，施加至液晶元件之電壓的極性係以恆定之週期（例如，一像框週期）而反轉，使得可防止液晶元件之燒錄（稱為反相驅動或AC驅動）。為了要實現反相驅動，例如 $V_2 > V_1$ 之狀態及 $V_2 < V_1$ 之狀態係重複於每一像框週期之中；選擇性地，可藉由重複 $V_2 > V_4$ （ V_5 ）之狀態及 $V_2 < V_4$ （ V_5 ）之狀態於每一像框週期中而實現。

在第二導電狀態中，為何資料電壓係寫入於第一液晶元件 31（或第二液晶元件 32）中，且第二液晶元件 32（第一液晶元件 31）保持著在變成為第二導電狀態之前的電壓之理由係如下文所述。也就是說，在變成為第三導電狀態之前，其中存在有寫入電壓之差異於第一電容器元件與第一液晶元件 31 或第二液晶元件 32 之間的條件係必要的；因此，第三導電狀態可具功效，且因而，可實現上述之操作 A。

<第三導電狀態（分配）>

第一像素結構的功能（1）之中的第三導電狀態在於，將電荷分配於電性連接至第一電路 10 之該等元件（第一液晶元件 31、第二液晶元件 32、及第一電容器元件 50）中的第一電容器元件 50，以及並未在第二導電狀態中執行寫

入之第一液晶元件31及第二液晶元件32的其中之一（保持著在變成爲第二導電狀態之前的電壓之一液晶元件）之中，且電壓係由該分配所改變。因此，此狀態稱爲分配狀態。注意的是，此時，其中並未與第一電容器元件50分配電荷之第一液晶元件31及第二液晶元件32的其中之一保持著在變成爲第三導電狀態之前的電壓。

第一電路10的分配狀態係由第一電路10之以下的導電狀態所實現；亦即，使第一電容器元件50與並未在第二導電狀態中執行寫入的第一液晶元件31或第二液晶元件32變成相互導電；此外，使第一液晶元件31及第二液晶元件32的另一與上述該等元件之任一變成不導通，而使變成不導電。第1D1及1D2圖描繪此時之各個導電狀態。第1D1圖描繪其中使第一電容器元件50與第二液晶元件32之間的連接變成相互導電於該處的情況，且使進一步地與第一液晶元件31之間的連接變成不導電。第1D2圖描繪其中使第一電容器元件50與第一液晶元件31之間的連接變成相互導電於該處的情況，且使進一步地與第二液晶元件32之間的連接變成不導電。第1D1圖中所描繪的導電狀態係執行於其中第1C1圖中所描繪的導電狀態係選擇於第二導電狀態之中的情況中；相反地，第1D2圖中所描繪的導電狀態係執行於其中第1C2圖中所描繪的導電狀態係選擇於第二導電狀態之中的情況中。在此一導電狀態之下，電荷的分配發生於第一電容器元件50及第二液晶元件32（或第一液晶元件31）之中，且第一液晶元件31（或第二液晶元件32）可保

持第三導電狀態之前的電壓。在第1D1圖中所描繪的導電狀態中之電荷的分配係由以下之方程式所實現，且在電荷的分配後之電壓亦係由以下之方程式所決定。

(方程式1)

$$C_{50}V_2 + C_{32}V_1 = C_{50}V_2' + C_{32}V_1'$$

該方程式係相對於 V_2' 而解出；

(方程式2)

$$V_2' = (C_{50}V_2 + C_{32}V_1) / (C_{50} + C_{32})$$

此處， V_1 係第一電壓， V_2 係第二電壓， V_2' 係電荷的分配後之電壓， C_{50} 係第一電容器元件50的電容，以及 C_{32} 係第二液晶元件32的電容。注意的是，在第1D2圖中所描繪的導電狀態中之電荷的分配可藉由以第一液晶元件31的電容 C_{32} 來置換電容 C_{32} 而獲得。此處，若 V_1 及 V_2 之電壓相等，則 V_2' 變成等於 V_2 ，且因此，電壓並不會由電荷的分配所改變，此係第三導電狀態的目的；換言之，此係為何在變成第三導電狀態之前，其中寫入至第一電容器元件的電壓之位準與寫入至第一液晶元件31或第二液晶元件32的電壓之位準相異的條件係必要之理由。

在第三導電狀態中，第一液晶元件31（或第二液晶元件32）保持著在變成第三導電狀態之前的電壓，第二液

晶元件 32（或第一液晶元件 31）的電壓係藉由與第一電容器元件 50 之電荷的分配而改變，以致施加至第一液晶元件 31 的電壓可與施加至第二液晶元件 32 的電壓不同。該等電壓的不同會引起液晶元件中所包含的液晶分子之光學狀態的不同，且液晶分子之光學狀態的不同會導致改善液晶顯示裝置之視角；再者，電壓的不同係由像素電路中之電荷的分佈所實現，以致使無需來自像素電路外部的電壓供應；換言之，可滿足上述之操作 A，且可無需增加用以驅動子像素的電路尺度、驅動速度、或其類似者而改善視角。

<導電狀態的順序>

如上述地，在第一像素結構的功能（1）中之第一電路 10 應具有的功能在於，可具方法地獲得為實現上述的操作 A 及操作 B 之所需的導電狀態。第 1E 圖簡單地描繪該功能之導電狀態的順序。

第一順序係如下述：首先，獲得第 1B 圖中所描繪的導電狀態以做為第一導電狀態；其次，獲得第 1C1 圖中所描繪的導電狀態以做為第二導電狀態；且接著，獲得第 1D1 圖中所描繪的導電狀態以做為第三導電狀態。注意的是，在獲得第三導電狀態之後，亦可獲得第 1D2 圖中所描繪的導電狀態以做為第四導電狀態；在此情況中，係執行兩次的分配，且因而，相較於單一分配的情況，可降低施加至第一液晶元件 31 及第二液晶元件 32 之電壓的差異。

第二順序係如下述：首先，獲得第 1B 圖中所描繪的導

電狀態以做為第一導電狀態；其次，獲得第1C2圖中所描繪的導電狀態以做為第二導電狀態；且接著，獲得第1D2圖中所描繪的導電狀態以做為第三導電狀態。注意的是，在獲得第三導電狀態之後，亦可獲得第1D1圖中所描繪的導電狀態以做為第四導電狀態；在此情況中，係執行兩次的分配，且因而，相較於單一分配的情況，可降低施加至第一液晶元件31及第二液晶元件32之電壓的差異。

在第一像素結構中的第一電路10具有該等功能，以致可實現上述之操作A及操作B；因此，可實現具有上述優點之液晶顯示裝置。

<第一像素結構及功能（2）>

在第一像素結構中，爲了要同時地滿足上述之操作A及操作B，存在有第一電路10應具有的其他功能。第一像素結構的功能（1）可簡單地概述爲重設狀態、寫入狀態（ C_{50} 及 C_{31} 或 C_{32} ）、及分配狀態（ C_{50} 及 C_{32} 或 C_{31} ）係以此順序而實現的功能；而將在下文敘述之第一像素結構的功能（2）可描述爲重設狀態、寫入狀態（ C_{31} 或 C_{32} 之任一）、及分配狀態（ C_{50} 、及 C_{32} 或 C_{31} 之任一）係以此順序而實現的功能，此功能將在下文中敘述。注意的是，其中與第一像素結構的功能（1）之說明相同的上述說明將予以省略。

<第一導電狀態（重設）>

第一像素結構的功能（2）之中的第一導電狀態係使其中施加至電性連接到第一電路10之各個元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）的電壓返回至初始狀態之狀態。第2A圖描繪該導電狀態；因為第2A圖中所描繪的導電狀態及第1B圖中所描繪的的導電狀態具有相似的操作及功效，所以省略詳細的說明。

<第二導電狀態（寫入）>

第一像素結構的功能（2）之中的第二導電狀態在於，將資料電壓選擇性地寫入電性連接至第一電路10之該等元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）中的第一液晶元件31及第二液晶元件32之中。在該時間，第一電容器元件50保持著在變成爲第二導電狀態之前的電壓。

第2B1圖描繪第二導電狀態中之第一電路10的導電狀態。在第二導電狀態中，使用第二導線12、第一液晶元件31、及第二液晶元件32之間的連接變成相互導電，且進一步地使第一電容器元件50與任何元件變成不導電；因此，資料電壓係選擇性地寫入於第一液晶元件31及第二液晶元件32之中，且第一電容器元件50可保持著在變成爲第二導電狀態之前的電壓。

注意的是，在第二導電狀態中，同樣地，可獲得第2B2圖中所描繪的導電狀態以取代第2B1圖中所描繪的導電狀態。在第2B2圖中所描繪的導電狀態之中，具有二連接

目的地於第二導線 12 與第一電路 10 之間，且使個別的目的地變成爲與第一液晶元件 31 及第二液晶元件 32 導電。如所述地，其中在該處之導電路徑分支於第一電路 10 之內部且其中使複數個元件變成導電於該處的情況（例如，第 2B1 圖中所描繪的導電狀態），可取代其中在該處之導電路徑分支於第一電路 10 之外部且使各個路徑連接至第一電路 10 的情況。尤其，除了第 2B2 圖之外，此並未描繪於其他的圖式之中；然而，可將其應用至此說明書中所敘述的所有電路。做爲除了第 2B2 圖之外的實例，例如在第 1B 圖、第 2A 圖、或其類似圖之中所描繪的重設狀態中，具有三連接目的地於第一導線 11 與第一電路 10 之間，且可使各個連接目的地與第一電容器元件 50、第一液晶元件 31、及第二液晶元件 32 變成爲導電。

<第三導電狀態（分配）>

在第一像素結構的功能（2）之中的第三導電狀態中，電荷係分配於電性連接至第一電路 10 之該等元件（第一液晶元件 31、第二液晶元件 32、及第一電容器元件 50）中的第一電容器元件 50，以及第一液晶元件 31 及第二液晶元件 32 的任一之中，且電壓係由該分配所改變。此時，其中並未執行電荷的分配之第一液晶元件 31 及第二液晶元件 32 的其中之一保持著在變成爲第三導電狀態之前的電壓。

第 2C1 及 2C2 圖描繪第三導電狀態中之第一電路 10 的導電狀態；因爲此係與第 1D1 及 1D2 圖之導電狀態相同，所

以省略詳細的說明。在變成爲第三導電狀態之前所施加至各個元件的電壓係與第一像素結構的功能（1）之中所敘述的電壓不同，以致使施加至各個元件的電壓在該分配之後相異。在第2C1圖中所描繪的導電狀態中之電荷的分配係由以下之方程式所實現，且在電荷的分配後之電壓亦係由以下之方程式所決定。

（方程式3）

$$C_{50}V_1 + C_{32}V_2 = C_{50}V_2'' + C_{32}V_2'' \quad ,$$

該方程式係相對於 V_2'' 而解出；

（方程式4）

$$V_2'' = (C_{50}V_1 + C_{32}V_2) / (C_{50} + C_{32}) \quad .$$

此處， V_2'' 係在第一像素結構的功能（2）中之電荷的分配後之電壓；注意的是，若第一液晶元件31的電容 C_{31} 取代電容 C_{32} 時，則可獲得第2C2圖中所描繪的導電狀態中之電荷分配的方程式。

如所述地，在第一像素結構的功能（2）之中，與第一像素結構的功能（1）相似地，在第三導電狀態中，第一液晶元件31（或第二液晶元件32）保持著在變成爲第三導電狀態之前的電壓，第二液晶元件32（或第一液晶元件31）的電壓係藉由與第一電容器元件50之電荷的分配而改

變，且因而，施加至第一液晶元件 31 的電壓可與施加至第二液晶元件 32 的電壓不同。

然而，在第一像素結構的功能（2）中之分配後的電壓 V_2'' 卻發生與在第一像素結構的功能（1）中之分配後的電壓 V_2' 不同之結果，此之影響將以與第 1D1 及 2C1 圖之導電狀態的情況相較地敘述於下文中。給予第一像素結構之功能（1）中的分配後之電壓 V_2' 的方程式 2，與給予第一像素結構之功能（2）中的分配後之電壓 V_2'' 的方程式 4 之間的差異在於右側的分子；在方程式 2 之中有關的部分係 $(C_{50}V_2 + C_{32}V_1)$ ，以及在方程式 4 之中有關的部分係 $(C_{50}V_1 + C_{32}V_2)$ ； V_1 係給予液晶顯示元件黑色顯示的重設電壓，以及 V_2 係給予液晶顯示元件某一顯示的資料電壓，因此，當液晶顯示元件係常態地黑時，關係係 $V_1 \leq V_2$ ；換言之，在方程式 2 之中，在分配後的電壓 V_2' 會受到 C_{50} 之大小極大的影響，以及在方程式 4 之中，在分配後的電壓 V_2'' 會受到 C_{32} 之大小極大的影響。依據該特徵，例如若其中 C_{32} 之像素中的變化之控制比 C_{50} 之像素中的變化之控制更困難於該處時，則受到 C_{32} 之像素中的變化更少影響之第一像素結構的功能（1）之採用可導引分配後之更精確的電壓控制；相反地，若其中 C_{50} 之像素中的變化之控制比 C_{32} 之像素中的變化之控制更困難於該處時，則受到 C_{50} 之像素中的變化更少影響之第一像素結構的功能（2）之採用可導引分配後之更精確的電壓控制。注意的是，在液晶顯示元件係常態地白的情況中，該關係係逆轉的。如所

述地，藉由實際液晶顯示裝置之製造時的條件，可適當地選擇最合適的功能。

<導電狀態的順序>

如上述地，在第一像素結構的功能（2）中之第一電路10應具有的功能在於，可具方法地獲得爲了要實現上述的操作A及操作B之所需的導電狀態。第2D圖簡單地描繪該功能之導電狀態的順序。

第一順序係如下述：首先，獲得第2A圖中所描繪的導電狀態以做爲第一導電狀態；其次，獲得第2B1或2B2圖中所描繪的導電狀態以做爲第二導電狀態；且接著，獲得第2C1圖中所描繪的導電狀態以做爲第三導電狀態。注意的是，在獲得第三導電狀態之後，亦可獲得第2C2圖中所描繪的導電狀態以做爲第四導電狀態；在此情況中，係執行兩次的分配，且因而，相較於單一分配的情況，可降低施加至第一液晶元件31及第二液晶元件32之電壓的差異。

第二順序係如下述：首先，獲得第2A圖中所描繪的導電狀態以做爲第一導電狀態；其次，獲得第2B1或2B2圖中所描繪的導電狀態以做爲第二導電狀態；且接著，獲得第2C2圖中所描繪的導電狀態以做爲第三導電狀態。注意的是，在獲得第三導電狀態之後，亦可獲得第2C1圖中所描繪的導電狀態以做爲第四導電狀態；在此情況中，係執行兩次的分配，且因而，相較於單一分配的情況，可降低施加至第一液晶元件31及第二液晶元件32之電壓的差異。

在第一像素結構中的第一電路10具有該等功能，以致可實現上述之操作A及操作B；因此，可實現具有上述優點之液晶顯示裝置。

<第一像素結構及功能（3）>

在第一像素結構中，爲了要同時地滿足上述之操作A及操作B，存在有第一電路10應具有的其他功能。第一像素結構的功能（1）及（2）係其中在寫入狀態中選擇性地寫入第一電容器元件50、第一液晶元件31、及第二液晶元件32的其中之一元件，在功能（1）之中，係選擇性地寫入第一電容器元件50及第一液晶元件31（或第二液晶元件32）；以及在功能（2）之中，係選擇性地寫入第一液晶元件31及第二液晶元件32。將於下文敘述之第一像素結構的功能（3）係其中在寫入狀態時選擇性地寫入第一電容器元件50、第一液晶元件31、及第二液晶元件32的其中之一；更特定地，第一電路10可獲得重設狀態、寫入狀態（ C_{50} 、 C_{32} 、及 C_{31} 的其中之一）、分配狀態1（ C_{50} 、及 C_{32} 或 C_{31} 的任一），以及分配狀態2（ C_{50} 、及 C_{31} 或 C_{32} 的任一）的導電狀態，且具有功能以具方法地實現該等導電狀態。注意的是，其中與第一像素結構的功能（3）之說明相同的上述說明將予以省略。

<第一導電狀態（重設）>

第一像素結構的功能（3）之中的第一導電狀態係使

其中施加至電性連接到第一電路10之各個元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）的電壓返回至初始狀態之狀態。第3A圖描繪該導電狀態；因為第3A圖中所描繪的導電狀態與第1B圖中所描繪的的導電狀態具有相似的操作及功效，所以省略詳細的說明。

<第二導電狀態（寫入）>

第一像素結構的功能（3）之中的第二導電狀態在於，將資料電壓選擇性地寫入電性連接至第一電路10之該等元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）的其中之一中。在該時間，除了寫入資料電壓之元件外的元件保持著其係在變成爲第二導電狀態之前的電壓。

第3B1圖描繪當在第二導電狀態中將資料電壓選擇性地寫入於第一電容器元件50之中時之第一電路10的導電狀態。在第3B1圖中所描繪的導電狀態之中，使第二導線12與第一電容器元件50之間的連接變成相互導電，且進一步地，使第一液晶元件31及第二液晶元件32與任何元件變成不導電。

進一步地，第3B2圖描繪當在第二導電狀態中將資料電壓選擇性地寫入於第一液晶元件31之中時之第一電路10的導電狀態。在第3B2圖中所描繪的導電狀態之中，使第二導線12與第一液晶元件31之間的連接變成相互導電，且進一步地，使第一電容器元件50及第二液晶元件32與任何

元件變成不導電。

進一步地，第3B3圖描繪當在第二導電狀態中將資料電壓選擇性地寫入於第二液晶元件32之中時之第一電路10的導電狀態。在第3B3圖中所描繪的導電狀態之中，使第二導線12與第二液晶元件32之間的連接變成相互導電，且進一步地，使第一電容器元件50及第一液晶元件31與任何元件變成不導電。

第一像素結構的功能（3）之中的第二導電狀態可為第3B1、3B2、或3B3圖中所描繪之該等導電狀態的任一；因此，資料電壓係選擇性地寫入於電性連接至第一電路10之該等元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）的其中之一中，且除了寫入資料電壓之元件外的元件可保持著在變成為第二導電狀態之前的電壓。

<第三及第四導電狀態（分配）>

在第一像素結構的功能（3）之中的第三導電狀態中，電荷係分配於電性連接至第一電路10之該等元件（第一液晶元件31、第二液晶元件32、及第一電容器元件50）中的第一電容器元件50，以及第一液晶元件31或第二液晶元件32的任一之中，且電壓係由該分配所改變。此外，雖然電荷亦分配於第四導電狀態之中，但在該時間，電荷係分配至第一電容器元件50，以及第一液晶元件31及第二液晶元件32中之不同於在第三導電狀態中與第一電容器元件50分配電荷之液晶元件的液晶元件。

第3C1圖描繪當在第三或第四導電狀態中將電荷分配於第二液晶元件32及第一電容器元件50之中時之第一電路10的導電狀態。在第3C1圖中所描繪的導電狀態之中，使第一電容器元件50與第二液晶元件32之間的連接變成相互導電，且進一步地，使第一液晶元件31與任何元件變成不導電。

第3C2圖描繪當在第三或第四導電狀態中將電荷分配於第一液晶元件31及第一電容器元件50之中時之第一電路10的導電狀態。在第3C2圖中所描繪的導電狀態之中，使第一電容器元件50與第一液晶元件31之間的連接變成相互導電，且進一步地，使第二液晶元件32與任何元件變成不導電。

<導電狀態的順序>

如上述地，在第一像素結構的功能（3）中之第一電路10應具有的功能在於，可具方法地獲得爲了要實現上述的操作A及操作B之所需的導電狀態。第3D圖簡單地描繪該功能之導電狀態的順序。

第一順序係如下述：首先，獲得第3A圖中所描繪的導電狀態以做爲第一導電狀態；其次，獲得第3B1圖中所描繪的導電狀態以做爲第二導電狀態；接著，獲得第3C1圖中所描繪的導電狀態以做爲第三導電狀態；且然後，獲得第3C2圖中所描繪的導電狀態以做爲第四導電狀態。注意的是，在此順序時，當假定的是：在藉由第一導電狀態的

重設之後的電壓係 V_1 ；在藉由第二導電狀態的寫入之後的電壓係 V_2 ；在電荷係由第三導電狀態所分配之後的電壓係 V_2' ；以及在電荷係由第四導電狀態所分配之後的電壓係 V_2'' 時，在其中在該處之液晶元件係常態地黑的情況中，應滿足 $V_1 < V_2'' < V_2' < V_2$ 的條件；以及在其中在該處之液晶元件係常態地白的情況中，應滿足 $V_2 < V_2' < V_2'' < V_1$ 的條件。特定地，在獲得第四導電狀態之後，針對第一液晶元件 31 之施加至液晶元件的電壓係 V_2'' ，以及針對第二液晶元件 32 則係 V_2' （在 $V_4 = V_5 = 0$ 的情況中）。因此，可實現上述之操作 A 及操作 B，以致可實現具有上述優點的液晶顯示裝置。

第二順序係如下述：首先，獲得第 3A 圖中所描繪的導電狀態以做為第一導電狀態；其次，獲得第 3B1 圖中所描繪的導電狀態以做為第二導電狀態；接著，獲得第 3C2 圖中所描繪的導電狀態以做為第三導電狀態；且然後，獲得第 3C1 圖中所描繪的導電狀態以做為第四導電狀態。注意的是，雖然由導電狀態之改變所產生的電壓（ V_2' ， V_2'' ）之大小關係係與第一順序相同，但施加至各個液晶元件之電壓的關係則係相反的。特定地，在獲得第四導電狀態之後，針對第一液晶元件 31 之施加至液晶元件的電壓係 V_2' ，以及針對第二液晶元件 32 則係 V_2'' （在 $V_4 = V_5 = 0$ 的情況中）。因此，可實現上述之操作 A 及操作 B，以致可實現具有上述優點的液晶顯示裝置。

第三順序係如下述：首先，獲得第 3A 圖中所描繪的導

電狀態以做為第一導電狀態；其次，獲得第3B2圖中所描繪的導電狀態以做為第二導電狀態；接著，獲得第3C2圖中所描繪的導電狀態以做為第三導電狀態；且然後，獲得第3C1圖中所描繪的導電狀態以做為第四導電狀態。注意的是，雖然由導電狀態之改變所產生的電壓（ V_2' ， V_2'' ）之大小關係係與第一順序相同，但施加至各個液晶元件之電壓的關係則係相反的。特定地，在獲得第四導電狀態之後，針對第一液晶元件31之施加至液晶元件的電壓係 V_2' ，以及針對第二液晶元件32則係 V_2'' （在 $V_4=V_5=0$ 的情況中）。因此，可實現上述之操作A及操作B，以致可實現具有上述優點的液晶顯示裝置。

第四順序係如下述：首先，獲得第3A圖中所描繪的導電狀態以做為第一導電狀態；其次，獲得第3B3圖中所描繪的導電狀態以做為第二導電狀態；接著，獲得第3C1圖中所描繪的導電狀態以做為第三導電狀態；且然後，獲得第3C2圖中所描繪的導電狀態以做為第四導電狀態。由導電狀態之改變所產生的電壓（ V_2' ， V_2'' ）之大小關係係與第一順序相同；特定地，在獲得第四導電狀態之後，針對第一液晶元件31之施加至液晶元件的電壓係 V_2' ，以及針對第二液晶元件32則係 V_2'' （在 $V_4=V_5=0$ 的情況中）。因此，可實現上述之操作A及操作B，以致可實現具有上述優點的液晶顯示裝置。

應注意的是，在第一順序中所產生的電壓（ V_2' ， V_2'' ）與在第四順序中所產生的電壓（ V_2' ， V_2'' ）無需一定要

相同，此係因為在第一順序中之資料電壓的寫入係執行至第一電容器元件50，而在第四順序中之資料電壓的寫入則係執行至第二液晶元件32；換言之，即使在寫入狀態之後的分配狀態係相同的，第一電容器元件50及第二液晶元件32的電容也會不同，以致使所分配的電荷之和總量不同，因此，在分配後所產生的電壓亦將有所差異。具有該差異，將存在有可依據元件製造中之變化程度而選擇合適功能的優點；因為已描述過該優點，所以將省略詳細說明。注意的是，第二順序及第三順序亦具有相似的關係，以致具有同樣的優點。

<第二像素結構>

到目前為止，已描述其中包含一第一電路10及二液晶元件的像素結構；然而，爲了要同時滿足上述之操作A及操作B，包含於像素結構中之液晶元件的數目可爲二或更多個。此處，做爲第二像素結構，將敘述其中包含一第一電路10及三個液晶元件的像素結構。

大致地，當子像素的數目增加時，因為可使顯示的視角相依性良好地平均化，所以在視角的擴展上具有極大的功效；然而，在習知的像素結構中，用於驅動之週邊電路的裝載會如子像素數目之增加一樣地增加，而導致功率消耗或其類似者的增加。不過，在此實施例模式中的像素結構中之主要優點在於，即使子像素的數目增加，該驅動亦可藉由執行分配之導電狀態的數目之增加而實現，且週邊

電路的裝載亦幾乎不會增加。

第4A圖描繪第二像素結構，該第二像素結構係其中將第三子像素43添加至第1A圖中所描繪的第一像素結構之結構。該第三子像素43包含第三液晶元件33及第六導線23；然後，該第三液晶元件33的一電極係電性連接至第一電路10，且另一電極係電性連接至第六導線23。注意的是，假定電壓 V_6 係施加至第六導線。

注意的是，其中在第二像素結構中所包含的電路之中的第一至第六導線可依據角色而分類如下：第一導線11可具有功能以做為施加重設電壓 V_1 的重設線，第二導線12可具有功能以做為施加資料電壓 V_2 的資料線，第三導線13可具有功能以做為用以控制施加至第一電容器元件50之電壓的共同線，第四導線21可具有功能以做為用以控制施加至第一液晶元件31之電壓的液晶共同電極，第五導線22可具有功能以做為用以控制施加至第二液晶元件32之電壓的液晶共同電極，以及第六導線23可具有功能以做為用以控制施加至第三液晶元件33之電壓的液晶共同電極。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。

<導電狀態的順序>

與第一像素結構相似地，在第二像素結構中之第一電

路10應具有的功能在於，可具方法地獲得爲了要實現上述的操作A及操作B之所需的導電狀態，各個導電狀態的詳細說明將省略於此。第4B圖描繪重設狀態；第4C1圖描繪其中僅使第三液晶元件33變成不導電的寫入狀態；第4C2圖描繪其中僅使第二液晶元件32變成不導電的寫入狀態；第4C3圖描繪其中僅使第一液晶元件31變成不導電的寫入狀態；第4C4圖描繪其中僅第一電容器元件50係在不導電之狀態中的寫入狀態；第5D1圖描繪其中使第一電容器元件50與第三液晶元件33之間的連接變成導電，以及使其他的元件變成不導電之分配狀態；第5D2圖描繪其中使第一電容器元件50與第二液晶元件32之間的連接變成導電，以及使其他的元件變成不導電之分配狀態；以及第5D3圖描繪其中使第一電容器元件50與第一液晶元件31之間的連接變成導電，以及使其他的元件變成不導電之分配狀態。

接著，如第5E圖中所簡單描繪地，至少十二個圖案的順序可成爲該功能之導電狀態的順序。雖然省略了詳細的說明，但是當第4C1至4C3圖之寫入狀態係獲得於第4B圖的重設狀態之後時，可使其中並未在寫入狀態中執行寫入的液晶元件與第一電容器元件50之間的連接變成爲導電，以成爲第一分配狀態；之後，使其中並未在第一分配狀態中與第一電容器元件50變成爲導電的液晶元件與第一電容器元件50變成爲導電，以成爲第二分配狀態。因此，當獲得第4C1至4C3圖之寫入狀態時，因爲二圖案之分配狀態係可行的，所以可總計六圖案之順序。另一方面，在第4B圖

之重設狀態之後，當獲得第4C4圖之寫入狀態時，可獲得第5D1至5D3之分配狀態的任一者以成為第一分配狀態；然後，因為第一分配狀態之三圖案的可取得二圖案的第二分配狀態，所以可總計六圖案之順序；因此，總計可為十二圖案之順序。

注意的是，除了上述導電狀態之外，存在有為了要實現上述的操作A及操作B之所需的其他導電狀態。該實例係其中在第二像素結構中，於寫入狀態時，在該四個元件（第一電容器元件50、第一液晶元件31、第二液晶元件32、及第三液晶元件33）之中，寫入三個元件且不寫入剩餘的一元件之情況。選擇性地，可給定以下的情況：在寫入狀態中，在該四個元件之中，寫入二元件且不寫入剩餘的二元件；以及在寫入狀態中，在該四個元件之中，寫入一元件且不寫入剩餘的三個元件。雖然省略了詳細的說明，但即使在任何寫入狀態中，藉由適當地選擇隨後之第5D1至5D3圖中所描繪的分配狀態，可將所寫入的電荷分配至複數個液晶元件，且因此，可實現上述的操作A及操作B。

注意的是，當子像素的數目係四或更多時，藉由適當地選擇寫入狀態及分配狀態，可將所寫入的電荷分配至複數個液晶元件，且可以以與上述實例相似的方式而實現操作A及操作B；因此，可實現具有上述優點之液晶顯示裝置。

注意的是，此實施例模式參照各式各樣的圖式來敘述內容，在各個圖式中所描繪的內容（可為部分之內容）可

自由地應用至，結合於，或置換以不同圖式中所描繪的內容（可為部分之內容），及其他實施例模式中之不同圖式中所描繪的內容（可為部分之內容）。進一步地，在上述圖式中，各個部件可與另一部件以及與另一實施例模式之另一部件結合。

（實施例模式2）

在此實施例模式中，將特定地敘述實施例模式1中所述之第一像素結構。在實施例模式1之中，說明係僅集中於第一電路10之內部的導電狀態；然而，在此實施例模式中，將就有關第一電路10中所包含之複數個開關的導電狀態，及有關各個開關之導電狀態的切換時序（時序圖）作成說明。

<電路實例（1）>

第6A至6D圖描繪其中可實現實施例模式1中所描述的第一電路10之功能（1）及一部分之功能（3）的電路，以做為電路實例（1）。此處，一部分之功能（3）係在早已描述過的功能（3）中之包含其中僅將資料電壓選擇性地寫入於第一電容器元件50中之導電狀態的功能。

首先，將敘述第6A圖中所描繪的電路實例。在第6A圖中所描繪的電路實例包含第一開關（SW1）、第二開關（SW2）、第三開關（SW3）、第四開關（SW4）、第一電容器元件50、第二電容器元件51、第三電容器元件52、第

一液晶元件31、第二液晶元件32、第一導線11、第二導線12、第三導線13、第四導線21、第五導線22、第六導線71、以及第七導線72。

第一電容器元件50之一電極係電性連接至第三導線13；此處，與其中電性連接至第三導線13之該電極不同的第一電容器元件50之電極稱為電容器電極。

第一液晶元件31之一電極係電性連接至第四導線21；此處，與其中電性連接至第四導線21之該電極不同的第一液晶元件31之電極稱為第一像素電極。

第二液晶元件32之一電極係電性連接至第五導線22；此處，與其中電性連接至第五導線22之該電極不同的第二液晶元件32之電極稱為第二像素電極。

第一開關SW1之一電極係電性連接至第二導線12，且該第一開關SW1之另一電極係電性連接至電容器電極；第二開關SW2之一電極係電性連接至電容器電極，且該第二開關SW2之另一電極係電性連接至第一像素電極；第三開關SW3之一電極係電性連接至電容器電極，且該第三開關SW3之另一電極係電性連接至第二像素電極；以及第四開關SW4之一電極係電性連接至電容器電極，且該第四開關SW4之另一電極係電性連接至第一導線11。

第二電容器元件51之一電極係電性連接至第一像素電極，且第二電容器元件51之另一電極係電性連接至第六導線71；以及第三電容器元件52之一電極係電性連接至第二像素電極，且第三電容器元件52之另一電極係電性連接至

第七導線 72。

注意的是，第二電容器元件 51 及第三電容器元件 52 係分別設置用於第一液晶元件 31 及第二液晶元件 32，以便在將於下文敘述之重設保持狀態或資料保持狀態中抑制施加至各個液晶元件並沿著時間而改變的電壓，亦即，爲了要保持該電壓。此處，沿著時間而改變的電壓係由於當開關係在關閉（off）狀態中的電流（漏電流），在液晶元件之中所流動的漏電流，液晶元件之電容的改變，或其類似情事所造成；因此，在其中存在有極少影響於該處的情況中，無需一定要設置第二電容器元件 51 及第三電容器元件 52。注意的是，此可應用至此說明書中之所有電路以及電路實例（1）。

注意的是，較佳地，第一電容器元件 50、第二電容器元件 51、及第三電容器元件 52 的電容 C_{50} 、 C_{51} 、及 C_{52} 滿足 $C_{50} > C_{51}$ 及 $C_{50} > C_{52}$ 的大小關係，此係因爲當第一電容器元件 50 係單獨地使用於分配狀態之中時，第二電容器元件 51 及第三電容器元件 52 係分別使用做爲第一液晶元件 31 及第二液晶元件 32 的輔助電容器。更特定地，較佳的是， $(1/2)C_{50} > C_{51}$ 及 $(1/2)C_{50} > C_{52}$ ；該 C_{51} 與 C_{52} 可幾乎彼此相等，或可依據個別的像素電極之尺寸而有所差異。例如，在其中在該處之第一像素電極的尺寸比第二像素電極的尺寸更大的情況中， $C_{51} > C_{52}$ 係較佳的。同樣地，第一液晶元件 31 的電容 C_{31} 與第二液晶元件 32 的電容 C_{32} 可約略彼此相等，或可依據個別的像素電極之尺寸而有所差異。例如，

在其中在該處之第一像素電極的尺寸比第二像素電極的尺寸更大的情況中， $C_{31} > C_{32}$ 係較佳的。

<電路實例（1）之控制（1）>

其次，將參照第6E圖來說明第6A圖中所描繪的電路實例中之各個開關的控制時序，在實施例模式1中所描述之功能（1）可藉由依據第6E圖中所描繪的時序圖以控制各個開關而實現。在第6E圖中所描繪之時序圖的水平軸指示時間，第一開關SW1、第二開關SW2、第三開關SW3、及第四開關SW4係沿著該時間軸而描繪；再者，施加至第一電容器元件50、第一液晶元件31、及第二液晶元件32的電壓亦描繪於各個時序處。

<重設狀態>

首先，使第一電路10變成爲重設狀態，以便防止在前一像框中所寫入至像素的電壓施加影響於所寫入至隨後之像框的電壓上，週期<P1>指示此狀態。週期<P1>的目的在於將重設電壓 V_1 施加至第一電容器元件50、第一液晶元件31、及第二液晶元件32；另一方面，較佳的是，使施加資料電壓 V_2 的第二導線12與施加重設電壓 V_1 的第一導線11之間的連接變成爲不導電，此係因爲若使具有電壓差異的第一導線11與第二導線12之間的連接直接地變成爲導電時，將流過大量的電流且增加功率消耗。針對上述理由，在週期<P1>中，第一開關SW1係在關閉（off）狀態中；第二開

關 SW2 係在開啓 (on) 狀態中；第三開關 SW3 係在開啓 (on) 狀態中；以及第四開關 SW4 係在開啓 (on) 狀態中。雖然較佳的是，週期 $\langle P1 \rangle$ 係約略地相等於一閘選擇週期或與一閘選擇週期的長度相同，但顧及爲了要完成轉移電荷的時間，該週期 $\langle P1 \rangle$ 可以比一閘選擇週期更長。

<重設保持狀態>

週期 $\langle P2 \rangle$ 之目的在於維持著重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32；此外，較佳的是，與週期 $\langle P1 \rangle$ 相似地，使第二導線 12 與第一導線 11 之間的連接變成不導電。針對該目的，在第 6E 圖中所描繪的時序圖之中，SW1 至 SW4 係均在關閉 (off) 狀態中；然而，除了第 6E 圖中所描繪的狀態之外，存在有用以達成上述目的之各個開關的其他狀態。換言之，只要維持著該重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32，即可達成該週期 $\langle P2 \rangle$ 之目的；因此，例如，與週期 $\langle P1 \rangle$ 相似地，SW1 可在關閉 (off) 狀態中，以及 SW2 至 SW4 可在開啓 (on) 狀態中。就更普通的意義來說，只要 SW1 係在關閉 (off) 狀態中，SW2 至 SW4 各可在開啓 (on) 狀態中或在關閉 (off) 狀態之中；因此，可維持著重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32，且可使第一導線 11 與第二導線 12 之間的連接不會直接變成爲導電，以致可達成週期 $\langle P2 \rangle$ 之目的。

注意的是，顯示裝置顯示黑色於週期 $\langle P2 \rangle$ 之中，因此

，當週期 $\langle P2 \rangle$ 變得更長時，動像顯示的影像品質會改善得更多；相反地，當週期 $\langle P2 \rangle$ 變得更短時，可降低顯示的閃爍。注意的是，較佳地，週期 $\langle P2 \rangle$ 比週期 $\langle P1 \rangle$ 更長。

<寫入狀態>

週期 $\langle P3 \rangle$ 的目的在於將資料電壓 V_2 施加至第一電容器元件 50 及第一液晶元件 31。針對此目的，在第 6E 圖中所描繪的時序圖之中，SW1 係在開啓 (on) 狀態中；SW2 係在開啓 (on) 狀態中；SW3 係在關閉 (off) 狀態中；以及 SW4 係在關閉 (off) 狀態中。注意的是，在電路實例 (1) 之中，亦可在週期 $\langle P3 \rangle$ 之中將資料電壓 V_2 施加至第一電容器元件 50 及第二液晶元件 32。在該情況中，SW1 係在開啓 (on) 狀態中；SW2 係在關閉 (off) 狀態中；SW3 係在開啓 (on) 狀態中；以及 SW4 係在關閉 (off) 狀態中。

在週期 $\langle P3 \rangle$ 之中的導電狀態下，如第 6E 圖中所描繪地，施加至第一電容器元件 50 及第一液晶元件 31 (或第二液晶元件 32) 的電壓變成資料電壓 V_2 ，且施加至第二液晶元件 32 (或第一液晶元件 31) 的電壓維持在重設電壓 V_1 。注意的是，較佳地，週期 $\langle P3 \rangle$ 具有約略等於或相同於一閘選擇週期所具有的長度。

<分配狀態>

週期 $\langle P4 \rangle$ 的目的在於使第一電容器元件 50 與第二液晶元件 32 之間的連接變成爲導電，以致使分配電荷。針對此

目的，在第 6E 圖中所描繪的時序圖之中，SW1 係在關閉（off）狀態中；SW2 係在關閉（off）狀態中；SW3 係在開啓（on）狀態中；以及 SW4 係在關閉（off）狀態中。注意的是，當在週期 <P3> 中將資料電壓 V_2 施加至第一電容器元件 50 及第二液晶元件 32 時，使第一電容器元件 50 與第一液晶元件 31 之間的連接變成爲導電，且電荷係分配於週期 <P4> 之中。在該情況中，SW1 係在關閉（off）狀態中；SW2 係在開啓（on）狀態中；SW3 係在關閉（off）狀態中；以及 SW4 係在關閉（off）狀態中。

如第 6E 圖中所描繪地，在週期 <P4> 之中的導電狀態下，施加至第一電容器元件 50 及第二液晶元件 32（或第一液晶元件 31）之電壓在分配後變成資料電壓 V_2' ，且施加至第一液晶元件 31（或第二液晶元件 32）之電壓維持爲資料電壓 V_2 。雖然較佳的是，週期 <P4> 具有與一開選擇週期約略相等或相同的長度，但顧及爲了要完成轉移電荷的時間，該週期 <P4> 可比週期 <P3> 更長。

<資料保持狀態>

週期 <P5> 的目的在於維持著週期 <P4> 中所施加至各個液晶元件的電壓被施加至該等元件，此外，較佳的是，與其他週期相似地，使第二導線 12 與第一導線 11 之間的連接變成不導電。針對該目的，在第 6E 圖中所描繪的時序圖之中，SW1 至 SW4 係均在關閉（off）狀態中；然而，除了第 6E 圖中所描繪的狀態之外，存在有用以達成上述目的之各

個開關的其他狀態。例如，只要SW1、SW2、及SW4係在關閉（off）狀態中，SW3可在開啓（on）狀態中或在關閉（off）狀態之中；在此一狀態下，可維持著在週期<P4>之中所施加至各個液晶元件的電壓被施加至各元件，且可使第一導線11與第二導線12之間的連接不會直接變成爲導電，以致可達成週期<P5>的目的。注意的是，較佳地，週期<P5>比週期<P3>更長。

<電路實例（1）之控制（2）>

其次，將參照第6F圖來說明第6A圖中所描繪的電路實例中之各個開關的控制時序，在實施例模式1中所描述之部分的功能（3）可藉由依據第6F圖中所描繪之時序圖以控制各個開關而實現。在第6F圖中所描繪之時序圖的顯示格式係與第6E圖中所描繪之時序圖的顯示格式相似。

此處，部分的功能（3）係包含其中僅選擇性地寫入第一電容器元件50之導電狀態的功能。注意的是，在電路實例（1）之控制（1）中與在電路實例（1）之控制（2）中的各個開關之導電狀態間的差異僅係寫入狀態及分配狀態，所以將省略其他導電狀態的詳細說明。

<寫入狀態>

在週期<P1>中的重設狀態及在週期<P2>中的重設保持狀態之後的週期<P3>之目的在於僅將資料電壓 V_2 施加至第一電容器元件50。針對此目的，在第6F圖中所描繪的時序

圖之中，SW1係在開啓（on）狀態中；SW2係在關閉（off）狀態中；SW3係在關閉（off）狀態中；以及SW4係在關閉（off）狀態中。控制（2）與控制（1）之差異係其中在電路實例（1）之控制（1）中係在開啓（on）狀態中的SW2在關閉（off）狀態中。因為此差異，所以可僅將資料電壓 V_2 施加至第一電容器元件50。注意的是，週期<P3>係與一閘選擇週期所具有之長度約略地相等或相同。

<分配狀態>

週期<P4-1>的目的在於使第一電容器元件50與第一液晶元件31之間的連接變成爲導電，以致使分配電荷。針對此目的，在第6F圖中所描繪的時序圖之中，SW1係在關閉（off）狀態中；SW2係在開啓（on）狀態中；SW3係在關閉（off）狀態中；以及SW4係在關閉（off）狀態中。週期<P4-2>的目的在於使第一電容器元件50與第二液晶元件32之間的連接變成爲導電，以致使分配電荷。針對此目的，在第6F圖中所描繪的時序圖之中，SW1係在關閉（off）狀態中；SW2係在關閉（off）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，電荷係在具有第一電容器元件50的不同時序分配至第一液晶元件31及第二液晶元件32，使得如第6F圖中所描繪地，在第二分配之後，施加至第一液晶元件31的電壓變成資料電壓 V_2' ，以及施加至第一電容器元件50及第二液晶元件32的電壓變成資料電壓 V_2'' 。雖然，較佳的是，週期<P4-1>及

週期 <P4-2>各具有與一閘選擇週期約略相等或相同的長度，但顧及完成轉移該電荷的時間，該週期 <P4-1>及 <P4-2>之各個可以比週期 <P3>更長。

注意的是，分配的順序可顛倒於第一液晶元件 31 與第二液晶元件 32 之間。在該情況中，於第二分配之後，與上述實例中之該等電壓相較，施加至第一液晶元件 31 及第二液晶元件 32 的電壓亦將相反。

<電路實例（1）的其他實例>

此處，將敘述其中可執行與上述電路實例（1）的控制相似之控制的其他電路實例。在第 6A 圖中所描繪的電路實例（1）之中，其中包含第四開關 SW4 及電性連接至該第四開關 SW4 的一電極之第一導線 11 的部分稱為重設電路 90。爲了要使第一電路 10 可變成爲重設狀態，可將重設電路 90 電性連接至第一電路之內部電極（典型地，電容器電極、第一像素電極、及第二像素電極）的任一者。換言之，第 6A 圖中所描繪的電路係重設電路 90 與電容器電極電性連接的實例，第 6B 圖中所描繪的電路係重設電路 90 與第一像素電極電性連接的實例，以及第 6C 圖中所描繪的電路係重設電路 90 與第二像素電極電性連接的實例。注意的是，因爲第 6B 及 6C 圖中所描繪之電路的控制可與已描述之第 6A 圖中所描繪之電路的控制相同，所以省略詳細說明。

第 6D 圖中所描繪的電路係將重設電路 90 自第 6A 至 6C 圖中所描繪之電路省略的實例。在第 6D 圖中所描繪的電路中

，在週期 <P3> 中，供應至第二導線 12 的電壓係資料電壓 V_2 ，以及在週期 <P1> 之中係重設電壓 V_1 ；此外，第一開關 SW1 係在週期 <P1> 中設定為在開啓 (on) 狀態之中，以致使重設狀態實現，另一方面，與上述說明相似的控制係執行於其他的週期中，以致使寫入狀態實現。如所述地，與第 6A 至 6C 圖中所描繪的該等電路之功能相似的功能可藉由使用第二導線 12 及第一開關 SW1 於重設以實現，而無需使用重設電路 90。

注意的是，第 6E 及 6F 圖中所描繪的時序圖僅係實例，且存在有可達成該目的之其他的控制。雖然詳細地敘述第 6A 圖中所描繪的電路之其他的控制方法，但省略了第 6B 至 6D 圖中所描繪之電路的說明。在其他控制方法中之各個電路的各個開關之導電狀態可透過第 6A 圖中所描繪的電路之控制中所描述的，而決定於下文。

<電路實例 (2)>

第 7A 至 7D 圖描繪其中可實現實施例模式 1 中所描述的第一電路 10 之功能 (2) 的電路，以做為電路實例 (2)。

首先，將敘述第 7A 圖中所描繪的電路實例。第 7A 圖中所描繪的電路實例包含第一開關 (SW1)、第二開關 (SW2)、第三開關 (SW3)、第四開關 (SW4)、第一電容器元件 50、第二電容器元件 51、第三電容器元件 52、第一液晶元件 31、第二液晶元件 32、第一導線 11、第二導線 12、第三導線 13、第四導線 21、第五導線 22、第六導線 71

、及第七導線72。

第一電容器元件50之一電極係電性連接至第三導線13。此處，與其中電性連接至第三導線13的電極不同之第一電容器元件50的電極稱為電容器電極，此與電路實例（1）相似。

第一液晶元件31之一電極係電性連接至第四導線21。此處，與其中電性連接至第四導線21的電極不同之第一液晶元件31的電極稱為第一像素電極，此與電路實例（1）相似。

第二液晶元件32之一電極係電性連接至第五導線22。此處，與其中電性連接至第五導線22的電極不同之第二液晶元件32的電極稱為第二像素電極，此與電路實例（1）相似。

第一開關SW1的一電極係電性連接至第二導線12，且第一開關SW1的另一電極係電性連接至第二像素電極。第二開關SW2的一電極係電性連接至第二像素電極，且第二開關SW2的另一電極係電性連接至第一像素電極。第三開關SW3的一電極係電性連接至電容器電極，且第三開關SW3的另一電極係電性連接至第二像素電極。第四開關SW4的一電極係電性連接至第二像素電極，且第四開關的另一電極係電性連接至第一導線11。

第二電容器元件51的一電極係電性連接至第一像素電極，且第二電容器元件51的另一電極係電性連接至第六導線71。第三電容器元件52的一電極係電性連接至第二像素

電極，且第三電容器元件 52 的另一電極係電性連接至第七導線 72。

<電路實例（2）的控制>

接著，將參照第 7E 圖來敘述第 7A 圖中所描繪的電路實例中之各個開關的控制時序。實施例模式 1 中所述的功能（2）可藉由依據第 7E 圖中所描繪的時序圖以控制各個開關而實現；雖然第 7E 圖中所描繪的時序圖之各個開關的控制時序係與第 6E 圖之該控制時序相似，但其中施加至第一電容器元件 50、第一液晶元件 31、及第二液晶元件 32 之描繪於第 7E 圖的下方部分中之電壓值則與第 6E 圖中所描繪之該等電壓值不同。

注意的是，與電路實例（1）相同之部分的說明將予以省略。

<重設狀態>

首先，使第一電路 10 變成爲重設狀態，以便防止在前一像框中所寫入至像素的電壓施加影響於所寫入至隨後之像框的電壓上，週期 <P1> 指示此狀態。週期 <P1> 的目的在於將重設電壓 V_1 施加至第一電容器元件 50、第一液晶元件 31、及第二液晶元件 32；另一方面，較佳的是，使施加資料電壓的第二導線 12 與施加重設電壓 V_1 的第一導線 11 之間的連接變成爲不導電，此係因爲若使具有電壓差異的第一導線 11 與第二導線 12 之間的連接直接地變成爲導電時，將

流過大量的電流且增加功率消耗。針對上述理由，在週期 <P1> 中，第一開關 SW1 係在關閉（off）狀態中；第二開關 SW2 係在開啓（on）狀態中；第三開關 SW3 係在開啓（on）狀態中；以及第四開關 SW4 係在開啓（on）狀態中。雖然較佳的是，週期 <P1> 係約略地相等於一閘選擇週期或與一閘選擇週期的長度相同，但顧及爲了要完成轉移電荷的時間，該週期 <P1> 可以比一閘選擇週期更長。

<重設保持狀態>

週期 <P2> 之目的在於維持著重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32；此外，較佳的是，與週期 <P1> 相似地，使第二導線 12 與第一導線 11 之間的連接變成不導電。針對該目的，在第 7E 圖中所描繪的時序圖之中，SW1 至 SW4 係均在關閉（off）狀態中；然而，除了第 7E 圖中所描繪的狀態之外，存在有用以達成上述目的之各個開關的其他狀態。換言之，只要維持著該重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32，即可達成該週期 <P2> 之目的；因此，例如，與週期 <P1> 相似地，SW1 可在關閉（off）狀態中，以及 SW2 至 SW4 可在開啓（on）狀態中。就更普通的意義來說，只要 SW1 係在關閉（off）狀態中，SW2 至 SW4 各可在開啓（on）狀態中或在關閉（off）狀態之中；在此一狀態之下，可維持著重設電壓 V_1 被施加至第一液晶元件 31 及第二液晶元件 32，且可使第一導線 11 與第二導線 12 之間的連接不會直接變成爲導電，以致可達

成週期 <P2>之目的。

注意的是，顯示裝置顯示黑色於週期 <P2>之中，因此，當週期 <P2>變得更長時，動像顯示的影像品質會改善得更多；相反地，當週期 <P2>變得更短時，可降低顯示的閃爍。注意的是，較佳地，週期 <P2>比週期 <P1>更長。

<寫入狀態>

週期 <P3>的目的在於當施加資料電壓 V_2 至第一液晶元件 31 及第二液晶元件 32 時，維持著重設電壓 V_1 被施加至第一電容器元件 50。針對此目的，在第 7E 圖中所描繪的時序圖之中，SW1 係在開啓 (on) 狀態中；SW2 係在開啓 (on) 狀態中；SW3 係關閉 (off) 狀態中；以及 SW4 係在關閉 (off) 狀態中。注意的是，較佳地，週期 <P3> 具有約略等於或相同於一閘選擇週期所具有的長度。

<分配狀態>

週期 <P4>的目的在於使第一電容器元件 50 與第二液晶元件 32 之間的連接變成爲導電，以致使分配電荷。針對此目的，在第 7E 圖中所描繪的時序圖之中，SW1 係在關閉 (off) 狀態中；SW2 係在關閉 (off) 狀態中；SW3 係在開啓 (on) 狀態中；以 SW4 係在關閉 (off) 狀態中。

如第 7E 圖中所描繪地，在週期 <P4> 之中的導電狀態下施加至第一電容器元件 50 及第二液晶元件 32 (或第一液晶元件 31) 之電壓在分配後變成資料電壓 V_2' ，且施加至第

一液晶元件 31（或第二液晶元件 32）之電壓維持為資料電壓 V_2 。雖然較佳的是，週期 $\langle P4 \rangle$ 具有與一閘選擇週期約略相等或相同的長度，但顧及爲了要完成轉移電荷的時間，該週期 $\langle P4 \rangle$ 可比週期 $\langle P3 \rangle$ 更長。

<資料保持狀態>

週期 $\langle P5 \rangle$ 的目的在於維持著週期 $\langle P4 \rangle$ 中所施加至各個液晶元件的電壓被施加至該等元件；此外，較佳的是，與其他週期相似地，使第二導線 12 與第一導線 11 之間的連接變成不導電。針對該目的，在第 7E 圖中所描繪的時序圖之中，SW1 至 SW4 係均在關閉（off）狀態中；然而，除了第 7E 圖中所描繪的狀態之外，存在有用以達成上述目的之各個開關的其他狀態。例如，只要 SW1、SW2、及 SW4 係在關閉（off）狀態中，SW3 可在開啓（on）狀態中或在關閉（off）狀態之中；在此一狀態下，可維持著在週期 $\langle P4 \rangle$ 之中所施加至各個液晶元件的電壓被施加至各元件，且可使第一導線 11 與第二導線 12 之間的連接不會直接變成爲導電，以致可達成週期 $\langle P5 \rangle$ 的目的。注意的是，較佳地，週期 $\langle P5 \rangle$ 比週期 $\langle P3 \rangle$ 更長。

注意的是，在第 7A 圖之中，第二開關 SW2 係設置於第一液晶元件 31 與第一開關 SW1 之間；然而，第二開關 SW2 可設置於第二液晶元件 32 與第一開關 SW1 之間。特定地，其中在第 7A 圖中之包含於第一開關 SW1、第三開關 SW3、及第四開關 SW4 之中且係電性連接至第二像素電極的各個

電極，可電性連接至第一像素電極，而非第二像素電極。在該情況中，在分配之後，相較於上述實例，施加至第一液晶元件31及第二液晶元件32的電壓係顛倒的。注意的是，在分配之後所施加至第一液晶元件31及第二液晶元件32的電壓係由於改變第二開關SW2的配置而相互調換，且此可應用至其他電路（例如，第7B、7C、及7D圖中所描繪之電路）。

<電路實例（2）的其他實例>

此處，將敘述其中可執行與上述電路實例（2）的控制相似之控制的其他電路實例。在第7A圖中所描繪的電路實例（2）之中，其中包含第四開關SW4及電性連接至該第四開關SW4的一電極之第一導線11的部分係如電路實例（1）中似地稱為重設電路90。爲了要使第一電路10可變成爲重設狀態，可將重設電路90電性連接至第一電路之內部電極（典型地，電容器電極、第一像素電極、及第二像素電極）的任一者。換言之，第7A圖中所描繪的電路係重設電路90與電容器電極電性連接的實例，第7B圖中所描繪的電路係重設電路90與第一像素電極電性連接的實例，以及第7C圖中所描繪的電路係重設電路90與第二像素電極電性連接的實例。注意的是，因爲第7B及7C圖中所描繪之電路的控制可與已描述之第7A圖中所描繪之電路的控制相同，所以省略詳細說明。

第7D圖中所描繪的電路係將重設電路90自第7A至7C圖

中所描繪之電路省略的實例。在第7D圖中所描繪的電路中，重設狀態係藉由使用第二導線12及第一開關SW1以實現，而無需使用重設電路90；亦即，在第7D圖中所描繪的電路中，在週期<P3>中所供應至第二導線12的電壓係資料電壓 V_2 ，以及在週期<P1>之中係重設電壓 V_1 。此外，第一開關SW1在週期<P1>中變成爲開啓（on）狀態，以致使重設狀態實現；另一方面，與上述說明相似的控制係執行於其他的週期中，以致使寫入狀態實現。如所述地，與第7A至7C圖中所描繪的該等電路之功能相似的功能可藉由使用第二導線12及第一開關SW1於重設以實現，而無需使用重設電路90。

<電路實例（3）>

第8A至8D圖描繪其中可實現實施例模式1中所描述的第一電路10之功能（1）及一部分之功能（3）的電路，以做為電路實例（3）。該電路實例（3）之該部分的功能（3）係包含其中僅將資料電壓選擇性地寫入至第一液晶元件31之導電狀態的功能。注意的是，此處，將僅敘述上述功能（3）中之包含其中僅將資料電壓選擇性地寫入至第一液晶元件31之導電狀態的功能；然而，明顯的是，若將第8A至8D圖中所描繪之第一液晶元件31及第二液晶元件32的配置互換時，則可實現包含其中僅將資料電壓選擇性地寫入至第二液晶元件之導電狀態的功能。

首先，將敘述第8A圖中所描繪的電路實例。在第8A圖

中所描繪的電路實例包含第一開關（SW1）、第二開關（SW2）、第三開關（SW3）、第四開關（SW4）、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線11、第二導線12、第三導線13、第四導線21、第五導線22、第六導線71、以及第七導線72。

第一電容器元件50之一電極係電性連接至第三導線13；此處，與其中電性連接至第三導線13之該電極不同的第一電容器元件50之電極稱為電容器電極，此係與電路實例（1）及（2）相似。

第一液晶元件31之一電極係電性連接至第四導線21；此處，與其中電性連接至第四導線21之該電極不同的第一液晶元件31之電極稱為第一像素電極，此係與電路實例（1）及（2）相似。

第二液晶元件32之一電極係電性連接至第五導線22；此處，與其中電性連接至第五導線22之該電極不同的第二液晶元件32之電極稱為第二像素電極，此係與電路實例（1）及（2）相似。

第一開關SW1之一電極係電性連接至第二導線12，且該第一開關SW1之另一電極係電性連接至第一像素電極；第二開關SW2之一電極係電性連接至第一像素電極，且該第二開關SW2之另一電極係電性連接至電容器電極；第三開關SW3之一電極係電性連接至電容器電極，且該第三開關SW3之另一電極係電性連接至第二像素電極；以及第四

開關 SW4 之一電極係電性連接至電容器電極，且該第四開關 SW4 之另一電極係電性連接至第一導線 11。

第二電容器元件 51 之一電極係電性連接至第一像素電極，且第二電容器元件 51 之另一電極係電性連接至第六導線 71；以及第三電容器元件 52 之一電極係電性連接至第二像素電極，且第三電容器元件 52 之另一電極係電性連接至第七導線 72。

<電路實例（3）之控制（1）>

與上述電路實例（1）之控制（1）相似地，在實施例模式 1 中所描述的功能（1）可藉由依據第 8E 圖中所描繪的時序圖以控制電路實例（3）中所包含的各個開關而實現。該控制方法稱為電路實例（3）之控制（1）。因為已描述過電路實例（1）之控制（1），所以將省略電路實例（3）之控制（1）的詳細說明。簡言之，在實施例模式 1 中所描述的功能（1）可透過以下順序中的各個狀態而實現：其中僅 SW1 係在關閉（off）狀態中之重設狀態；其中所有開關均係在關閉（off）狀態中（或與重設狀態相同）的重設保持狀態；其中 SW3 及 SW4 係在關閉（off）狀態中之寫入狀態；其中僅 SW3 係在開啓（on）狀態中之分配狀態；以及其中所有開關均係在關閉（off）狀態中（或與分配狀態相同）的資料保持狀態。注意的是，第 8E 圖中所描繪的時序圖之各個開關的控制時序係與第 6E 圖的控制時序相似，且在第 8E 圖的下方部分中所描繪之施加至第一電容器元件 50

、第一液晶元件31、及第二液晶元件32的電壓值係與第6E圖中所描繪之該等電壓值相似。

<電路實例（3）之控制（2）>

再者，與上述電路實例（1）之控制（2）相似地，在實施例模式1中所描述之部分的功能（3）可藉由依據第8F圖中所描繪的時序圖以控制電路實例（3）中所包含的各個開關而實現。此控制方法稱為電路實例（3）之控制（2）。因為已描述過電路實例（1）之控制（2），所以將省略電路實例（3）之控制（2）的詳細說明。簡言之，在實施例模式1中所描述的功能（3）可透過如下述之順序中的各個狀態而實現：其中僅SW1係在關閉（off）狀態中之重設狀態；其中所有開關均係在關閉（off）狀態中（或與重設狀態相同）的重設保持狀態；其中僅SW1係在開啓（on）狀態中之寫入狀態；其中僅SW2係在開啓（on）狀態中之分配狀態（1）；其中僅SW3係在開啓（on）狀態中之分配狀態（2）；以及其中所有開關均係在關閉（off）狀態中（或與分配狀態（2）相同）的資料保持狀態。注意的是，第8F圖中所描繪的時序圖之各個開關的控制時序係與第6F圖的控制時序相似，但在第8F圖的下方部分中所描繪之施加至第一電容器元件50、第一液晶元件31、及第二液晶元件32的電壓值則與第6F圖中所描繪之該等電壓值不同。

<電路實例（3）的其他實例>

此處，將敘述其中可執行與上述電路實例（3）的控制相似之控制的其他電路實例。在第8A圖中所描繪的電路實例（3）之中，其中包含第四開關SW4及電性連接至該第四開關SW4的一電極之第一導線11的部分係如在電路實例（1）或電路實例（2）之中似地稱為重設電路90。爲了要使第一電路10可變成爲重設狀態，可將重設電路90電性連接至第一電路之內部電極（典型地，電容器電極、第一像素電極、及第二像素電極）的任一者。換言之，第8A圖中所描繪的電路係重設電路90與電容器電極電性連接的實例，第8B圖中所描繪的電路係重設電路90與第一像素電極電性連接的實例，以及第8C圖中所描繪的電路係重設電路90與第二像素電極電性連接的實例。注意的是，因爲第8B及8C圖中所描繪之電路的控制可與已描述之第8A圖中所描繪之電路的控制相同，所以省略詳細說明。

第8D圖中所描繪的電路係將重設電路90自第8A至8C圖中所描繪之電路省略的實例。在第8D圖中所描繪的電路中，重設狀態係藉由使用第二導線12及第一開關SW1以實現，而無需使用重設電路90；亦即，在第8D圖中所描繪的電路中，在週期<P3>中所供應至第二導線12的電壓係資料電壓 V_2 ，以及在週期<P1>之中係重設電壓 V_1 。此外，第一開關SW1在週期<P1>中變成爲開啓（on）狀態，以致使重設狀態實現；另一方面，與上述說明相似的控制係執行於其他的週期中，以致使寫入狀態實現。如所述地，與第8A至

8C圖中所描繪的該等電路之功能相似的功能可藉由使用第二導線12及第一開關SW1於重設以實現，而無需使用重設電路90。

<電路實例（4）>

其次，第9A圖描繪其中可實現實施例模式1中所描述的第一電路10之功能（1）、功能（2）、及功能（3）的電路，以做為電路實例（4）。該電路實例（4）的特性在於，藉由使開關的數目具有冗餘性，可由開關的控制來實現各式各樣的功能，而無需改變電路結構。

第9A圖中所描繪的電路實例包含第一開關（SW1）、第二開關（SW2-1）、第三開關（SW3）、第四開關（SW4）、第五開關（SW2-2）、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線11、第二導線12、第三導線13、第四導線21、第五導線22、第六導線71、以及第七導線72。

第一電容器元件50之一電極係電性連接至第三導線13；此處，與其中電性連接至第三導線13之該電極不同的第一電容器元件50之電極稱為電容器電極，此係與電路實例（1）、（2）、及（3）相似。

第一液晶元件31之一電極係電性連接至第四導線21；此處，與其中電性連接至第四導線21之該電極不同的第一液晶元件31之電極稱為第一像素電極，此係與電路實例（

1) 、 (2) 、 及 (3) 相 似 。

第 二 液 晶 元 件 32 之 一 電 極 係 電 性 連 接 至 第 五 導 線 22 ；
此 處 ， 與 其 中 電 性 連 接 至 第 五 導 線 22 之 該 電 極 不 同 的 第 二
液 晶 元 件 32 之 電 極 稱 為 第 二 像 素 電 極 ， 此 係 與 電 路 實 例 (1) 、 (2) 、 及 (3) 相 似 。

再 者 ， 將 在 下 文 敘 述 第 9A 圖 中 所 描 繪 之 電 路 實 例 的 各
個 元 件 之 電 性 連 接 ； 假 定 除 了 上 述 元 件 之 外 ， 將 內 電 極 P
設 置 於 電 路 實 例 (4) 之 中 。

第 一 開 關 SW1 之 一 電 極 係 電 性 連 接 至 第 二 導 線 12 ， 且
該 第 一 開 關 SW1 之 另 一 電 極 係 電 性 連 接 至 內 電 極 P ； 第 二
開 關 SW2-1 之 一 電 極 係 電 性 連 接 至 內 電 極 P ， 且 該 第 二 開 關
SW2-1 之 另 一 電 極 係 電 性 連 接 至 第 一 像 素 電 極 ； 第 三 開 關
SW3 之 一 電 極 係 電 性 連 接 至 內 電 極 P ， 且 該 第 三 開 關 SW3 之
另 一 電 極 係 電 性 連 接 至 電 容 器 電 極 ； 第 四 開 關 SW4 之 一 電
極 係 電 性 連 接 至 內 電 極 P ， 且 該 第 四 開 關 SW4 之 另 一 電 極
係 電 性 連 接 至 第 一 導 線 11 ； 以 及 第 五 開 關 SW2-2 之 一 電 極
係 電 性 連 接 至 內 電 極 P ， 且 該 第 五 開 關 SW2-2 之 另 一 電 極 係
電 性 連 接 至 第 二 像 素 電 極 。

第 二 電 容 器 元 件 51 之 一 電 極 係 電 性 連 接 至 第 一 像 素 電
極 ， 且 第 二 電 容 器 元 件 51 之 另 一 電 極 係 電 性 連 接 至 第 六 導
線 71 ； 以 及 第 三 電 容 器 元 件 52 之 一 電 極 係 電 性 連 接 至 第 二
像 素 電 極 ， 且 第 三 電 容 器 元 件 52 之 另 一 電 極 係 電 性 連 接 至
第 七 導 線 72 。

在 第 9A 圖 中 所 描 繪 的 電 路 實 例 (4) 之 中 ， 包 含 於 上

述第一電路10之中的功能（1）、（2）、及（3）可藉由適當控制的各個開關而實現。如所述地，用以控制各個開關以便實現各式各樣功能的方法將參照第10A至10D圖來加以敘述。

注意的是，在第10A至10D圖之中，各個開關的狀態係以“開啓（on）”或“關閉（off）”而描繪於個別的導電狀態（重設狀態、重設保持狀態、寫入狀態、分配狀態、及資料保持狀態）之中，在該等導電狀態之中的重設狀態、重設保持狀態、及資料保持狀態係相同於第10A至10D圖之中。換言之，在重設狀態中，僅SW1係在關閉（off）狀態中，而其他則係在開啓（on）狀態中；在重設保持狀態中，所有的開關均係在關閉（off）狀態中（或與重設狀態相同）；以及在資料保持狀態中，所有的開關均係在關閉（off）狀態中（與分配狀態相同）。因為已描述過，所以省略該等狀態的詳細說明；此處，將敘述寫入狀態及分配狀態中之各個開關的狀態。

注意的是，關於用於第10A至10D圖中之所描繪者的所有控制方法，用以控制第二開關（SW2-1）及第五開關（SW2-2）的方法係可交換的；換言之，即使SW2-1係藉由如SW2-2之情況的控制方法所控制，且即使SW2-2係藉由如SW2-1之情況的控制方法所控制時，明顯的是，其結果亦僅將第一像素與第二像素的角色互換而已，且主要的操作並未改變。

<電路實例（4）之控制（1）>

將敘述其中將各個開關如第10A圖中所描繪地控制於該處的情況，以做為電路實例（4）之控制（1）。第10A圖中所描繪的控制方法係當其中由電路實例（1）或（3）所實現的功能（1）係藉由電路實例（4）而實現時的控制方法，第10A圖中所描繪的控制方法係如下述：首先，在重設狀態及重設保持狀態之後，在寫入狀態之中，SW1係在開啓（on）狀態中；SW2-1係在開啓（on）狀態中；SW2-2係在關閉（off）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將資料電壓 V_2 寫入於第一電容器元件50及第一液晶元件31之中，且可維持重設電壓 V_1 被施加至第二液晶元件32。在其係在寫入狀態之後的分配狀態中，SW1係在關閉（off）狀態中；SW2-1係在關閉（off）狀態中；SW2-2係在開啓（on）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器元件50及第二液晶元件32中；然後，在該分配狀態之後，將依據上述方法而獲得資料保持狀態。

<電路實例（4）之控制（2）>

將敘述其中將各個開關如第10B圖中所描繪地控制於該處的情況，以做為電路實例（4）之控制（2）。第10B圖中所描繪的控制方法係當其中由電路實例（2）所實現的功能（2）係藉由電路實例（4）而實現時的控制方法，

第10B圖中所描繪的控制方法係如下述：首先，在重設狀態及重設保持狀態之後，在寫入狀態之中，SW1係在開啓（on）狀態中；SW2-1係在開啓（on）狀態中；SW2-2係在開啓（on）狀態中；SW3係在關閉（off）狀態中；以及SW4係在關閉（off）狀態中。因此，可將資料電壓 V_2 寫入於第一液晶元件31及第二液晶元件32之中，且可維持重設電壓 V_1 被施加至第一電容器元件50。在其係在寫入狀態之後的分配狀態中，SW1係在關閉（off）狀態中；SW2-1係在關閉（off）狀態中；SW2-2係在開啓（on）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器元件50及第二液晶元件32中；然後，在該分配狀態之後，將依據上述方法而獲得資料保持狀態。

<電路實例（4）之控制（3）>

將敘述其中將各個開關如第10C圖中所描繪地控制於該處的情況，以做為電路實例（4）之控制（3）。第10C圖中所描繪的控制方法係當其中由電路實例（3）所實現的部分功能（3）係藉由電路實例（4）而實現時的控制方法，第10C圖中所描繪的控制方法係如下述：首先，在重設狀態或重設保持狀態之後，在寫入狀態之中，SW1係在開啓（on）狀態中；SW2-1係在開啓（on）狀態中；SW2-2係在關閉（off）狀態中；SW3係在關閉（off）狀態中；以及SW4係在關閉（off）狀態中。因此，可將資料電壓 V_2

寫入於第一液晶元件31之中，且可維持重設電壓 V_1 被施加至第一電容器元件50及第二液晶元件32。在其係在寫入狀態之後的分配狀態（1）之中，SW1係在關閉（off）狀態中；SW2-1係在開啓（on）狀態中；SW2-2係在關閉（off）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器元件50及第一液晶元件31中；然後，在分配狀態（2）之中，SW1係在關閉（off）狀態中；SW2-1係在關閉（off）狀態中；SW2-2係在開啓（on）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器元件50及第二液晶元件32中；然後，在該等分配狀態之後，將依據上述方法而獲得資料保持狀態。

<電路實例（4）之控制（4）>

將敘述其中將各個開關如第10D圖中所描繪地控制於該處的情況，以做為電路實例（4）之控制（4）。第10D圖中所描繪的控制方法係當其中由電路實例（1）所實現的部分功能（3）係藉由電路實例（4）而實現時的控制方法，第10D圖中所描繪的控制方法係如下述：首先，在重設狀態及重設保持狀態之後，在寫入狀態之中，SW1係在開啓（on）狀態中；SW2-1係在關閉（off）狀態中；SW2-2係在關閉（off）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將資料電壓 V_2

寫入於第一電容器元件50之中，且可維持重設電壓 V_1 被施加至第一液晶元件31及第二液晶元件32。在其係在寫入狀態之後的分配狀態（1）中，SW1係在關閉（off）狀態中；SW2-1係在開啓（on）狀態中；SW2-2係在關閉（off）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器元件50及第一液晶元件31中；然後，在分配狀態（2）之中，SW1係在關閉（off）狀態中；SW2-1係在關閉（off）狀態中；SW2-2係在開啓（on）狀態中；SW3係在開啓（on）狀態中；以及SW4係在關閉（off）狀態中。因此，可將電荷分配於第一電容器50及第二液晶元件32中；然後，在該等分配狀態之後，將依據上述方法而獲得資料保持狀態。

<電路實例（4）之控制方法的選擇>

以此方式，在第9A圖中所描繪的電路實例（4）之中，可將資料電壓 V_2 分別地寫入於各個元件（第一電容器元件50、第一液晶元件31、第二液晶元件32），且進一步地，可以以所有的組合來執行電荷的分配；因而，可僅藉由使用電路實例（4）來實現上述之功能（1）、（2）、及（3）。因此，可使用第9A圖中所描繪的電路實例（4），以便根據條件而切換上述的功能。

將敘述其中將各個開關如第10A圖（功能（1））中所描繪地控制於該處之情況中的優點。此時，在寫入狀態及資料保持狀態中，將資料電壓 V_2 維持著被施加至第一液晶

元件 31 且予以保持，此意指的是，藉由第一液晶元件 31 的顯示並不會受到各個元件之電容變化所影響；因此，具有可使顯示均勻的優點。注意的是，當功能（1）係由第 6A 至 6D 圖中所描繪的電路實例（1）所實現時，以及當功能（1）係藉由第 8A 至 8D 圖中所描繪的電路實例（3）而實現時，存在有相同的優點。

接著，將敘述其中將各個開關如第 10B 圖（功能（2））中所描繪地控制於該處之情況中的優點。此時，在寫入狀態中將資料電壓 V_2 施加至第一液晶元件 31 及第二液晶元件 32，且在資料保持狀態中將電壓 V_2' 及電壓 V_2'' 施加至第一液晶元件 31 及第二液晶元件 32；此處，當液晶元件的特徵係常態地黑時，可發現的是，因為滿足 $V_2'' < V_2' < V_2$ ，所以使用過驅動，用以增加液晶元件的回應速度。通常，爲了要執行過驅動，需要藉由使用查表（LUT）或其類似物之影像資料的轉換過程，且因此，製造成本及功率消耗會增加。然而，在藉由功能（2）的驅動中，資料電壓 V_2 以及電壓 V_2' 及電壓 V_2'' 係在分配之後被適當地設定，以致可無需影像資料的轉換過程而執行過驅動；因而，可無需增加製造成本及功率消耗地增加液晶元件的回應速度及改善動像顯示的影像品質。注意的是，當功能（2）係藉由第 7A 至 7D 圖中所描繪的電路實例（2）而實現時，存在有相同的優點。

其次，將敘述其中將各個開關如第 10C 或 10D 圖（功能（3））中所描繪地控制於該處之情況中的優點。此時，

在寫入狀態中被寫入資料電壓 V_2 的元件係第一電容器元件 50、第一液晶元件 31、及第二液晶元件 32 之任一者；因此，由於在寫入時之負荷小，所以可降低功率消耗。注意的是，當功能（3）係由第 6A 至 6D 圖中所描繪的電路實例（1）所實現時，以及當功能（3）係藉由第 8A 至 8D 圖中所描繪的電路實例（3）而實現時，具有相同的優點。

藉由第 9A 圖中所描繪的電路實例（4），可根據條件而切換具有該等優點的功能，例如可如下地執行切換功能：在需要均勻顯示的條件中（在靜像顯示或其類似顯示時），尤其顯示係由功能（1）所執行時；在需要增加液晶回應速度的條件中（在動像顯示或其類似顯示時），尤其顯示係由功能（2）所執行時；在需要降低功率消耗的條件中（在以電池或其類似物來執行驅動時），尤其顯示係由功能（3）所執行時；或在其類似的條件中。

注意的是，與上述實例同樣地，可使用其中雖然均勻顯示係由功能（1）所執行，但液晶元件的回應速度可藉由以此一方式，亦即，影像資料係使用 LUT 或其類似物而轉換的方式來執行過驅動而增加的結構。

<電路實例（4）的其他實例>

注意的是，在電路實例（4）之中，重設電路 90 的連接目的地可以以與上述電路實例（1）至（3）相似之方式而多方面地改變。例如，做為重設電路 90 的連接目的地，可給定第一像素電極（第 9B 圖）、第二像素電極（第 9C 圖

）、電容器電極（第9D圖）、或其類似物；再者，該重設電路90亦可以以與上述電路實例（1）至（3）相似之方式而省略（第9E圖）。

注意的是，包含於此實施例模式之電路實例（電路實例（1）、電路實例（2）、電路實例（3）、及電路實例（4））中的第一至第七導線可依據角色而分類如下：第一導線11可具有功能以做為施加重設電壓 V_1 之重設線；第二導線12可具有功能以做為施加資料電壓 V_2 之資料線；第三導線13可具有功能以做為用以控制所施加至第一電容器元件50之電壓的共同線；第四導線21可具有功能以做為用以控制所施加至第一液晶元件31之電壓的液晶共同電極；第五導線22可具有功能以做為用以控制所施加至第二液晶元件32之電壓的液晶共同電極；第六導線71可具有功能以做為用以控制所施加至第二電容器元件51之電壓的共同線；以及第七導線72可具有功能以做為用以控制所施加至第三電容器元件52之電壓的共同線。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。

注意的是，在此實施例模式中，該顯示元件係描述為液晶元件；然而，亦可使用諸如自行發光元件，利用磷之光發射的元件，利用外部光之反射的元件，或其類似物之另外的顯示元件。例如，做為使用自行發光元件的顯示裝

置，可給定有機EL顯示器、無機EL顯示器或其類似物；例如，做為使用利用磷之光發射的元件之顯示裝置，可給定利用陰極射線管（CRT）之顯示器、電漿顯示面板（PDP）、場發射顯示器（FED）、或其類似物；且例如，做為使用利用外部光之反射的元件之顯示裝置，可給定電子紙或其類似物。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（可為部分的内容）可自由地應用至、結合於、或置換以另一圖式中所描繪的內容（可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（可為部分的内容）。進一步地，在上述圖式之中，各個部件可與另一部件或與另一實施例模式之另一部件結合。

（實施例模式3）

在此實施例模式中，將特定地敘述實施例模式2中所述之各式各樣的電路實例。在實施例模式2之中，係描第一電路10中所包含之複數個開關的導電狀態及時序圖；在此實施例模式中，將參照電路圖之特定實例來詳細說明使用電晶體以做為實施例模式2中所述的各式各樣電路實例中所示之開關的情況。

<電路實例（1）的特定實例（1）>

首先，將敘述實施例模式2中之電路實例（1）的特定

實例。第 11A 圖中所描繪的電路係第 6A 圖中所描繪之電路實例 (1) 的特定實例 (1)；且包含第一電晶體 Tr1、第二電晶體 Tr2、第三電晶體 Tr3、第四電晶體 Tr4、第一電容器元件 50、第二電容器元件 51、第三電容器元件 52、第一液晶元件 31、第二液晶元件 32、第一導線 101、第二導線 102、第三導線 103、第四導線 104、第五導線 105、第六導線 106、第七導線 107、第八導線 108、第九導線 109、及第十導線 110。

第一電容器元件 50 之一電極係電性連接至第八導線 108；此處，與其中電性連接至第八導線 108 之電極不同的第一電容器元件 50 之電極稱為電容器電極。

第一液晶元件 31 之一電極係電性連接至第六導線 106；此處，與其中電性連接至第六導線 106 之電極不同的第一液晶元件 31 之電極稱為第一像素電極。

第二液晶元件 32 之一電極係電性連接至第六導線 106；此處，與其中電性連接至第六導線 106 之電極不同的第二液晶元件 32 之電極稱為第二像素電極。

第一電晶體 Tr1 之源極電極及汲極電極的其中之一電極係電性連接至第五導線 105，第一電晶體 Tr1 之源極電極及汲極電極的另一電極係電性連接至電容器電極，以及第一電晶體 Tr1 之閘極電極係電性連接至第一導線 101。

第二電晶體 Tr2 之源極電極及汲極電極的其中之一電極係電性連接至電容器電極，第二電晶體 Tr2 之源極電極及汲極電極的另一電極係電性連接至第一像素電極，以及

第二電晶體 Tr2 之閘極電極係電性連接至第二導線 102。

第三電晶體 Tr3 之源極電極及汲極電極的其中之一電極係電性連接至電容器電極，第三電晶體 Tr3 之源極電極及汲極電極的另一電極係電性連接至第二像素電極，以及第三電晶體 Tr3 之閘極電極係電性連接至第三導線 103。

第四電晶體 Tr4 之源極電極及汲極電極的其中之一電極係電性連接至電容器電極，第四電晶體 Tr4 之源極電極及汲極電極的另一電極係電性連接至第七導線 107，以及第四電晶體 Tr4 之閘極電極係電性連接至第四導線 104。

第二電容器元件 51 之一電極係電性連接至第一像素電極，且第二電容器元件 51 之另一電極係電性連接至第九導線 109；以及第三電容器元件 52 之一電極係電性連接至第二像素電極，且第三電容器元件 52 之另一電極係電性連接至第十導線 110。

注意的是，假定電晶體的尺寸係由 (W/L) 所表示，該 (W/L) 係各個電晶體之通道寬度 W 對通道長度 L 的比例。較大的電晶體可在導通狀態中流過大量的電流（在導通狀態中之電阻可變小）。較佳地，此處之各個電晶體的尺寸 W/L 滿足 $(Tr1 \text{ 或 } Tr4) > (Tr2 \text{ 或 } Tr3)$ ；此係因為，在重設狀態或寫入狀態中，比在 Tr2 或 Tr3 中所流動之電流量更大的電流量會流動於 Tr1 或 Tr4 之中，因此，可快速地執行寫入及重設。更詳細地，Tr1 或 Tr4 的尺寸較佳地滿足 $Tr1 > Tr4$ ；此係因為，由於藉由 Tr1 以寫入電壓係執行於一閘選擇週期之內，所以具有很少的餘裕時間。至於 Tr2 及

Tr3的尺寸，較佳的是，其中電性連接至Tr2及Tr3的液晶元件或電容器元件中所包含之電極的尺寸，以及該等電晶體的尺寸應大；理由在於，因為具有大的電極之元件會具備大的電容，所以寫入、重設、分配、或其類似狀態必須藉由使用大量的電流於該等元件以執行。

注意的是，第11A圖中所描繪的電路係並排地設置於基板上，以致使顯示部形成。第11A圖中所描繪的電路係形成顯示部之最小單位的電路，且稱此為像素或像素電路。

注意的是，包含於第11A圖中所描繪的電路中之第一至第十導線係由毗鄰之像素電路的各個所分享。

注意的是，如第13D圖中所描繪地，第六導線106及第七導線107可相互地電性連接。此外，與第七導線107相似地，第八導線108至第十導線110之各個可電性連接至第六導線106。

注意的是，其中藉由角色而將包含於第11A圖中所描繪的電路中之第一至第十導線分類的結果係如下文所述：第一導線101可具有功能以做為用以控制第一電容器Tr1之第一掃描線；第二導線102可具有功能以做為用以控制第二電晶體Tr2之第二掃描線；第三導線103可具有功能以做為用以控制第三電晶體Tr3之第三掃描線；第四導線104可具有功能以做為用以控制第四電晶體Tr4之第四掃描線；第五導線105可具有功能以做為用以施加資料電壓之資料線；第六導線106可具有功能以做為用以控制所施加至液

晶元件之電壓的液晶共同電極；第七導線107可具有功能以做為用以施加重設電壓之重設線；第八導線108可具有功能以做為用以控制所施加至第一電容器元件50之電壓的第一電容器線；第九導線109可具有功能以做為用以控制所施加至第二電容器元件51之電壓的第二電容器線；以及第十導線110可具有功能以做為用以控制所施加至第三電容器元件52之電壓的第三電容器線。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。更特定地，當使用具有其中液晶共同電極係設置於電晶體基板側之結構的液晶元件時（IPS模式、FFS模式、或其類似模式）、第六導線106、第七導線107、第八導線108、第九導線109、及第十導線110可相互地電性連接。

<電路實例（1）的特定實例（2）>

其次，將敘述實施例模式2中之電路實例（1）的另一特定實例。第11B圖中所描繪的電路係第6A圖中所描繪之電路實例（1）的特定實例（2）；且包含第一電晶體Tr1、第二電晶體Tr2、第三電晶體Tr3、第四電晶體Tr4、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、

第六導線 106、第七導線 107、第八導線 108、及第九導線 109。

電路實例 (1) 的特定實例 (2) 與電路實例 (1) 的特定實例 (1) 之間的差異在於，其中設置於電路實例 (1) 的特定實例 (1) 中之第十導線 110 並未被設置於電路實例 (1) 的特定實例 (2) 之中，且依據此，第三電容器元件 52 的電性連接會與電路實例 (1) 的特定實例 (1) 不同。在電路實例 (1) 的特定實例 (2) 之中，第三電容器元件 52 的一電極係電性連接至第二像素電極，以及第三電容器元件 52 的另一電極係電性連接至第九導線 109。在電路實例 (1) 的特定實例 (2) 之中的其他連接係與電路實例 (1) 的特定實例 (1) 之中的該等連接相似。

如所述地，藉由導線之數目的減少，可降低顯示部中之用於導線的面積；因此，可改善孔徑比，且可降低功率消耗。注意的是，當導線的數目係如電路實例 (1) 的特定實例 (1) 中一樣地大時，則存在有操作穩定之優點，因為可將電壓確實地供應至各個元件。

注意的是，在電路實例 (1) 的特定實例 (2) 之中，係給定其中第二電容器元件 51 及第三電容器元件 52 的電性連接目的地係共同的之實例；然而，可實行任何的組合而無需受限於此。例如，第一電容器元件 50 及第三電容器元件 52 的電性連接可為共同的，第四電晶體 Tr4 及第三電容器元件 52 的電性連接可為共同的，第四電晶體 Tr4 及第二電容器元件 51 的電性連接可為共同的，或第四電晶體 Tr4

及第一電容器元件50的電性連接可為共同的。

<電路實例（1）的特定實例（3）>

接著，將敘述實施例模式2中之電路實例（1）的另一特定實例。第11C圖中所描繪的電路係第6A圖中所描繪之電路實例（1）的特定實例（3）；且包含第一電晶體Tr1、第二電晶體Tr2、第三電晶體Tr3、第四電晶體Tr4、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、第六導線106、第七導線107、及第八導線108。

電路實例（1）的特定實例（3）與電路實例（1）的特定實例（2）之間的差異在於，其中設置於電路實例（1）的特定實例（2）中之第九導線109並未被設置於電路實例（1）的特定實例（3）之中，且依據此，第二電容器元件51及第三電容器元件52的電性連接會與電路實例（1）的特定實例（2）中之該等者不同。在電路實例（1）的特定實例（3）之中，第二電容器元件51的一電極係電性連接至第一像素電極，且第二電容器元件51的另一電極係電性連接至第八導線108；以及第三電容器元件52的一電極係電性連接至第二像素電極，且第三電容器元件52的另一電極係電性連接至第八導線108。在電路實例（1）的特定實例（3）之中的其他連接係與電路實例（1）的特定實例（2）之中的該等連接相似。

如所述地，藉由導線之數目的減少，可降低顯示部中之用於導線的面積；因此，可改善孔徑比，且可降低功率消耗。注意的是，當導線的數目係如電路實例（1）的特定實例（1）及（2）中一樣地大時，則存在有操作穩定之優點，因為可將電壓確實地供應至各個元件。

注意的是，在電路實例（1）的特定實例（3）之中，係給定其中第一電容器元件50、第二電容器元件51、及第三電容器元件52的電性連接目的地係共同之實例；然而，可實行任何的組合而無需受限於以上之實例。例如，第四電晶體Tr4、第二電容器元件51、及第三電容器元件52的電性連接可為共同的；第四電晶體Tr4、第三電容器元件52、及第一電容器元件50的電性連接可為共同的；或第四電晶體Tr4、第一電容器元件50、及第二電容器元件51的電性連接可為共同的。

<電路實例（1）的特定實例（4）>

接著，將敘述實施例模式2中之電路實例（1）的另一特定實例。第11D圖中所描繪的電路係第6A圖中所描繪之電路實例（1）的特定實例（4）；且包含第一電晶體Tr1、第二電晶體Tr2、第三電晶體Tr3、第四電晶體Tr4、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、第六導線106、及第七導線107。

電路實例（1）的特定實例（4）與電路實例（1）的特定實例（3）之間的差異在於，其中設置於電路實例（1）的特定實例（3）中之第八導線108並未設置於電路實例（1）的特定實例（4）之中，且依據此，第一電容器元件50、第二電容器元件51、及第三電容器元件52的電性連接會與電路實例（1）的特定實例（3）中之該等者不同。在電路實例（1）的特定實例（4）之中，第一電容器元件50的一電極係電性連接至電容器電極，且第一電容器元件50的另一電極係電性連接至第七導線107；第二電容器元件51的一電極係電性連接至第一像素電極，且第二電容器元件51的另一電極係電性連接至第七導線107；以及第三電容器元件52的一電極係電性連接至第二像素電極，且第三電容器元件52的另一電極係電性連接至第七導線107。在電路實例（1）的特定實例（4）之中的其他連接係與電路實例（1）的特定實例（3）之中的該等連接相似。

如所述地，藉由導線之數目的減少，可降低顯示部中之用於導線的面積；因此，可改善孔徑比，且可降低功率消耗。注意的是，當導線的數目係如電路實例（1）的特定實例（1）至（3）中一樣地大時，則存在有操作穩定之優點，因為可將電壓確實地供應至各個元件。

注意的是，在電路實例（1）的特定實例（4）之中，由於僅一施加恆定電壓的導線，亦即，所謂電源供應線（除了液晶共同電極之外），係設置於像素電路中，所以會因為穩定操作與孔徑比之間的優異平衡而特別有用於像素

電路。

注意的是，因為包含於電路實例（1）的特定實例（4）之中的第七導線共同地連接至複數個元件，所以亦將其稱為共同電源供應線，共同線，或其類似物。

<電路實例（1）的特定實例（5）>

接著，將敘述實施例模式2中之電路實例（1）的另一特定實例。第12A圖中所描繪的電路係第6A圖中所描繪之電路實例（1）的特定實例（5）；且包含第一電晶體Tr1、第二電晶體Tr2、第三電晶體Tr3、第四電晶體Tr4、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、及第六導線106。

電路實例（1）的特定實例（5）之像素結構在於其中並未設置如電路實例（1）的特定實例（1）至（4）中所示之所謂的電源供應線（除了液晶共用電極之外）。在此情況中，其中在像素電路中需要恆定電壓的電極係電性連接至鄰接像素的掃描線，以致使恆定電壓供應至該電極；換言之，可將鄰接像素的掃描線使用做為電源供應線。

在電路實例（1）的特定實例（5）之中，包含於其係屬於第k列之像素中的第一電容器元件50之一電極係電性連接至該像素的電容器電極，且該第一電容器元件50之另一電極係電性連接至包含於其係屬於第（k-1）列之像素

的第四導線 104；包含於其係屬於第 k 列之像素中的第二電容器元件 51 之一電極係電性連接至該像素的第一像素電極，且該第二電容器元件 51 之另一電極係電性連接至包含於其係屬於第 $(k-1)$ 列之像素中的第四導線 104；包含於其係屬於第 k 列之像素中的第三電容器元件 52 之一電極係電性連接至該像素的第二像素電極，且該第三電容器元件 52 之另一電極係電性連接至包含於其係屬於第 $(k-1)$ 列之像素中的第四導線 104；包含於其係屬於第 k 列之像素中的第四電晶體 Tr4 之源極電極及汲極電極的其中之一電極係電性連接至像素的電容器電極，該第四電晶體 Tr4 之源極電極及汲極電極的另一電極係電性連接至包含於其係屬於第 $(k-1)$ 列之像素中的第四導線 104；以及第四電晶體 Tr4 之閘極係電性連接至該像素的第四導線 104。電路實例 (1) 的特定實例 (5) 之中的其他連接係與電路實例 (1) 的特定實例 (4) 之中的該等連接相似；注意的是， k 係大於或等於二且小於或等於 n 的整數（ n 係顯示部之列的數目）。

較佳地，使用做為電源供應線之掃描線係包含於下一像素中，該像素係屬於在選擇像素所屬之列（第 k 列）之前的時序時所選擇的下一列。典型地，如電路實例 (1) 的特定實例 (5) 之中所描繪地，可使用其係屬於第 $(k-1)$ 列的像素之第四掃描線做為電源供應線；針對此之理由將參照第 12B 圖中所描繪的時序圖來敘述於下文。

第 12B 中所描繪的時序圖描繪沿著時間軸而施加至屬

於第 (k-1) 列之第一導線 101、第二導線 102、第三導線 103、及第四導線 104，以及屬於第 k 列之第一導線 101、第二導線 102、第三導線 103、及第四導線 104，以便實現上述功能 (1) 的電壓。

如第 12B 圖中所描繪地，各個開關的導電狀態顯現於屬於第 (k-1) 列的像素與屬於第 k 列的像素之間的不同時序處。在第 12B 圖中所描繪的時序圖之中，該不同時序之差異係一閘選擇週期。

如所述地，施加至各個掃描線的電壓會在時間上改變，且其中電壓改變的週期會受到限制。例如，當顯示部的列之數目係 480 時，一閘選擇週期至多僅係一像框的 $1/480$ 。換言之，其中將施加至掃描線之電壓設定成為高位準的週期僅係整個週期的 $1/480$ ，而針對剩餘的 $479/480$ 之週期則維持著施加低位準的電壓至掃描線。藉由此一百分比的差異，可將掃描線使用做為低位準的電源供應線。

然而，即使該百分比小，但較佳的是，應盡可能地在其中電路執行重要操作的週期中避免改變使用為電源供應線之掃描線的電壓。特定地，在功能 (1) 之中，若掃描線的電壓改變於重設狀態、寫入狀態、及分配狀態的週期之中時，將存在有重設、寫入、及分配會不正確地執行之機率，以致應較佳地避免此。

所發現到的是，在屬於第 (k-1) 列的掃描線之中，滿足當屬於第 k 列的像素係在重設狀態 (週期 <P1>)、寫入狀態 (週期 <P3>)、及分配狀態 (週期 <P4>) 之中時所

施加的電壓並非在高位準的條件之掃描線係第一導線 101、第二導線 102、及第四導線 104；其中電壓較少頻繁改變的掃描線係第一導線 101及第四導線 104。此外，較少受到電壓改變而在顯示上有影響的掃描線係第四導線 104，此係因為屬於第 $(k-1)$ 列之像素的四導線 104在屬於第 k 列的像素變成爲重設狀態之前來到高位準之故；因此，即使屬於第 k 列的像素受到電壓之改變所影響時，隨後所顯現的重設狀態亦會導引以強制地顯示黑色。

針對此一理由，可將屬於第 $(k-1)$ 列的像素之第四掃描線使用做爲第 12A圖中所描繪之電路中的電源供應線；然而，可將另一掃描線使用做爲電源供應線，例如可使用屬於第 $(k-1)$ 列之像素的第一掃描線或第二掃描線。再者，可將屬於第 $(k-1)$ 列之前的列之掃描線使用做爲屬於第 k 列之像素的電源供應線。無論如何，可將任一掃描線使用做爲電源供應線，只要該掃描線滿足上述條件即可。

如所述地，藉由使用掃描線以做爲電源供應線，可減少顯示部中之導線的數目以及用於導線的面積；因此，可改善孔徑比，且可降低功率消耗。

<電路實例（2）的特定實例>

接著，將敘述實施例模式 2中之電路實例（2）的特定實例。第 13A圖中所描繪的電路係第 7A圖中所描繪之電路實例（2）的特定實例；且包含第一電晶體 $Tr1$ 、第二電晶

體 Tr2、第三電晶體 Tr3、第四電晶體 Tr4、第一電容器元件 50、第二電容器元件 51、第三電容器元件 52、第一液晶元件 31、第二液晶元件 32、第一導線 101、第二導線 102、第三導線 103、第四導線 104、第五導線 105、第六導線 106、及第七導線 107。

第一電容器元件 50 的一電極係電性連接至第七導線 107；此處，與其中電性連接至第七導線 107 的電極不同之第一電容器元件 50 的電極稱為電容器電極。

第一液晶元件 31 的一電極係電性連接至第六導線 106；此處，與其中電性連接至第六導線 106 的電極不同之第一液晶元件 31 的電極稱為第一像素電極。

第二液晶元件 32 的一電極係電性連接至第六導線 106；此處，與其中電性連接至第六導線 106 的電極不同之第二液晶元件 32 的電極稱為第二像素電極。

第一電晶體 Tr1 之源極電極及汲極電極的其中之一電極係電性連接至第五導線 105，第一電晶體 Tr1 之源極電極及汲極電極的另一電極係電性連接至第二像素電極，以及第一電晶體 Tr1 之閘極電極係電性連接至第一導線 101。

第二電晶體 Tr2 之源極電極及汲極電極的中之一電極係電性連接至第二像素電極，第二電晶體 Tr2 之源極電極及汲極電極的另一電極係電性連接至第一像素電極，以及第二電晶體 Tr2 之閘極電極係電性連接至第二導線 102。

第三電晶體 Tr3 之源極電極及汲極電極的其中之一電極係電性連接至電容器電極，第三電晶體 Tr3 之源極電極

及汲極電極的另一電極係電性連接至第二像素電極，以及第三電晶體 Tr3 之閘極電極係電性連接至第三導線 103。

第四電晶體 Tr4 之源極電極及汲極電極的其中之一電極係電性連接至第二像素電極，第四電晶體 Tr4 之源極電極及汲極電極的另一電極係電性連接至第七導線 107，以及第四電晶體 Tr4 之閘極電極係電性連接至第四導線 104。

第二電容器元件 51 之一電極係電性連接至第一像素電極，且第二電容器元件 51 之另一電極係電性連接至第七導線 107；以及第三電容器元件 52 之一電極係電性連接至第二像素電極，且第三電容器元件 52 之另一電極係電性連接至第七導線 107。

此處，各個電晶體的尺寸 W/L 較佳地滿足 ($Tr1$ 或 $Tr4$) > ($Tr2$ 或 $Tr3$)；此係因為，在重設狀態或寫入狀態中，比在 $Tr2$ 或 $Tr3$ 中所流動之電流量更大的電流量會流動於 $Tr1$ 或 $Tr4$ 之中，因此，可快速地執行寫入及重設。更詳細地， $Tr1$ 及 $Tr4$ 的尺寸較佳地滿足 $Tr1 > Tr4$ ；此係因為，由於藉由 $Tr1$ 以寫入電壓係執行於一閘選擇週期之內，所以具有很少的餘裕時間。至於 $Tr2$ 及 $Tr3$ 的尺寸，較佳的是，其中電性連接至 $Tr2$ 及 $Tr3$ 的液晶元件或電容器元件中所包含之電極的尺寸，以及該等電晶體的尺寸應大；理由在於，因為具有大的電極之元件會具備大的電容，所以寫入、重設、分配、或其類似狀態必須藉由使用大量的電流於該等元件以執行。

注意的是，第 13A 圖中所描繪的電路係並排地設置於

基板上，以致使顯示部形成。第13A圖中所描繪的電路係形成顯示部之最小單位的電路，且稱此為像素或像素電路。

注意的是，包含於第13A圖中所描繪的電路中之第一至第七導線係由毗鄰之像素電路的各個所分享。

注意的是，如第13D圖中所描繪地，第六導線106及第七導線107可相互地電性連接。

注意的是，其中藉由角色而將包含於第13A圖中所描繪的電路中之第一及第七導線分類的結果係如下文所述：第一導線101可具有功能以做為用以控制第一電晶體Tr1之第一掃描線；第二導線102可具有功能以做為用以控制第二電晶體Tr2之第二掃描線；第三導線103可具有功能以做為用以控制第三電晶體Tr3之第三掃描線；第四導線104可具有功能以做為用以控制第四電晶體Tr4之第四掃描線；第五導線105可具有功能以做為用以施加資料電壓之資料線；第六導線106可具有功能以做為用以控制所施加至液晶元件之電壓的液晶共同電極；以及第七導線107可具有功能以做為用以施加共同電壓的共同線。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。更特定地，當使用具有其中液晶共同電極係設置於電晶體基板側之結構的液晶元件時（IPS模式、FFS模式、或其類似模式），可將第

六導線106及第七導線107相互地電性連接。

注意的是，爲了要避免重複的說明，僅給定其中在該處除了液晶共同電極之外，係設置一電源供應線於像素電路之中的情況，以做爲電路實例（2）的特定實例。不同數目的電源供應線亦可如電路實例（1）的特定實例（1）至（4）中所描述地被使用於電路實例（2）之中；此外，電源供應線可如電路實例（1）的特定實例（5）中所描述地被省略。

<電路實例（3）的特定實例>

接著，將敘述實施例模式2中之電路實例（3）的特定實例。第13B圖中所描繪的電路係第8A圖中所描繪之電路實例（3）的特定實例；且包含第一電晶體Tr1、第二電晶體Tr2、第三電晶體Tr3、第四電晶體Tr4、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、第六導線106、及第七導線107。

第一電容器元件50的一電極係電性連接至第七導線107；此處，與其中電性連接至第七導線107的電極不同的第一電容器元件50的電極稱爲電容器電極。

第一液晶元件31的一電極係電性連接至第六導線106；此處，與其中電性連接至第六導線106的電極不同之第一液晶元件31的電極稱爲第一像素電極。

第二液晶元件 32 的一電極係電性連接至第六導線 106；此處，與其中電性連接至第六導線 106 的電極不同之第二液晶元件 32 的電極稱為第二像素電極。

第一電晶體 Tr1 之源極電極及汲極電極的其中之一電極係電性連接至第五導線 105，第一電晶體 Tr1 之源極電極及汲極電極的另一電極係電性連接至第一像素電極，以及第一電晶體 Tr1 之閘極電極係電性連接至第一導線 101。

第一電晶體 Tr2 之源極電極及汲極電極的其中之一電極係電性連接至第一像素電極，第二電晶體 Tr2 之源極電極及汲極電極的另一電極係電性連接至電容器電極，以及第二電晶體 Tr2 之閘極電極係電性連接至第二導線 102。

第三電晶體 Tr3 之源極電極及汲極電極的其中之一電極係電性連接至電容器電極，第三電晶體 Tr3 之源極電極及汲極電極的另一電極係電性連接至第二像素電極，以及第三電晶體 Tr3 之閘極電極係電性連接至第三導線 103。

第一電晶體 Tr4 之源極電極及汲極電極的其中之一電極係電性連接至第二像素電極，第四電晶體 Tr4 之源極電極及汲極電極的另一電極係電性連接至第七導線 107，以及第四電晶體 Tr4 之閘極電極係電性連接至第四導線 104。

第二電容器元件 51 之一電極係電性連接至第一像素電極，且第二電容器元件 51 之另一電極係電性連接至第七導線 107；以及第三電容器元件 52 之一電極係電性連接至第二像素電極，且第三電容器元件 52 之另一電極係電性連接至第七導線 107。

此處，各個電晶體的尺寸 W/L 較佳地滿足 $(Tr1 \text{ 或 } Tr4) > (Tr2 \text{ 或 } Tr3)$ ；此係因為，在重設狀態或寫入狀態中，比在 $Tr2$ 或 $Tr3$ 中所流動之電流量更大的電流量會流動於 $Tr1$ 或 $Tr4$ 之中，因此，可快速地執行寫入及重設。更詳細地， $Tr1$ 及 $Tr4$ 的尺寸較佳地滿足 $Tr1 > Tr4$ ；此係因為，由於藉由 $Tr1$ 以寫入電壓係執行於一閘選擇週期之內，所以具有很少的餘裕時間。至於 $Tr2$ 及 $Tr3$ 的尺寸，較佳的是，其中電性連接至 $Tr2$ 及 $Tr3$ 的液晶元件或電容器元件中所包含之電極的尺寸，以及該等電晶體的尺寸應大；理由在於，因為具有大的電極之元件會具備大的電容，所以寫入、重設、分配、或其類似狀態必須藉由使用大量的電流於該等元件以執行。

注意的是，第 13B 圖中所描繪的電路係並排地設置於基板上，以致使顯示部形成。第 13B 圖中所描繪的電路係形成顯示部之最小單位的電路，且稱此為像素或像素電路。

注意的是，包含於第 13B 圖中所描繪的電路中之第一至第七導線係由毗鄰之像素電路的各個所分享。

注意的是，如第 13D 圖中所描繪地，第六導線 106 及第七導線 107 可相互地電性連接。

注意的是，其中藉由角色而將包含於第 13B 圖中所描繪的電路中之第一至第七導線分類的結果係如下文所述：第一導線 101 可具有功能以做為用以控制第一電晶體 $Tr1$ 之第一掃描線；第二導線 102 可具有功能以做為用以控制第

二電晶體 Tr2 之第二掃描線；第三導線 103 可具有功能以做為用以控制第三電晶體 Tr3 之第三掃描線；第四導線 104 可具有功能以做為用以控制第四電晶體 Tr4 之第四掃描線；第五導線 105 可具有功能以做為用以施加資料電壓之資料線；第六導線 106 可具有功能以做為用以控制所施加至液晶元件之電壓的液晶共同電極；以及第七導線 107 可具有功能以做為用以施加共同電壓的共同線。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線而降低，所以可改善孔徑比；且因此，可降低功率消耗。更特定地，當使用具有其中液晶共同電極係設置於電晶體基板側之結構的液晶元件時（IPS 模式、FFS 模式、或其類似模式），可將第六導線 106 及第七導線 107 相互地電性連接。

注意的是，為要避免重複的說明，僅給定其中在該處除了液晶共同電極之外，係設置一電源供應線於像素電路之中的情況，以做為電路實例（3）的特定實例。不同數目的電源供應線亦可如電路實例（1）的特定實例（1）至（4）中所描述地被使用於電路實例（3）之中；此外，電源供應線可如電路實例（1）的特定實例（5）中所描述地被省略。

<電路實例（4）的特定實例>

接著，將敘述實施例模式 2 中之電路實例（4）的特定

實例。第13C圖中所描繪的電路係第9A圖中所描繪之電路實例(4)的特定實例；且包含第一電晶體Tr1、第二電晶體Tr2-1、第三電晶體Tr3、第四電晶體Tr4、第五電晶體Tr2-2、第一電容器元件50、第二電容器元件51、第三電容器元件52、第一液晶元件31、第二液晶元件32、第一導線101、第二導線102、第三導線103、第四導線104、第五導線105、第六導線106、第七導線107、及第八導線111。

第一電容器元件50的一電極係電性連接至第七導線107；此處，與其中電性連接至第七導線107的電極不同的第一電容器元件50的電極稱為電容器電極。

第一液晶元件31的一電極係電性連接至第六導線106；此處，與其中電性連接至第六導線106的電極不同之第一液晶元件31的電極稱為第一像素電極。

第二液晶元件32的一電極係電性連接至第六導線106；此處，與其中電性連接至第六導線106的電極不同的第二液晶元件32的電極稱為第二像素電極。

再者，第13C圖中所描繪之電路實例(4)的特定實例包含如第9A圖中所描繪的內電極P。

第一電晶體Tr1之源極電極及汲極電極的其中之一電極係電性連接至第五導線105，第一電晶體Tr1之源極電極及汲極電極的另一電極係電性連接至內電極P，以及第一電晶體Tr1之閘極電極係電性連接至第一導線101。

第二電晶體Tr2-1之源極電極及汲極電極的其中之一電極係電性連接至內電極P，第二電晶體Tr2-1之源極電極

及汲極電極的另一電極係電性連接至第一像素電極，以及第二電晶體 Tr2-1之閘極電極係電性連接至第二導線 102。

第三電晶體 Tr3之源極電極及汲極電極的其中之一電極係電性連接至內電極 P，第三電晶體 Tr3之源極電極及汲極電極的另一電極係電性連接至電容器電極，以及第三電晶體 Tr3之閘極電極係電性連接至第三導線 103。

第四電晶體 Tr4之源極電極及汲極電極的其中之一電極係電性連接至內電極 P，第四電晶體 Tr4之源極電極及汲極電極的另一電極係電性連接至第七導線 107，以及第四電晶體 Tr4之閘極電極係電性連接至第四導線 104。

第五電晶體 Tr2-2之源極電極及汲極電極的其中之一電極係電性連接至內電極 P，第五電晶體 Tr2-2之源極電極及汲極電極的另一電極係電性連接至第二像素電極，以及第五電晶體 Tr2-2之閘極電極係電性連接至第八導線 111。

第二電容器元件 51之一電極係電性連接至第一像素電極，且第二電容器元件 51之另一電極係電性連接至第七導線 107；以及第三電容器元件 52之一電極係電性連接至第二像素電極，且第三電容器元件 52之另一電極係電性連接至第七導線 107。

此處，各個電晶體的尺寸 W/L較佳地滿足（Tr1或 Tr4）>（Tr2-1、Tr2-2、或 Tr3）；此係因為，在重設狀態或寫入狀態中，比在 Tr2-1、Tr2-2、或 Tr3中所流動之電流量更大的電流量會流動於 Tr1或 Tr4之中，因此，可快速地執行寫入及重設。更詳細地，Tr1及 Tr4的尺寸較佳地滿足

$Tr1 > Tr4$ ；此係因為，由於藉由 $Tr1$ 以寫入電壓係執行於一開選擇週期之內，所以具有很少的餘裕時間。至於 $Tr2-1$ 、 $Tr2-2$ 、及 $Tr3$ 的尺寸，較佳的是，其中電性連接至 $Tr2-1$ 、 $Tr2-2$ 、或 $Tr3$ 的液晶元件或電容器元件中所包含之電極的尺寸，以及該等電晶體的尺寸應大；理由在於，因為具有大的電極之元件會具備大的電容，所以寫入、重設、分配、或其類似狀態必須藉由使用大量的電流於該等元件以執行。

注意的是，第 13C 圖中所描繪的電路係並排地設置於基板上，以致使顯示部形成。第 13C 圖中所描繪的電路係形成顯示部之最小單位的電路，且稱此為像素或像素電路。

注意的是，包含於第 13C 圖中所描繪的電路中之第一至第八導線係由毗鄰之像素電路的各個所分享。

注意的是，如第 13D 圖中所描繪地，第六導線 106 及第七導線 107 可相互地電性連接。

注意的是，其中藉由角色而將包含於第 13C 圖中所描繪的電路中之第一至第八導線分類的結果係如下文所述：第一導線 101 可具有功能以做為用以控制第一電晶體 $Tr1$ 之第一掃描線；第二導線 102 可具有功能以做為用以控制第二電晶體 $Tr2-1$ 之第二掃描線；第三導線 103 可具有功能以做為用以控制第三電晶體 $Tr3$ 之第三掃描線；第四導線 104 可具有功能以做為用以控制第四電晶體 $Tr4$ 之第四掃描線；第五導線 105 可具有功能以做為用以施加資料電壓之資

料線；第六導線106可具有功能以做為用以控制所施加至液晶元件之電壓的液晶共同電極；第七導線107可具有功能以做為用以施加共同電壓的共同線；以及第八導線111可具有功能以做為用以控制第五電晶體Tr2-2之第五掃描線。然而，各個導線可具有各式各樣的角色而無需受限於此；尤其，用以施加相同電壓的導線可為彼此相互電性連接之共同導線。因為在電路中之導線的面積可藉由分享導線降低，所以可改善孔徑比；且因此，可降低功率消耗。更特定地，當使用具有其中液晶共同電極係設置於電晶體基板側之結構的液晶元件時（IPS模式、FFS模式、或其類似模式），可將第六導線106及第七導線107相互地電性連接。

注意的是，為要避免重複的說明，僅給定其中在該處除了液晶共同電極之外，係設置一電源供應線於像素電路之中的情況，以做為電路實例（4）的特定實例。不同數目的電源供應線亦可如電路實例（1）的特定實例（1）至（4）中所描述地被使用於電路實例（4）之中；此外，電源供應線可如電路實例（1）的特定實例（5）中所描述地被省略。

注意的是，在此實施例模式中，該顯示元件係描述為液晶元件；然而，亦可使用諸如自行發光元件，利用磷之光發射的元件，利用外部光之反射的元件，或其類似物之另外的顯示元件。例如，做為使用自行發光元件的顯示裝置，可給定有機EL顯示器、無機EL顯示器或其類似物

；例如，做為使用利用磷之光發射的元件之顯示裝置，可給定利用陰極射線管（CRT）之顯示器、電漿顯示面板（PDP）、場發射顯示器（FED）、或其類似物；且例如，做為使用利用外部光之反射的元件之顯示裝置，可給定電子紙或其類似物。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（可為部分的内容）可自由地應用至，結合於，或置換以另一圖式中所描繪的內容（可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（可為部分的内容）。進一步地，在上述圖式之中，各個部件可與另一部件或與另一實施例模式之另一部件結合。

（實施例模式4）

在此實施例模式中，將敘述其中上述之各式各樣電路包含除了液晶元件之外的顯示元件之情況。如上所述地，可將各式各樣的元件以及液晶元件使用做為可包含於此說明書中的像素之中的顯示元件。

各式各樣的元件以及液晶元件可使用做為實施例模式1至3中所描述之像素結構中的顯示元件。在其中使用除了液晶元件之外的元件以做為顯示元件的情況中，當顯示元件係類似於液晶元件而藉由使用直流的電壓以驅動時，且當流過該顯示元件的電流小時，則可在上述結構中以該顯示元件來置換液晶元件。然而，當所置換的顯示元件係由

電流所驅動時（電流驅動顯示元件），則不僅需要顯示元件的置換，而且需要改變結構，此將於下文中敘述。

做為電流驅動顯示元件，可使用具有高晶體性之發光二極體（LED），利用有機材料之發光二極體（OLED，亦稱為有機EL），或其類似物。電流驅動顯示元件係其中發射強度係由流過該顯示元件的電流量所決定的顯示元件。第14A及14B圖係其中在該處將電流驅動顯示元件使用於實施例模式1中所描述的像素結構中之情況的像素結構實例。

在第14A圖中所描繪之像素結構的實例中之第一子像素41及第二子像素42係與第1A圖中所描繪之像素結構的實例中之該等子像素不同，而其他的結構則係彼此相似。特定之不同點係如下文所述：在第1A圖中所描繪的像素結構之實例中，第一子像素41包含第一液晶元件31及第一共同電極，且第二子像素42包含第二液晶元件32及第二共同電極；另一方面，在第14A圖中所描繪的像素結構之實例中，第一子像素41包含第一電流控制電路121、第一電流驅動顯示元件131、第一陽極線141、及第一陰極線151，且第二子像素42包含第二電流控制電路122、第二電流驅動顯示元件132、第二陽極線142、及第二陰極線152。

在第14A圖中所描繪的像素結構實例中之第一子像素41中，第一電流控制電路121包含至少三電極121a、121b、及121c：電極121a係電性連接至第一電路10，電極121b係電性連接至第一陽極線141，及電極121c係電性連接至

第一電流驅動顯示元件 131；以及第一電流驅動顯示元件 131 包含至少二電極：一電極係電性連接至電極 121c，且另一電極係電性連接至第一陰極線 151。

同樣地，在第二子像素 42 中，第二電流控制電路 122 包含至少三電極 122a、122b、及 122c：電極 122a 係電性連接至第一電路 10，電極 122b 係電性連接至第二陽極線 142，及電極 122c 係電性連接至第二電流驅動顯示元件 132；以及第二電流驅動顯示元件 132 包含至少二電極：一電極係電性連接至電極 122c，且另一電極係電性連接至第二陰極線 152。

此處，第一電流控制電路 121 及第二電流控制電路 122 係用以根據來自第一電路 10 所供應之電壓，而分別控制流過第一電流驅動顯示元件 131 及第二電流驅動顯示元件 132 之電流的電路。第 14C 及 14D 圖描繪具有此功能之第一電流控制電路 121 及第二電流控制電路 122。

第 14C 圖中所描繪的電路係 p 通道電晶體，且其閘極電極係電性連接至電極 121a 或電極 122a，源極電極及汲極電極的其中之一係電性連接至電極 121b 或電極 122b，以及源極電極及汲極電極的另一係電性連接至電極 121c 或電極 122c。具有此一結構，流過電流驅動顯示元件的電流可根據施加至電極 121a 或電極 122a 之電壓而控制。

第 14D 圖中所描繪的電路係 n 通道電晶體，且其閘極電極係電性連接至電極 121a 或電極 122a，源極電極及汲極電極的其中之一係電性連接至電極 121b 或電極 122b，以及源

極電極及汲極電極的另一係電性連接至電極121c或電極122c。具有此一結構，流過電流驅動顯示元件的電流可根據施加至電極121a或電極122a之電壓而控制。

注意的是，與第14A圖中所描繪的像素結構之實例相較地，第14B圖中所描繪的像素結構之實例係相似於第14A圖中所描繪的像素結構之實例，除了第一電流驅動顯示元件131與第二電流驅動顯示元件132的方向相反之外。

當使用第14C圖中所描繪的電路於第14A圖中所描繪之像素結構的實例中之第一電流控制電路121及第二電流控制電路122時，可易於固定p通道電晶體之源極電極的電位，因此，可供給定電流而不管電流驅動顯示元件的電流—電壓特徵；所以，例如，即使當電流—電壓特徵由於電流驅動顯示元件的劣化而改變時，相較於劣化之前的發射強度，該電流驅動顯示元件的發射強度並不會改變，因此，存在有可防止液晶裝置之燒錄的優點。

另一方面，當使用第14D圖中所描繪的電路於第14A圖中所描繪之像素結構的實例中之第一電流控制電路121及第二電流控制電路122，且例如，包含於第一電路10之中的開關係n通道電晶體時，則包含於第14A圖中所描繪的像素結構之實例中的所有電晶體之極性可為n通道。因此，相較於其中電路包含二極性皆有之電晶體於該處的情況，可減少顯示裝置之製程的數目，因而存在有可降低製造成本的優點。

此外，當使用第14D圖中所描繪的電路於第14B圖中所

描繪之像素結構的實例中之第一電流控制電路 121 及第二電流控制電路 122 時，可易於固定 n 通道電晶體之源極電極的電位，因此，可供給定電流而不管電流驅動顯示元件的電流—電壓特徵；所以，例如，即使當電流—電壓特徵由於電流驅動顯示元件的劣化而改變時，相較於劣化之前的發射強度，該電流驅動顯示元件的發射強度並不會改變，因此，存在有可防止液晶裝置之燒錄的優點。

另一方面，當使用第 14C 圖中所描繪的電路於第 14B 圖中所描繪之像素結構的實例中之第一電流控制電路 121 及第二電流控制電路 122，且例如，包含於第一電路 10 之中的開關係 p 通道電晶體時，則包含於第 14B 圖中所描繪的像素結構之實例中的所有電晶體之極性可為 p 通道。因此，相較於其中電路包含二極性皆有之電晶體於該處的情況，可減少顯示裝置之製程的數目，因而存在有可降低製造成本的優點。

注意的是，可將各式各樣的電路以及第 14C 及 14D 圖中所描繪的電路使用於電流控制電路；例如，若使用所謂的臨限值校正電路於電流控制電路時，可校正電晶體的臨限值，因此，可降低像素中之電流值的變化，且可執行均勻及優美的顯示。

第 14E 圖描繪臨限值校正電路的實例。第 14E 圖中所描繪的電流控制電路包含開關 160、161、及 162，電容器元件 170 及 171，以及導線 180 及 181。開關 160 之一電極係電性連接至電晶體的閘極電極，且開關 160 之另一電極係電

性連接至電晶體之源極電極及汲極電極的其中之一電極；開關 161 之一電極係電性連接至電晶體之源極電極及汲極電極的其中之一電極，且開關 161 之另一電極係電性連接至電極 121c 或電極 122c；開關 162 之一電極係電性連接至電晶體的閘極電極，且開關 162 之另一電極係電性連接至導線 181；電容器元件 170 之一電極係電性連接至電晶體的閘極電極，且電容器元件 170 之另一電極係電性連接至導線 180；以及電容器元件 171 之另一電極係電性連接至電晶體的閘極電極，且電容器元件 171 之另一電極係電性連接至電極 121a 或電極 122a。注意的是，在第 14E 圖中所描繪的臨限值校正電路中係使用 p 通道電晶體；然而，亦可使用 n 通道電晶體。

將簡明地敘述第 14E 圖中所描繪之電流控制電路的操作。首先，開關 161 來到關閉 (off) 狀態，且開關 162 來到開啓 (on) 狀態，以致使電容器元件 170 及 171 初始化，此時之初始化電壓係供應自導線 181 且可為使電晶體確實導通的電壓位準；接著，開關 160 來到開啓 (on) 狀態，且開關 161 來到關閉 (off) 狀態，以及開關 162 來到關閉 (off) 狀態，以致使電流透過電晶體而流動於電容器元件 170 及 171 之中。在此狀態中之電流停止於當電晶體的閘極與源極間之電壓的位準變成相等於電晶體之臨限值時；此時，電極 121a 或電極 122a 的電壓係固定至預定的電壓，因此，根據電晶體之臨限值的電壓可施加至電容器元件 171 之相對的末端。其次，電晶體的閘極電極變成為浮動狀態

(開關 160 係在關閉 (off) 狀態 , 且開關 162 係在關閉 (off) 狀態) ; 且然後 , 將根據影像信號之電壓施加至電極 121a 或電極 122a , 因此 , 電晶體之閘極電壓可為根據影像信號而以該電晶體的臨限值所校正的電壓。具有此狀態 , 當開關 161 變成為在開啓 (on) 狀態之中時 , 根據影像信號之電流可透過電晶體而流動於電流驅動顯示元件之中。注意的是 , 因為電容器元件 170 係使用以保持所施加至電晶體之閘極電極的電壓 , 所以若所施加至該閘極電極的電壓可由電晶體的寄生電容或其他裝置所保持時 , 則無需一定要設置電容器元件 170。注意的是 , 施加至導線 180 的電壓可為定電壓 ; 因此 , 例如 , 該導線 180 可電性連接至電極 121b 或電極 122b。

第 15A 圖描繪其中在該處包含於第 6A 圖中所描繪的電路實例 (1) 中之第一子像素 41 及第二子像素 42 中的液晶元件係如此實施例模式中所描述地以電流驅動顯示元件所置換的情況中之電路以做為實例。在第 15A 圖中所描繪的電路係使用第 14C 圖中所描繪之電路以做為電流控制電路的實例 ; 具有第 15A 圖中所描繪的電路 , 即使當使用諸如有機 EL 元件之電流驅動顯示元件時 , 亦可執行實施例模式 1 至 3 中所描述之驅動。進一步地 , 在此情況中 , 因為當使用諸如有機 EL 元件之電流驅動顯示元件時的像素結構簡單 , 所以可增加製造的產能。

第 15B 圖描繪其中在該處包含於第 6A 圖中所描繪的電路實例 (1) 中之第一子像素 41 及第二子像素 42 中的液晶

元件係如此實施例模式中所描述地以電流驅動顯示元件所置換的情況中之實例，以做為另一實例；且進一步地，使用第14E圖中所描繪的電路做為電流控制電路。在此情況中，可校正電晶體的臨限值，因此，可降低像素中之電流值的變化，且可執行均勻及優美的顯示。注意的是，可將開關162控制於與開關SW4相同的時序；此外，導線181可電性連接至第一導線11。

注意的是，使用諸如有機EL元件之電流驅動顯示元件於子像素的優點在於，例如，可藉由使用子像素而同時地實現發射出亮光之子像素及發射出暗光的子像素，使得可增加發射出暗光之子像素的壽命；再者，藉由以預定之週期（例如，一像框週期）而交變化驅動其中發射出亮光的子像素及其中發射出暗光的子像素，可使子像素中之顯示元件的劣化予以平均，藉以進一步地抑制顯示元件的劣化。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（或可為部分的内容）可自由地應用至，結合於，或置換以另一圖式中所描繪的內容（或可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（或可為部分的内容）。進一步地，在上述圖式中，各個部件可與另一部件或另一實施例模式之另一部件結合。

（實施例模式5）

在此實施例模式，將敘述包含其中以上述各式各樣之像素結構所形成之顯示部的顯示面板之結構。

注意的是，在此實施例模式之中，顯示面板包含其中形成像素電路於上的基板，及其中與該基板接觸所形成的全部結構；例如，當像素電路係形成於玻璃基板之上時，則玻璃基板、與該玻璃基板接觸所形成的電晶體、導線、及其類似物的組合稱為顯示面板。

與像素電路一樣地，在一些情況中，用以驅動像素電路的週邊驅動器電路係形成於顯示面板之上（以成一體的方式所形成）。典型地，週邊驅動器電路包含用以控制顯示部的掃描線之掃描驅動器（亦稱為掃描線驅動器，閘極驅動器，或其類似物），以及用以控制信號線之資料驅動器（亦稱為信號線驅動器，源極驅動器，或其類似物）；而且在一些情況中，包含用以控制該等驅動器的時序控制器，用以處理影像資料的資料處理單元，用以產生電源供應電壓的電源供應器電路，數位類比轉換器之參考電壓產生部，或其類似物。

週邊驅動器電路係以成一體之方式而形成於其上形成像素電路的相同基板上，因此可減少顯示面板與外部電路之間的基板之連接部的數目。由於基板之連接部的機械強度薄弱且不良的連接易於發生，因此存在有基板的連接部之數目的降低可導致裝置之可靠度增加的優點。進一步地，外部電路之數目的減少可允許製造成本的降低。

然而，與形成於單晶半導體基板上之元件相較地，在

其上形成像素電路之基板上的半導體元件具有低的遷移率，及在元件中的特徵中之大的變化；因此，當以成一體的方式而將週邊驅動器電路及像素電路形成於同一基板之上時，諸如用以實現電路的功能所必要之元件功能中的增加，用以彌補元件性能之短缺的電路之技術，或其類似者之許多事實的考慮係必要的。

例如，當以成一體的方式而將週邊驅動器電路及像素電路形成於同一基板之上時，可主要地給定以下的結構：

（1）僅顯示部的形成；（2）顯示部及掃描驅動器以成一體之方式的形成；（3）顯示部，掃描驅動器，及資料驅動器以成一體之方式的形成；以及（4）顯示部，掃描驅動器，資料驅動器，及其他的週邊驅動器電路以成一體之方式的形成。然而，亦可使用其他的組合於以成一體所形成之電路的組合；例如，當其中設置掃描驅動器於該處的影像框架（下文中稱為像框）區域必須減少，而其中設置資料驅動器於該處的像框區域無需減少時，（5）顯示部及資料驅動器以成一體之方式的形成之結構係最合適於一些情況中。同樣地，亦可使用以下的結構：（6）顯示部及其他的週邊驅動器電路以成一體之方式的形成；（7）顯示部，資料驅動器，及其他的週邊驅動器電路以成一體之方式的形成；以及（8）顯示部，掃描驅動器，及其他的週邊驅動器電路以成一體之方式的形成。

<（1）僅顯示部的形成>

將參照第16A圖來敘述上述組合中之（1）僅顯示部的形成。在第16A圖中所描繪的顯示面板200包含顯示部201及連接點202，該連接點202包含複數個電極，且驅動信號可藉由將連接基板203連接至連接點202而自顯示面板200的外部輸入至顯示面板200的內部。

注意的是，當掃描驅動器及資料驅動器並未以與顯示部成一體的方式而形成時，包含於連接點202中之電極的數目變成接近於顯示部201中所包含之掃描線及信號線的數目之和。然而，對於信號線之輸入係由分時所執行，以致該信號線之電極的數目可相等於藉由分時的數目所除者；例如，在可顯示彩色的顯示裝置中，對於對應R、G、及B之信號線的輸入係由時間所畫分，以致可將信號線之電極的數目降低至三分之一，此係與此實施例模式中的其他實例相似。

注意的是，做為其中並未以與顯示部201成一體之方式所形成的週邊驅動器電路，可使用以單晶半導體所製造的IC。該IC可安裝於外部印刷線路板之上，可安裝（TAB）於連接基板203之上，以及可安裝（COG）於顯示面板200之上，此係與此實施例模式中的其他實例相似。

注意的是，為要抑制元件會由於產生靜電於其中包含在顯示部201中的掃描線或信號線之中，而受到損壞的現象（ESD：靜電放電），顯示面板200可包含靜電放電保護電路於各個掃描線，各個信號線，或各個電源供應線之間；所以可改善顯示面板200的產能，因而可降低製造成

本，此係與此實施例模式中的其他實例相似。

第16A圖中所描繪的顯示面板200係有效的，尤其當包含於顯示面板200中之半導體元件係以諸如非晶矽或其類似物之具有低的遷移率之半導體所形成時。此係因為除了顯示部之外的週邊驅動器電路並未以成一體的方式而形成於顯示面板200之上，以致可改善顯示面板200的產能；因此，可降低製造成本。再者，在實施例模式1至4中所描述的像素電路包含每列像素至少四掃描線，且因此需要四種掃描驅動器用以驅動該等掃描線；因而，未將週邊驅動器電路以成一體的方式形成於顯示面板200之上，可藉以減少像素面積。

< (2) 顯示部及掃描驅動器以成一體之方式的形成 >

將參照第16B圖來敘述上述組合中之(2)顯示部及掃描驅動器以成一體之方式而形成。在第16B圖中所描繪的顯示面板200包含顯示部201，連接點202，第一掃描驅動器211，第二掃描驅動器212，第三掃描驅動器213，及第四掃描驅動器214，該連接點202包含複數個電極，且驅動信號可藉由將連接基板203連接至連接點202而自顯示面板200的外部輸入至顯示面板200的內部。

在第16B圖中所描繪的顯示面板200的情況中，第一掃描驅動器211，第二掃描驅動器212，第三掃描驅動器213，及第四掃描驅動器214係以與顯示部201成一體之方式而形成，以致無需掃描驅動器側之連接點202及連接基板203

；因此，存在有可自由地配置外部基板的優點。此外，因為基板的連接點之數目變小，所以很少發生不良的連接；因而，可改善裝置的可靠度。

在第16B圖中所描繪的顯示面板200之中的半導體元件可以以諸如非晶矽之具有低遷移率的半導體而形成，或可以以諸如多晶矽或單晶矽之具有高遷移率的半導體而形成；尤其，當半導體元件係以非晶矽而形成時，反轉交錯型電晶體之製程中的步驟數目會變小，因此，可降低製造成本。當半導體元件係以多晶矽而形成時，電晶體的尺寸可由於高遷移率而降低，因此，可改善孔徑比，且可降低功率消耗。再者，因為掃描驅動器電路的面積可藉由電晶體尺寸之降低而減少，所以可降低像框面積。當半導體元件係以單晶矽而形成時，電晶體的尺寸可由於極高的遷移率而進一步地降低，因此，可改善孔徑比，且可進一步地降低像框面積。

< (3) 顯示部，掃描驅動器，及資料驅動器以成一體之方式的形成 >

將參照第16C圖來敘述上述組合中之(3)顯示部，掃描驅動器，及資料驅動器以成一體之方式的形成。在第16C圖中所描繪的顯示面板200包含顯示部201，連接點202，第一掃描驅動器211，第二掃描驅動器212，第三掃描驅動器213，第四掃描驅動器214，及資料驅動器221，該連接點202包含複數個電極，且驅動信號可藉由將連接基板

203 連接至連接點 202 而自顯示面板 200 的外部輸入至顯示面板 200 的內部。

在第 16C 圖中所描繪的顯示面板 200 的情況中，第一掃描驅動器 211，第二掃描驅動器 212，第三掃描驅動器 213，第四掃描驅動器 214，及資料驅動器 221 係以與顯示部 201 成一體之方式而形成，以致無需掃描驅動器側之連接點 202 及連接基板 203，且進一步地，可降低設置在掃描驅動器側之連接基板 203 的數目；因此，存在有可自由地配置外部基板的優點。此外，因為基板的連接點之數目變小，所以很少發生不良的連接；因而，可改善裝置的可靠度。

在第 16C 圖中所描繪的顯示面板 200 之中的半導體元件可以以諸如非晶矽之具有低遷移率的半導體而形成，或可以以諸如多晶矽或單晶矽之具有高遷移率的半導體而形成；尤其，當半導體元件係以非晶矽而形成時，反轉交錯型電晶體之製程中的步驟數目會變小，因此，可降低製造成本。當半導體元件係以多晶矽而形成時，電晶體的尺寸可由於高遷移率而降低，因此，可改善孔徑比，且可降低功率消耗。再者，因為掃描驅動器電路及資料驅動器電路的面積可藉由電晶體尺寸之降低而減少，所以可降低像框面積。尤其，因為資料驅動器具有比掃描驅動器更高的驅動頻率，所以可藉由使用多晶矽於半導體元件的形成而實現可確實操作的資料驅動器。當半導體元件係以單晶矽而形成時，電晶體的尺寸可由於極高的遷移率而進一步地降低

，因此，可改善孔徑比，且可進一步地降低像框面積。

< (4) 顯示部，掃描驅動器，資料驅動器，及其他的週邊驅動器電路以成一體之方式的形成 >

將參照第16D圖來敘述上述組合中之(4)顯示部，掃描驅動器，資料驅動器，及其他的週邊驅動器以成一體之方式的形成。在第16D圖中所描繪的顯示面板200包含顯示部201，連接點202，第一掃描驅動器211，第二掃描驅動器212，第三掃描驅動器213，第四掃描驅動器214，資料驅動器221，及其他的週邊驅動器電路231，232，233，及234。此處，其係其中以成一體之方式所形成的其他之週邊驅動器電路的數目為四之實例；且可使用不同數目及種類之其中以成一體之方式所形成的其他之週邊驅動器電路，例如該週邊驅動器電路231可為時序控制器，週邊驅動器電路232可為用以處理影像資料之資料處理單元，週邊驅動器電路233可為用以產生電源供應電壓之電源供應電路，以及週邊驅動器電路234可為數位類比轉換器(DAC)之參考電壓產生部。該連接點202包含複數個電極，且驅動信號可藉由將連接基板203連接至連接點202而自顯示面板200的外部輸入至顯示面板200的內部。

在第16D圖中所描繪的顯示面板200的情況中，第一掃描驅動器211，第二掃描驅動器212，第三掃描驅動器213，第四掃描驅動器214，資料驅動器221，及其他的週邊驅動器電路231，232，233，及234係以與顯示部201成一體

之方式而形成，以致無需其中設置於掃描驅動器側之連接點202及連接基板203，且進一步地，可降低設置在掃描驅動器側之連接基板203的數目；因此，存在有可自由地配置外部基板的優點。此外，因為基板的連接點之數目變小，所以很少發生不良的連接；因而，可改善裝置的可靠度。

在第16D圖中所描繪的顯示面板200之中的半導體元件可以以諸如非晶矽之具有低遷移率的半導體而形成，或可以以諸如多晶矽或單晶矽之具有高遷移率的半導體而形成；尤其，當半導體元件係以非晶矽而形成時，反轉交錯型電晶體之製程中的步驟數目會變小，因此，可降低製造成本。當半導體元件係以多晶矽而形成時，電晶體的尺寸可由於高遷移率而降低，因此，可改善孔徑比，且可降低功率消耗。再者，因為掃描驅動器電路及資料驅動器電路的面積可藉由電晶體尺寸之降低而減少，所以可降低像框面積；尤其，因為資料驅動器具有比掃描驅動器更高的驅動頻率，所以可藉由使用多晶矽於半導體元件的形成而實現可確實操作的資料驅動器。此外，因為需要高速邏輯電路（資料處理單元或其類似物），或類比電路（時序控制器，DAC之參考電壓產生部，電源供應電路，或其類似物）以供該等其他的週邊驅動器電路之用，所以以具有高遷移率之半導體元件來形成電路可提供許多優點。特別地，當半導體元件係以單晶矽而形成時，電晶體的尺寸可由於極高的遷移率而進一步地降低，因此，可改善孔徑比，並可

進一步地降低像框面積，且可確實地操作其他的週邊驅動器電路。該電源供應電壓係設定成為低或類似情形，可藉以降低功率消耗。

<以與其他組合成一體之方式的形成>

第16E，16F，16G，及16H圖分別地描繪（5）顯示部及資料驅動器以成一體之方式的形成；（6）顯示部及其他的週邊驅動器電路以成一體之方式的形成；（7）顯示部，資料驅動器，及其他的週邊驅動器電路以成一體之方式的形成；以及（8）顯示部，掃描驅動器，及其他的週邊驅動器電路以成一體之方式的形成。半導體元件之成一體的形成及個別的材料之優點係與上述說明相似。

如第16E圖中所描繪地，當實現（5）顯示部及資料驅動器以成一體之方式的形成時，可降低除了其中已設置資料驅動器於該處的部分之外的像框面積。

如第16F圖中所描繪地，當實現（6）顯示部及其他的週邊驅動器電路以成一體之方式的形成時，可自由地配置其他的週邊驅動器電路，使得像框面積可藉由適當地選擇其中符合目的之部分而降低。

如第16G圖中所描繪地，在實現（7）顯示部，資料驅動器，及其他的週邊驅動器電路以成一體之方式的形成之情況中，當掃描驅動器係以成一體之方式而形成時，可降低其中已設置掃描驅動器於該處的像框區域之部分。

如第16H圖中所描繪地，在實現（8）顯示部，掃描驅

動器，及其他的週邊驅動器電路以成一體之方式的形成之情況中，當資料驅動器係以成一體之方式而形成時，可降低其中已設置資料驅動器於該處的像框區域之部分。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（或可為部分的内容）可自由地應用至，結合於，或置換以另一圖式中所描繪的內容（或可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（或可為部分的内容）。進一步地，在上述圖式中，各個部件可與另一部件或與另一實施例模式之另一部件結合。

（實施例模式6）

在此實施例模式中，將敘述電晶體的結構及電晶體的製造方法。

第17A至17G圖描繪電晶體的結構及製造方法的實例。第17A圖描繪電晶體的結構實例，以及第17B至17G圖描繪電晶體的製造方法之實例。

注意的是，電晶體的結構及製造方法並未受限於第17A至17G圖中所描繪之該等者，而是可使用各式各樣的結構及製造方法。

首先，將參照第17A圖來敘述電晶體的結構實例，第17A圖係各具有不同結構之複數個電晶體的橫剖面視圖。此處，在第17A圖之中，係將各具有不同結構之複數個電晶體設置於一行之中，用以描述電晶體的結構；因此，實

際上，並不一定需要如第 17A 圖中所描繪地設置該等電晶體，而是可視需要地分開形成。

接著，將敘述形成電晶體之各個層的特徵。

基板 7011 可為使用鋇硼矽酸鹽玻璃、鋁硼矽酸鹽玻璃、或其類似物之玻璃基板，石英基板，陶質物基板，包含不鏽鋼金屬基板，或其類似物。進一步地，亦可使用由聚乙烯對苯二甲酯（PET）、聚乙烯萘二甲酸酯（PEN）、或聚醚砜（PES）所代表之塑膠所形成的基板，或由諸如丙烯酸之撓性合成樹脂所形成的基板；藉由使用撓性基板，可形成能彎曲的半導體裝置，撓性基板在基板的面積或形狀上並無嚴格的限制；因此，例如當使用具有矩形形狀，其各側邊係一米或更大之基板以做為基板 7011 時，則可有效地改善生產率，當與其中使用圓形矽基板於該處的情況相較時，此一優點係高度有利的。

絕緣膜 7012 作用為基底膜，且係設置以防止來自基板 7011 之諸如 Na 的鹼金屬，或鹼土金屬不利地影響半導體元件的特徵。該絕緣膜 7012 可具有諸如氧化矽（ SiO_x ）、氮化矽（ SiN_x ）、氮氧化矽（ SiO_xN_y ）（ $x>y$ ）、或氧化氮化矽（ SiN_xO_y ）（ $x>y$ ）的單層結構或堆疊層結構之包含氧或氮的絕緣膜；例如，當將絕緣膜 7012 設置以具有二層結構時，較佳的是，使用氧化氮化矽膜做為第一絕緣膜以及使用氮氧化矽膜做為第二絕緣膜。做為另一實例，當將絕緣膜 7012 設置以具有三層結構時，較佳的是，使用氮氧化矽膜做為第一絕緣膜，使用氧化氮化矽膜做為第二絕緣

膜，以及使用氮氧化矽膜做為第三絕緣膜。

半導體層 7013，7014，及 7015 可使用非晶半導體，微晶半導體，或半非晶半導體（SAS）所形成；選擇性地，可使用多晶半導體層。SAS 係具有中間結構於非晶與晶體（包含單晶及多晶）結構之間的半導體，且具有其中就自由能量而言係穩定的之第三狀態。此外，SAS 包含具備短程有序及晶格形變的晶體區，至少在部分的膜之中可觀察到 0.5 至 20 奈米的晶體區；當包含矽以做為主要成分時，雷曼（Raman）光譜會偏移至低於 520cm^{-1} 的波數側，被認為由矽晶格所衍生之（111）及（220）的繞射峰值係藉由 X 光繞射而觀察。SAS 包含至少 1 原子百分比或更多的氫或鹵素以補償懸浮鍵，SAS 係由材料氣體之輝光放電分解法（電漿 CVD）所形成；做為該材料氣體，可使用 Si_2H_6 、 SiH_2Cl_2 、 SiHCl_3 、 SiCl_4 、 SiF_4 ，或其類似物以及 SiH_4 。選擇性地，可使用 GeF_4 。該材料氣體可以以 H_2 ，或 H_2 與選擇自 He、Ar、Kr、及 Ne 之一或更多種稀有氣體元素所稀釋，稀釋比例係在 2 至 1000 倍的範圍中；壓力係在大約 0.1 至 133 Pa 的範圍中，且電源供應頻率係 1 至 120 MHz，較佳地，13 至 60 MHz；基板加熱溫度更為 300°C 或更低；在諸如氧、氮、及碳的氛圍成分中之雜質的濃度較佳地係 $1 \times 10^{20}\text{cm}^{-3}$ 或更少，以做為膜中之雜質元素；尤其，氧濃度係 $5 \times 10^{19}/\text{cm}^3$ 或更少，較佳地， $1 \times 10^{19}/\text{cm}^3$ 或更少。此處，非晶半導體層係使用包含矽（Si）以做為其主要成分之材料（例如， $\text{Si}_x\text{Ge}_{1-x}$ ），而由諸如濺鍍法，LPCVD 法，

或電漿CVD法之方法所形成；然後，非晶半導體層係藉由諸如雷射結晶法，使用RTA或退火爐之熱結晶法，或使用可促進晶體化之金屬元素的熱結晶法之結晶方法而晶體化。

絕緣膜7016可具有諸如氧化矽（ SiO_x ）、氮化矽（ SiN_x ）、氮氧化矽（ SiO_xN_y ）（ $x>y$ ）、或氧化氮化矽（ SiN_xO_y ）（ $x>y$ ）的單層結構或堆疊層結構之包含氧或氮的絕緣膜。

閘極電極7017可具有單層結構的導電膜，或二或三層導電膜之堆疊層結構。做為閘極電極7017的材料，可使用導電膜，例如可使用諸如鉭（Ta）、鈦（Ti）、鉬（Mo）、鎢（W）、鉻（Cr）、或矽（Si）之元素的單一膜；包含上述元素之氮化物膜（典型地，氧化鉭膜，氮化鎢膜，或氮化鈦膜）；其中結合上述元素之合金膜（典型地，Mo-W合成或Mo-Ta合金）；包含上述元素之矽化物膜（典型地，矽化鎢膜或矽化鈦膜）；及其類似物。注意的是，上述之單一膜、氮化物膜、合金膜、矽化物膜，及其類似物可具有單層結構或堆疊層結構。

絕緣膜7018可藉由諸如濺鍍法或電漿CVD法的方法而具有單層結構或堆疊層結構之諸如氧化矽（ SiO_x ）、氮化矽（ SiN_x ）、氮氧化矽（ SiO_xN_y ）（ $x>y$ ）、或氧化氮化矽（ SiN_xO_y ）（ $x>y$ ）之包含氧或氮的絕緣膜；或諸如DLC（似鑽石碳）之包含碳的膜。

絕緣膜7019可具有單層結構或堆疊層結構之矽氧烷樹

脂；諸如氧化矽（ SiO_x ）、氮化矽（ SiN_x ）、氮氧化矽（ SiO_xN_y ）（ $x>y$ ）、或氧化氮化矽（ SiN_xO_y ）（ $x>y$ ）之包含氧或氮的絕緣膜；諸如DLC（似鑽石碳）之包含碳的膜；諸如環氧，聚亞醯胺，聚乙烯酚，苯并環丁烯，或丙烯酸之有機材料。注意的是，矽氧烷樹脂對應於具有Si-O-Si鍵之樹脂，矽氧烷包含矽（Si）及氧（O）之鍵合的骨架結構；做為替代基，可使用包含至少氫之有機基（諸如烷基或芳香烴），氟基可包含於該有機基之中。注意的是，可直接地設置絕緣膜7019以便覆蓋閘極電極7017，而無需絕緣膜7018的配置。

做為導電膜7023，可使用諸如Al、Ni、C、W、Mo、Ti、Pt、Cu、Ta、Au、或Mn之元素的單一膜，包含上述元素的氮化物膜，其中結合上述元素的合金膜，包含上述元素的矽化物膜，或其類似物。例如，做為包含複數個上述元素的合金，可使用包含C及Ti之Al合金，包含Ni之Al合金，包含C及Ni之Al合金，包含C及Mn之Al合金，或其類似物。例如，當導電膜具有堆疊層之結構時，Al可插入於Mo、Ti，或其類似物之間；因此，可改善Al相對於熱及化學反應的阻力。

接著，將參照第17A圖中所描繪之各具有不同結構的複數個電晶體之橫剖面視圖，來敘述各個結構的特徵。

電晶體7001係單一汲極電晶體，因為單一汲極電晶體可藉由簡單的方法而形成，所以在低製造成本及高產能中係有利的。注意的是，錐形角度係45度或更大且小於95度

，較佳地，60度或更大且小於95度；選擇性地，該錐形角度可小於45度。此處，半導體層7013及7015具有不同的雜質濃度，半導體層7013係使用做為通道形成區，半導體層7015係使用做為源極區及汲極區，藉由以此方式來控制雜質的濃度，可控制半導體層的電阻率；此外，半導體層與導電膜7023的電性連接狀態可更接近於歐姆接觸。注意的是，做為分別形成各具有不同的雜質數量之半導體層的方法，可使用其中使用閘極電極7017做為罩幕而將雜質摻雜於半導體層之中的方法。

電晶體7002係其中使閘極電極7017成錐形於至少若干度之角度的電晶體，因為該電晶體可藉由簡單的方法而形成，所以在低製造成本及高產能中係有利的。此處，半導體層7013、7014、及7015具有不同的雜質濃度，半導體層7013係使用做為通道區，半導體層7014做為微摻雜汲極（LDD）區，以及半導體層7015做為源極區及汲極區，藉由以此方式來控制雜質的數量，可控制半導體層的電阻率；此外，半導體層與導電膜7023的電性連接狀態可更接近於歐姆接觸。因為電晶體包含LDD區，所以高的電場幾乎不會施加於電晶體的內部，以致可抑制由於熱載子之元件的劣化。注意的是，做為分別形成各具有不同的雜質數量之半導體層的方法，可使用其中利用閘極電極7017做為罩幕而將雜質摻雜於半導體層之中的方法。在電晶體7002中，因為使閘極電極7017成錐形於至少若干度之角度，所以可提供透過閘極電極7017而摻雜於半導體層之中的雜質之濃

度的梯度，且可易於形成LDD區。注意的是，錐形角度係45度或更大且小於95度，較佳地，60度或更大且小於95度；選擇性地，該錐形角度可小於45度。

電晶體7003係其中閘極電極7017由至少二層所形成，且下方閘極電極比上方閘極電極更長的電晶體。在此說明書之中，下方及上方閘極電極的形狀係稱為帽形；當閘極電極7017具有帽形時，可無需光罩之添加而形成LDD品。注意的是，如電晶體7003一樣之其中LDD與閘極電極7017重疊於該處的結構係特別地稱為GOLD（閘極重疊之LDD）結構。做為具有帽形之閘極電極7017的形成方法，可使用以下的方法。

首先，當閘極電極7017被圖案化時，藉由乾蝕刻而蝕刻下方及上方閘極電極，以致使其側表面成傾斜（成錐形）；然後，藉由各向異性蝕刻法而將上方閘極電極處理成為幾乎垂直，因此，形成具有橫剖面為帽形的閘極電極。之後，將雜質元素摻雜兩次，以致形成使用做為通道區之半導體層7013，使用做為LDD區之半導體層7014，及使用做為源極電極及汲極電極之半導體層7015。

注意的是，其中與閘極電極7017重疊之部分的LDD區稱為Lov區，且其中並未與閘極電極7017重疊之部分的LDD區稱為Loff區。此處，在抑制截止電流值之中，Loff區係高度有效的，然而，在藉由釋放電場於汲極附近以防止由於熱載子之導通電流值的劣化中，則並非很有效；相反地，在藉由釋放電場於汲極附近以防止由於熱載子之導

通電流值的劣化中， L_{ov} 區係有效的，然而，在抑制截止電流值之中，則並非很有效。因此，較佳的是，形成具有適用於各個不同電路的特徵之結構的電晶體；例如，當使用半導體裝置以做為顯示裝置時，較佳地使用具有 L_{off} 區之電晶體做為像素電晶體，以便抑制截止電流值；相反地，做為週邊電路中的電晶體，較佳地使用具有 L_{ov} 區之電晶體，以便藉由釋放電場於汲極附近而防止由於熱載子之導通電流值的劣化。

電晶體7004係包含側壁7021的電晶體，該側壁7021係與閘極電極7017的側表面接觸。當電晶體包含側壁7021時，可使得與側壁7021重疊的區域變成LDD區。

電晶體7005係其中LDD (L_{off}) 區係藉由使用罩幕7022以執行半導體層之摻雜而形成的電晶體；因此，可確實地形成LDD區，且可降低電晶體的截止電流值。

電晶體7006係其中LDD (L_{ov}) 區係藉由使用罩幕以執行半導體層之摻雜而形成的半導體；因此，可確實地形成LDD區，且可藉由釋放電場於電晶體的汲極附近而防止導通電流值的劣化。

第17B至17G圖描繪電晶體之製造方法的實例。

注意的是，電晶體的結構及電晶體的製造方法並未受限於第17A至17G圖中之該等者，而是可使用各式各樣的結構及製造方法。

在此實施例模式中，基板7011的表面，絕緣膜7012的表面，半導體層7013的表面，半導體層7014的表面，半導

體層 7015 的表面，絕緣膜 7016 的表面，絕緣膜 7018 的表面，或絕緣膜 7019 的表面係使用電漿處理而氧化或氮化；藉由在此方式中之電漿處理以使半導體層或絕緣膜氧化或氮化，可修正半導體層或絕緣膜的表面，且可將絕緣膜形成爲比藉由 CVD 法或濺鍍法所形成的絕緣膜更爲密質，因此，可抑制諸如針孔之缺陷，且可改善半導體裝置的特徵及類似者。其中接受電漿處理的絕緣膜 7024 稱爲電漿處理絕緣膜。

注意的是，可使用氧化矽 (SiO_x) 或氮化矽 (SiN_x) 於側壁 7021。做爲閘極電極 7017 的側表面上之側壁 7021 的形成方法，例如可使用其中氧化矽 (SiO_x) 膜或氮化矽 (SiN_x) 膜係在形成閘極電極 7017 之後形成，且然後，該氧化矽 (SiO_x) 膜或氮化矽 (SiN_x) 膜係由各向異性蝕刻法所蝕刻的方法。因此，氧化矽 (SiO_x) 膜或氮化矽 (SiN_x) 膜僅殘留於閘極電極 7017 的側表面之上，以致可形成側壁 7021 於閘極電極 7017 的側表面之上。

第 18D 圖描繪底部閘極電晶體及電容器元件的橫剖面結構。

第一絕緣膜 (絕緣膜 7092) 係形成於基板 7091 的整個表面上；然而，結構並未受限於此，其中第一絕緣膜 (絕緣膜 7092) 並未形成於該處的情況亦係可行的。第一絕緣膜可防止來自基板的雜質不利地影響半導體層，且改變電晶體的性質，亦即，該第一絕緣膜作用爲基底膜；因此，可形成具有高可靠度的電晶體。做爲第一絕緣膜，可使用

單層或堆疊層之氧化矽膜、氮化矽膜、氮氧化矽膜（ SiO_xN_y ）、或其類似物。

第一導電層（導電層 7093 及 7094）係形成於第一絕緣膜之上。導電層 7093 包含作用為電晶體 7108 之閘極電極的部分，以及導電層 7094 包含作用為電容器元件 7109 之第一電極的部分。做為第一導電層，可使用諸如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

第二絕緣膜（絕緣膜 7104）係形成以覆蓋至少第一導電層，該第二絕緣膜作用為閘極絕緣膜。做為該第二絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，針對其中與半導體層接觸之第二絕緣膜的一部分，較佳地使用氧化矽膜，此係因為在半導體層與第二絕緣膜間之介面處的陷阱位準會下降之故。

當第二絕緣膜與 Mo 接觸時，較佳地使用氧化矽膜於第二絕緣膜之與 Mo 接觸的部分，此係因為氧化矽膜不會使 Mo 氧化之故。

半導體層係藉由光微影法，噴墨法，印刷法，或其類似方法而形成於部分之其中與第一導電層重疊的第二絕緣膜上之一部分中；部分的半導體層延伸至第二絕緣膜上之並未與第一導電層重疊的部分。該半導體層包含通道形成區（通道形成區 7100），LDD 區（LDD 區 7098 及 7099），

及雜質區（雜質區 7095、7096、及 7097），通道形成區 7100 作用為電晶體 7108 的通道形成區，且 LDD 區 7098 及 7099 作用為電晶體 7108 的 LDD 區；注意的是，LDD 區 7098 及 7099 無需一定要形成。雜質區 7095 包含作用為電晶體 7108 之源極電極及汲極電極的其中之一的部分，雜質區 7096 包含做為電晶體 7108 之源極電極及汲極電極的另一之部分，以及雜質區 7097 包含作用為電容器元件 7109 的第二電極之部分。

第三絕緣膜（絕緣膜 7101）係全面地形成，接觸孔係選擇性地形成於部分之第三絕緣膜中，該絕緣膜 7101 作用為層間膜。做為該第三絕緣膜，可使用無機材料（例如，氧化矽，氮化矽，或氮氧化矽），具有低的電介質常數之有機化合物材料（例如，光敏或非光敏有機樹脂材料），或其類似物；選擇性地，可使用包含矽氧烷的材料。注意的是，矽氧烷係其中骨架結構藉由矽（Si）及氧（O）之鍵合而形成的材料；做為替代基，可使用包含至少氫之有機基（諸如烷基或芳香烴），氟基可包含於該有機基之中。

第二導電層（導電層 7102 及 7103）係形成於第三絕緣膜之上，導電層 7102 係透過形成於第三絕緣膜中的接觸孔而連接至電晶體 7108 之源極電極及汲極電極的另一者；因此，導電層 7102 包含作用為電晶體 7108 之源極電極及汲極電極的另一者之部分。當導電層 7103 係電性連接至導電層 7094 時，該導電層 7103 包含其中扮演電容器元件 7109 之第

一電極的部分；選擇性地，當導電層7103係電性連接至雜質區7097時，該導電層7103包含作用為電容器元件7109之第二電極的部分；進一步選擇性地，當導電層7103並未連接至導電層7094及雜質區7097時，則形成除了電容器元件7109之外的電容器元件，在此電容器元件之中，導電層7103，雜質區7097，及絕緣膜7101係分別使用做為第一電極，第二電極，及絕緣膜。做為第二導電層，可使用諸如Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或Ge之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

注意的是，在形成第二導電層之後的步驟中，可形成各式各樣的絕緣膜或各式各樣的導電膜。

接著，將敘述其中在該處使用非晶矽（a-Si:H）膜，微晶膜，或其類似物以做為電晶體的半導體層之情況中的電晶體及電容器元件之結構。

第18A圖描繪頂部閘極電晶體及電容器元件的橫剖面結構。

第一絕緣膜（絕緣膜7032）係形成於基板7031的整個表面上，該第一絕緣膜可防止來自基板的雜質不利地影響半導體層，且改變電晶體的性質，亦即，該第一絕緣膜作用成為基底膜；因此，可形成具有高可靠度的電晶體。做為第一絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，無需一定要形成第一絕緣膜；在此情況中

，可實現步驟數目之減少以及製造成本之降低。

第一導電層（導電層 7033、7034、及 7035）係形成於第一絕緣膜之上。導電層 7033 包含作用為電晶體 7048 之源極電極及汲極電極的其中之一者的部分，導電層 7034 包含作用為電晶體 7048 之源極電極及汲極電極的另一者之部分，以及導電層 7035 包含作用為電容器元件 7049 之第一電極的部分。做為第一導電層，可使用諸如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

第一半導體層（半導體層 7036 及 7037）係形成於導電層 7033 及 7034 的上方，半導體層 7036 包含作用以成為源極電極及汲極電極的其中之一者的部分，半導體層 7037 包含作用以成為源極電極及汲極電極的另一者之部分。做為第一半導體層，例如可使用包含磷或其類似物的矽。

第二半導體層（半導體層 7038）係形成於第一絕緣膜之上，且在導電層 7033 與導電層 7034 之間。部分的半導體層 7038 延伸於導電層 7033 及 7034 之上，該半導體層 7038 包含作用以成為電晶體 7048 的通道形成區之部分。做為第二半導體層，可使用諸如非晶矽（a-Si:H）層之不具有晶體性的半導體層，諸如微晶半導體（ μ -Si:H）層之半導體層，或其類似物。

第二絕緣膜（絕緣膜 7039 及 7040）係形成以覆蓋至少半導體層 7038 及導電層 7035，該第二絕緣膜作用作為閘極

絕緣膜。做為第二絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，針對其中與第二半導體層接觸之部分的第二絕緣膜，較佳地使用氧化矽膜，此係因為在第二半導體層與第二絕緣膜間之介面處的陷阱位準下降之故。

當第二絕緣膜與Mo接觸時，較佳地使用氧化矽膜於第二絕緣膜之與Mo接觸的部分，此係因為氧化矽膜不會使Mo氧化之故。

第二導電層（導電層7041及7042）係形成於第二絕緣膜之上，導電層7041包含作用成為電晶體7048之閘極電極的部分，以及導電層7042作用成為電容器元件7049的第二電極或導線。做為第二導電層，可使用諸如Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或Ge之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

注意的是，在形成第二導電層之後的步驟中，可形成各式各樣的絕緣膜或各式各樣的導電膜。

第18B圖描繪反轉交錯型（底部閘極）電晶體及電容器元件的橫剖面結構；尤其，第18B圖中所描繪的電晶體具有通道蝕刻型結構。

第一絕緣膜（絕緣膜7052）係形成於基板7051的整個表面上，該第一絕緣膜可防止來自基板的雜質不利地影響半導體層，且改變電晶體的性質，亦即，該第一絕緣膜作用以成為基底膜；因此，可形成具有高可靠度的電晶體。

做為第一絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，無需一定要形成第一絕緣膜；在此情況中，可實現步驟數目之減少以及製造成本之降低。進一步地，因為可使結構簡單化，所以可改善產能。

第一導電層（導電層 7053 及 7054）係形成於第一絕緣膜之上。導電層 7053 包含用以成為電晶體 7068 之閘極電極的部分，導電層 7054 包含作用以成為電容器元件 7069 之第一電極的部分。做為第一導電層，可使用諸如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

第二絕緣膜（絕緣膜 7055）係形成以覆蓋至少第一導電層，該第二絕緣膜作用以成為閘極絕緣膜。做為第二絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，針對其中與半導體層接觸之部分的第二絕緣膜，較佳地使用氧化矽膜，此係因為在半導體層與第二絕緣膜間之介面處的陷阱位準下降之故。

當第二絕緣膜與 Mo 接觸時，較佳地使用氧化矽膜於第二絕緣膜之與 Mo 接觸的部分，此係因為氧化矽膜不會使 Mo 氧化之故。

第一半導體層（半導體層 7056）係藉由光微影法，噴墨法，印刷法，或其類似方法而形成於部分之其中與第一

導電層重疊的第二絕緣膜上之一部分中；部分的半導體層7056延伸至第二絕緣膜上之並未與第一導電層重疊的部分。該半導體層7056包含作用以成為電晶體7068之通道形成區的部分。做為半導體層7056，可使用諸如非晶矽（ $a\text{-Si}$ ： H ）層之不具有晶體性的半導體層，諸如微晶半導體（ $\mu\text{-Si}$ ： H ）層之半導體層，或其類似物。

第二半導體層（半導體層7057及7058）係形成於部分的第一半導體層之上，半導體層7057包含作用以成為源極電極及汲極電極的其中之一者的部分，半導體層7058包含作用以成為源極電極及汲極電極的另一者之部分。做為第二半導體層，例如可使用包含磷或其類似物的矽。

第二導電層（導電層7059、7060、及7061）係形成於第二半導體層及第二絕緣膜之上，導電層7059包含作用以成為電晶體7068之源極電極及汲極電極的其中之一者的部分，導電層7060包含作用以成為電晶體7068之源極電極及汲極電極的另一者之部分，導電層7061包含作用以成為電容器元件7069之第二電極的部分。做為第二導電層，可使用諸如Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或Ge之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

注意的是，在形成第二導電層之後的步驟中，可形成各式各樣的絕緣膜或各式各樣的導電膜。

此處，將敘述其係通道蝕刻型電晶體之特性的步驟之

實例。第一半導體層及第二半導體層可使用相同的罩幕而形成；特定地，該第一半導體層及第二半導體層係連續地形成，此外，該第一半導體層及第二半導體層係使用相同的罩幕而形成。

將敘述其係通道蝕刻型電晶體之特性的步驟之另一實例。該電晶體的通道區可無需使用額外的罩幕而形成；特定地，在形成第二導電層之後，部分的第二半導體層係使用第二導電層做為罩幕而去除。選擇性地，部分之第二半導體層係藉由使用與第二導電層相同的罩幕而去除。在所去除之第二半導體層下方的第一半導體層作用成為電晶體的通道形成區。

第18C圖描繪反轉交錯型（底部閘極）電晶體及電容器元件的橫剖面結構；尤其，第18C圖中所描繪的電晶體具有通道保護（通道阻絕）結構。

第一絕緣膜（絕緣膜7072）係形成於基板7071的整個表面上，該第一絕緣膜可防止來自基板的雜質不利地影響半導體層，且改變電晶體的性質，亦即，該第一絕緣膜作用以成為基底膜；因此，可形成具有高可靠度的電晶體。做為第一絕緣膜，可使用單層或堆疊之氧化矽膜、氮化矽膜、氮氧化矽膜（ SiO_xN_y ）、或其類似物。

注意的是，無需一定要形成第一絕緣膜；在此情況中，可實現步驟數目之減少以及製造成本之降低。進一步地，因為可使結構簡單化，所以可改善產能。

第一導電層（導電層7073及7074）係形成於第一絕緣

膜之上。導電層 7073 包含作用以成為電晶體 7088 之閘極電極的部分，導電層 7074 包含作用以成為電容器元件 7089 之第一電極的部分。做為第一導電層，可使用諸如 Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或 Ge 之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

第二絕緣膜（絕緣膜 7075）係形成以覆蓋至少第一導電層，該第二絕緣膜作用以成為閘極絕緣膜。做為第二絕緣膜，可使用單層或堆疊層之氧化矽膜，氮化矽膜，氮氧化矽膜（ SiO_xN_y ），或其類似物。

注意的是，針對其中與半導體層接觸之部分的第二絕緣膜，較佳地使用氧化矽膜，此係因為在半導體層與第二絕緣膜間之介面處的陷阱位準會下降之故。

當第二絕緣膜與 Mo 接觸時，較佳地使用氧化矽膜於第二絕緣膜之與 Mo 接觸的部分，此係因為氧化矽膜不會使 Mo 氧化之故。

第一半導體層（半導體層 7076）係藉由光微影法，噴墨法，印刷法，或其類似方法而形成於部分之其中與第一導電層重疊的第二絕緣膜上之一部分中；部分的半導體層 7076 延伸至第二絕緣膜上之並未與第一導電層重疊的部分。該半導體層 7076 包含作用以成為電晶體 7088 之通道形成區的部分。做為半導體層 7076，可使用諸如非晶矽（a-Si：H）層之不具有晶體性的半導體層，諸如微晶半導體（ $\mu\text{-Si}:\text{H}$ ）層之半導體層，或其類似物。

第三絕緣膜（絕緣膜7082）係形成於部分的第一半導體層之上，該絕緣膜7082防止電晶體7088的通道區由於蝕刻而被去除，亦即，絕緣膜7082作用以成為通道保護膜（通道阻絕膜）。做為第三絕緣膜，可使用單層或堆疊層之氧化矽膜、氮化矽膜、氮氧化矽膜（ SiO_xN_y ）、或其類似物。

第二半導體層（半導體層7077及7078）係形成於部分的第一半導體層及部分的第三絕緣膜之上，半導體層7077包含作用以成為源極電極及汲極電極的其中之一者的部分，半導體層7078包含作用以成為源極電極及汲極電極的另一者之部分。做為第二半導體層，例如可使用包含磷或其類似物的矽。

第二導電層（導電層7079、7080、及7081）係形成於第二半導體層之上，導電層7079包含作用以成為電晶體7088之源極電極及汲極電極的其中之一者的部分，導電層7080包含作用以成為電晶體7088之源極電極及汲極電極的另一者之部分，導電層7081包含作用以成為電容器元件7089之第二電極的部分。做為第二導電層，可使用諸如Ti、Mo、Ta、Cr、W、Al、Nd、Cu、Ag、Au、Pt、Nb、Si、Zn、Fe、Ba、或Ge之元素，或該等元素的合金；選擇性地，可使用該等元素（包含其合金）的堆疊層。

注意的是，在形成第二導電層之後的步驟中，可形成各式各樣的絕緣膜或各式各樣的導電膜。

接著，將敘述其中使用半導體基板於該處以做為用以

形成電晶體之基板的實例。因為使用半導體基板所形成的電晶體具有高的遷移率，所以可減少電晶體的尺寸；從而，可增加每單位面積之電晶體的數目（可改善成一體的程度），且在相同的電路結構的情況中，當增加成一體的程度時，可減低基板的尺寸，因此，可降低製造成本。進一步地，因為在相同之基板尺寸的情況中，當增加成一體的程度時可增加電路尺度，所以可無需增加製造成本地提供更先進的功能。此外，在特徵中之變化的降低可改善產能，在操作電壓上的降低可減低功率消耗，且高的遷移率可實現高速度的操作。

當將電路以IC晶片或其類似物之形式來安裝於裝置上，而該電路係藉由使利用半導體基板所形成的電晶體成一體所形成時，則該裝置可設置有各式各樣的功能；例如，當顯示裝置的週邊驅動器電路（例如，資料驅動器（源極驅動器）、掃描驅動器（閘極驅動器）、時序控制器、影像處理電路、介面電路、電源供應電路、或振盪電路）係藉由使利用半導體基板所形成的電晶體成一體而形成時，則可以以高產能而低成本地形成其中可以以低功率消耗且高速度而操作之小的週邊電路。注意的是，其係藉由使利用半導體基板所形成的電晶體成一體而形成的電路可包含單極性電晶體；因此，可使製造方法簡單化，以致可降低製造成本。

例如，其係藉由使利用半導體基板所形成的電晶體成一體而形成的電路亦可使用於顯示面板；更特定地，該電

路可使於諸如液晶在矽上（LCOS）裝置的反射式液晶面板，其中使微反射鏡成一體之數位微反射鏡裝置（DMD），EL面板，及其類似物。當此一顯示面板係使用半導體基板以形成時，則可以以高產能而低成本地形成其中可以以低功率消耗且高速度而操作之小的顯示面板。注意的是，顯示面板可形成於諸如大型積體電路（LSI）之具有除了驅動顯示面板的功能外之功能的元件上。

下文中，將敘述使用半導體基板之電晶體的形成方法。例如，可使用如第19A至19G圖中所描繪的該等步驟以形成電晶體。

第19A圖描繪區域7112及區域7113而元件係藉由該等區域而隔離於半導體基板7110之中；絕緣膜7111（亦稱為場氧化物膜）；及p-阱7114。

可使用任何基板以做為基板7110，只要其係半導體基板即可；例如，可使用具有n型或p型導電性之單晶Si基板，化合物半導體基板（例如，GaAs基板、InP基板、GaN基板、SiC基板、藍寶石基板、或ZnSe基板），由接合法或SIMOX（藉由所佈植之氧的分離）法所形成的SOI（矽在絕緣物上）基板，或其類似物。

第19B圖描繪絕緣膜7121及7122，該等絕緣膜7121及7122可由氧化矽膜以此一方式而形成，亦即，例如設置在半導體基板7110中之區域7112及7113的表面係由熱處理所氧化的方式。

第19C圖描繪導電膜7123及7124。

做爲導電膜 7123 及 7124 的材料，可使用選擇自鉭（Ta）、鎢（W）、鈦（Ti）、鉬（Mo）、鋁（Al）、銅（Cu）、鉻（Cr）、鈮（Nb）、及其類似物的元素，或包含此一元素以做爲其主要成分的合金材料或化合物材料。選擇性地，可使用藉由上述元素之氮化所獲得的金屬氮化物膜；進一步選擇性地，可使用由摻雜有諸如磷的雜質元素之多晶矽所代表的半導體材料，或其中引入金屬材料的矽化物。

第 19D 至 19G 圖描繪閘極電極 7130、閘極電極 7131、阻體罩幕 7132、雜質區 7134、通道形成區 7133、阻體罩幕 7135、雜質區 7137、通道形成區 7136、第二絕緣膜 7138、及導線 7139。

第二絕緣膜 7138 可藉由 CVD 法，濺鍍法，或其類似方法而形成，以具有單層結構或堆疊層結構之諸如氧化矽（ SiO_x ）、氮化矽（ SiN_x ）、氮氧化矽（ SiO_xN_y ）（ $x > y$ ）、或氧化氮化矽（ SiN_xO_y ）（ $x > y$ ）之包含氧及 / 或氮的絕緣膜；諸如 DLC（似鑽石碳）之包含碳的膜；諸如環氧，聚亞醯胺，聚乙烯酚，苯并環丁烯，或丙烯酸；有機材料；或諸如矽氧烷樹脂之矽氧烷材料。矽氧烷材料對應於具有 Si-O-Si 之鍵的樹脂，矽氧烷具有矽（Si）及氧（O）之鍵合的骨架結構；做爲矽氧烷的替代基，可使用包含至少氫之有機基（例如，烷基或芳香烴），氟基可包含於該有機基之中。

導線 7139 係由 CVD 法，濺鍍法，或其類似方法，而以

選擇自鋁（Al）、鎢（W）、鈦（Ti）、鉭（Ta）、鉬（Mo）、鎳（Ni）、鉑（Pt）、銅（Cu）、金（Au）、銀（Ag）、錳（Mn）、釹（Nd）、碳（C）、及矽（Si）之元素，或包含此一元素以做為其主要成分之合金材料或化合物材料所形成。例如，包含鋁以做為其主要成分的合金材料對應於其中包含鋁以做為其主要成分且亦包含鎳的材料，或包含鋁以做為其主要成分且包含鎳以及碳及矽的其中之一或二者的材料。較佳地，導線 7139 係形成以具有阻障膜，鋁—矽（Al-Si）膜、及阻障膜之堆疊層結構，或阻障膜、鋁—矽（Al-Si）膜、氮化鈦膜、及阻障膜之堆疊層結構。注意的是，阻障膜對應於由鈦，氮化鈦，鉭，或氮化鉭所形成的薄膜；鋁及鋁矽係用以形成導線 7139 之合適材料，因為其具有低的電阻值，且並不昂貴之故。例如，當設置阻障層以做為頂部層及底部層時，可防止鋁或鋁矽之小丘（hillocks）的產生；例如，當阻障膜係由具有高還原性質之元素的鈦所形成時，即使在晶體半導體膜之上形成薄的自然氧化物膜，亦可降低該自然氧化物膜。因而，導線 7139 可在電性上及實體上，以有利的條件而連接至晶體半導體。

注意的是，電晶體的結構並未受限於圖式中所描繪者；例如，可使用具有反轉交錯結構，FinFET 結構，或其類似結構的電晶體，且 FinFET 結構係較佳的，因為其可抑制其中會伴隨電晶體尺寸之降低而發生的短通道效應。

上文係電晶體之結構及製造方法的說明。在此實施例

模式中，導線、電極、導電層、導電膜、端子、通孔、插塞、其其類似物係較佳地由選擇自鋁（Al）、鉭（Ta）、鈦（Ti）、鉬（Mo）、鎢（W）、釹（Nd）、鉻（Cr）、鎳（Ni）、鉑（Pt）、金（Au）、銀（Ag）、銅（Cu）、鎂（Mg）、鈦（Sc）、鈷（Co）、鋅（Zn）、鈮（Nb）、矽（Si）、磷（P）、硼（B）、砷（As）、鎵（Ga）、銦（In）、錫（Sn）、及氧（O）的其中之一或更多的元素；或包含上述元素之一或更多者的化合物或合金材料（例如，銦錫氧化物（ITO）、銦鋅氧化物（IZO）、包含氧化矽之銦錫氧化物（ITSO）、氧化鋅（ZnO）、氧化錫（SnO）、鎢錫氧化物（CTO）、鋁釹（Al-Nd）、鎂銀（Mg-Ag）、或鉬鈮（Mo-Nb））；其中結合該等化合物的物質；或其類似物所形成。選擇性地，它們係較佳地形成以含有包含矽及上述元素之一或更多者的化合物（矽化物）之物質（例如，鋁矽、鉬矽、或矽化鎳）；或氮及上述元素之一或更多者的化合物（例如，氮化鈦、氮化鉭、或氮化鉬）。

注意的是，矽（Si）可包含n型雜質（諸如磷）或p型雜質（諸如硼）。當矽包含該雜質時，導電率會增加，且與一般導體相似之功能可予以實現；因而，可易於將該矽使用做為導線，電極，或其類似物。

此外，可使用諸如單晶矽、多晶矽、或微晶矽之具有各式各樣位準之晶體性的矽；選擇性地，可使用諸如非晶矽之不具有晶體性的矽。藉由使用單晶矽或多晶矽，可降

低導線、電極、導電層、導電膜、端子、或其類似物之電阻；藉由使用非晶矽或微晶矽，可藉由簡單的方法以形成導線或其類似物。

鋁及銀具有高的導電率，且因此可減少信號的延遲；此外，因為鋁及銀可易於蝕刻，所以它們係易於圖案化，且可予以精密地處理。

銅具有高的導電率，且因此可減少信號的延遲。當使用銅時，較佳地使用堆疊層之結構，以改善附著性。

鉬及鈦係較佳的，因為即使鉬或鈦係與氧化物半導體（例如，ITO或IZO）或矽接觸時，亦不會發生缺陷；此外，鉬及鈦係較佳的，因為易於將它們蝕刻，且它們具有高的熱阻。

鎢係較佳的，因為其具有諸如高的熱阻之優點。

鈹亦係較佳的，因為其具有諸如高的熱阻之優點；尤其，鈹及鋁的合金係較佳的，因為熱阻會增加，且鋁幾乎不會產生小丘。

較佳地使用矽，因為其可與電晶體中所包含的半導體層同時地形成，且具有高的熱阻。

因為ITO、IZO、ITSO、氧化鋅（ZnO）、矽（Si）、氧化錫（SnO）、及鎘錫氧化物（CTO）具有透光性質，所以可將它們使用於其中透射光的部分；例如，可將它們使用於像素電極或共同電極。

IZO係較佳的，因為可易於將其蝕刻及處理。在蝕刻IZO中，幾乎不會留下殘渣；因而，當使用IZO於像素電極

時，可減少液晶元件或發光元件的缺陷（諸如，短路或定向失序）。

導線、電極、導電層、導電膜、端子、通孔、插塞、或其類似物可具有單層結構或多層結構；藉由使用單層的結構，可簡化導線、電極、導電層、導電膜、端子、或其類似物之各個的製造方法，可減少用於製程之日數，以及可降低成本。選擇性地，藉由使用多層的結構，可形成具有高的品質之導線、電極、及其類似物，而同時可使用各個材料之優點且可降低其缺點；例如，當將低電阻材料（例如，鋁）包含於多層結構之中時，可實現導線之電阻的降低。做為另一實例，當使用其中低熱阻材料係插入於高熱阻材料之間的堆疊層結構時，可增加導線、電極、及其類似物的熱阻而同時使用該低熱阻材料的優點；例如較佳的是，使用其中將包含鋁之層入於包含鉬、鈦、釹、或其類似物的層之間的堆疊層結構。

當導線、電極、或其類似物係彼此相互地直接接觸時，在一些情況中，它們會不利地相互影響；例如，將一導線或一電極混合進入另一導線或另一電極的材料之內，且使其性質改變，則在一些情況中會無法獲得所打算的功能。做為另一實例，當形成高電阻部分時，可能會產生問題以致使其無法正常地形成；在該等情況，較佳地，在堆疊層之結構中，反應性材料可由非反應性材料所插入或可以以非反應性材料來加以覆蓋。例如，當連接ITO與鋁時，較佳地，將鈦、鉬、或釹之合金插入於ITO與鋁之間。做

為另一實例，當連接矽與鋁時，較佳地，將鈦、鉬、或釹之合金插入於矽與鋁之間。

“導線”之用語表示包含導體的部分，導線可為線性形狀，或可使無需變成線性形狀地變短；因此，電極係包含於導線之中。

注意的是，可將碳奈米管使用於導線、電極、導電層、導電膜、端子、通孔、插塞、或其類似物。因為碳奈米管具有透光性質，所以可將其使用於其中透射光的部分；例如，可將碳奈米管使用於像素電極或共同電極。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（或可為部分的内容）可自由地應用至，結合於，或置換以另一圖式中所描繪的內容（或可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（或可為部分的内容）。進一步地，在上述圖式中，各個部件可與另一部件或另一實施例模式之另一部件結合。

（實施例模式7）

此實施例模式將敘述電子裝置的實例。

第20A圖描繪可攜式遊戲機，其包含外殼9630、顯示部9631、揚聲器9633、操作鍵9635、連接端子9636、記錄媒體讀取部9672、及其類似物。第20A圖中所描繪的可攜式遊戲機可具有各式各樣的功能，例如讀取記錄媒體中所儲存的程式或資料以顯示於顯示部之上的功能，藉由與另

一可攜式遊戲機之無線電通訊以分享資訊的功能，或其類似功能。注意的是，第20A圖中所描繪之可攜式遊戲機的功能並未受於該等功能，而是該可攜式遊戲機可具有各式各樣的功能。

第20B圖描繪數位相機，其包含外殼9630、顯示部9631、揚聲器9633、操作鍵9635、連接端子9636、快門按鈕9676、影像接收部9677、及其類似物。第20B圖中所描繪之具有電視接收功能的數位相機可具有各式各樣的功能，例如拍攝靜像及動像的功能，自動或手動地調整所拍攝之影像的功能，自天線來獲得各式各樣種類之資訊的功能，儲存所拍攝之影像或自天線所獲得之資訊的功能，以及顯示所拍攝之影像或自天線所獲得之資訊於顯示部上的功能。注意的是，第20B圖中所描繪之具有電視接收功能的數位相機之功能並未受限於該等功能，而是具有電視接收功能之該數位相機可具有各式各樣的功能。

第20C圖描繪電視接收機，其包含外殼9630、顯示部9631、揚聲器9633、操作鍵9635、連接端子9636、及其類似物。第20C圖中所描繪之電視接收機可具有各式各樣的功能，例如將用於電視之無線電波轉換成為影像信號的功能，將影像信號轉換成為適用於顯示之信號的功能，以及轉換影像信號之像框頻率的功能。注意的是，第20C圖中所描繪之電視接收機的功能並未受限於該等功能，而是該電視接收機可具有各式各樣的功能。

第20D圖描繪電腦，其包含外殼9630、顯示部9631、

揚聲器 9633、操作鍵 9635、連接端子 9636、指引裝置 9681、外部連接埠 9680、及其類似物。第 20D 圖中所描繪的電腦可具有各式各樣的功能，例如顯示各式各樣種類之資訊（例如，靜像、動像、及本文影像）於顯示部上的功能，藉由各式各樣種類之軟體（程式）來控制處理的功能，諸如無線通訊或有線通訊的通訊功能，藉由使用通訊功能以與不同的電腦網路連接之功能，以及藉由使用通訊功能以傳輸或接收各式各樣種類之資料的功能。注意的是，第 20D 圖中所描繪之電腦的功能並未受於該等功能，而是該電腦可具有各式各樣的功能。

第 20E 圖描繪行動電話，其包含外殼 9630、顯示部 9631、揚聲器 9633、操作鍵 9635、傳聲器 9638、及其類似物。第 20E 圖中所描繪的行動電話可具有各式各樣的功能，例如顯示各式各樣種類之資訊（例如，靜像、動像、及本文影像）的功能，顯示日曆、日期、時間、及其類似者於顯示部之上的功能，操作或編輯顯示於顯示部上之資訊的功能，以及藉由各式各樣的軟體（程式）以控制處理的功能。注意的是，第 20E 圖中所描繪之行動電話的功能並未受限於該等功能，而是該行動電話可具有各式各樣的功能。

在此實施例模式中所描述之電子裝置的特徵在於具有用以顯示一些種類之資訊的顯示部，因為該等顯示裝置可增加視角，所以可自任何角度來執行具有小的視覺改變之顯示。進一步地，爲了要改善視角，即使當畫分一像素以

成為複數個子像素且施加不同的信號電壓至各個子像素以便改善視角時，並不會造成電路尺度的增加或用以驅動子像素之電路的驅動速度之增加；因而，可實現功率消耗上之減少及製造成本上的降低。此外，可將精確的信號輸入至各個子像素，以致可改善靜像顯示的品質；再者，因為可將黑色影像顯示於任意時序之中而無需添加特殊的電路及改變結構，所以可改善動像顯示的品質。

雖然此實施例模式係參照不同的圖式而敘述，但在各個圖式中所描繪的內容（或可為部分的内容）可自由地應用至，結合於，或置換以另一圖式中所描繪的內容（或可為部分的内容），及另一實施例模式中的圖式之中所描繪的內容（或可為部分的内容）。進一步地，在上述圖式中，各個部件可與另一部件或另一實施例模式之另一部件結合。

此申請案係根據2007年11月29日在日本專利局所申請之日本專利申請案序號2007-308858，該申請案之全部内容係結合於本文以供參考之用。

【圖式簡單說明】

第1A至1E圖描繪本發明中之第一電路10的導電狀態；

第2A至2D圖描繪本發明中之第一電路10的導電狀態

；

第3A至3D圖描繪本發明中之第一電路10的導電狀態

；

第 4A 至 4C 圖描繪本發明中之第一電路 10 的導電狀態

；

第 5D1 至 5E 圖描繪本發明中之第一電路 10 的導電狀態

；

第 6A 至 6F 圖描繪本發明中之像素電路的電路實例；

第 7A 至 7E 圖描繪本發明中之像素電路的電路實例；

第 8A 至 8F 圖描繪本發明中之像素電路的電路實例；

第 9A 至 9E 圖描繪本發明中之像素電路的電路實例；

第 10A 至 10D 圖描繪本發明中之像素電路的電路實例

；

第 11A 至 11D 圖描繪本發明中之像素電路的特定實例

；

第 12A 至 12B 圖描繪本發明中之像素電路的特定實例；

第 13A 至 13D 圖描繪本發明中之像素電路的特定實例

；

第 14A 至 14E 圖描繪本發明中之像素電路的電路實例；

第 15A 至 15B 圖描繪本發明中之像素電路的電路實例；

第 16A 至 16H 圖描繪本發明中之週邊驅動器電路的製造實例；

第 17A 至 17G 圖描繪本發明中之半導體元件的製造實例；

第 18A 至 18D 圖描繪本發明中之半導體元件的製造實例；

第 19A 至 19G 圖描繪本發明中之半導體元件的製造實

例；以及

第 20A 至 20E 圖描繪本發明之電子裝置。

【主要元件符號說明】

10：第一電路

11、101：第一導線

12、102：第二導線

13、103：第三導線

21、104：第四導線

22、105：第五導線

23、71、106：第六導線

31：第一液晶元件

32：第二液晶元件

33：第三液晶元件

41：第一子像素

42：第二子像素

43：第三子像素

50、51、52、170、171、7049、7069、7089、7109：

電容器元件

60：第二電路

72、107：第七導線

90：重設電路

108、111：第八導線

109：第九導線

- 110：第十導線
- 121：第一電流控制電路
- 122：第二電流控制電路
- 131：第一電流驅動顯示元件
- 132：第二電流驅動顯示元件
- 141：第一陽極線
- 142：第二陽極線
- 151：第一陰極線
- 152：第二陰極線
- 160、161、162：開關
- 180、181、7139：導線
- 200：顯示面板
- 201、9631：顯示部
- 202：連接點
- 203：連接基板
- 211：第一掃描驅動器
- 212：第二掃描驅動器
- 213：第三掃描驅動器
- 214：第四掃描驅動器
- 221：資料驅動器
- 231、232、233、234：週邊驅動器電路
- 121a、121b、121c、122a、122b、122c：電極
- 7001～7006、7088、7108、7048、7068：電晶體
- 7011、7031、7051、7071、7091：基板

7012、7016、7018、7019、7024、7032、7039、7040
、7052、7055、7072、7075、7082、7092、7101、7104、
7111、7121、7122、7138：絕緣膜

7013、7014、7015、7036、7037、7038、7056、7057
、7058、7076、7077、7078：半導體層

7017、7130、7131：閘極電極

7021：側壁

7022：罩幕

7023、7123、7124：導電膜

7033、7034、7035、7041、7042、7053、7054、7059
、7060、7061、7073、7074、7079、7080、7081、7093、
7094、7102、7103：導電層

7095、7096、7097、7134、7137：雜質區

7098、7099：LDD區

7100、7133、7136：通道形成區

7110：半導體基板

7112、7113：區域

7114：p-阱

7132、7135：阻體罩幕

9630：外殼

9633：揚聲器

9635：操作鍵

9636：連接端子

9638：傳聲器

9672 : 記錄媒體讀取部

9676 : 快門按鈕

9677 : 影像接收部

9680 : 外部連接埠

9681 : 指引裝置

十、申請專利範圍

1. 一種液晶顯示裝置，包含複數個像素，該複數個像素的各個包含：

- 一第一液晶元件；
- 一第二液晶元件；
- 一電容器元件；以及
- 一電路，

其中在第一狀態，該電路係組構以電性連接一第一導線和該第一液晶元件及該第二液晶元件的其中之一，使得來自該第一導線的第一電壓被施加至該電容器元件和該第一液晶元件及該第二液晶元件的其中之一；

其中該電路係組構以切換於第二狀態與第三狀態之間，該第二狀態係其中該第一液晶元件和該電容器元件電性連接，且該第二液晶元件和該電容器元件電性斷接，及該第三狀態係其中該第一液晶元件和該電容器元件電性斷接，且該第二液晶元件和該電容器元件電性連接；以及

其中在第四狀態，該電路係組構以電性連接該第一液晶元件，該第二液晶元件，該電容器元件，及一第二導線，使得來自該第二導線的第二電壓被施加至該第一液晶元件，該第二液晶元件，及該電容器元件。

2. 一種液晶顯示裝置，包含複數個像素，該複數個像素的各個包含：

- 一第一液晶元件；
- 一第二液晶元件；

一 電 容 器 元 件 ； 以 及

一 電 路 ，

其中在第一狀態，該電路係組構以電性連接該第一液晶元件，該第二液晶元件，及一第一導線，使得來自該第一導線的第一電壓被施加至該第一液晶元件及該第二液晶元件；

其中該電路係組構以切換於第二狀態與第三狀態之間，該第二狀態係其中該第一液晶元件和該電容器元件電性連接，且該第二液晶元件和該電容器元件電性斷接，及該第三狀態係其中該第一液晶元件和該電容器元件電性斷接，且該第二液晶元件和該電容器元件電性連接；以及

其中在第四狀態，該電路係組構以電性連接該第一液晶元件，該第二液晶元件，該電容器元件，及一第二導線，使得來自該第二導線的第二電壓被施加至該第一液晶元件，該第二液晶元件，及該電容器元件。

3. 一種液晶顯示裝置，包含複數個像素，該複數個像素的各個包含：

一 第 一 液 晶 元 件 ；

一 第 二 液 晶 元 件 ；

一 電 容 器 元 件 ； 以 及

一 電 路 ，

其中在第一狀態，該電路係組構以電性連接該第一液晶元件，該第二液晶元件，該電容器元件，及一第一導線，使得來自該第一導線的第一電壓被施加至該第一液晶

元件，該第二液晶元件，及該電容器元件；

其中該電路係組構以切換於第二狀態與第三狀態之間，該第二狀態係其中該第一液晶元件和該電容器元件電性連接，且該第二液晶元件和該電容器元件電性斷接，及該第三狀態係其中該第一液晶元件和該電容器元件電性斷接，且該第二液晶元件和該電容器元件電性連接；以及

其中在第四狀態，該電路係組構以電性連接該電容器元件及一第二導線，使得來自該第二導線的第二電壓被施加至該電容器元件。

4. 一種液晶顯示裝置，包含複數個像素，該複數個像素的各個包含：

- 一第一液晶元件；
- 一第二液晶元件；
- 一第一開關；
- 一電容器元件；
- 一第二開關；
- 一第三開關；以及
- 一第四開關，

其中該第一開關之一端子係組構以電性連接至一第二導線；

其中該第二開關之一端子係組構以電性連接至該第一開關的另一端子及該電容器元件，且該第二開關的另一端子係組構以電性連接至該第一液晶元件；

其中該第三開關之一端子係組構以電性連接至該第一

開關的另一端子及該電容器元件，且該第三開關的另一端子係組構以電性連接至該第二液晶元件；以及

其中該第四開關之一端子係電性連接至該第一開關的另一端子及該電容器元件，且該第四開關的另一端子係電性連接至一第一導線。

5. 一種液晶顯示裝置，包含：

複數個像素，該複數個像素的各個包含：

一第一液晶元件；

一第二液晶元件；

一第一開關；

一電容器元件；

一第二開關；

一第三開關；以及

一第四開關，

其中該第一開關之一端子係組構以電性連接至一第二導線；

其中該第二開關之一端子係組構以電性連接至該第一開關的另一端子及該電容器元件，且該第二開關的另一端子係組構以電性連接至該第一液晶元件；

其中該第三開關之一端子係組構以電性連接至該第一開關的另一端子及該電容器元件，且該第三開關的另一端子係組構以電性連接至該第二液晶元件；以及

其中該第四開關之一端子係組構以電性連接至該第一開關的另一端子及該電容器元件，且該第四開關的另一端

子係電性連接至一第一導線；

一第一掃描線；

一第二掃描線；

一第三掃描線；以及

一第四掃描線，

其中該第一掃描線係組構以藉由一信號來控制該第一開關，以控制用以驅動該第一液晶元件及該第二液晶元件的電壓之施加狀態；

其中該第二掃描線係組構以藉由一信號來控制該第二開關，以控制該電容器元件與該第一液晶元件之間的電性連接；

其中該第三掃描線係組構以藉由一信號來控制該第三開關，以控制該電容器元件與該第二液晶元件之間的電性連接；以及

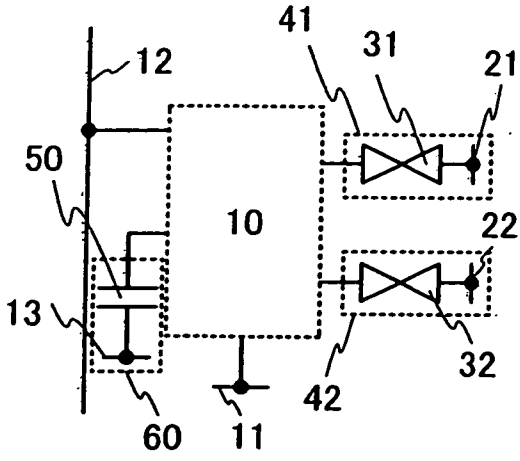
其中該第四掃描線係組構以藉由一信號來控制該第四開關，以控制該電容器元件與該第一導線之間的電性連接。

6.如申請專利範圍第4或5項之液晶顯示裝置，其中該第一開關至該第四開關的各個係使用薄膜電晶體而形成。

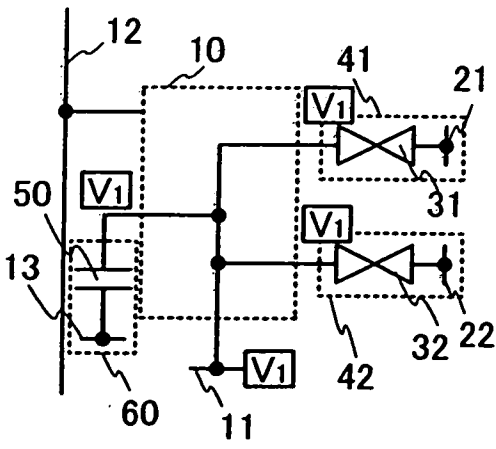
7.如申請專利範圍第1至5項中任一項之液晶顯示裝置，其中該第一液晶元件及該第二液晶元件的各個包含一像素電極，一共同電極，及一液晶，該液晶係由該像素電極對該共同電極所控制。

8.一種具有顯示部的電子裝置，該顯示部包含如申請專利範圍第1至5項中任一項之液晶顯示裝置。

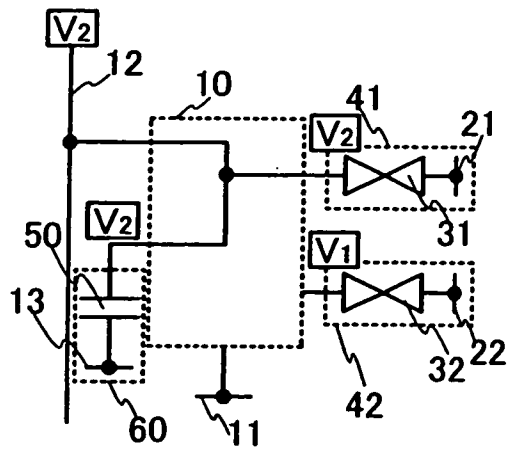
第1A圖



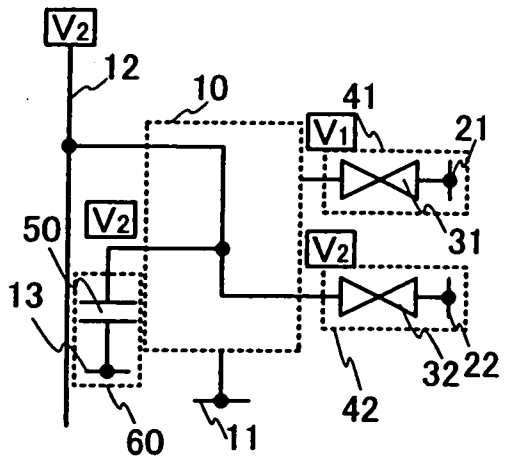
第1B圖



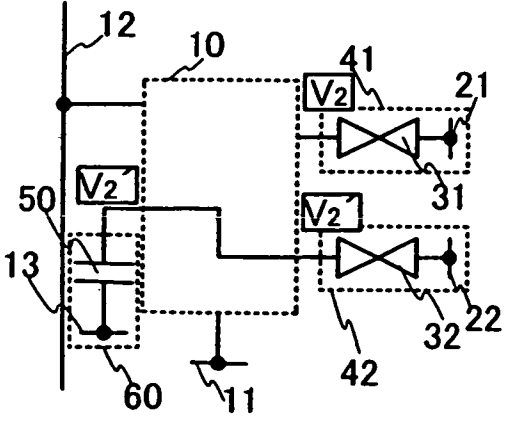
第1C1圖



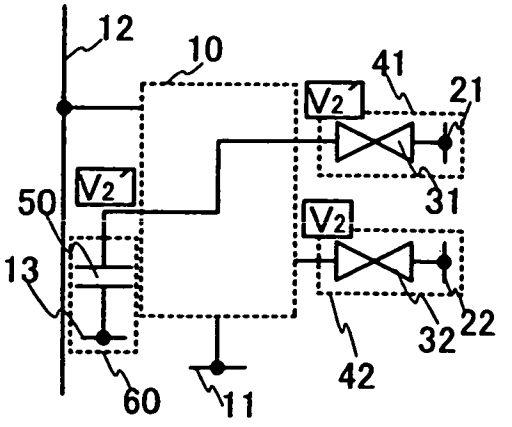
第1C2圖



第1D1圖

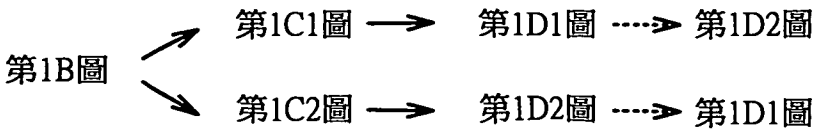


第1D2圖

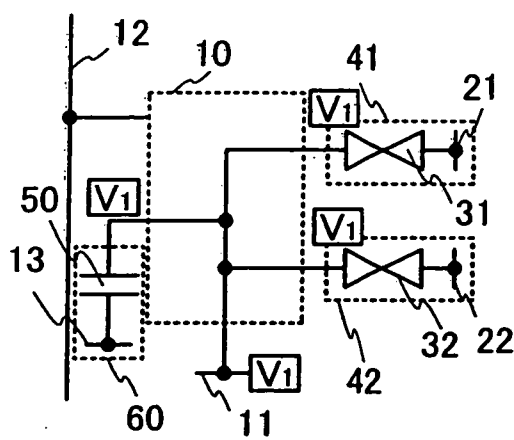


第1E圖

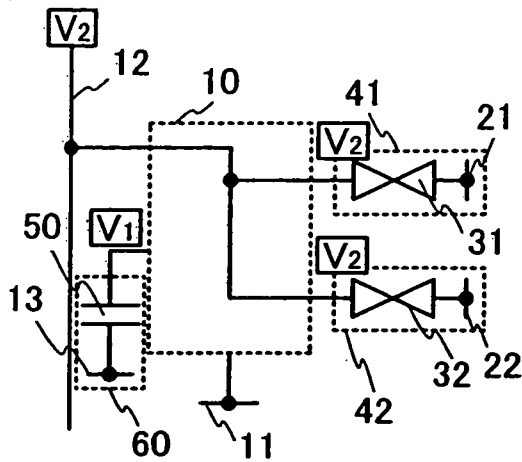
順序



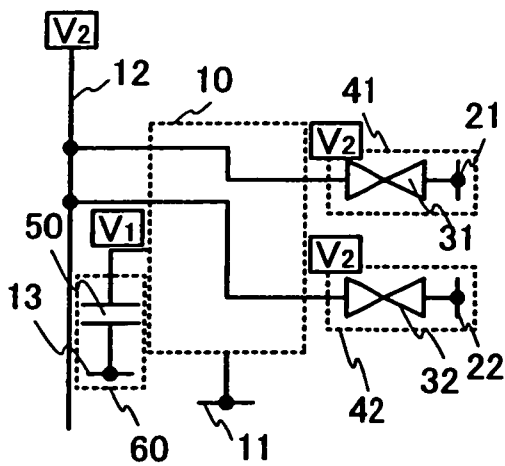
第2A圖



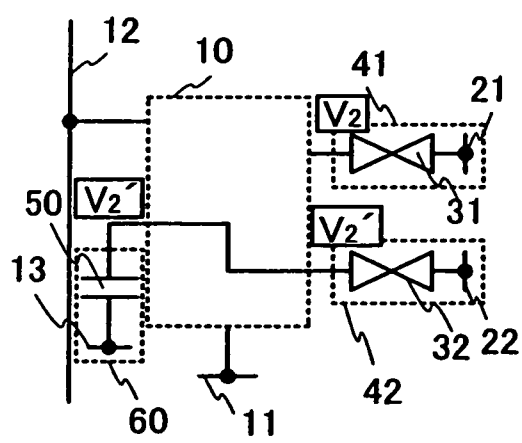
第2B1圖



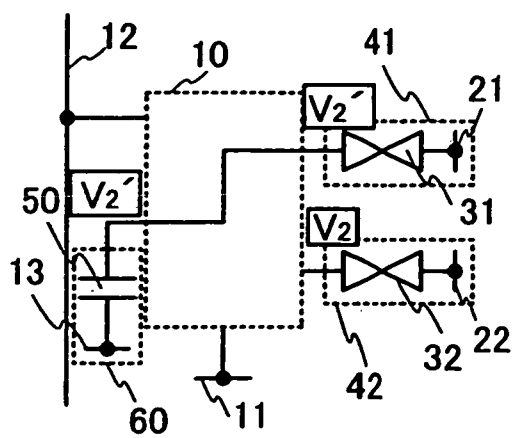
第2B2圖



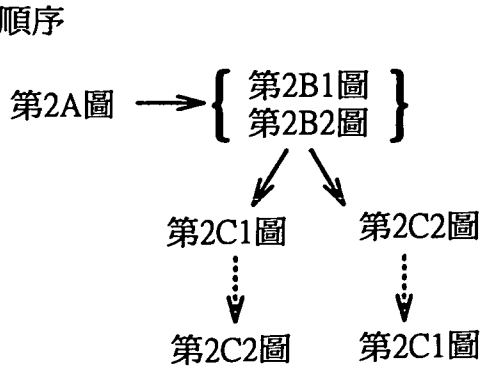
第2C1圖



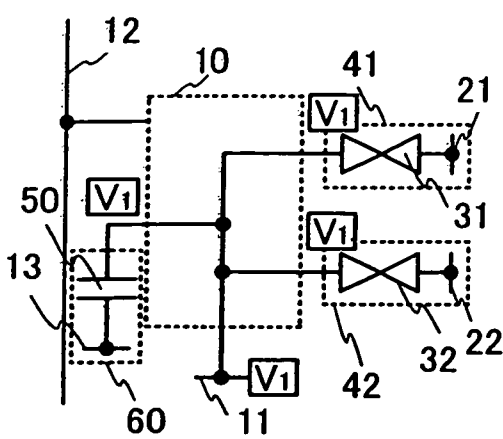
第2C2圖



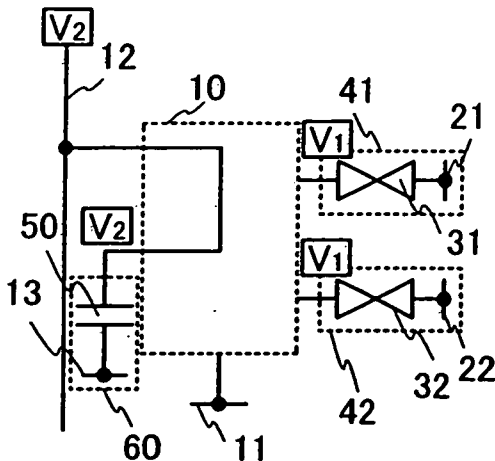
第2D圖



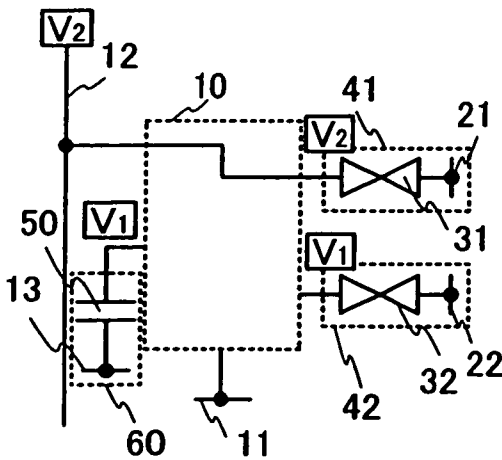
第3A圖



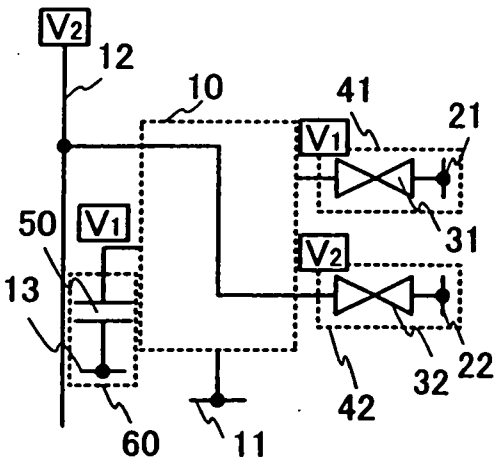
第3B1圖



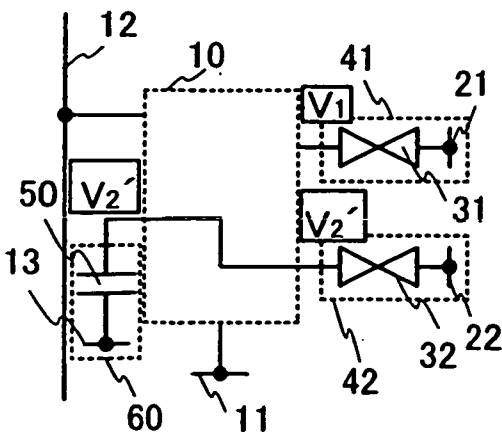
第3B2圖



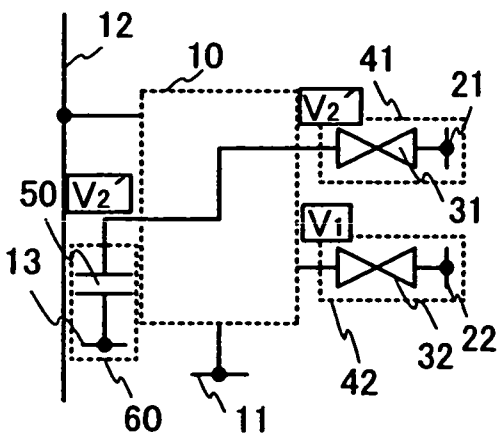
第3B3圖



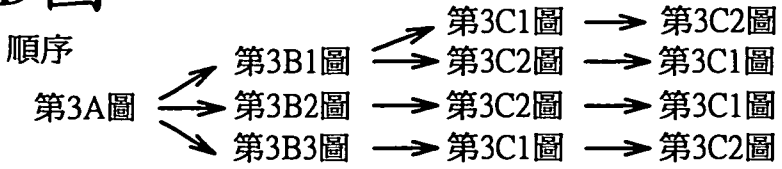
第3C1圖



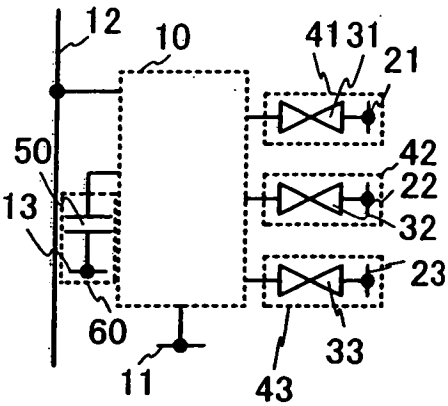
第3C2圖



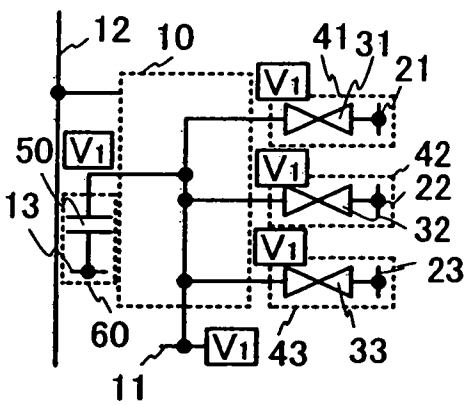
第3D圖



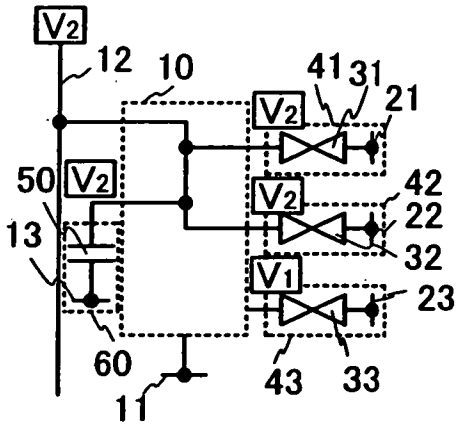
第4A圖



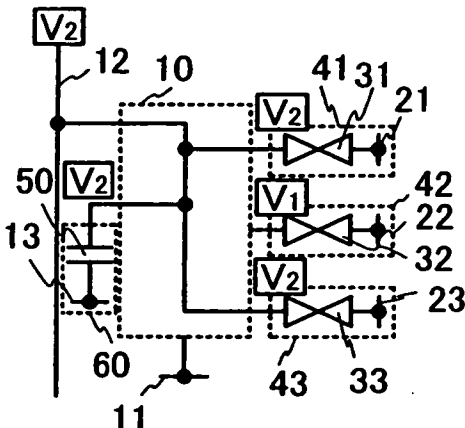
第4B圖



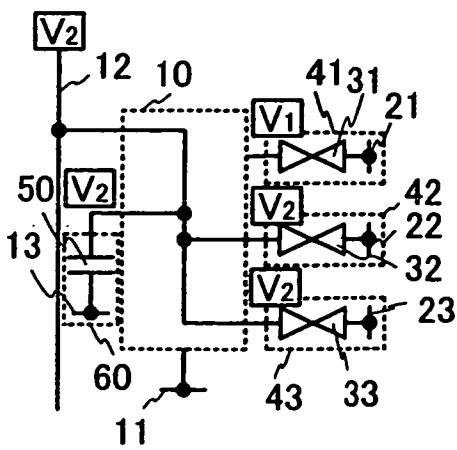
第4C1圖



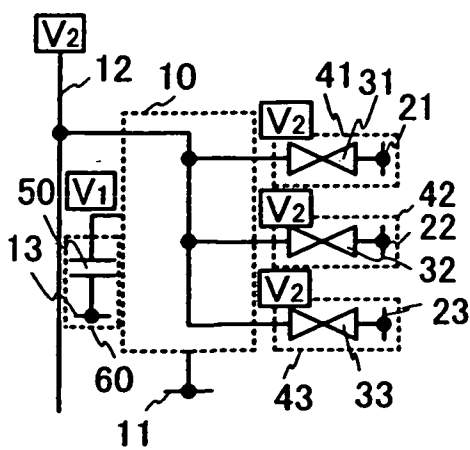
第4C2圖



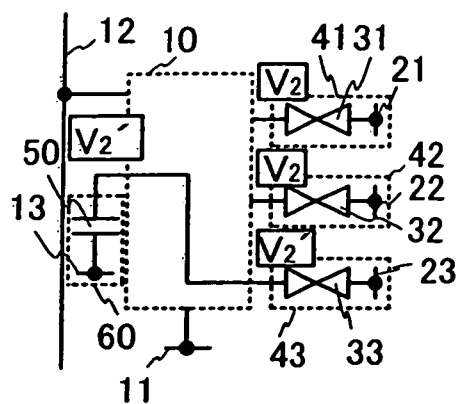
第4C3圖



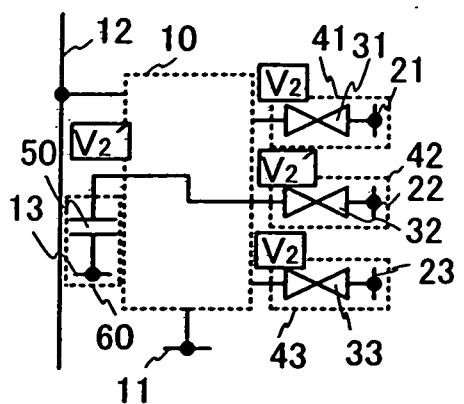
第4C4圖



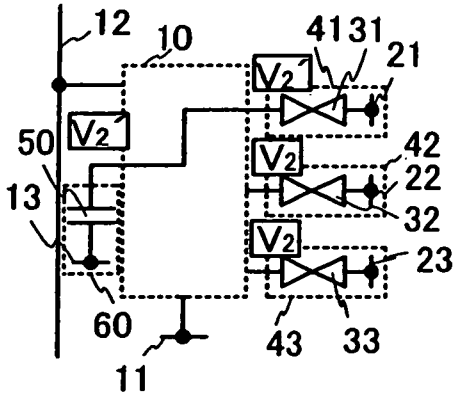
第5D1圖



第5D2圖

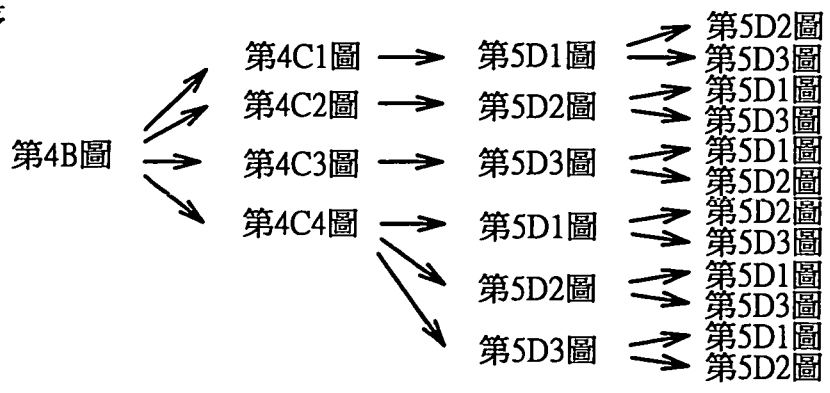


第5D3圖

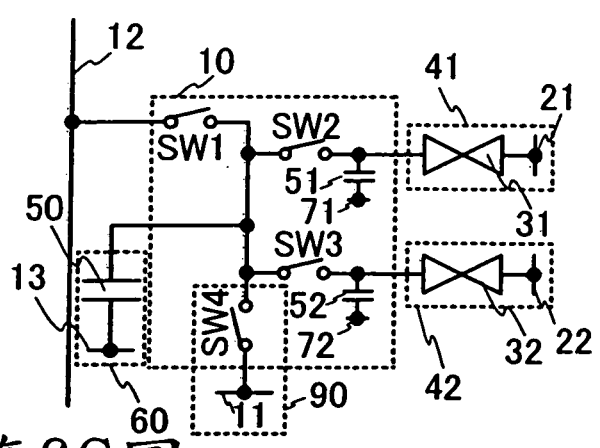


第5E圖

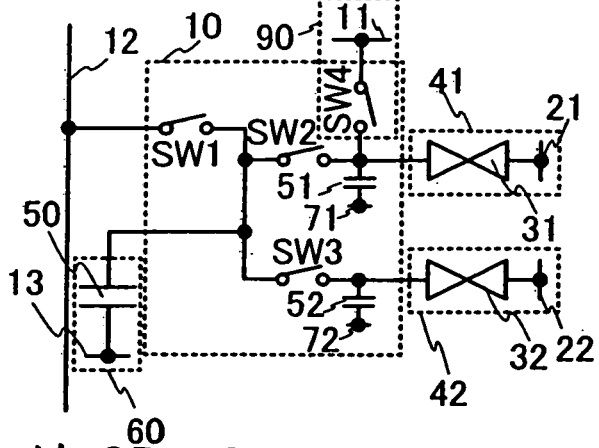
順序



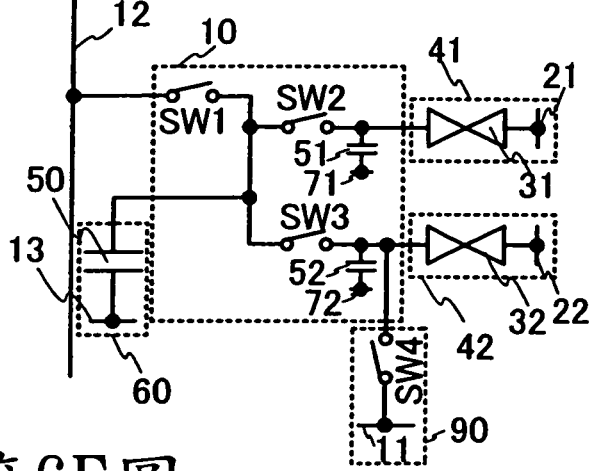
第6A圖



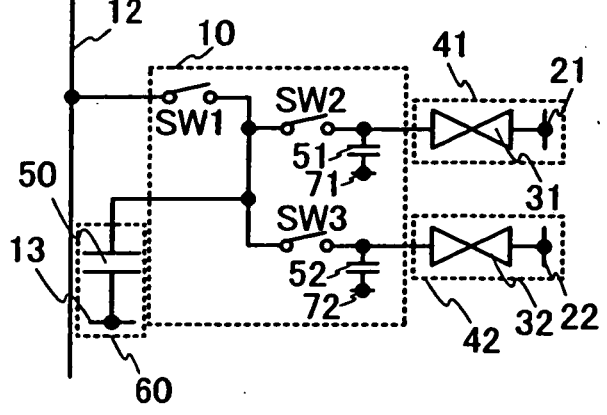
第6B圖



第6C圖



第6D圖



第6E圖

	<P1>※	<P2>	<P3>	<P4>	<P5>
SW1	※	OFF	ON	OFF	OFF
SW2	ON	OFF	ON	OFF	OFF
SW3	ON	OFF	ON	OFF	OFF
SW4	ON	OFF	OFF	OFF	OFF
50	V1	V2	V2'	V2''	V2'''
31	V1	V2	V2'	V2''	V2'''
32	V1	V2	V2'	V2''	V2'''

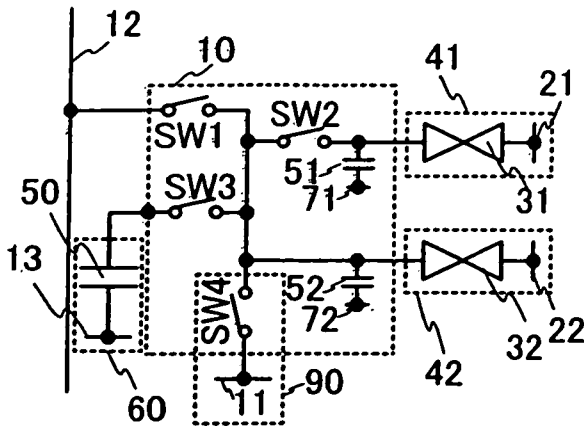
※ 第6A至6C圖:關閉(OFF)
第6D圖:開啓(ON)

第6F圖

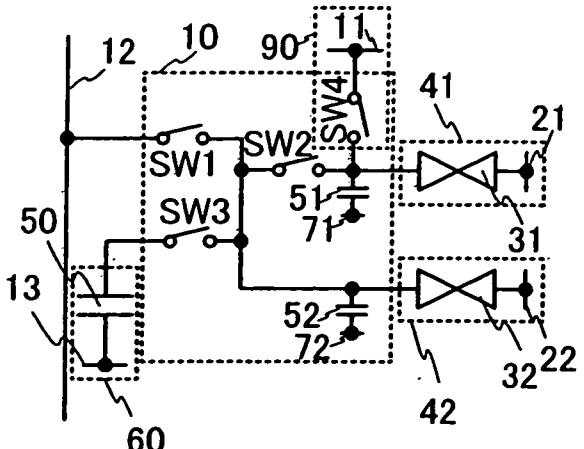
	<P1>※	<P2>	<P3>	<P4-1>	<P4-2>	<P5>
SW1	※	OFF	ON	OFF	OFF	OFF
SW2	ON	OFF	ON	ON	OFF	OFF
SW3	ON	OFF	ON	ON	OFF	OFF
SW4	ON	OFF	OFF	OFF	OFF	OFF
50	V1	V2	V2'	V2''	V2'''	V2''''
31	V1	V2	V2'	V2''	V2'''	V2''''
32	V1	V2	V2'	V2''	V2'''	V2''''

※ 第6A至6C圖:關閉(OFF)
第6D圖:開啓(ON)

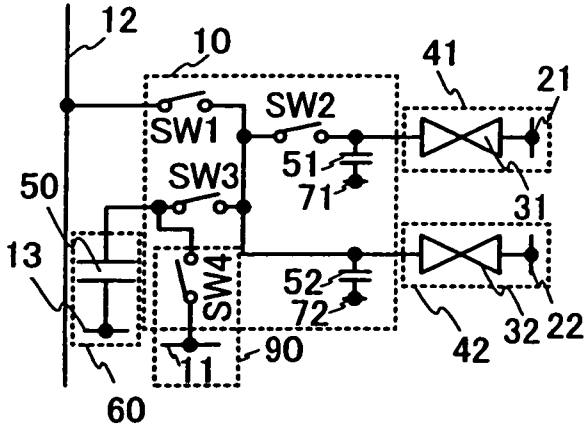
第7A圖



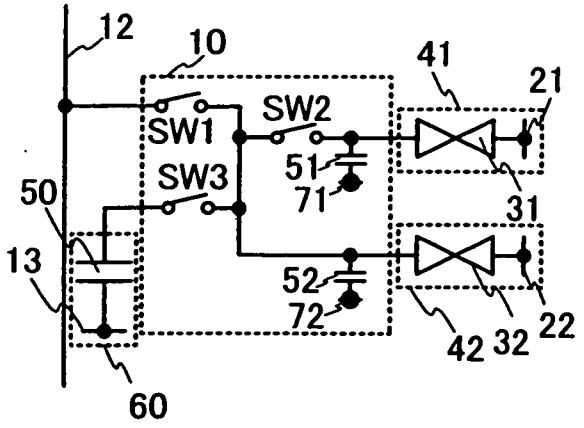
第7B圖



第7C圖



第7D圖

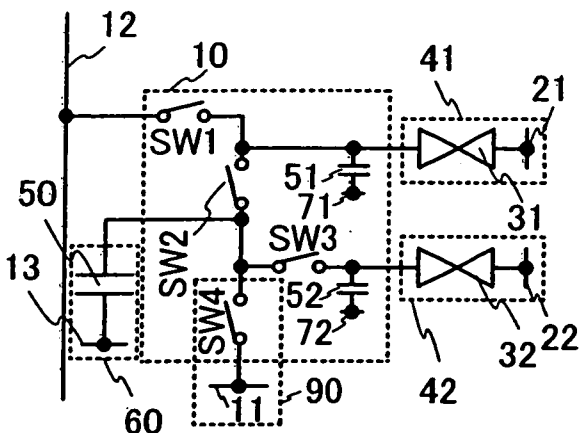


第7E圖

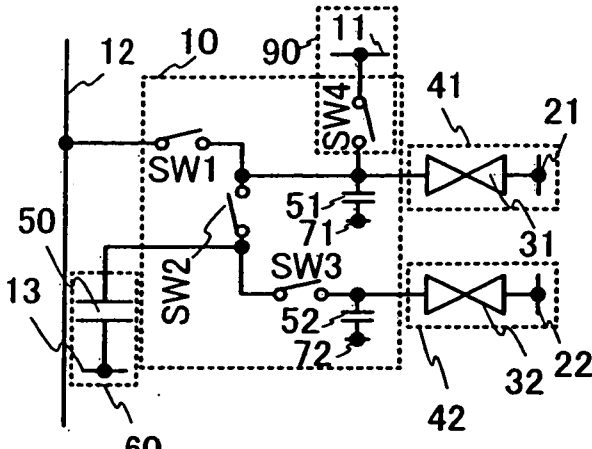
	<P1>※	<P2>	<P3>	<P4>	<P5>
SW1	OFF	OFF	ON	OFF	OFF
SW2	ON	OFF	ON	OFF	OFF
SW3	ON	OFF	ON	OFF	OFF
SW4	ON	OFF	OFF	OFF	OFF
50	V1	V1	V2	V2	V2
31	V1	V1	V2	V2	V2
32	V1	V1	V2	V2	V2

※ 第7A至7C圖:關閉(OFF)
第7D圖:開啓(ON)

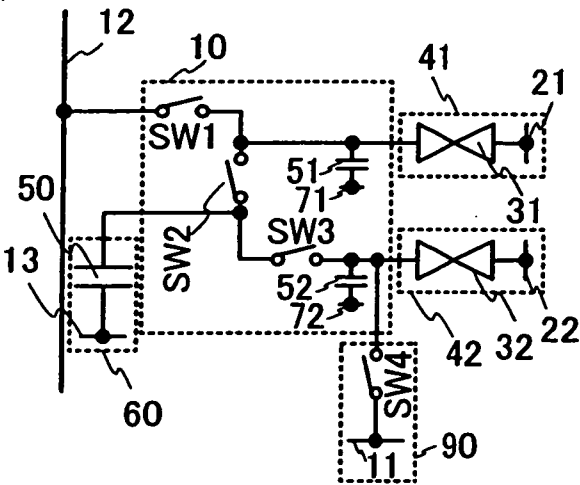
第8A圖



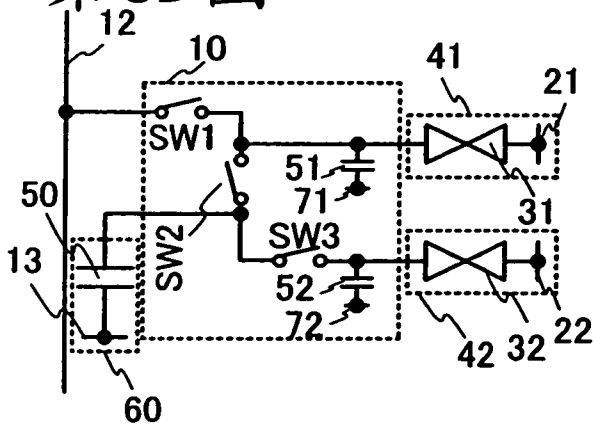
第8B圖



第8C圖



第8D圖



第8E圖

	<P1>※	<P2>	<P3>	<P4>	<P5>
SW1	※	OFF	ON	※	OFF
SW2	ON	OFF	ON	※	OFF
SW3	ON	OFF	ON	ON	OFF
SW4	ON	※	※	OFF	※
50	※	V1	V2	※	V2'
31	※	V1	※	※	V2
32	※	V1	※	※	V2'

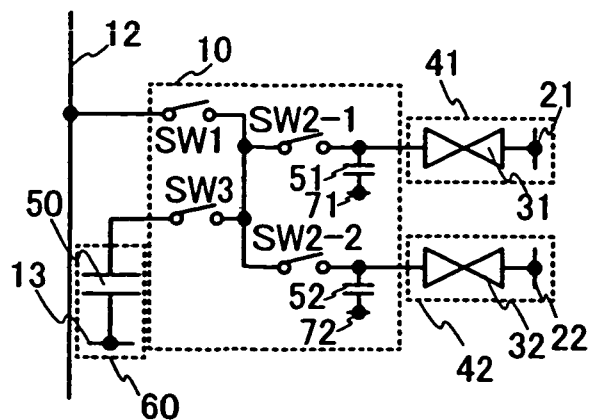
※ 第8A至8C圖:關閉(OFF)
第8D圖:開啓(ON)

第8F圖

	<P1>※	<P2>	<P3>	<P4-1>	<P4-2>	<P5>
SW1	※	OFF	ON	※	※	OFF
SW2	ON	OFF	ON	ON	※	OFF
SW3	ON	OFF	ON	ON	ON	OFF
SW4	ON	※	※	OFF	※	※
50	※	V1	V2	V2'	※	V2''
31	※	V1	V2	※	※	V2''
32	※	V1	※	※	※	V2''

※ 第8A至8C圖:關閉(OFF)
第8D圖:開啓(ON)

第9E圖



第10A圖

	<P1>	<P2>	<P3>	<P4>	<P5>
SW1	※	OFF	ON		OFF
SW2-1	ON	OFF	ON		OFF
SW2-2	ON	OFF		ON	OFF
SW3	ON	OFF	ON		OFF
SW4	ON			OFF	

第10B圖

	<P1>	<P2>	<P3>	<P4>	<P5>
SW1	※	OFF	ON		OFF
SW2-1	ON	OFF	ON		OFF
SW2-2	ON	OFF	ON		OFF
SW3	ON	OFF	ON		OFF
SW4	ON			OFF	

第10C圖

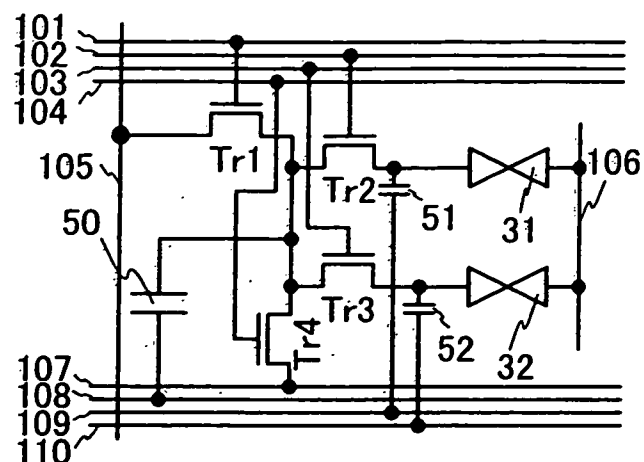
	<P1>	<P2>	<P3>	<P4-1>	<P4-2>	<P5>
SW1	※	OFF	ON			OFF
SW2-1	ON	OFF	ON			OFF
SW2-2	ON	OFF		ON		OFF
SW3	ON	OFF		ON		OFF
SW4	ON			OFF		

第10D圖

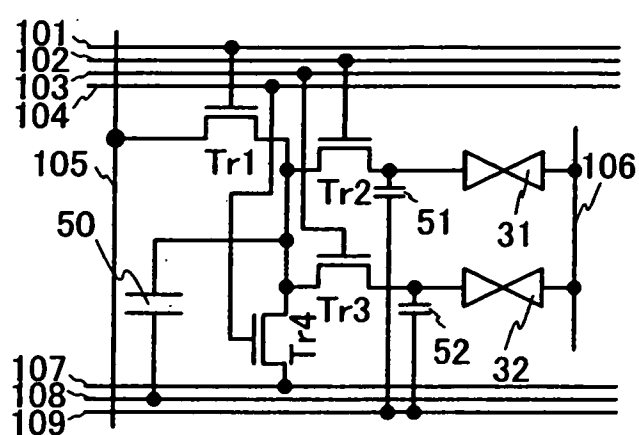
	<P1>	<P2>	<P3>	<P4-1>	<P4-2>	<P5>
SW1	※	OFF	ON			OFF
SW2-1	ON	OFF		ON		OFF
SW2-2	ON	OFF		ON		OFF
SW3	ON	OFF		ON		OFF
SW4	ON			OFF		

※ 第9A至9D圖:關閉(OFF)
第9E圖:開啓(ON)

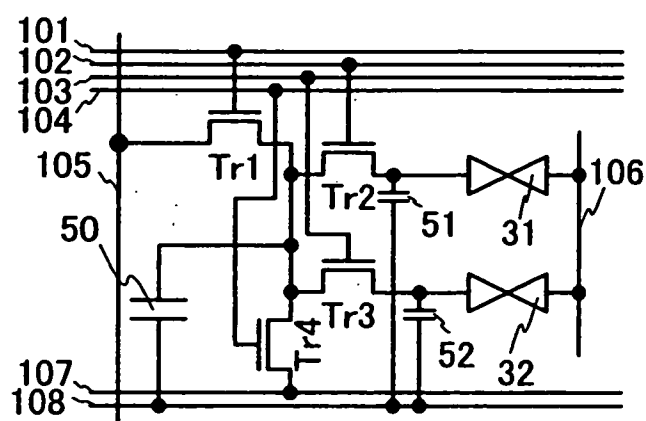
第11B圖



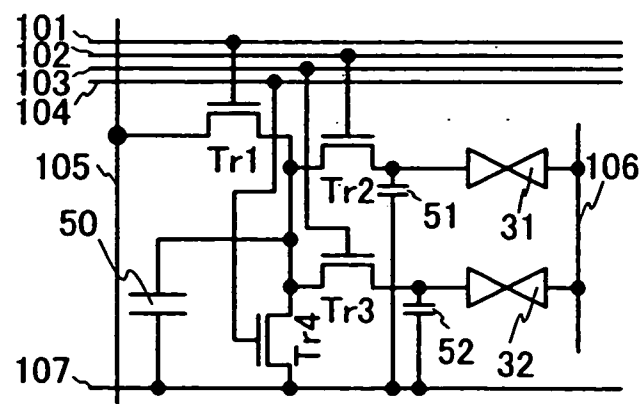
第11B圖



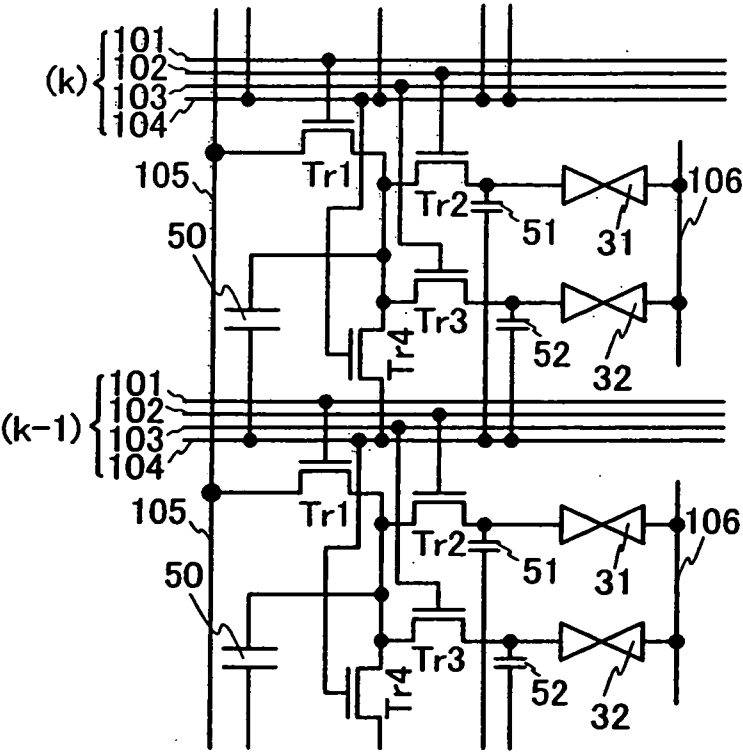
第11C圖



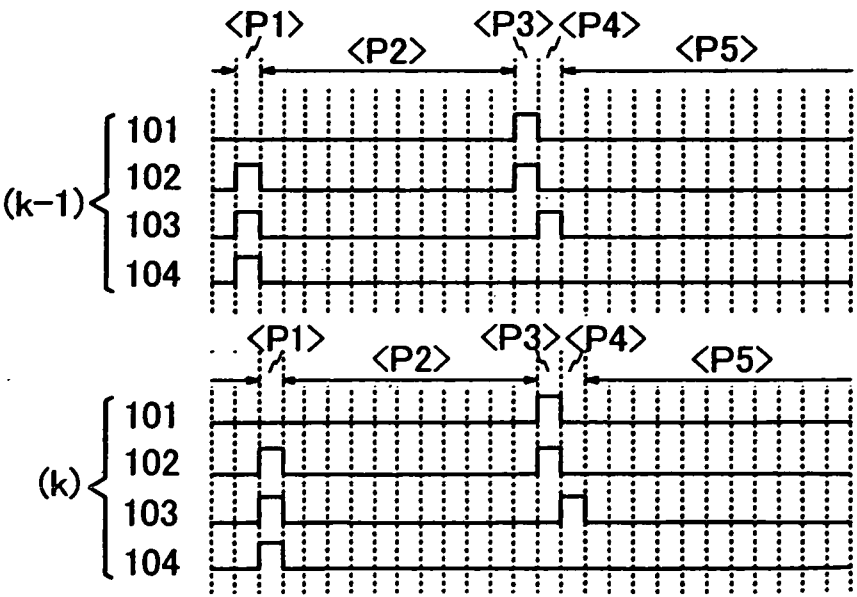
第11D圖



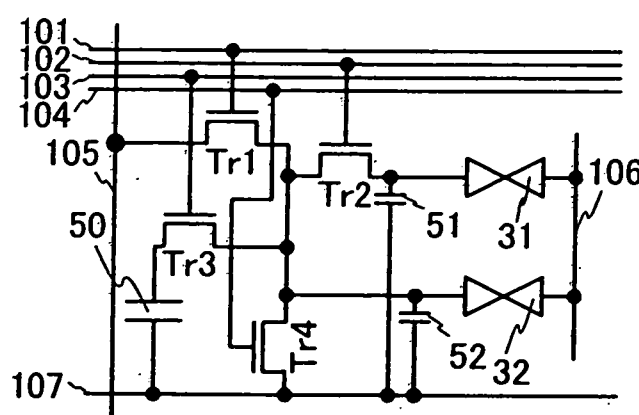
第12A圖



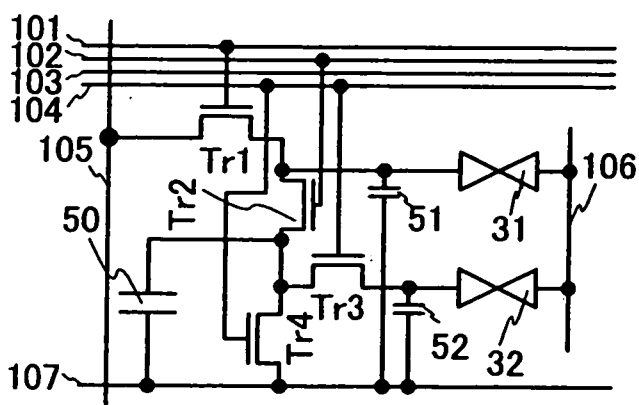
第12B圖



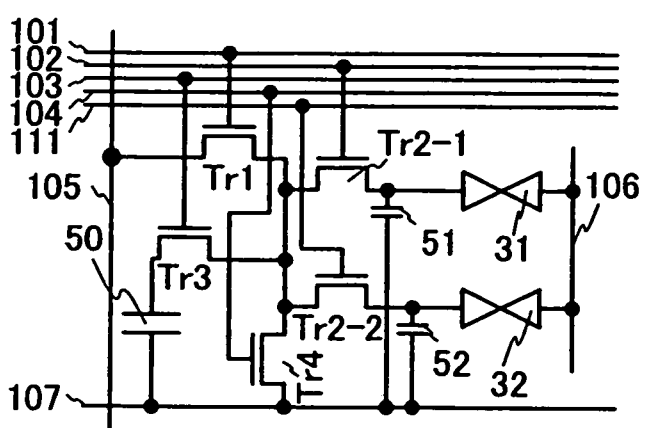
第13A圖



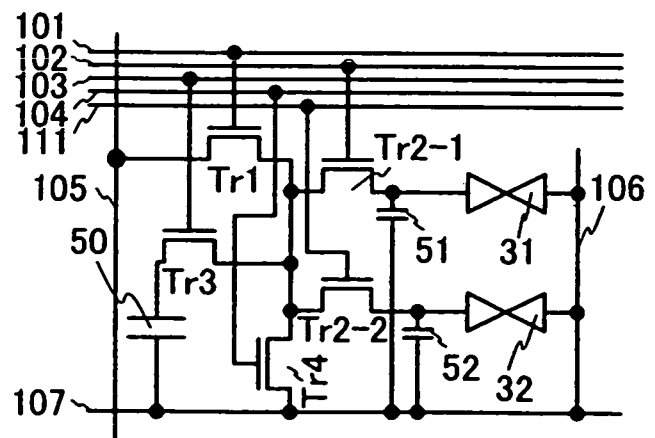
第13B圖



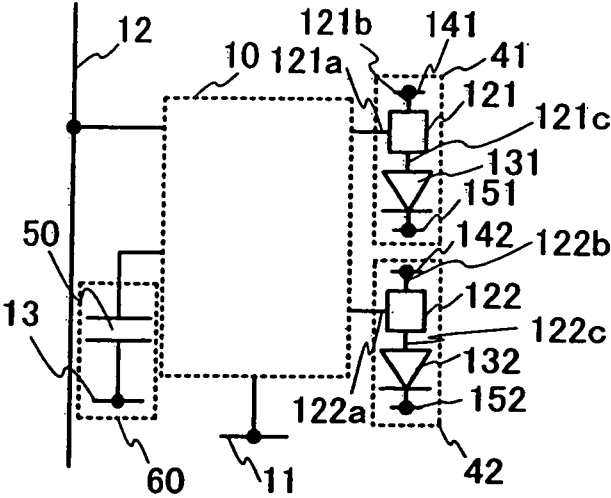
第13C圖



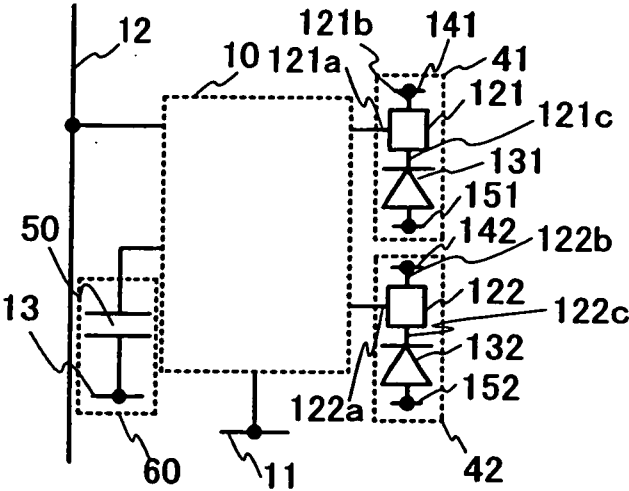
第13D圖



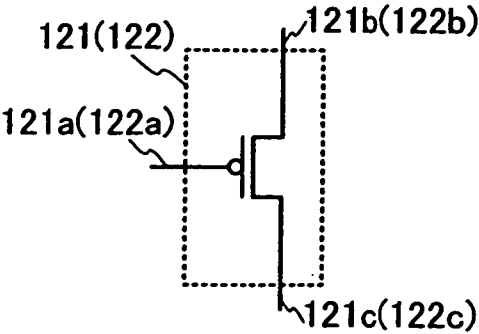
第14A圖



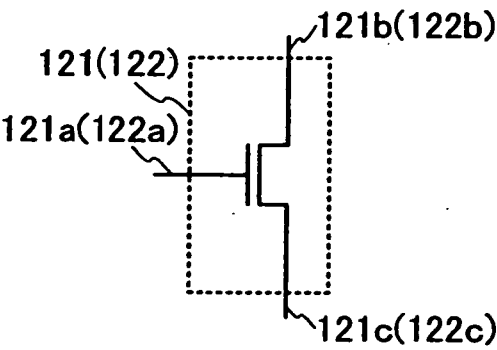
第14B圖



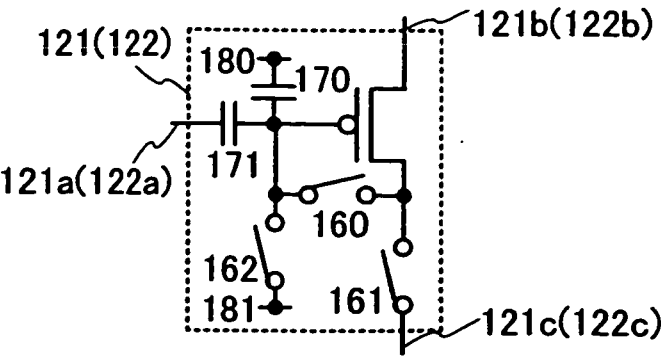
第14C圖



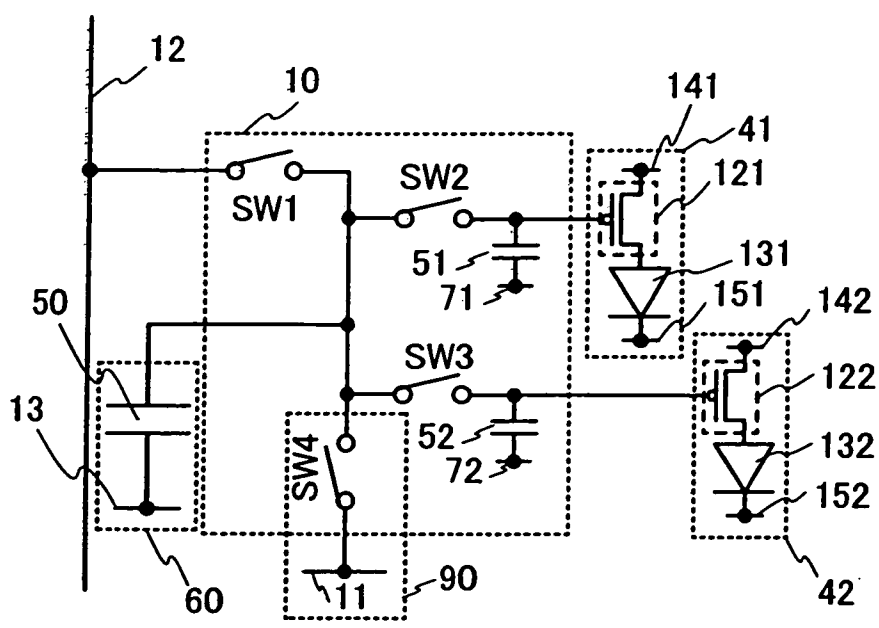
第14D圖



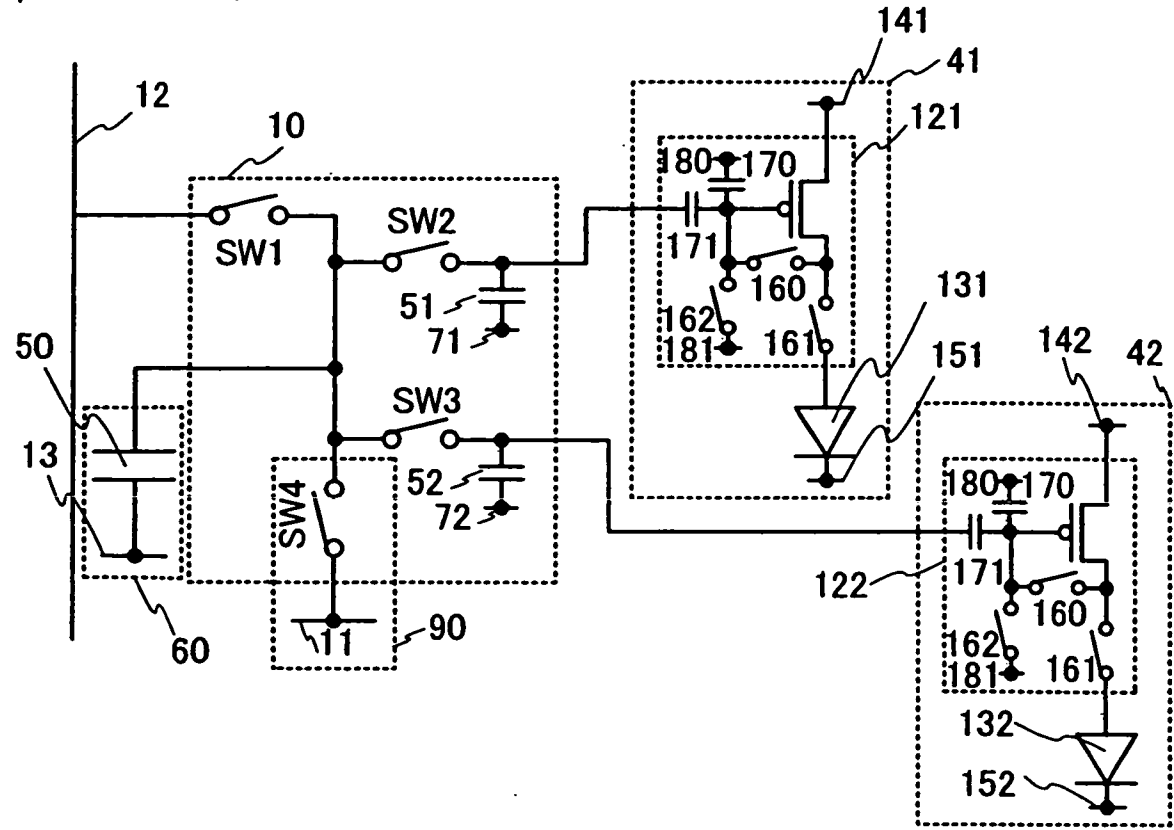
第14E圖



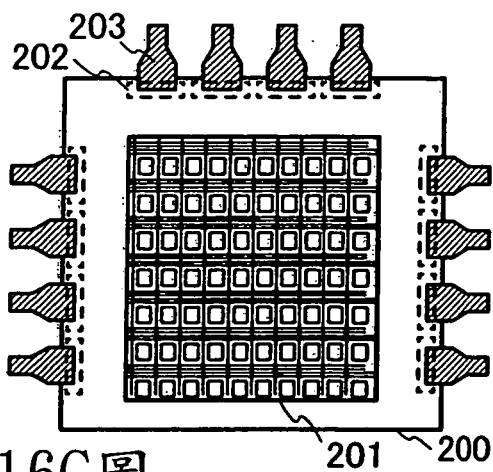
第15A圖



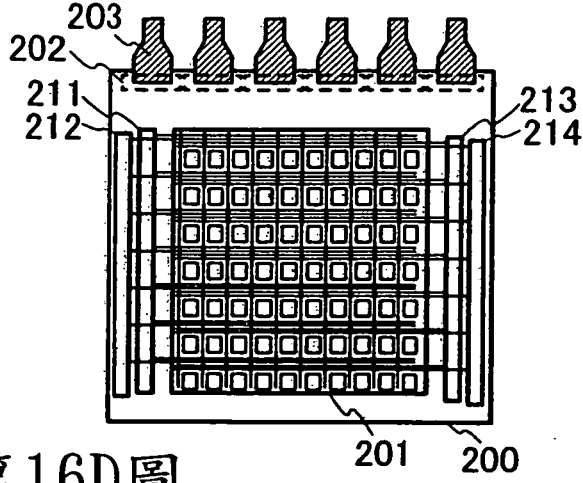
第15B圖



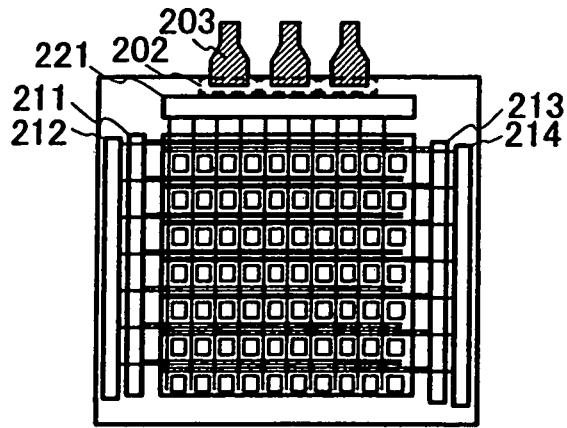
第16A圖



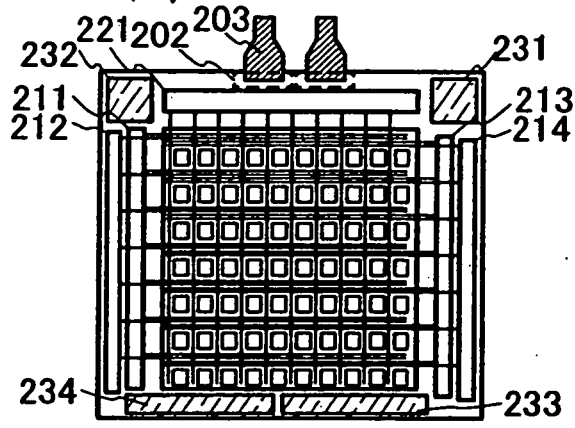
第16B圖



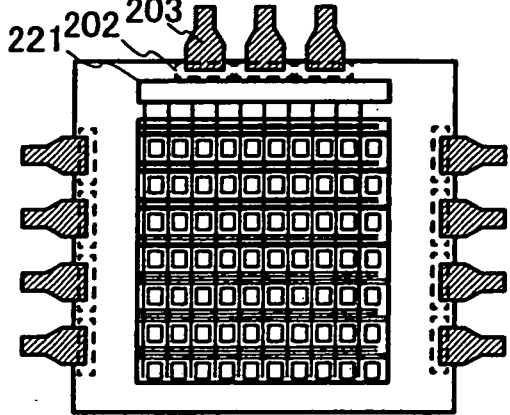
第16C圖



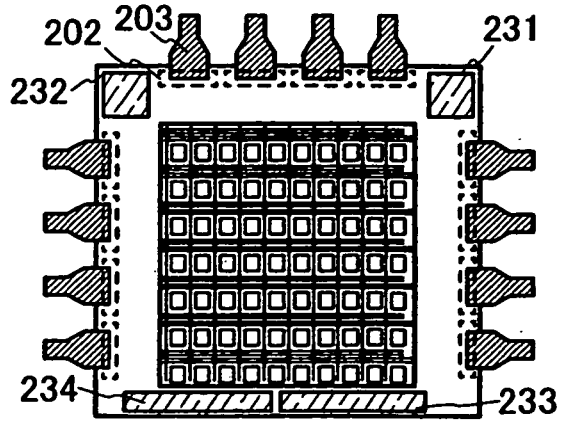
第16D圖



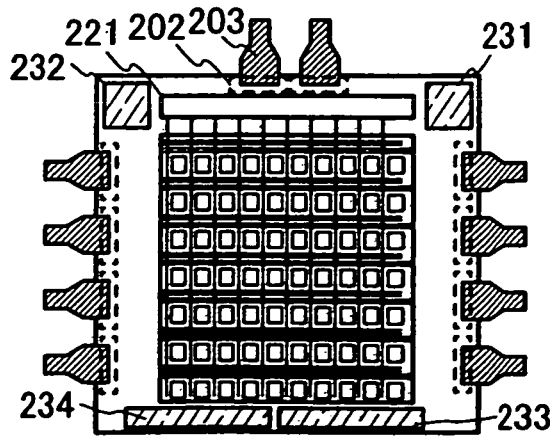
第16E圖



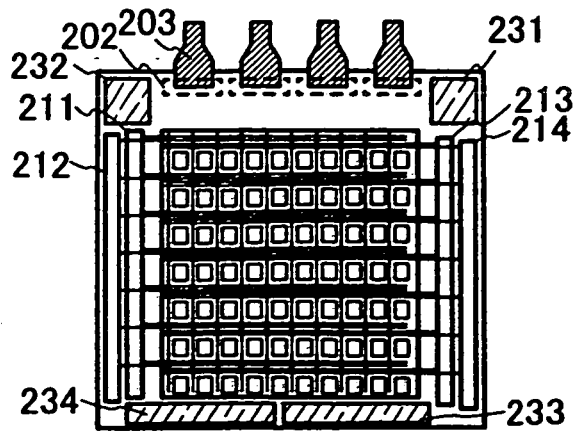
第16F圖



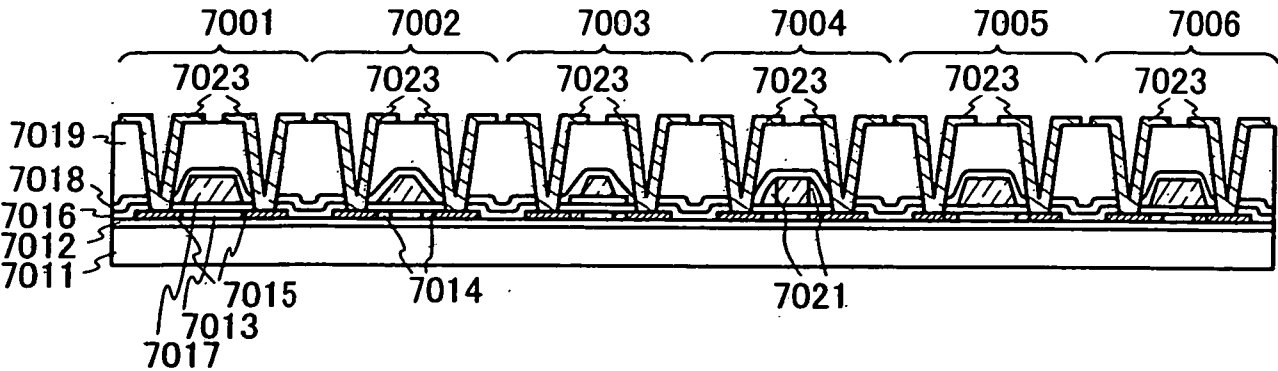
第16G圖



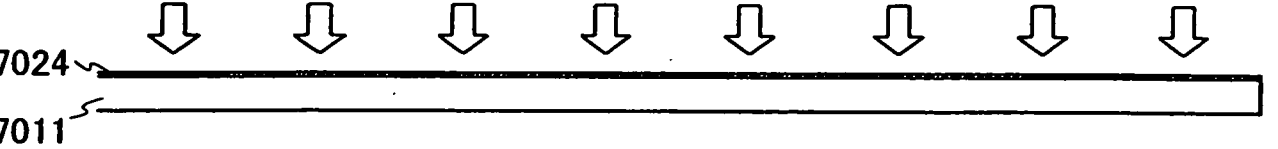
第16H圖



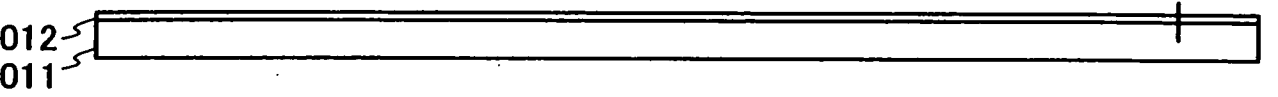
第17A圖



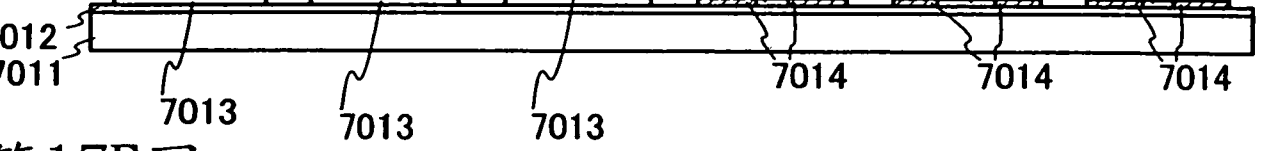
第17B圖



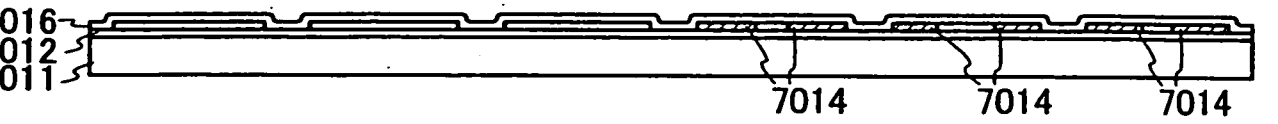
第17C圖



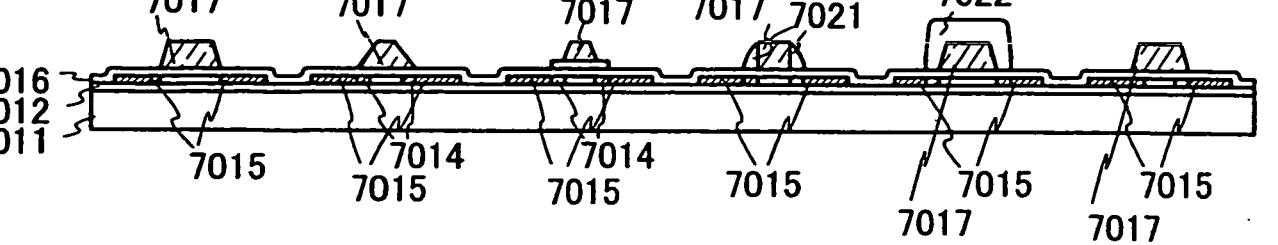
第17D圖



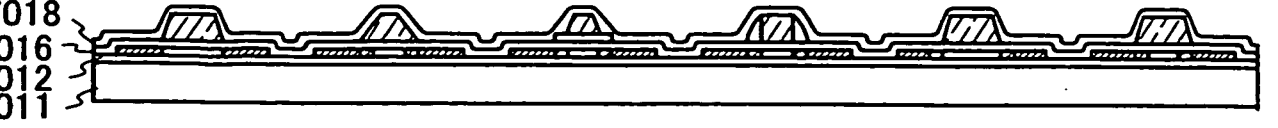
第17E圖



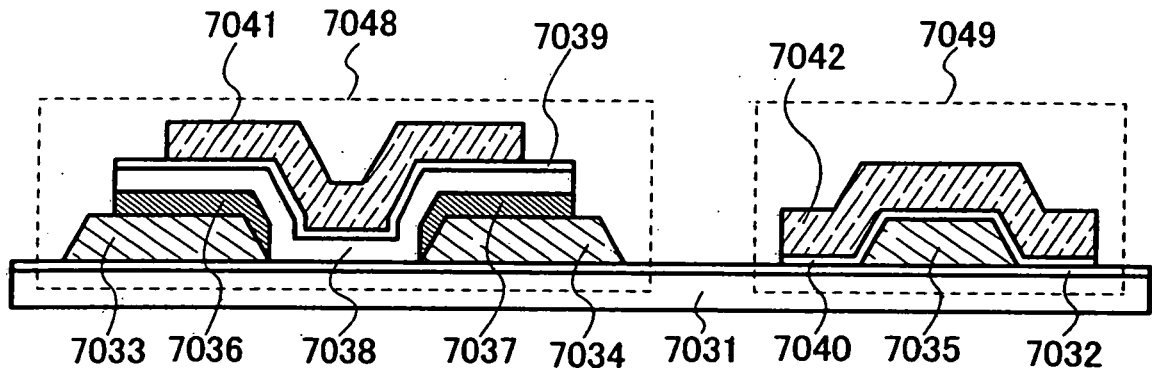
第17F圖



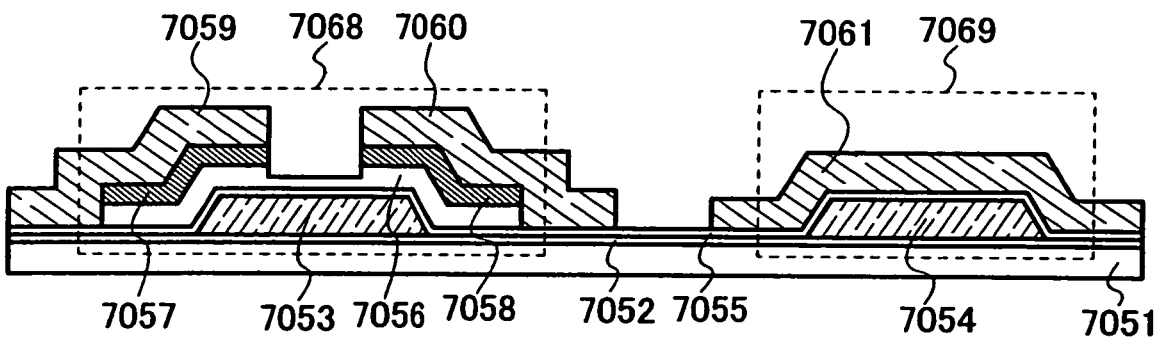
第17G圖



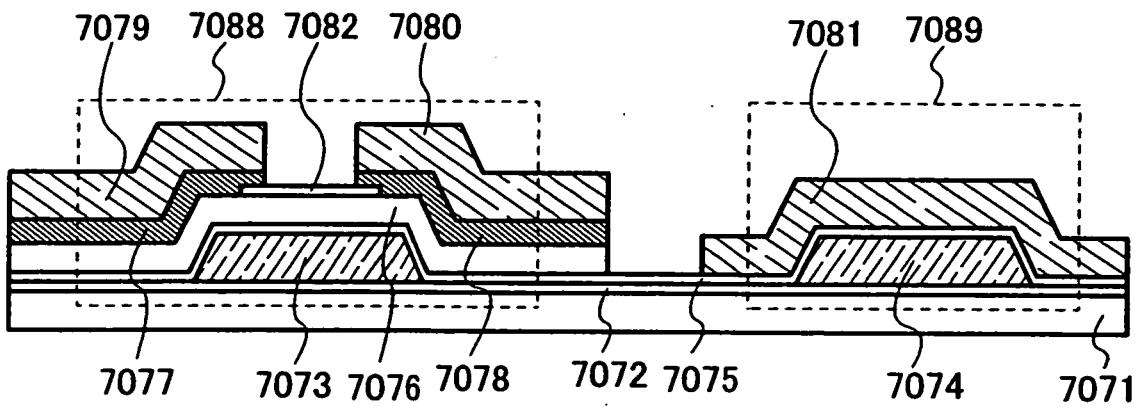
第18A圖



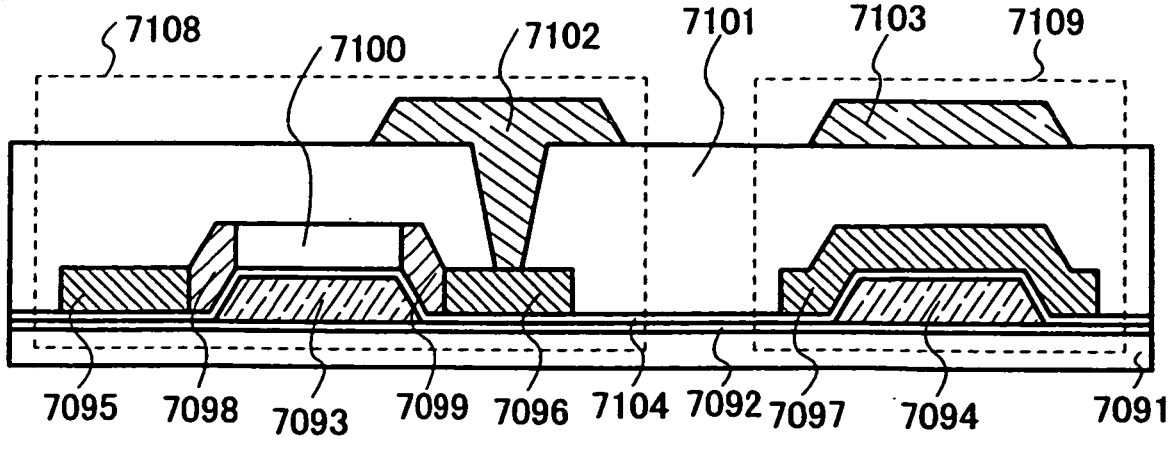
第18B圖



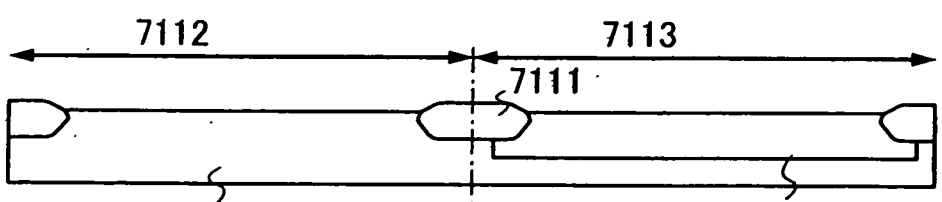
第18C圖



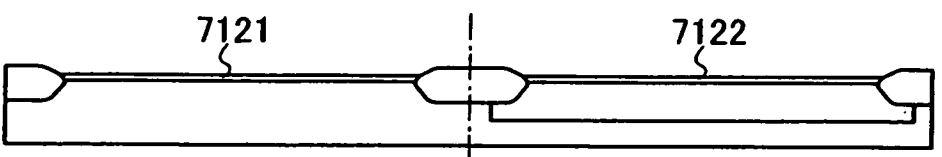
第18D圖



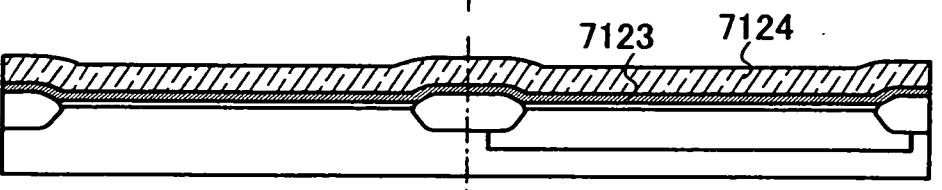
第19A圖



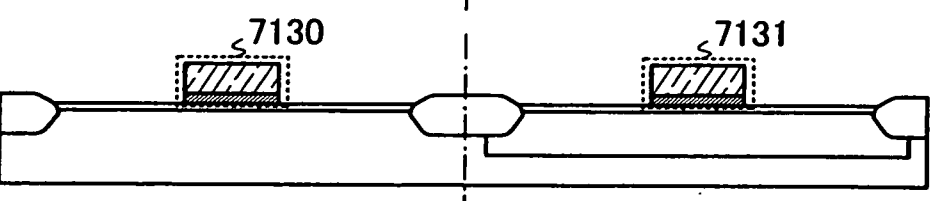
第19B圖



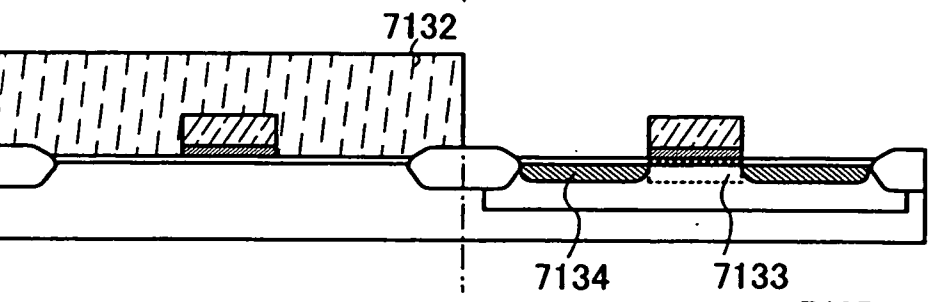
第19C圖



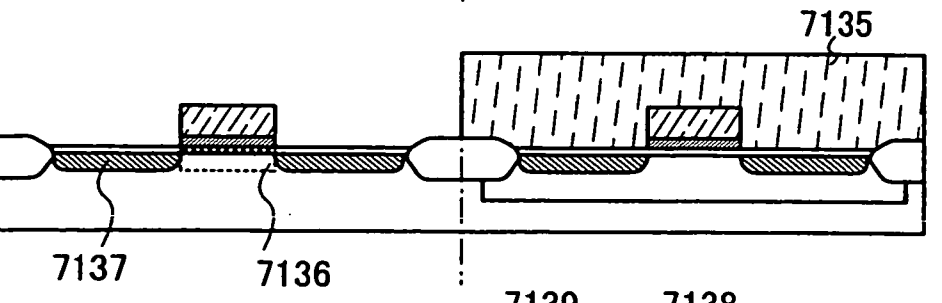
第19D圖



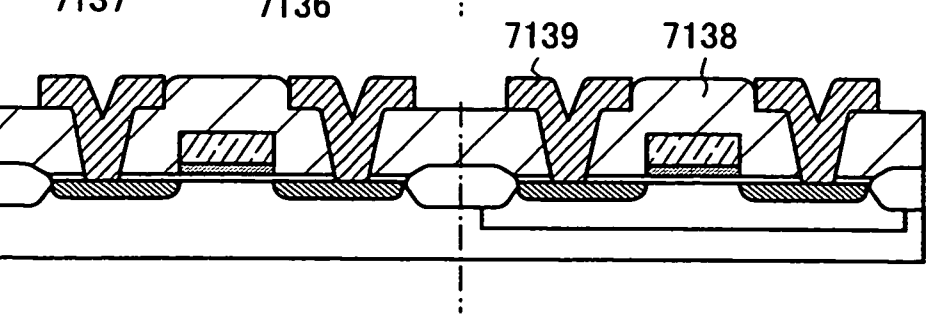
第19E圖



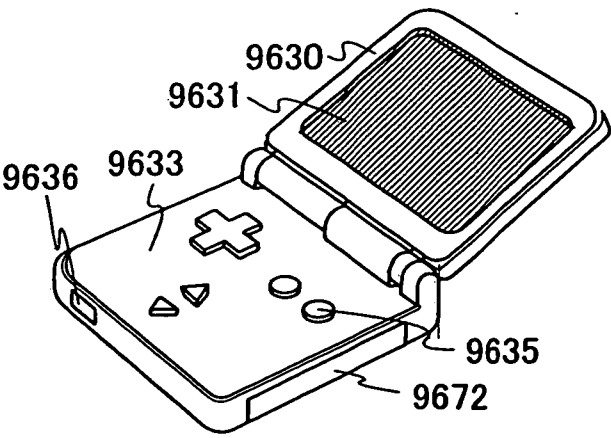
第19F圖



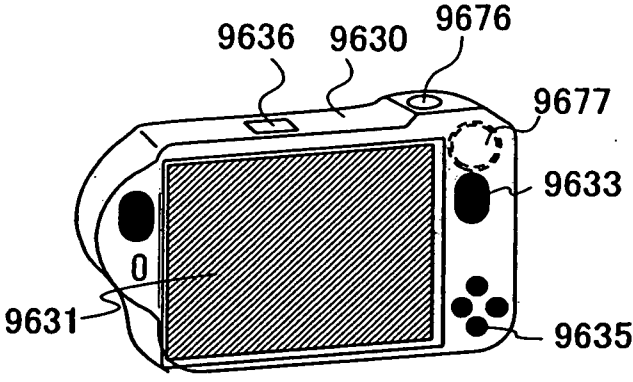
第19G圖



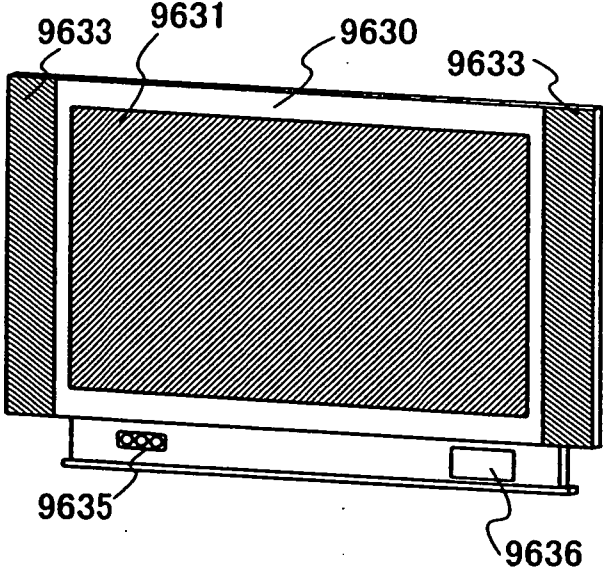
第20A圖



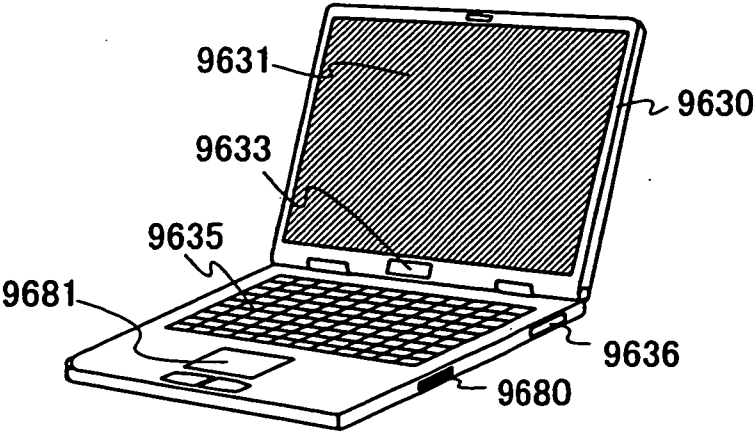
第20B圖



第20C圖



第20D圖



第20E圖

