



Erteilt gemäß § 18 Absatz 2
Patentgesetz der DDR
vom 27. 10. 1983
in Übereinstimmung mit den entsprechenden
Festlegungen im Einigungsvertrag

5(51) H 02 M 3/335
H 03 L 5/00

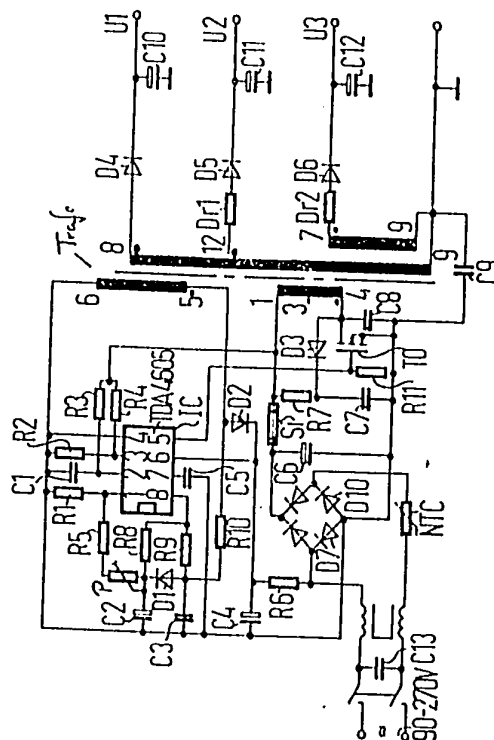
DEUTSCHES PATENTAMT

(21) DD H 02 M / 335 206 4 (22) 04. 12. 89 (45) 10. 04. 92

(71) siehe (72)
(72) Dangschat, Rainer, Dipl.-Ing., Jahnstraße 8, W - 8011 Landsham, DE
(73) siehe (72)

(54) Schaltnetzteil mit Schutz zur Begrenzung einer Ausgangsspannung

(55) Schaltnetzteil; Ausgangsspannungsbegrenzung; Bildröhrenhochspannung; Röntgenstrahlen-Grenzwerte; avalancheester MOS-Transistor; Spannungssicherheit
(57) Die Erfindung betrifft ein Schaltnetzteil mit Schutz zur Begrenzung einer Ausgangsspannung und einer Anstoeereinrichtung zum Ansteuern eines Schalttransistors, über den eine Gleichspannung periodisch an eine Primärwicklung eines Übertragers schaltbar ist, wobei der Übertrager mindestens eine Sekundärwicklung aufweist, an der über eine Gleichrichteranordnung die Ausgangsspannung abgreifbar ist. Im Störfall kann sich die Ausgangsspannung von Schaltnetzteilen in Fernsehempfängern soweit erhöhen, daß die zulässige Hochspannung an der Bildröhre überschritten wird. Dabei kommt es vor, daß die Röntgenstrahlen-Grenzwerte gefährlich überschritten werden. Um dies zu vermeiden wird vorgeschlagen, einen avalancheester MOS-Transistor als Schalttransistor im Schaltnetzteil vorzusehen. Das Schaltnetzteil wird so dimensioniert, daß zwischen dem sicheren Dauerbetrieb des Schaltnetzteils und der Zerstörungsgrenze des MOS-Transistors eine Spannungssicherheit von 10% bis 20% vorgesehen ist. Fig. 2



Patentansprüche:

1. Schaltnetzteil mit Schutz zur Begrenzung einer Ausgangsspannung und einer Ansteuereinrichtung zum Ansteuern eines Schalttransistors, über den eine Gleichspannung periodisch an eine Primärwicklung eines Übertragers schaltbar ist, wobei der Übertrager mindestens eine Sekundärwicklung aufweist, an der über eine Gleichrichteranordnung die Ausgangsspannung abgreifbar ist, dadurch gekennzeichnet, daß der Schalttransistor ein avalancheester MOS-Transistor ist, wobei das Schaltnetzteil so dimensioniert ist, daß zwischen dem sicheren Dauerbetrieb des Schaltnetztes und der Zerstörungsgrenze des avalancheesten MOS-Transistors eine Spannungssicherheit von 5% bis 20% vorgesehen ist.
2. Schaltnetzteil nach Anspruch 1, dadurch gekennzeichnet, daß die maximal zulässige Spannung (Zenerspannung) $U_{Z\text{ avalanche}}$ des avalancheesten MOS-Transistors um 5% bis 20% über der im Normalbetrieb des Schaltnetztes auftretenden Drain-Source-Spannung (4) am avalancheesten SIPMOS®-Transistors liegt.
3. Schaltnetzteil nach Anspruch 1 oder 2, gekennzeichnet durch die Verwendung in einem Bildschirmgerät.

Hierzu 2 Seiten Zeichnungen

Anwendungsgebiet der Erfindung

Die Erfindung betrifft ein Schaltnetzteil mit Schutz zur Begrenzung einer Ausgangsspannung und einer Ansteuereinrichtung zum Ansteuern eines Schalttransistors, über den eine Gleichspannung periodisch an eine Primärwicklung eines Übertragers schaltbar ist, wobei der Übertrager mindestens eine Sekundärwicklung aufweist, an der über eine Gleichrichteranordnung die Ausgangsspannung abgreifbar ist.

Charakteristik des bekannten Standes der Technik

Eine solche Schaltungsanordnung ist z. B. aus der DE-AI-3341 074 bekannt. Zum Schutz vor einer zu hohen Spannung auf der Sekundärseite des Schaltnetztes ist dort ein Thyristor vorgesehen, der bei einem zu hohen Strom auf der Primärseite den Schalttransistor periodisch sperrt.

Es ist weiterhin bekannt, die Ausgangsspannung von Schaltnetztes mit einem Regelkreis zu stabilisieren. Die Erfassung der Regelgröße bzw. Regelabweichung kann über eine Regelwicklung am Übertrager des Schaltnetztes – vgl. Siemens Produktinformation „ICs für die Unterhaltungselektronik, SNTs“, Ausgabe 8.87 – oder über einen Optokoppler erfolgen. Über eine Steuer- und Überwachungseinrichtung wird der Schalttransistor in Abhängigkeit von der ermittelten Regelgröße bzw. Regelabweichung angesteuert.

Ist bei diesen bekannten Schaltungsanordnungen aber der Regelkreis gestört, so kann sich die Ausgangsspannung des Schaltnetztes auf unzulässige Werte erhöhen. Bei einem Anstieg der Ausgangsspannung von 20 bis 40% bleiben die Signalverarbeitungsstufen der Steuer- und Überwachungseinrichtung funktionsfähig, da deren Versorgungsspannungen üblicherweise nachstabilisiert sind. Wenn aber die nichtstabilisierte Versorgungsspannung der Zeilenablenkschaltung (H-Ablenkung) um diesen Prozentsatz ansteigt, so steigt im gleichen Verhältnis auch die Hochspannung an der Bildröhre des Fernsehgerätes an, z. B. von 25 auf 35 kV. Das Fernsehbild erscheint dem Betrachter leicht vergrößert, aber scharf, so daß das Gerät üblicherweise weiter benutzt wird. Die Röntgenstrahlen-Grenzwerte werden somit in gefährlicher Weise überschritten. Die Röntgenstrahlen-Verordnung in den einzelnen Ländern schreibt deshalb sichere Schutzschaltungen vor, die das Hochlaufen der Hochspannung an der Bildröhre des Fernsehgerätes verhindert. In der Bundesrepublik Deutschland liegt der Grenzwert der zulässigen Röntgenstrahlung von Fernsehgeräten z. B. bei 30 kV.

Das Hauptproblem liegt darin, daß die heute üblicherweise in Schaltnetztes und H-Ablenkschaltungen der Zeilenendstufe verwendeten Bipolartransistoren einen sehr großen Sicherheitsabstand in der Spannungsfestigkeit aufweisen. Zum Beispiel wird der Bipolartransistor BU508 im Schaltnetzteil mit ca. 700 V und in einer 90°-Zeilenendstufe mit ca. 950 V betrieben. Die Grenzwerte dieses Bipolartransistors BU508 sind 1500 V, und die Zerstörungsgrenze liegt bei 1700 bis 1800 V. Dies bedeutet, daß die Endstufen fast nie durch Überspannung ausfallen, aber bei gestörter Regelspannung gefährlich hohe Ausgangsspannungen des Netztes und damit zu hohe Hochspannungen an der Bildröhre und damit gefährlich hohe Röntgenstrahlen auftreten.

Ziel der Erfindung

Ziel der Erfindung ist es, einen sicheren Schutz für ein Schaltnetzteil zu gewährleisten und ein Überschreiten der Röntgenstrahlen-Grenzwerte bei einem Fernsehgerät zu vermeiden.

Darlegung des Wesens der Erfindung

Der Erfindung liegt die Aufgabe zugrunde, eine Schaltungsanordnung für ein Schaltnetzteil anzugeben, mit der ein unzulässiges Ansteigen der Ausgangsspannung zuverlässig und mit geringstem Aufwand vermieden werden kann.

Diese Aufgabe wird dadurch gelöst, daß der Schalttransistor ein avalanche-fester MOS-Transistor ist, wobei das Schaltnetzteil so dimensioniert ist, daß zwischen dem sicheren Dauerbetrieb des Schaltnetztes und der Zerstörungsgrenze des avalanche-festen MOS-Transistors eine Spannungssicherheit von 5 % bis 20 % vorgesehen ist.

Durch das erfindungsgemäße Schaltnetzteil wird die Betriebssicherheit des Schaltnetztes höher oder zumindest gleich hoch wie bei einem Bipolartransistor mit 100%iger Spannungssicherheit oder bei einem MOS-Transistor bei 40%iger Spannungssicherheit.

Durch äußere Einflüsse, wie z. B. Bildröhrenüberschläge, blitzbedingte Überspannungen oder Synchronisationsstörungen im Schaltnetzteil können einmalige sehr hohe Sperrspannungsspitzen im Schaltnetzteil auftreten. Die Erfindung nutzt die Tatsache aus, daß diese Sperrspannungsspitzen für avalanche-feste MOS-Transistoren, welche z. B. aus der Deutschen Patentanmeldung P 37 18912.3 bekannt sind, ungefährlich sind und werden – ähnlich wie bei einer Leistungszenerdiode – sicher begrenzt. Dabei dürfen durchaus Stromspitzen in der Größenordnung bis zu einigen Ampere auftreten. Wichtig ist, daß die durch den Begrenzungseffekt hervorgerufene Verlustleistung nicht zu einer Temperaturüberschreitung über die Grenzwerte des avalanche-festen SIPMOS® führt.

Einmalige Spannungsspitzen am avalanche-festen SIPMOS®-Transistor, selbst wenn die Spitzenleistung im KVA-Bereich liegt, sind also erfindungsgemäß zulässig. Wird dagegen die zulässige Drain-Source-Spannung des avalanche-festen SIPMOS®-Transistors periodisch bei jedem Impuls überschritten, so wird er durch die auftretende Verlustleistung sehr schnell überhitzt und zerstört. Bei solchen avalanche-festen MOS-Transistoren, wie z. B. avalanche-feste SIPMOS®-Transistoren, liegt die Zerstörungsgrenze bei der „Zenergrenze“. Damit wird auch bei einem Ausfall des Regelkreises wirksam verhindert, daß die Ausgangsspannung des Schaltnetztes um mehr als die bei der Entwicklung vorgegebenen 5 % bis 20 % überschritten wird. Dies stellt einen sicheren Schutzmechanismus für das Schaltnetzteil dar, der ohne jeglichen zusätzlichen Bauelementeaufwand zu realisieren ist.

Ausführungsbeispiel

Die Erfindung wird im folgenden anhand von vier Figuren näher erläutert. Es zeigen

- Fig. 1: einen Spannungsverlauf am Lastkreis eines Schalttransistors in einem Schaltnetzteil bei Normalbetrieb im eingeschwungenen Zustand mit zulässiger Sperrspannung bei einem Bipolartransistor, MOS-Transistor und einem erfindungsgemäß avalanche-festen MOS-Transistor,
 Fig. 2: eine erfindungsgemäße Schaltungsanordnung eines Schaltnetztes mit avalanche-festem SIPMOS®-Transistor,
 Fig. 3: die Drain-Source-Spannung bei einem avalanche-festen SIPMOS®-Transistor in einem Schaltnetzteil bei periodischer Begrenzung und
 Fig. 4: die Drain-Source-Spannung bei einem avalanche-festen SIPMOS®-Transistor in einem Schaltnetzteil bei völliger Begrenzung.

Fig. 1 zeigt den typischen Spannungsverlauf am Lastkreis des Schalttransistors in einem Schaltnetzteil bei Normalbetrieb im eingeschwungenen Zustand. Wird als Schalttransistor ein Bipolartransistor eingesetzt, so bezeichnet 4 die Kollektor-Emitter-Spannung U_{CE} dieses Bipolartransistors bzw. bei einem MOS-Transistor dessen Drain-Source-Spannung U_{DS} . Nach dem Abschalten des Schalttransistors treten die in Fig. 1 dargestellten Überschwinger auf. U_N bezeichnet die am Schalttransistor abfallende Spitzenspannung bei Normalbetrieb und einer bestimmten vorgegebenen Eingangsspannung des Schaltnetztes. Bei einer Wechselspannung von 220V am Eingang des Schaltnetztes liegt U_N z. B. bei 500V. Wird als Schalttransistor ein Bipolartransistor eingesetzt, so muß eine Spannungssicherheit von 50 % bis 100 % vorgesehen werden. Das heißt, daß die zulässige Kollektor-Emitter-Spannung U_{CES} etwa 50 % bis 100 % höher als die am Bipolartransistor bei Normalbetrieb auftretende Spannung gewählt werden muß. Dies ist deswegen notwendig, weil ein Bipolartransistor durch eine einmalige die zulässige Kollektor-Emitter-Spannung U_{CES} überschreitende Spannungsspitze zerstört wird. Auch normale MOS-Transistoren werden durch einmalig kurzes Überschreiten der zulässigen Drain-Source-Spannung U_{DSS} sofort zerstört. Deshalb muß eine ähnlich hohe Spannungssicherheit bei der Entwicklung des Schaltnetztes mit MOS-Transistoren berücksichtigt werden. Die Spannungssicherheit eines normalen MOS-Transistors liegt bei etwa 40 %.

Gemäß der Erfindung weist das Schaltnetzteil einen avalanche-festen MOS-Transistor, vorzugsweise einen avalanche-fester SIPMOS®-Transistor, auf. Das Schaltnetzteil, insbesondere das Sperrwandlernetzteil, wird so dimensioniert, daß eine Spannungssicherheit zur Zerstörungsgrenze des avalanche-festen SIPMOS®-Transistors von nur 5 % bis 20 % vorgesehen ist. Die Zenerspannung des avalanche-festen SIPMOS®-Transistors ist in Fig. 1 mit $U_{Z\text{ avalanche}}$ bezeichnet.

In Fig. 2 ist ein Ausführungsbeispiel für ein erfindungsgemäßes Sperrwandlerschaltnetzteil dargestellt. Dieses Schaltnetzteil ist bereits in der Produktinformation von Siemens, ICs für die Unterhaltungselektronik, SNTs, Ausgabe 8.87 auf Seite 57 beschrieben. Im Gegensatz zum dort verwendeten normalen SIPMOS®-Transistor BUZ 90 wird erfindungsgemäß ein avalanche-fester SIPMOS®-Transistor verwendet. Dieser avalanche-feste SIPMOS®-Transistor ist z. B. unter der Bezeichnung BUZ 90* bekannt. Dieser avalanche-feste SIPMOS®-Transistor BUZ 90* hat eine zulässige Drain-Source-Spannung von 600V und eine Zenerspannung $U_{Z\text{ avalanche}}$ von ca. 630V, d. h., daß bei dauerhaftem Überschreiten dieser 630V der avalanche-feste SIPMOS®-Transistor zerstört wird. Das Schaltnetzteil ist für Eingangsspannungen von 90 bis 250V ausgelegt und weist eine integrierte Steuer- und Überwachungseinrichtung IC, z. B. die integrierte Schaltung TDA 4605, zur Ansteuerung des avalanche-festen SIPMOS®-Transistors TO auf.

Außerdem ist die Schaltungsanordnung so dimensioniert, daß eine Spannungssicherheit zur Zerstörungsgrenze des avalanche-festen SIPMOS®-Transistors TO von 5% bis 20% vorgesehen ist. Dies geschieht durch die Dimensionierung des Transformators (Windungszahlverhältnis, Kopplungsfaktor) und der Beschaltung des Rückschlagkreises. Mit der Bedämpfungskombination, bestehend aus der Diode D3, dem Widerstand R7 und dem Kondensator C7, können die oben bereits angesprochenen Überschwinger der Spannung im Schaltnetzteil begrenzt werden.

Im folgenden ist eine bevorzugte Dimensionierung der Bauelemente des in Fig. 2 dargestellten Sperrwandlerschaltnetztes angeführt:

R 1 220 Ohm	C 1 3,9 nF
R 2 8,2 kOhm	C 2 1 µF
R 3 270 kOhm	C 3 1 nF
R 4 750 kOhm	C 4 47 µF/25 V
R 5, R 11 4,7 kOhm	C 5 220 nF
R 6 22 kOhm	C 6 150 µF/83 V
R 7, R 9 10 kOhm	C 7 33 nF
R 8 100 kOhm	C 8 270 pF
R 10 100 Ohm	C 9 2,2 nF
D 1 1 N 4148	C 10 47 µF/250 V
D 2 1 N 4148	C 11 1 000 µF/25 V
D 3, D 4, BYW 76	C 12 470 µF/25 V
NTCS 231	D 5, D 6, BYW 72
IC TDA 4605	D 7-D 10 1 N 4007
TOBUZ 90*	P 2,2 kOhm
Trafo TD 3202	
Si F 0,8 A	

An den Ausgangsklemmen des Schaltnetztes liegt am Verbindungspunkt des Kondensator C10 und der Diode D4 bei Normalbetrieb eine gleichgerichtete Spannung von 124V an, während am Verbindungspunkt der Diode D5 und des Kondensators C11 16V und am Verbindungspunkt der Diode D6 und des Kondensators D12 9V anliegen.

In Fig. 3 ist die Drain-Source-Spannung 5 am erfindungsgemäß avalanche-festen SIPMOS®-Transistor bei erhöhter Eingangsspannung dargestellt. Mit dem Bezugszeichen 4 ist wieder die Drain-Source-Spannung bei Normalbetrieb bezeichnet. Die auftretenden hohen Sperrspannungsspitzen werden am avalanche-festen SIPMOS®-Transistor ähnlich wie bei einer Leistungszenerdiode begrenzt. Im avalanche-festen SIPMOS®-Transistor entsteht eine hohe Verlustleistung. Treten die hohen Sperrspannungsspitzen nur kurzzeitig (Minutenbereich) auf, so wird der avalanche-feste SIPMOS®-Transistor nicht beschädigt. $U_{Zavalanche}$ bezeichnet, wie bereits im Zusammenhang mit der Fig. 1 erläutert, die Zenerspannung am avalanche-festen SIPMOS®-Transistor.

In Fig. 4 ist die Drain-Source-Spannung 6 am avalanche-festen SIPMOS®-Transistor bei totaler Begrenzung dargestellt. Der avalanche-feste SIPMOS®-Transistor weist eine sehr hohe Verlustleistung auf und wird schnell zerstört. Dadurch ist es nicht möglich, daß auch bei ausgefallenem Regelkreis des Schaltnetztes die Ausgangsspannung um mehr als die bei der Entwicklung des Schaltnetztes vorgegebenen 5% bis 20% überschritten wird. Damit wird es aber unmöglich, daß die Röntgenstrahl-Grenzwerte am Fernsehgerät überschritten werden.

Es ist noch anzumerken, daß das erfindungsgemäße Schaltnetzteil natürlich nicht allein auf die Verwendung in Bildschirmgeräten beschränkt ist. Vielmehr kann das hier vorgestellte Schaltungskonzept überall dort in Schaltnetzteilen eingesetzt werden, in denen die Ausgangsspannung nicht überschritten werden darf, wie z. B. in Computern etc.

In Betracht gezogene Druckschriften:

DE-OS 334 1074

Siemens-Produktinformation „ICs für die Unterhaltungselektronik, SNTs“ Ausgabe 08.87

FIG 1

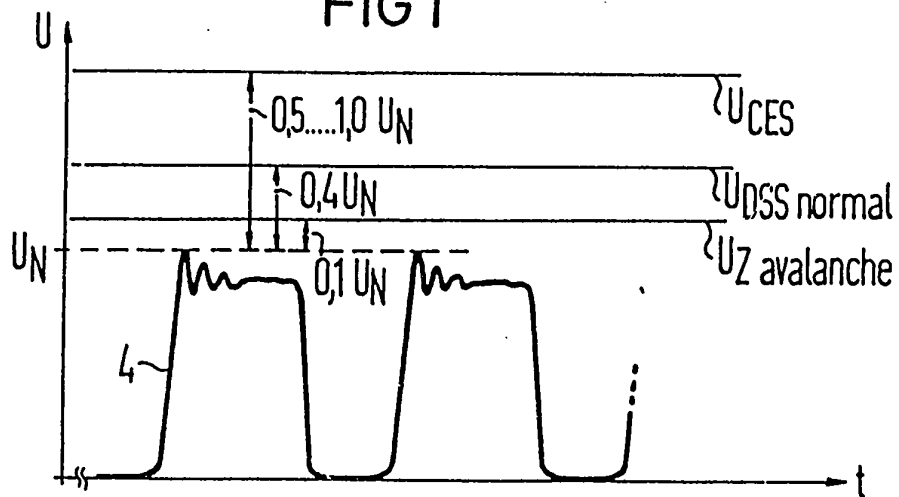


FIG 2

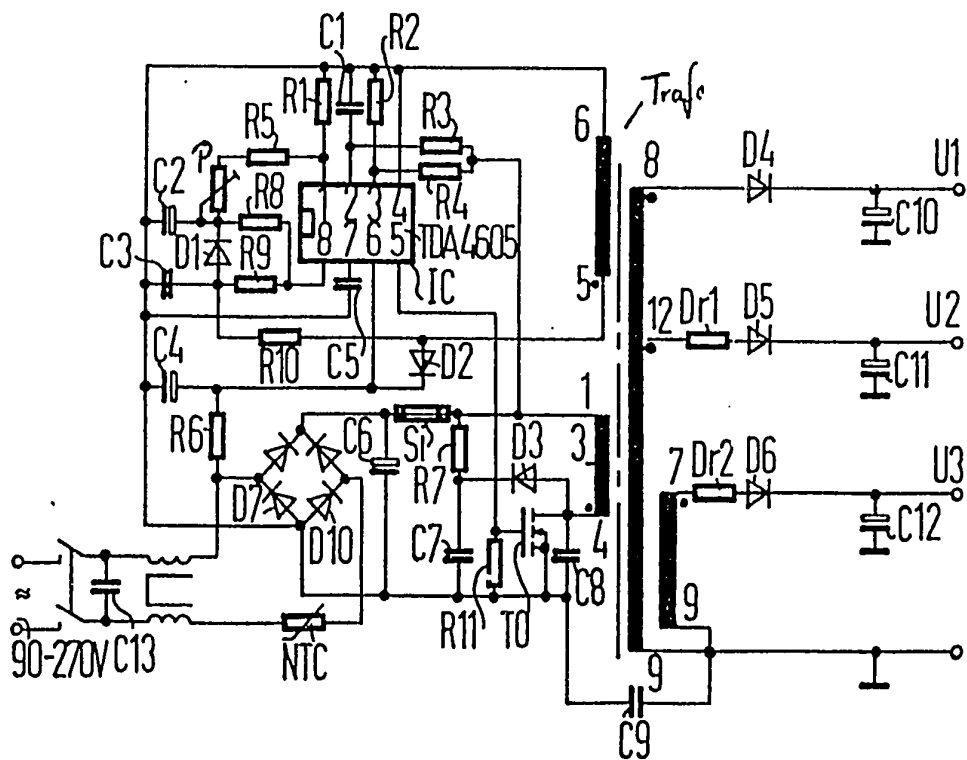


FIG 3

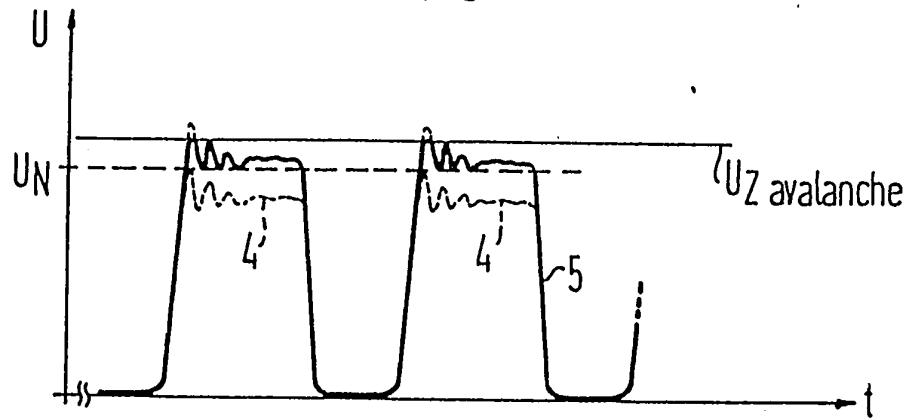


FIG 4

