



(12)发明专利

(10)授权公告号 CN 103594471 B

(45)授权公告日 2016.12.21

(21)申请号 201210292373.1

CN 1487362 A, 2004.04.07,

(22)申请日 2012.08.17

US 2006/0130317 A1, 2006.06.22,

US 2011/0019459 A1, 2011.01.27,

(65)同一申请的已公布的文献号

申请公布号 CN 103594471 A

审查员 叶常茂

(43)申请公布日 2014.02.19

(73)专利权人 成都海存艾匹科技有限公司

地址 610041 四川省成都市高新区永丰路6号B-36

(72)发明人 张国飙

(51)Int.Cl.

H01L 27/102(2006.01)

H01L 21/822(2006.01)

G11C 17/10(2006.01)

(56)对比文件

CN 1212452 A, 1999.03.31,

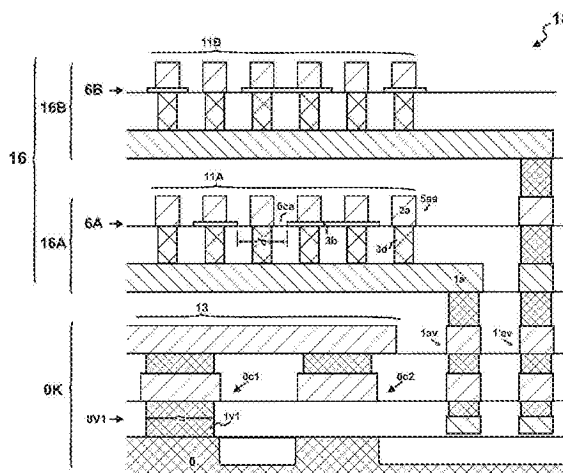
权利要求书1页 说明书4页 附图6页

(54)发明名称

三维可写印录存储器

(57)摘要

本发明提出一种三维可写印录存储器(3D-wP),它含有印录存储阵列和直接可写阵列。印录存储阵列存储内容数据,内容数据通过印录法(即掩膜编程法)录入;直接可写阵列存储定制数据,定制数据通过写录法录入。在本发明中,写录法主要采用直接写入光刻法。为了保证产能,定制数据的总数据量应少于内容数据总数据量的1%。



1. 一种三维可写印录存储器(3D-wP),其特征包括:
 - 一半导体衬底;
 - 多个堆叠在该衬底上并与之耦合的存储层,所述多个存储层相互堆叠,所述存储层含有多个存储内容数据的印录存储阵列;
 - 一写录存储阵列,所述写录存储阵列中的图形代表定制数据;
 - 所述印录存储阵列和所述写录存储阵列位于同一芯片中;
 - 所述定制数据的总数据量小于所述内容数据的总数据量的1%。
2. 根据权利要求1所述的存储器,其特征还在于:在同一批次所述3D-wP中,所有存储器存储相同的内容数据,且至少有两个存储器存储不同的定制数据。
3. 根据权利要求1所述的存储器,其特征还在于:所述写录存储阵列位于所述存储层中最高存储层之下。
4. 根据权利要求1所述的存储器,其特征还在于:所述写录存储阵列中数据录入膜的最小特征尺寸大于所述印录存储阵列中数据录入膜的最小特征尺寸。
5. 根据权利要求1所述的存储器,其特征还在于:所述定制数据是密钥,该3D-wP还包括一加密手段。
6. 一种制造三维可写印录存储器的方法,其特征包括如下步骤:
 - 1)在一半导体衬底上形成晶体管;
 - 2)通过直接写入光刻法录入定制数据;
 - 3)通过印录法在多个相互堆叠的存储层中录入内容数据,所述多个存储层堆叠在该衬底上并与之耦合;其中,所述定制数据的总数据量小于所述内容数据的总数据量的1%。
7. 根据权利要求6所述的存储器制造方法,其特征还在于:所述直接写入光刻法包括电子束光刻、激光束光刻或聚焦粒子束光刻。
8. 根据权利要求6所述的存储器制造方法,其特征还在于:所述印录法包括光刻法和压印法。
9. 根据权利要求6所述的存储器制造方法,其特征还在于:在步骤3)之中完成步骤2)。
10. 根据权利要求6所述的存储器制造方法,其特征还在于:在步骤3)之前完成步骤2)。

三维可写印录存储器

技术领域

[0001] 本发明涉及集成电路存储器领域,更确切地说,涉及掩膜编程只读存储器(mask-ROM)。

背景技术

[0002] 三维掩膜编程只读存储器(3D-MPROM)未来会代替光碟,它是海量出版物的理想存储媒介。美国专利5,835,396披露了一种3D-MPROM。如图1所示,3D-MPROM是一种单片集成电路,它含有一半导体衬底0及一堆叠在衬底0上的三维堆10。三维堆10含有 $M(M \geq 2)$ 个相互堆叠的存储层(如10A、10B)。每个存储层(如10A)含有多条顶地址线(如2a)、底地址线(如1a)和存储元(如5aa)。每个存储元存储 $n(n \geq 1)$ 位数据。存储层(如10A、10B)通过接触通道孔(如1av、1'av)与衬底0耦合。衬底0含有晶体管0t。晶体管0t及其互连线构成衬底层0K。衬底层0K含有3D-MPROM的周边电路。在本申请中, $xM \times n$ 3D-MPROM是指一个含有 $M(M \geq 2)$ 个存储层、每个存储元存储 $n(n \geq 1)$ 位的3D-MPROM。

[0003] 是一种基于二极管的交叉点(cross-point)存储器。每个存储元(如5aa)一般含有一个二极管3d。在本发明中,二极管泛指任何具有如下特性的两端口器件:当其所受电压的大小小于读电压,或者其所受电压的方向与读电压不同时,其电阻大于在读电压下的电阻。每个存储层(如10A)还至少含有一层数据录入膜(如6A)。数据录入膜中的图形为数据图形,它代表该数据录入膜所存储的数据。在图1中,数据录入膜6A含有一层隔离介质膜3b,它阻挡顶地址线和底地址线之间的电流流动。数据录入膜6A通过数据开口6ca的存在与否来区别存储元的不同状态。除了隔离介质膜3b,数据录入膜6A也可以含有电阻膜(参见美国专利申请12/785,621)或额外掺杂膜(参见美国专利7,821,080)。

[0004] 在很多应用中,需要在3D-MPROM中写录定制数据。定制数据是指针对不同用户不同的数据。例如说,为了增强数据安全性,不同3D-MPROM芯片最好能采用不同的加密码(参见美国专利申请13/027,274)。以往技术中,这是通过电编程只读存储器(EPROM)0e或激光编程熔丝来实现的。但是,EPROM需要高编程电压和额外工艺步骤,这会增加晶圆成本;激光编程熔丝所占面积较大(其面积一般大于 $100\mu\text{m}^2$),且由于激光编程熔丝只能在晶圆表面形成,其数据很容易被读出,这对数据安全性不利。

发明内容

[0005] 本发明的主要目的是提供一种能以较低成本写录定制数据的3D-MPROM。

[0006] 本发明的另一目的是提供一种在3D-MPROM中写录定制数据的方法。

[0007] 根据这些以及别的目的,本发明提出一种三维可写印录存储器(three-dimensional writable printed memory,简称为3D-wP)。将其取名为“印录存储器”是为了突出这种以“印(print)”来录入出版物数据的方法,即印录法。在本发明中,“印”是“掩膜编程”的另一种说法。

[0008] 本发明提出一种3D-wP。它是一种3D-MPROM。该3D-wP含有印录存储阵列和直接可

写阵列。其数据包括内容数据和定制数据。其中,内容数据是3D-wP所存储之出版物(包括电影、电子游戏、地图、音乐库、图书库、软件等)的数据,它通过印录法录入至印录存储阵列中。印录法是一种并行数据录入方法,它主要包括光刻法(photo-lithography)和压印法(imprint-lithography)等。定制数据(包括芯片序列号、加密码等)一般不为终端用户关心,它通过写录法录入至直接可写阵列中。写录法是一种串行数据录入方法,它主要采用直接写入光刻法,如电子束光刻、激光束光刻或聚焦粒子束光刻等技术。在同一批次3D-wP中,所有存储器存储相同的内容数据,但可以存储不同的定制数据。为了保证产能,定制数据的总数据量应少于内容数据的总数据量的1%。

[0009] 相应地,本发明提出一种3D-wP,其特征在于包括:一半导体衬底;多个堆叠在该衬底上并与之耦合的存储层,所述多个存储层相互堆叠,所述存储层含有多个存储内容数据的印录存储阵列;一存储定制数据的写录存储阵列;所述定制数据的总数据量小于所述内容数据总数据量的1%。

[0010] 本发明还提出一种制造3D-wP的方法,其特征在于包括如下步骤:1)在一半导体衬底上形成晶体管;2)通过直接写入光刻法录入定制数据;3)通过印录法在多个相互堆叠的存储层中录入内容数据,所述多个存储层堆叠在该衬底上并与之耦合;其中,所述定制数据的总数据量小于所述内容数据的总数据量的1%。

附图说明

[0011] 图1是一种以往技术中含有EPROM之3D-MEPROM的截面图。

[0012] 图2A-图2B是同一3D-wP批次中两个芯片的截面图。

[0013] 图3A-图3D表示实现图2A-图2B中实施例的数据录入步骤。

[0014] 图4是另一种3D-wP芯片的截面图。

[0015] 图5表示实现图4中实施例的数据录入步骤。

[0016] 图6是一个具有良好数据安全性3D-wP的框图。

[0017] 注意到,这些附图仅是概要图,它们不按比例绘图。为了显眼和方便起见,图中的部分尺寸和结构可能做了放大或缩小。在不同实施例中,相同的符号一般表示对应或类似的结构。

具体实施方式

[0018] 图2A-图2B表示同一3D-wP批次中的两个芯片18a、18b。在一个3D-wP批次中,所有芯片都由同一套掩模版制造。在该实施例中,芯片18a、18b存储同样的内容数据,但是存储不同的定制数据。每个3D-wP芯片(如18a)含有一半导体衬底0和一堆叠在衬底0上的三维堆(如16a)。衬底0上的晶体管及其互连线构成衬底层0K。三维堆16a含有两个存储层16A、16B,其存储元一般基于二极管3d。

[0019] 存储层16A含有一个印录存储阵列11A(包括存储元5ac-5af)和一个写录存储阵列13A(包括存储元5aa、5ab),存储层16B仅含有一个印录存储阵列11B。其中,印录存储阵列11A、11B存储内容数据。内容数据是3D-wP所存储之出版物(包括电影、电子游戏、地图、音乐库、图书库、软件等)的数据,它是通过印录法来录入的。印录法是一种并行数据录入方法,它主要包括光刻法和压印法等。印录法使用数据掩模版来录入数据。数据掩模版包括光刻

数据掩膜版,以及压印技术中采用的纳米压印模子(nanoimprint mold)或纳米压印模板(nanoimprint template)。

[0020] 另一方面,写录存储阵列13A存储定制数据。定制数据(包括芯片序列号、加密码等)一般不为终端用户关心,它是通过写录法来录入的。写录法是一种串行数据录入方法,它主要包括直接写入光刻法,如电子束光刻、激光束光刻或聚焦粒子束光刻等技术。直接写入光刻法不需要数据掩膜版。

[0021] 对于图2A中的芯片18a,其存储层16A中数据录入膜6A存储的数据阵 $P_{18a}[1]$ 包括印录数据阵 $p_{18a}[1]$ 和写录数据阵 $w_{18a}[1]$,即 $P_{18a}[1] = p_{18a}[1] + w_{18a}[1]$ 。其中,印录数据阵 $p_{18a}[1]$ 存储在印录存储阵列11A中,而写录数据阵 $w_{18a}[1]$ 存储在写录存储阵列13A中。这里,数据阵是由一个存储阵列中每个存储元的同一数据录入膜所代表的数码值构成的矩阵。数据阵的具体细节可以参见中国专利申请“三维偏置印录存储器”。

[0022] 另一方面,由于存储层16B不含写录存储阵列,其数据录入膜6B存储的数据阵 $P_{18a}[2]$ 仅为印录数据阵 $p_{18a}[2]$,即 $P_{18a}[2] = p_{18a}[2]$ 。总而言之,芯片18a的印录数据阵序列可以表达为: $S_{18a} = (p_{18a}[1], p_{18a}[2])$ 。这里,数据阵序列是指一个芯片中所有数据阵按一定顺序排列而产生的序列。数据阵序列的具体细节可以参见中国专利申请“三维偏置印录存储器”。

[0023] 类似地,对于图2B中的芯片18b,其存储层16A中数据录入膜6A存储的数据阵 $P_{18b}[1]$ 包括印录数据阵 $p_{18b}[1]$ 和写录数据阵 $w_{18b}[1]$,即 $P_{18b}[1] = p_{18b}[1] + w_{18b}[1]$ 。其存储层16B中数据录入膜6B存储的数据阵 $P_{18b}[2]$ 为印录数据阵 $p_{18b}[2]$,即 $P_{18b}[2] = p_{18b}[2]$ 。其印录数据阵序列为: $S_{18b} = (p_{18b}[1], p_{18b}[2])$ 。

[0024] 在同一3D-wP批次中,由于所有的芯片18a、18b都由同一套掩膜版制造,故它们存储相同的内容数据,并均含有相同印录数据阵集合 $\{S_{18a}\}$ 和 $\{S_{18b}\}$ 。具体说来, $\{S_{18a}\} = \{p_{18a}[1], p_{18a}[2]\}$; $\{S_{18b}\} = \{p_{18b}[1], p_{18b}[2]\}$;以及 $\{S_{18a}\} = \{S_{18b}\}$ 。这里,印录数据阵集合是指一个芯片中所有数据阵的集合。注意到,一个集合仅和其中的元素有关,与其元素的排序无关。数据阵集合的具体细节可以参见中国专利申请“三维偏置印录存储器”。

[0025] 在数据录入过程中,如果采用常规印录法,芯片18a、18b的印录数据阵序列 S_{18a} 、 S_{18b} 应该相同(参见中国专利申请“三维印录存储器”)。如果采用偏置印录法,芯片18a、18b的印录数据阵序列 S_{18a} 、 S_{18b} 可以不同。比如说,芯片18a中存储层16A的数据阵 $p_{18a}[1]$ 可以与芯片18b中存储层16B的数据阵 $p_{18b}[2]$ 相同(参见中国专利申请“三维偏置印录存储器”)。

[0026] 另一方面,在同一3D-wP批次中,芯片18a、18b可以存储不同的定制数据。它们的写录存储阵列13A可以存储不同的写录数据阵 $w_{18a}[1]$ 、 $w_{18b}[1]$ 。例如说,在芯片18a的写录存储阵列13A中,存储元5ab存储‘0’,存储元5aa存储‘1’(图2A);而在芯片18b的写录存储阵列13A中,存储元5ab存储‘1’,存储元5aa存储‘0’(图2B)。虽然写录存储阵列13A中存储的数据不同,由于写录定制数据不需要掩膜版,芯片18a、18b仍然属于同一3D-wP批次。

[0027] 虽然写录法可以用来录入定制数据,其生产效率很低。即使采用多电子束直接写入技术,其生产效率也就是约每小时一个晶圆(参见Kampherbeek所著,“High throughput maskless lithography”)。这比印录法慢100倍。为了保持产能,定制数据的总数据量应受到限制,至少应该使写录所花的时间不长于印录所花的时间。也就是说,定制数据的总数据量应少于内容数据总数据量的1%。

[0028] 图3A-图3D表示在图2A-图2B的实施例中录入内容数据和定制数据的步骤。它包括两个数据录入步骤:印录步骤和写录步骤。在形成隔离介质膜3b后,在晶圆表面形成一层光刻胶3p。印录步骤通过光刻法或压印法将内容数据录入到光刻胶3p中(图3A)。例如说,光刻法通过一数据掩膜版将在存储元5ad、5af处的光刻胶曝光。然后,写录步骤通过直接写入光刻法将定制数据再录入到光刻胶3p中(图3B)。直接写入光刻法不需要数据掩膜版,它使用一可控束(如电子束、激光束或聚焦粒子束)一位一位地(如存储元5ab)将光刻胶3p曝光。在完成上述两个数据录入步骤后,对光刻胶3p进行显影(图3C)。这时,在存储元5af、5ad、5ab处的光刻胶被清理掉。然后,一个刻蚀步骤将暴露的隔离介质膜3b除去(图3D)。经过这些步骤后,内容数据和定制数据被录入到存储层16A的数据录入膜6A中。

[0029] 图4表示另一种3D-wP芯片18。在该实施例中,存储层16A、16B均仅含有印录存储阵列11A、11B。写录存储阵列13形成在衬底层0K中。其存储元0c1、0c2基于晶体管。衬底层0K含有至少一个数据录入膜0V1:其通道孔0v1的存在表示‘1’,不存在则表示‘0’。通过直接写数据录入膜0V1,存储元0c1、0c2可以存储定制数据。注意到,通道孔0v1的最小特征尺寸p可以远大于存储层16A中数据开口6ca的最小特征尺寸P。这样,即使印录存储阵列采用较先进的存储器技术(如P=44nm),写录存储阵列仍可以采用较落后的技术(如p=2um)。该方法的优点是可以采用一种较为低廉的写录技术一如激光束光刻技术一来直接写数据。

[0030] 图5表示实现图4中实施例的数据录入步骤。它包括写录步骤61、63和印录步骤65、67。首先,将定制数据直接写入衬底层0K的数据录入膜0V1中(步骤61)。该步骤不需要数据掩膜版,它使用一可控束(如电子束、激光束或聚焦粒子束)将数据一位一位地写入。在形成写录存储阵列13(步骤63)后,将内容数据印录到存储层16A的数据录入膜6A中(步骤65)。该印录步骤使用了一块数据掩膜版,并形成印录存储阵列11A(步骤67)。

[0031] 图6表示一个具有良好数据安全性3D-wP 18C。它含有一印录存储阵列11、一写录存储阵列13和一加密逻辑17。它们最好集成在一个3D-wP芯片中。印录存储阵列11存储内容数据,写录存储阵列13存储该3D-wP芯片18C的密钥。为了增强数据的安全性,不同芯片的密钥最好不同。虽然同一3D-wP批次中所有芯片都存储相同内容,由于每个芯片的输出都由不同密钥加密,故不同3D-wP的输出数据皆不同。为了防范反向设计,至少部分写录存储阵列13位于3D-wP芯片的最高存储层16B之下,如在较低的存储层16A中,或在衬底层0K中。除了密钥外,写录存储阵列13还可以存储芯片序列号或与印录数据阵序列相关的信息。

[0032] 应该了解,在不远离本发明的精神和范围的前提下,可以对本发明的形式和细节进行改动,这并不妨碍它们应用本发明的精神。因此,除了根据附加的权利要求书的精神,本发明不应受到任何限制。

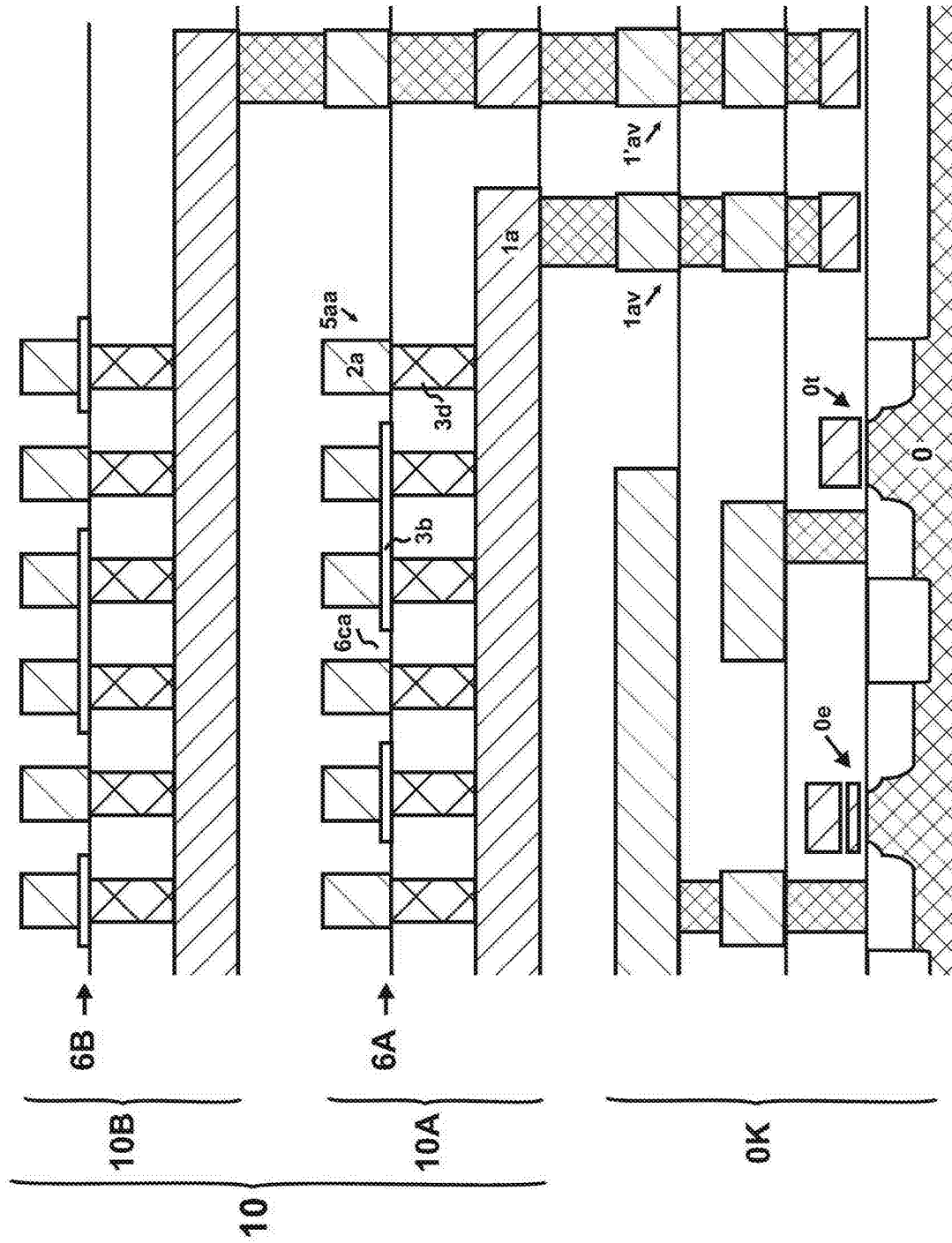


图1(以往技术)

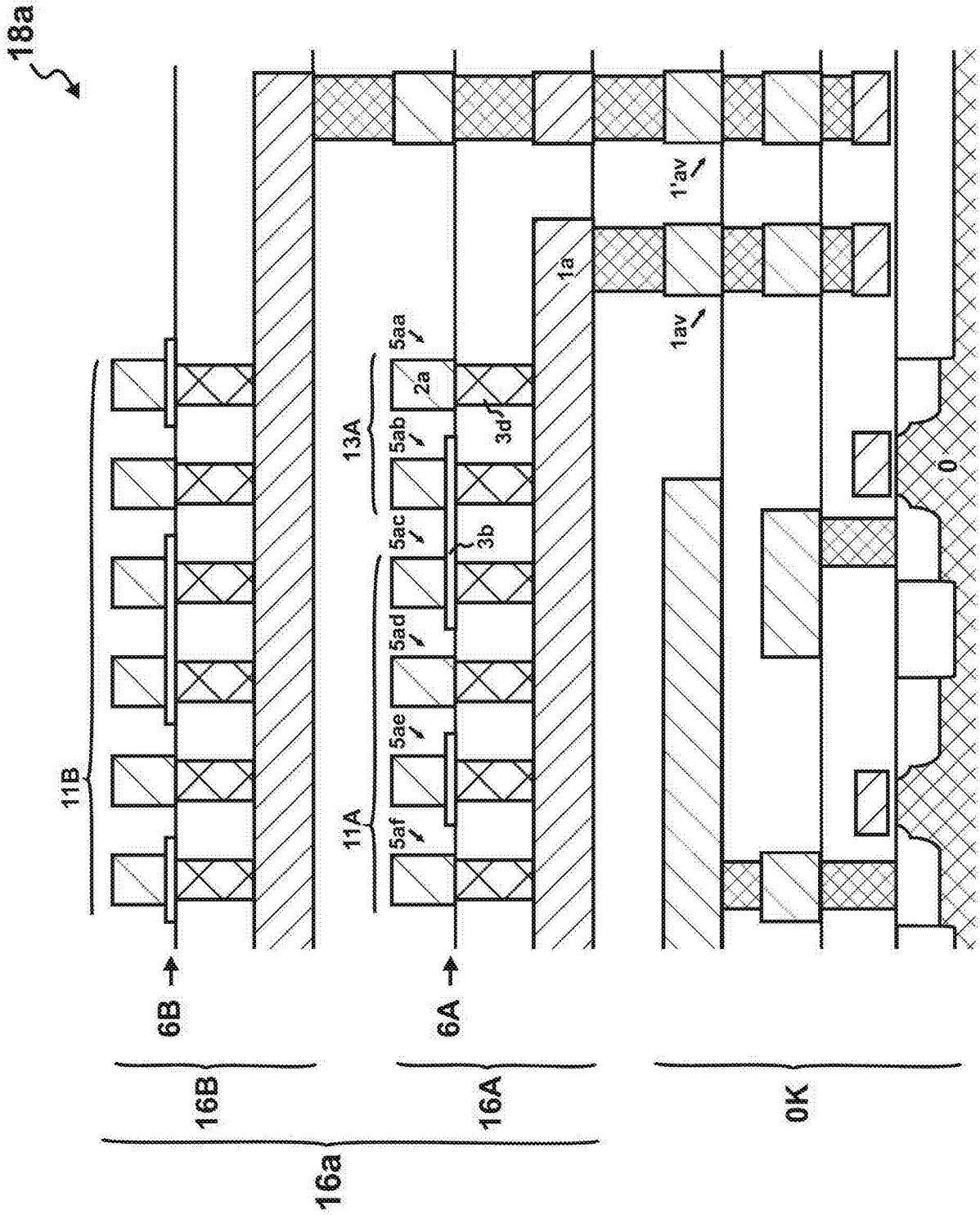


图2A

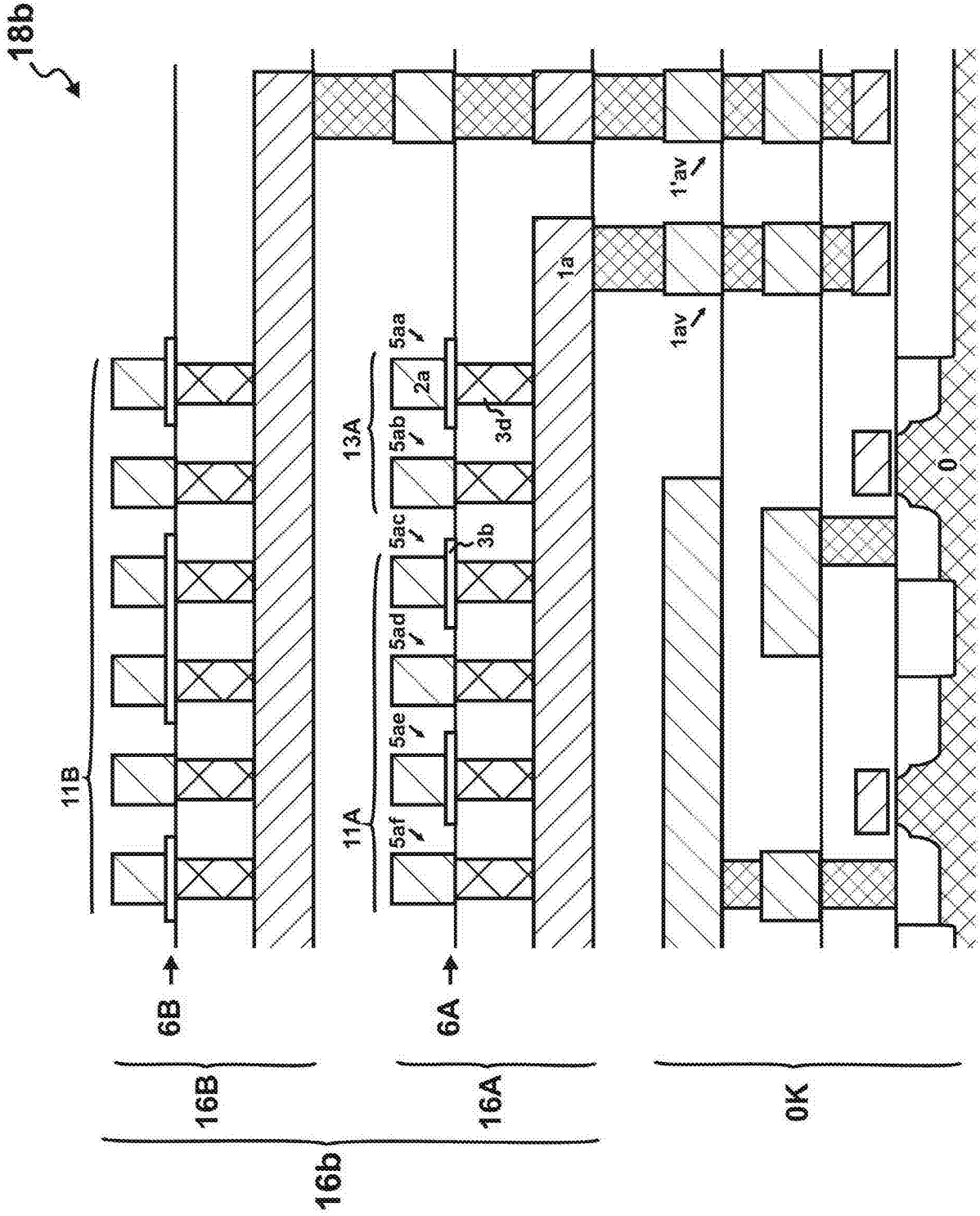


图2B

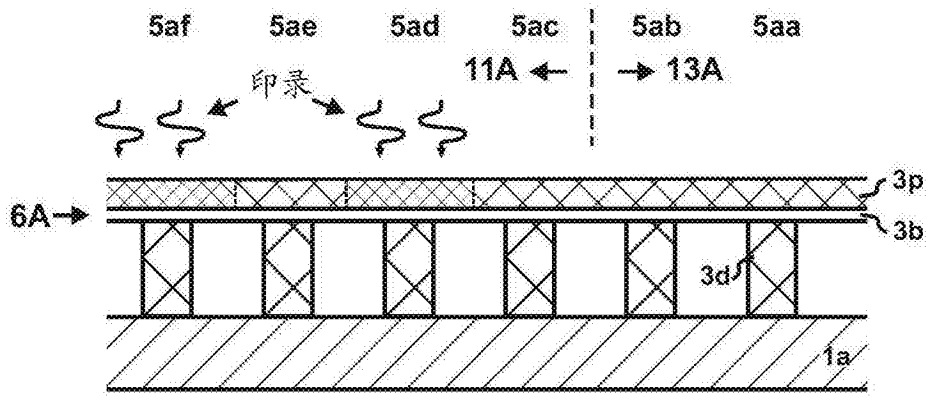


图3A

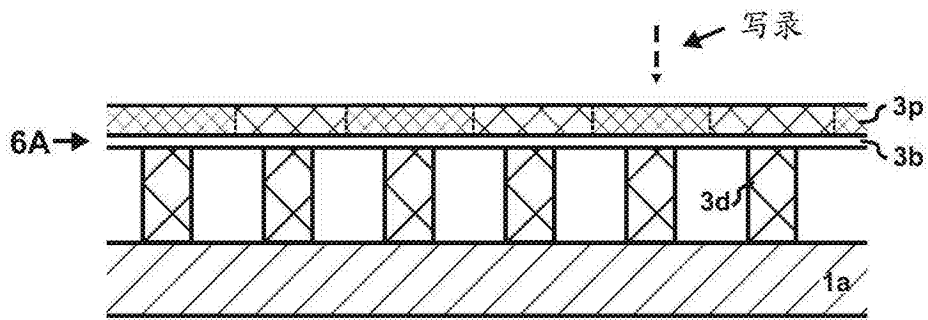


图3B

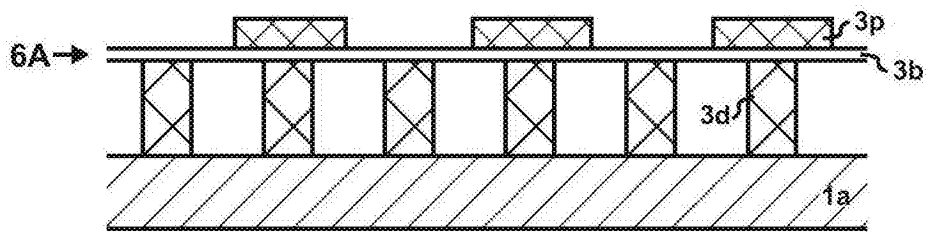


图3C

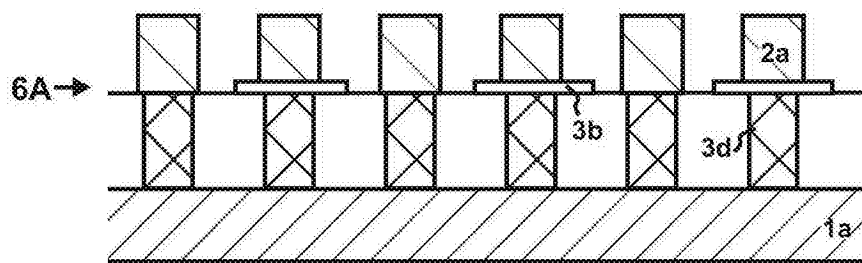


图3D

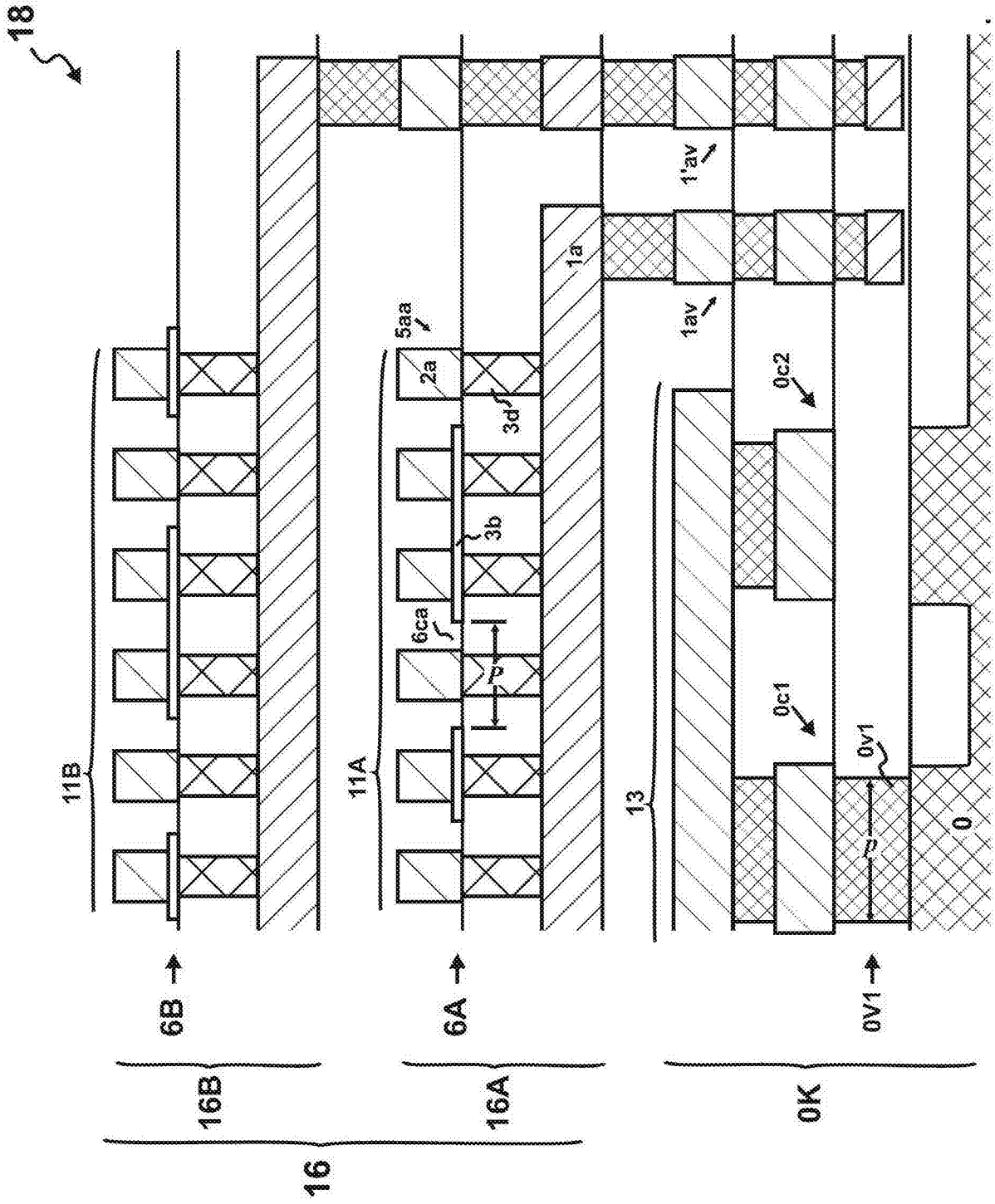


图4

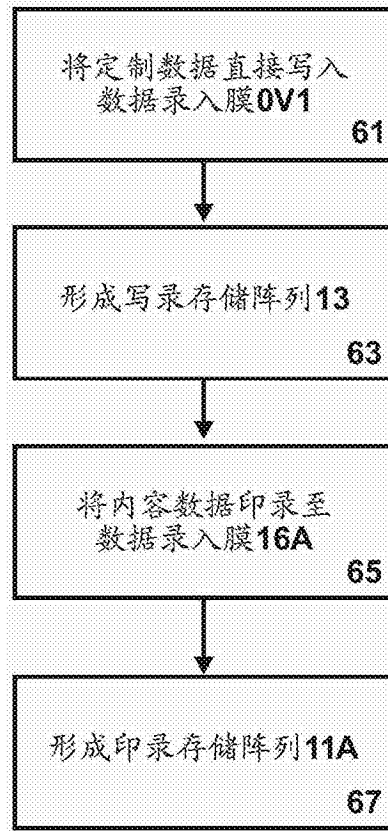


图5

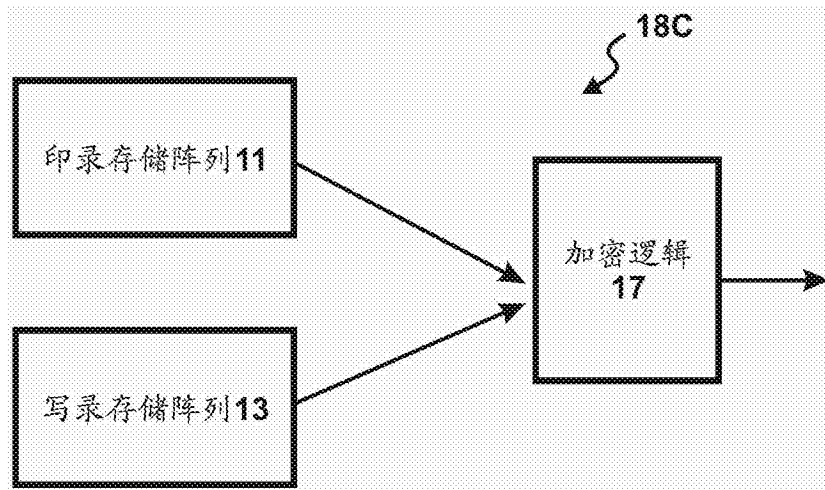


图6