

【特許請求の範囲】**【請求項 1】**

直流を分断するスイッチング回路と、
前記スイッチング回路にて分断された直流を平滑化する平滑回路と、
前記平滑回路の出力電圧が目標値に近づくように電流制御値を算出し、前記スイッチング回路から前記平滑回路に入力される入力電流と、前記電流制御値との比較結果に基づいて前記スイッチング回路をスイッチング制御するスイッチング制御部とを備える電源回路。

【請求項 2】

前記スイッチング制御部は、前記電流制御値が最小値に近づくように前記スイッチング回路のデッドタイムを制御するデッドタイム補償回路を備える請求項 1 に記載の電源回路。

【請求項 3】

前記デッドタイム補償回路は、
前記デッドタイムをサーチするデッドタイムサーチ部と、
前記デッドタイムがサーチされた時の前記電流制御値を観測する電流制御値観測部と、
前回観測された前記電流制御値と今回観測された前記電流制御値との比較結果に基づいて、前記電流制御値が最小かどうかを判定する電流制御値判定部とを備える請求項 2 に記載の電源回路。

【請求項 4】

前記平滑回路の出力電圧が目標値に近づくように前記電流制御値を算出するデジタル補償器と、
前記スイッチング回路から前記平滑回路に入力される入力電流と、前記電流制御値とを比較するコンパレータと、
前記コンパレータに入力される前記電流制御値に傾きを付与する傾き補償回路を備える請求項 1 から 3 のいずれか 1 項に記載の電源回路。

【請求項 5】

前記傾き補償回路は、前記電流制御値の傾きの付与の開始点から、前記傾きが付与された前記電流制御値と前記入力電流との一致点までの時間が、前記スイッチング回路のデューティのみに依存するように前記電流制御値の傾きの付与を開始する請求項 4 に記載の電源回路。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、電源回路に関する。

【背景技術】**【0002】**

PWM制御のデジタルスイッチング電源回路において、同期整流器ドライバのデッドタイムの最適化制御法には、電圧モードPWMでのデューティ制御値を用いた自律制御法が知られている。

【先行技術文献】**【特許文献】****【0003】**

【特許文献 1】特開 2010-11702 号公報

【発明の概要】**【発明が解決しようとする課題】****【0004】**

本発明の一つの実施形態は、電流モードPWMにおいてデューティを測定することなくデッドタイムの適正化が可能な電源回路を提供することを目的とする。

【課題を解決するための手段】

【0005】

本発明の一つの実施形態によれば、スイッチング回路と、平滑回路と、スイッチング制御部とを備える。スイッチング回路は、直流を分断する。平滑回路は、前記スイッチング回路にて分断された直流を平滑化する。スイッチング制御部は、前記平滑回路の出力電圧が目標値に近づくように電流制御値を算出し、前記スイッチング回路から前記平滑回路に入力される入力電流と、前記電流制御値との比較結果に基づいて前記スイッチング回路をスイッチング制御する。

【図面の簡単な説明】

【0006】

【図1】図1は、第1実施形態に係る電源回路の概略構成を示すブロック図である。

10

【図2】図2は、入力電流波形と電流制御値の代表的な波形を示すタイミングチャートである。

【図3】図3(a)～図3(c)は、デッドタイム t_{d1} が変化した時のインダクタ電流およびスイッチングノード電圧との関係を示すタイミングチャートである。

【図4】図4(a)～図4(c)は、デッドタイム t_{d2} が変化した時のインダクタ電流およびスイッチングノード電圧を示すタイミングチャートである。

【図5】図5は、デッドタイム t_{d1} が変化した時のレギュレーション効率および電流制御値を示す図である。

【図6】図6は、デッドタイム t_{d2} が変化した時のレギュレーション効率および電流制御値を示す図である。

20

【図7】図7は、第2実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

【図8】図8は、第3実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

【図9】図9は、第4実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

【図10】図10は、第5実施形態に係る電源回路におけるデッドタイムの適正化動作を示すフローチャートである。

【図11】図11は、第6実施形態に係る電源回路におけるデッドタイムの適正化動作を示すフローチャートである。

30

【発明を実施するための形態】

【0007】

以下に添付図面を参照して、実施形態に係る電源回路を詳細に説明する。なお、これらの実施形態により本発明が限定されるものではない。

【0008】

(第1実施形態)

図1は、第1実施形態に係る電源回路の概略構成を示すブロック図である。

図1において、電源回路には、直流電源D、スイッチング回路SW、平滑回路H、電流センサSAおよびスイッチング制御部11が設けられている。

【0009】

40

スイッチング回路SWは直流電源Dにて生成された直流を分断することができ、ハイサイドスイッチMHおよびロウサイドスイッチMLが設けられている。ハイサイドスイッチMHはpチャンネル電界効果トランジスタ、ロウサイドスイッチMLはnチャンネル電界効果トランジスタを用いることができる。

【0010】

平滑回路Hはスイッチング回路SWにて分断された直流を平滑化することができ、インダクタLおよびキャパシタCが設けられている。

【0011】

そして、ハイサイドスイッチMHのソースは直流電源Dに接続され、ハイサイドスイッチMHのドレインはロウサイドスイッチMLのドレインに接続され、ロウサイドスイッチ

50

MLのソースは接地されている。ハイサイドスイッチMHのゲートおよびロウサイドスイッチMLのゲートはドライバ22に接続されている。

【0012】

また、ロウサイドスイッチMLのドレインはインダクタLの一端に接続され、インダクタLの他端はキャパシタCの一端に接続され、キャパシタCの他端は接地されている。また、キャパシタCには負荷Rが並列に接続されている。

【0013】

直流電源Dが直流電圧 V_{in} を生成することができる。電流センサSAは、スイッチング回路SWから平滑回路Hに入力される入力電流 i_L を検出することができる。

【0014】

スイッチング制御部11は、平滑回路Hの出力電圧 V_{out} が目標値 V_r に近づくように電流制御値 I_c を算出することができる。そして、入力電流 i_L と電流制御値 I_c との比較結果に基づいて、スイッチング回路SWをスイッチング制御することができる。

【0015】

ここで、スイッチング制御部11には、平滑回路Hの出力電圧 V_{out} をAD変換するADコンバータ12、AD変換された出力電圧 V_{out} と基準値 V_r との誤差 E_r を算出する誤差算出回路13、誤差算出回路13にて算出された誤差 E_r が0に近づくように電流制御値 I_c を算出するデジタル補償器14、デジタルコンパレータ18に入力される電流制御値 I_c に付与される傾きを生成する傾き生成回路15、傾き生成回路15にて生成された傾きを電流制御値 I_c に加算する加算器16、電流センサSAの検出値をAD変換するADコンバータ17、入力電流 i_L のデジタル値 I_s と傾きが付与された電流制御値 I_r を比較するデジタルコンパレータ18、デジタルコンパレータ18から出力されるリセット信号Rsに基づいてパルス幅が調整されたパルス信号を生成するフリップフロップ19、電流制御値 I_c が最小値に近づくようにスイッチング回路SWのデッドタイム t_{d1} 、 t_{d2} を制御するデッドタイム補償回路20、パルス信号にデッドタイム t_{d1} 、 t_{d2} を付加することで制御電圧 V_{g1} 、 V_{g2} を生成するデッドタイム付加回路21、制御電圧 V_{g1} 、 V_{g2} に基づいてPWM信号を生成し、ハイサイドスイッチMHのゲートおよびロウサイドスイッチMLのゲートを駆動するドライバ22が設けられている。なお、デッドタイム t_{d1} は、ハイサイドスイッチMHがオフしてからロウサイドスイッチMLがオンするまでの時間、デッドタイム t_{d2} は、ロウサイドスイッチMLがオフしてからハイサイドスイッチMHがオンするまでの時間である。

なお、傾き生成回路15は、電流制御値 I_c の傾きの付与の開始点から、傾きが付与された電流制御値 I_r と入力電流 i_L のデジタル値 I_s との一致点までの時間が、スイッチング回路SWのデューティのみに依存するように電流制御値 I_c の傾きの生成を開始することができる。

デッドタイム補償回路20には、デッドタイムサーチ部20A、電流制御値観測部20Bおよび電流制御値判定部20Cが設けられている。デッドタイムサーチ部20Aは、スイッチング回路SWのデッドタイムをサーチすることができる。電流制御値観測部20Bは、スイッチング回路SWのデッドタイムがサーチされた時の電流制御値 I_c を観測することができる。電流制御値判定部20Cは、前回観測された電流制御値 I_c と今回観測された電流制御値 I_c との比較結果に基づいて、電流制御値 I_c が最小かどうかを判定することができる。

【0016】

そして、ドライバ22からPWM信号が出力されることで、ハイサイドスイッチMHおよびロウサイドスイッチMLが相補的にオン／オフされる。この時、ハイサイドスイッチMHがオンした時はロウサイドスイッチMLはオフし、直流電源DからハイサイドスイッチMHを介して入力電流 i_L がインダクタLに供給されることにより、入力電流 i_L が上昇し、キャパシタCに電荷が供給され、それに伴って出力電圧 V_{out} が変化する。

【0017】

一方、ハイサイドスイッチMHがオフした時はロウサイドスイッチMLはオンし、イン

10

20

30

40

50

ダクタLに供給される入力電流は下降し、キャパシタCに蓄積された電荷が負荷Rを介して放電され、それに伴って出力電圧 V_{out} が変化する。この時、PWM信号にデッドタイム t_{d1} 、 t_{d2} が付加されることにより、ハイサイドスイッチMHおよびロウサイドスイッチMLが同時にオンするのが防止される。

【0018】

そして、平滑回路Hの出力電圧 V_{out} はADコンバータ12にてAD変換された後、誤差算出回路13にて基準値 V_r と減算されることで誤差 E_r が算出され、デジタル補償器14に入力される。

【0019】

そして、デジタル補償器14において、誤差 E_r が0に近づくように電流制御値 I_c が算出され、加算器16に出力される。一方、傾き生成回路15では、電流制御値 I_c に付与される傾きが生成され、加算器16に出力される。そして、傾き生成回路15にて生成された傾きが電流制御値 I_c に加算されることで電流制御値 I_r が算出され、デジタルコンパレータ18に入力される。また、一方、入力電流 i_L は電流センサSAにて検出される。そして、その検出値がADコンバータ17にてAD変換されることで入力電流 i_L のデジタル値 I_s が生成され、デジタルコンパレータ18に入力される。そして、デジタルコンパレータ18において、入力電流 i_L のデジタル値 I_s が電流制御値 I_r に一致すると、リセット信号 R_s が立ち上げられ、フリップフロップ19がリセットされる。そして、フリップフロップ19において、クロックCKが立ち上がると、出力Qが立ち上げられ、リセット信号 R_s が立ち上げられると、出力Qが立ち下げられることで、パルス信号が生成される。そして、デッドタイム付加回路21において、パルス信号にデッドタイム t_{d1} 、 t_{d2} が付加されることで制御電圧 V_{g1} 、 V_{g2} が生成され、ドライバ22に出力される。そして、ドライバ22において、制御電圧 V_{g1} 、 V_{g2} に基づいてPWM信号が生成され、ハイサイドスイッチMHおよびロウサイドスイッチMLが駆動される。

ここで、デッドタイム補償回路20では、デッドタイム t_{d1} 、 t_{d2} がサーチされ、その時の電流制御値 I_r が観測される。そして、電流制御値 I_c が最小値と判断される時のデッドタイム t_{d1} 、 t_{d2} が検知され、そのデッドタイム t_{d1} 、 t_{d2} がデッドタイム付加回路21に出力される。

ここで、電流制御値 I_c が最小値と判断される時のデッドタイム t_{d1} 、 t_{d2} をPWM信号に付加することにより、デューティを測定することなくデッドタイム t_{d1} 、 t_{d2} を最適化することができ、電流モードでのレギュレーション効率を向上させることができる。

また、出力電圧 V_{out} の揺らぎがデジタル補償器14のゼロ誤差範囲($Zero-error\ bin$)内であれば、定常状態では電流制御値 I_c は一定である。これに対して、出力電圧 V_{out} の揺らぎがデジタル補償器14のゼロ誤差範囲($Zero-error\ bin$)内である場合においても、電流波形のノイズによってデューティに揺らぎが発生する。このため、電流制御値 I_c を用いてデッドタイム t_{d1} 、 t_{d2} を最適化することにより、デューティ測定値を用いる必要がなくなることから、電流波形のノイズによってデューティに揺らぎが発生する場合においても、電流制御値 I_c がノイズによる揺らぎに埋もれることがなく、デッドタイム t_{d1} 、 t_{d2} の最適化処理の安定化を図ることができる。

【0020】

図2は、入力電流(インダクタ電流)波形と電流制御値の代表的な波形を示すタイミングチャートである。

図2において、定常状態では電流制御値 I_c は一定である。ここで、傾き生成回路15にて生成された傾きが $-m$ とすると、この傾きを電流制御値 I_c に付与することで電流制御値 I_r を生成する。そして、ハイサイドスイッチMHのデューティを d とすると、デューティ d で与えられる時間だけハイサイドスイッチMHがオンする。そして、ハイサイドスイッチMHがオンすると、入力電流 i_L のデジタル値 I_s が増加する。そして、入力電流 i_L のデジタル値 I_s のピークPKで電流制御値 I_r と一致すると、その時点がデジタ

ルコンパレータ 18 にて検知される。この時、リセット信号 R_s が立ち下げられることでハイサイドスイッチ MH がオフされ、入力電流 i_L のデジタル値 I_s が増加から減少に転じる。

ここで、電流制御値 I_c に傾きを付与することにより、デューティ d の増大に伴って電流制御値 I_r を減少させることができる。このため、電流制御値 I_c にずれがある場合においても、入力電流 i_L のデジタル値 I_s と電流制御値 I_r との一致点の検知の安定化を図ることができる。

また、電流制御値 I_c は $(PK + m * d)$ の関数となるが、傾き m を一定にすれば、 $m * d$ の項はデューティ d に依存し、最適なデッドタイムでデューティ d が最小となる。このため、電流制御値 I_c の傾き m の付与の開始点（スロープ開始）から、電流制御値 I_r と入力電流 i_L のデジタル値 I_s との一致点（コンパレータ検知）までの時間がデューティ d のみに依存することが好ましい。

【0021】

図 3 (a) ~ 図 3 (c) は、デッドタイム t_{d1} が変化した時のインダクタ電流およびスイッチングノード電圧との関係を示すタイミングチャートである。なお、図 3 (a) は v_{g1} の立ち下りから v_{g2} の立ち上がりまでの最適デッドタイム t_{d1p} と v_{g2} の立ち下りから v_{g1} の立ち上がりまでの最適デッドタイム t_{d2p} に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。なお、 $\langle V_{LX} \rangle$ はスイッチングノード電圧 V_{LX} の平均値である。図 3 (b) はデッドタイム t_{d1} が長すぎて、同期整流器のロウサイドスイッチ ML のボディダイオードに電流が流れている時に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。図 3 (c) はデッドタイム t_{d1} が短すぎて、同期整流器に貫通電流が流れている時に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。この時、入力電流 i_L の傾きは常に $(V_{LX} - \langle V_{LX} \rangle) / L$ である。また、図 3 (b) および図 3 (c) の入力電流 i_L の波形には、最適デッドタイム t_{d1p} における入力電流 i_L の波形を破線で重ねて示した。入力電流 i_L の波形は、デッドタイム t_{d1} が最適化された場合より最適化されていない場合の方が僅かに平均値が大きくなるため、負荷電流が一定の場合は電荷バランスのために極僅かに電流波形全体が下がる。ただし、この電流波形は、実際には電流値の A/D コンバータの LSB に比べると無視できる程度にしか降下しない。従って、デジタルコンパレータ 18 が検知するピーク $PK1 \sim PK3$ は、デッドタイム t_{d1} が最適化された場合より最適化されていない場合の方が僅かに大きくなる。

【0022】

図 4 (a) ~ 図 4 (c) は、デッドタイム t_{d2} が変化した時のインダクタ電流およびスイッチングノード電圧を示すタイミングチャートである。なお、図 4 (a) は、最適デッドタイム t_{d1p} 、 t_{d2p} に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。図 4 (b) は、デッドタイム t_{d2} が長すぎて、同期整流器のロウサイドスイッチ ML のボディダイオードに電流が流れている時に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。図 4 (c) は、デッドタイム t_{d2} が短すぎて、同期整流器に貫通電流が流れている時に対応するスイッチングノード電圧 V_{LX} と入力電流 i_L の波形を示す。この時、入力電流 i_L の傾きは常に $(V_{LX} - \langle V_{LX} \rangle) / L$ である。また、図 4 (b) および図 4 (c) の入力電流 i_L の波形には、最適デッドタイム t_{d2p} における入力電流 i_L の波形を破線で重ねて示した。この場合も負荷電流が一定の時には電荷バランスのために極僅かに電流波形が上下するが無視できる程度である。従って、デジタルコンパレータ 18 が検知するピーク $PK4 \sim PK6$ はいずれの状態でも変化しない。このため、デッドタイム t_{d1} 、 t_{d2} いずれについても最適値をとっている場合に、 $(PK + m * d)$ が最小となるため、電流制御値 I_c も最小値を取ると予想される。

【0023】

図 5 は、デッドタイム t_{d1} が変化した時のレギュレーション効率および電流制御値を示す図である。

10

20

30

40

50

図5において、入力電圧 $V_{in} = 5V$ 、出力電圧 $V_{out} = 1.8V$ 、 $L = 4.7\mu H$ 、 $C = 188\mu F$ 、スイッチング周波数 $200kHz$ 、負荷電流 $I_{load} = 3A$ において、実際にデッドタイム t_{d2} を固定し、デッドタイム t_{d1} を変化させた。この時、電流制御値 I_c の最小点とレギュレーション効率 η の最高点が一致していることがわかる。

【0024】

図6は、デッドタイム t_{d2} が変化した時のレギュレーション効率および電流制御値を示す図である。

図6において、図5と同様の条件でデッドタイム t_{d1} を最適値に固定し、デッドタイム t_{d2} を変化させた。この時、電流制御値 I_c の最小点とレギュレーション効率 η の最高点が一致していることがわかる。

【0025】

(第2実施形態)

図7は、第2実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

図7において、制御電圧 v_{g1} は、クロック CK の立ち上がりからデッドタイム t_{d2} 後にハイサイドスイッチ MH をオンさせ、デジタルコンパレータ18の検知でオフさせる。制御電圧 v_{g2} は、クロック CK の立ち上がりでロウサイドスイッチ ML をオフさせ、デジタルコンパレータ18の検知からデッドタイム t_{d1} 後にオンさせる。この時、傾き生成回路15のスロープ開始点は、ロウサイドスイッチ ML がオフされる時点からデッドタイム t_{d2} 分だけ遅らせることにより、スロープ開始からコンパレータ検知までの時間をデューティ d のみに依存させることができる。

【0026】

(第3実施形態)

図8は、第3実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

図8において、制御電圧 v_{g1} は、クロック CK の立ち上がりでハイサイドスイッチ MH をオンさせ、デジタルコンパレータ18の検知でオフさせる。制御電圧 v_{g2} は、デジタルコンパレータ18の検知からデッドタイム t_{d1} 後にロウサイドスイッチ ML をオンさせ、クロック CK の立ち上がりから ($T - t_{d2}$) 後にオフさせる。ただし、 T はスイッチング周期である。この時、傾き生成回路15のスロープ開始点は、デッドタイム t_{d2} に寄らずに固定させることにより、スロープ開始からコンパレータ検知までの時間をデューティ d のみに依存させることができる。

【0027】

(第4実施形態)

図9は、第4実施形態に係る電源回路におけるスロープ開始からコンパレータ検知までの制御電圧の波形を示すタイミングチャートである。

図9において、制御電圧 v_{g1} は、クロック CK の立ち上がりからデッドタイム t_{d2} の最大値 t_{d2m} 後にハイサイドスイッチ MH をオンさせ、デジタルコンパレータ18の検知でオフさせる。制御電圧 v_{g2} は、クロック CK の立ち上がりから ($t_{d2m} - t_{d2}$) 後にロウサイドスイッチ ML をオフさせ、デジタルコンパレータ18の検知からデッドタイム t_{d1} 後にオンさせる。この時、傾き生成回路15のスロープ開始点は、デッドタイム t_{d2} に寄らずに固定させることにより、スロープ開始からコンパレータ検知までの時間をデューティ d のみに依存させることができる。

【0028】

(第5実施形態)

図10は、第5実施形態に係る電源回路におけるデッドタイムの適正化動作を示すフローチャートである。なお、 t_d はデッドタイムで t_{d1} であってもよいし、 t_{d2} であってもよい。 t_{dm} はデッドタイム t_d の最大値、 t_{dp} は最適デッドタイム、 I_{cp} は電流制御値 I_c の最適値である。

図10において、定時間ごと又は負荷変動などを示すトリガーが入ると、デッドタイム

10

20

30

40

50

t_d を最大値 t_{dm} にリセットする(S1)。次に、最適デッドタイム t_{dp} にデッドタイム t_d を設定し(S2)、電流制御値 I_c を最適値 I_{cp} に設定する(S3)。次に、デッドタイム t_d を微小値 Δt_d だけ減らし(S4)、 n (n は正の整数)サイクルだけ待機する(S5)。なお、 n は、デッドタイム t_d を微小値 Δt_d だけ減らした時に電流制御値 I_c が定常状態に落ち着くまでの時間に設定することができる。次に、電流制御値 I_c が最適値 I_{cp} に等しいかどうかを判断し(S6)、等しい場合はS4に戻ってS4～S6の処理を繰り返す。一方、電流制御値 I_c が最適値 I_{cp} に等しくない場合、電流制御値 I_c が最適値 I_{cp} より小さいかどうかを判断し(S7)、小さい場合はS2に戻ってS2～S7の処理を繰り返す。一方、電流制御値 I_c が最適値 I_{cp} 以上の場合、デッドタイム t_d を最適デッドタイム t_{dp} に設定する(S8)。

10

この方法では、トリガーが入ると、デッドタイム t_d の最適化を最大値 t_{dm} から開始することができる。なお、図5および図6からも判るように、デッドタイム t_d が短すぎると、レギュレーション効率 η の低下が著しいため、安全を期するためにデッドタイム t_d は電流制御値 I_c が最小となるデッドタイム t_d のうち、最大の値を取ることができる。

【0029】

(第6実施形態)

図11は、第6実施形態に係る電源回路におけるデッドタイムの適正化動作を示すフローチャートである。なお、 t_{ds} は、デッドタイム t_d の前の最適値である。

図11において、デッドタイム t_d をデッドタイム t_{ds} に設定する。そして、定時間ごと又は負荷変動などを示すトリガーが入ると(S11)、最適デッドタイム t_{dp} にデッドタイム t_d を設定し(S12)、電流制御値 I_c を最適値 I_{cp} に設定する(S13)。次に、デッドタイム t_d を微小値 Δt_d だけ増やし(S14)、電流制御値 I_c が最適値 I_{cp} より大きいかどうかを判断する(S15)。大きくない場合はS12に戻ってS12～S15の処理を繰り返す。一方、電流制御値 I_c が最適値 I_{cp} より大きい場合、最適デッドタイム t_{dp} をデッドタイム t_d に設定し(S16)、最適デッドタイム t_{dp} にデッドタイム t_d を設定する(S17)。次に、電流制御値 I_c を最適値 I_{cp} に設定し(S18)、デッドタイム t_d を微小値 Δt_d だけ減らす(S19)。

20

次に、電流制御値 I_c が最適値 I_{cp} に等しいかどうかを判断し(S20)、等しい場合はS19に戻ってS19～S20の処理を繰り返す。一方、電流制御値 I_c が最適値 I_{cp} に等しくない場合、電流制御値 I_c が最適値 I_{cp} より小さいかどうかを判断し(S21)、小さい場合はS17に戻ってS17～S21の処理を繰り返す。一方、電流制御値 I_c が最適値 I_{cp} 以上の場合、デッドタイム t_d を最適デッドタイム t_{dp} に設定する(S22)。

30

この方法では、トリガーが入ると、前回の最適値から探索を開始することができる。なお、図5および図6からも判るように、デッドタイム t_d が短すぎると、レギュレーション効率 η の低下が著しいため、安全を期するためにデッドタイム t_d は電流制御値 I_c が最小となるデッドタイム t_d のうち、最大の値を取ることができる。

【0030】

(第7実施形態)

図10または図11の方法に従って制御電圧 v_{g1} の立ち下がりから制御電圧 v_{g2} の立ち上がりまでのデッドタイム t_{d1} を最適化した後、制御電圧 v_{g2} の立ち下がりから制御電圧 v_{g1} の立ち上がりまでのデッドタイム t_{d2} を $t_{d2} = \alpha t_{d1}$ (α は定数)として決定するようにしてもよい。

40

あるいは、予め $t_{d2} = \alpha t_{d1}$ として比を固定したまま同時に変化するようにし、図10または図11の方法に従ってデッドタイム t_{d1} を最適化するようにしてもよい。

あるいは、図10または図11の方法に従ってデッドタイム t_{d1} 、 t_{d2} をそれぞれ個別に最適化するようにしてもよい。

【0031】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら新規な実施形態は、その

50

他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

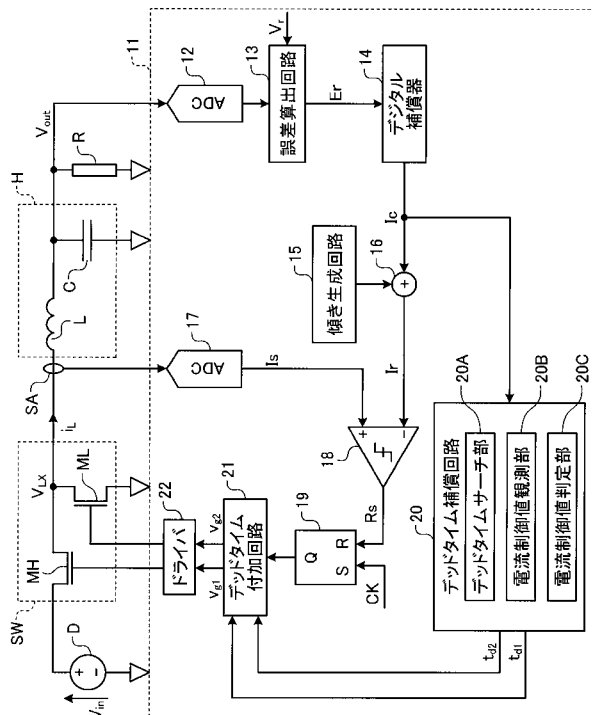
【符号の説明】

【0032】

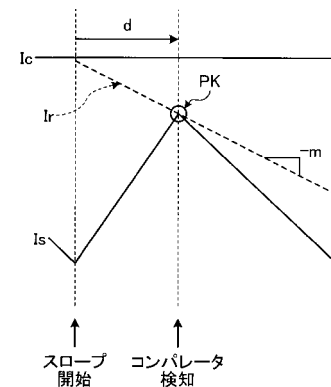
11 スwitchング制御部、12、17 A/Dコンバータ、13 誤差算出回路、14 デジタル補償器、15 傾き生成回路、16 加算器、18 デジタルコンパレータ、19 フリップフロップ、20 デッドタイム補償回路、21 デッドタイム付加回路、22 ドライバ、SW スwitchング回路、H 平滑回路、SA 電流センサ、L インダクタ、C キャパシタ、R 負荷、MH ハイサイドスイッチ、ML ロウサイドスイッチ、20A デッドタイムサーチ部、20B 電流制御値観測部、20C 電流制御値判定部

10

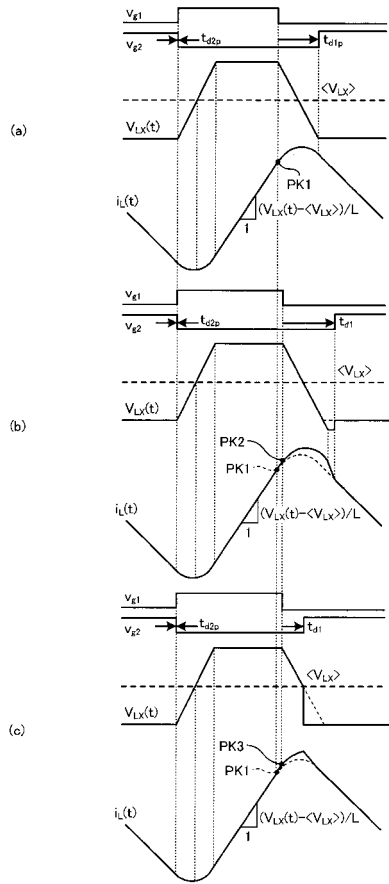
【図1】



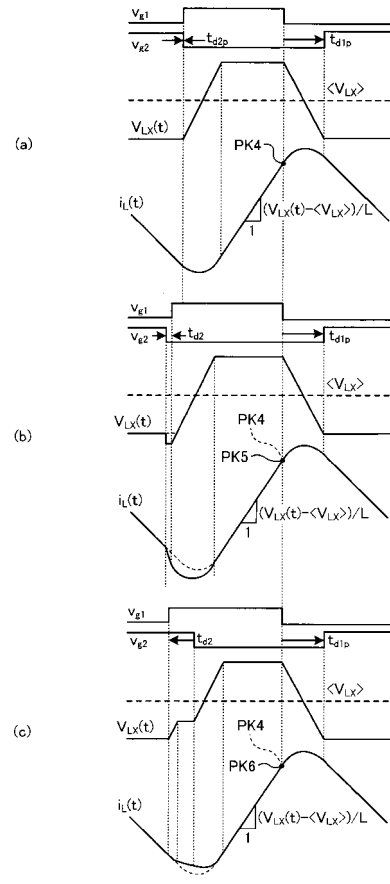
【図2】



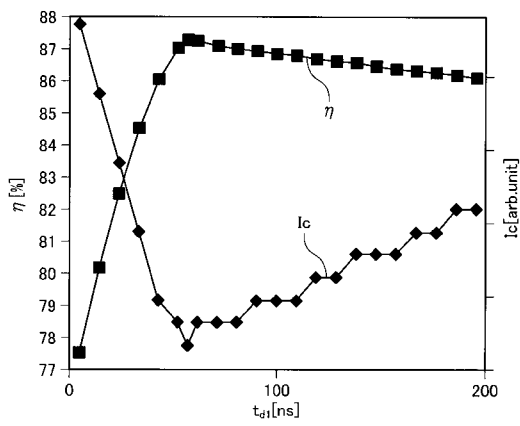
【図 3】



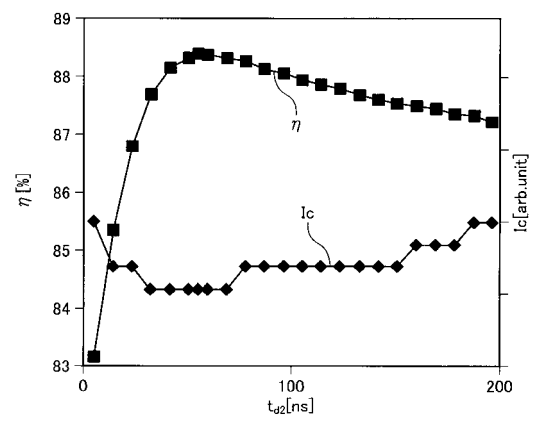
【図 4】



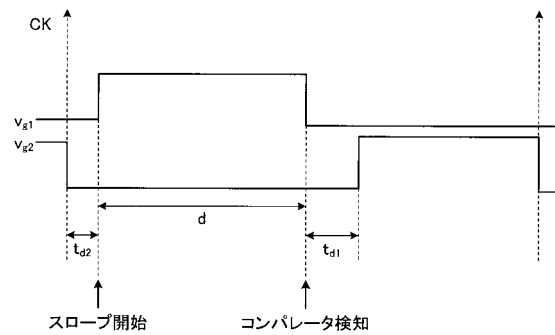
【図 5】



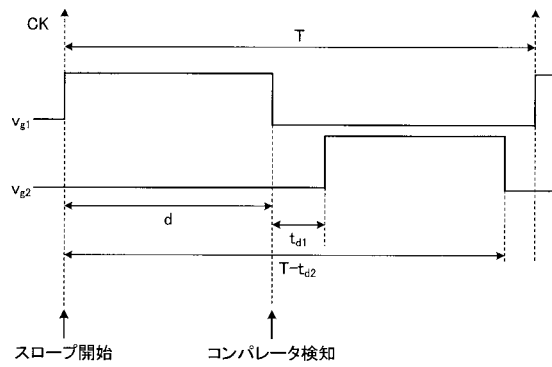
【図 6】



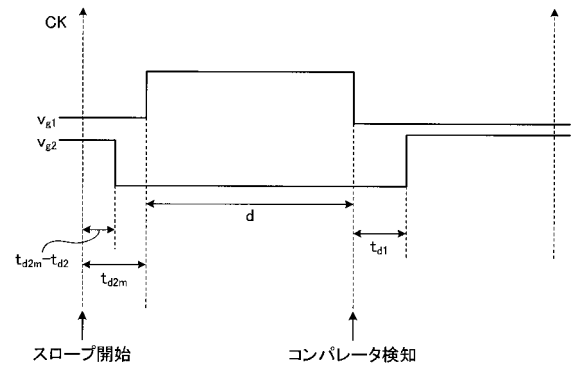
【図 7】



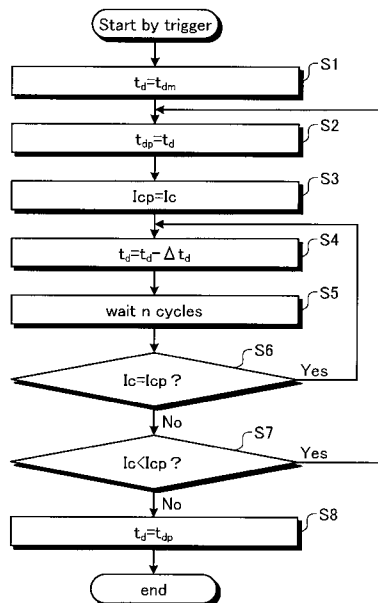
【図 8】



【図 9】



【図 10】



【図 11】

