



República Federativa do Brasil
Ministério do Desenvolvimento, Indústria
e do Comércio Exterior
Instituto Nacional da Propriedade Industrial

(21) **BR 10 2013 018937-5 A2**



(22) **Data de Depósito:** 24/07/2013

(43) **Data da Publicação:** 06/01/2015
(RPI 2296)

(54) **Título:** SISTEMA DE FONTE DE ALIMENTAÇÃO ININTERRUPTA (FAI), ARTIGO DE FABRICAÇÃO E MÉTODO

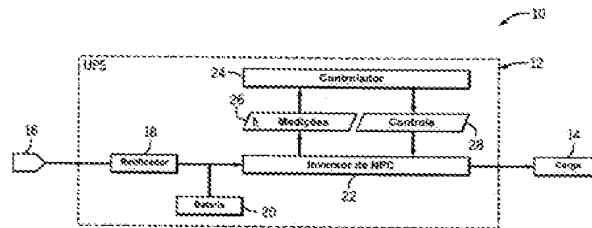
(51) **Int.Cl.:** H02M7/487; H02M7/5387

(30) **Prioridade Unionista:** 31/07/2012 US 13/563,481

(73) **Titular(es):** GENERAL ELECTRIC COMPANY

(72) **Inventor(es):** LAURO STROZZI, M N LAKSHMI PRASAD, MARCO PIEMONTESE, SILVIO COLOMBI, YASHOMANI Y. KOLHATKAR

(57) **Resumo:** SISTEMA DE FONTE DE ALIMENTAÇÃO ININTERRUPTA (FAI), ARTIGO DE FABRICAÇÃO E MÉTODO Trata-se de Sistemas e métodos para contro ar uma fonte de alimentação ininterrupta (FAI) para transição entre operação de três ou mais níveis e operação de dois níveis em um inversor de ponto neutro grampeado (NPC). Em um exemplo, um Sistema UPS inclui um inversor de NPC e um controlador. O inversor de NPC pode abastecer potência a uma carga. O controlador pode controlar o inversor para operar em um m do de três níveis ou superior quando a carga for substancialmente equilibrada e para operar em um modo de dois níveis quando a carga for substancialmente desequilibrada.



“SISTEMA DE FONTE DE ALIMENTAÇÃO ININTERRUPTA (FAI), ARTIGO DE FABRICAÇÃO E MÉTODO”

ANTECEDENTES DA INVENÇÃO

A presente revelação refere-se ao controle de um sistema de fonte de alimentação ininterrupta (FAI) sem transformador.

Uma fonte de alimentação ininterrupta (FAI) é um dispositivo elétrico que pode abastecer potência a uma carga apesar de variações de qualidade e/ou disponibilidade de potência baseada em utilidade. Alguns sistemas UPS sem transformador pode empregar um inversor de ponto neutro grampeado (NPC), inversor de capacitor de voo, e/ou inversor em ponte H em cascata. Alguns desses conversores tais como o inversor de NPC, podem ser muito eficientes, mas poderiam se tornar instáveis quando um desequilíbrio de estado estável na tensão de ponto neutro aparece. Como um resultado de um desequilíbrio de ponto neutro, as tensões de saída poderiam se tornar distorcidas com um desvio de CC na tensão e/ou corrente de saída. Tais desvios de CC de saída poderiam, por sua vez, fazer com que os dispositivos falhem devido à maior estresse, indutores de filtro saturado, e/ou deteriore a qualidade de potência de saída. Apesar de várias estratégias terem sido apresentadas para resolver esse problema, essas soluções podem ser custosamente e/ou amplamente complexas. Muitas das soluções existentes são baseadas em adicionar um componente de tensão de sequência zero à tensão de saída e/ou manipulando os vetores de comutação redundante mediante aplicação do controle de vetor. Algumas dessas técnicas podem também se direcionar ao denominado problema de pulso de curta duração. No entanto, a maioria desses métodos tem desvantagens em termos do índice de modulação usável máxima. Adicionalmente, esses métodos podem produzir um aumento das perdas de comutação do inversor de NPC e podem exigir algoritmos de controle extremamente complexos.

BREVE DESCRIÇÃO DA INVENÇÃO

Determinadas realizações comensuráveis em escopo com a invenção originalmente reivindicada são resumidas abaixo. Essas realizações não são destinadas a limitar o escopo da invenção reivindicada, mas preferencialmente essas realizações são destinadas somente a fornecer um breve resumo de possíveis formas da invenção. De fato, a invenção pode abranger uma variedade de formas que podem ser similares ou diferentes das realizações apresentadas abaixo.

Em uma primeira realização, um sistema de fonte de alimentação ininterrupta (FAI) inclui um inversor de ponto neutro grampeado (NPC) e um controlador. O inversor de NPC pode abastecer potência a uma carga. O controlador pode controlar o inversor para operar em um modo de três níveis ou mais quando a carga for substancialmente equilibrada e para operar em um modo de dois níveis quando a carga for substancialmente desequilibrada.

Em uma segunda realização, um artigo de fabricação inclui um ou mais meios legíveis em máquina tangíveis que compreendem pelo menos coletivamente instruções executáveis por máquina. As instruções podem incluir instruções para receber um valor de uma primeira diferença de tensão associada a um primeiro capacitor em um inversor de ponto neutro grampeado, instruções para receber um valor de uma segunda diferença de tensão associada a um segundo capacitor no inversor de ponto neutro grampeado, e instruções para determinar um valor de uma diferença entre a primeira diferença de tensão e a segunda diferença de tensão. As instruções podem determinar, quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão não exceder um limiar, operar o inversor de ponto neutro grampeado de acordo com um modo de três níveis ou mais. As instruções podem também determinar, quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão exceder o limiar, operar o

inversor de ponto neutro grampeado de acordo com um modo de dois níveis.

Em uma terceira realização, um método inclui determinar, em um controlador, um sinal de modulação para controlar um inversor de quatro fios de ponto neutro grampeado de acordo com um modo de três níveis. Quando o sinal de modulação for maior do que 0, o sinal de modulação pode ser multiplicado por um primeiro valor de entrada para obter um valor de saída. Quando o sinal de modulação não for maior do que 0, o sinal de modulação pode ser multiplicado pelo negativo e um segundo valor de entrada para obter o valor de saída. O método pode também incluir comparar, no controlador, o valor de saída a uma forma de onda triangular para determinar sinais de controle para controlar o inversor de ponto neutro grampeado para mitigar corrente terra.

BREVE DESCRIÇÃO DOS DESENHOS

Essas e outras características, aspectos, e vantagens da presente invenção serão mais bem compreendidos quando a descrição detalhada a seguir for lida em referência aos desenhos anexos nos quais caracteres similares representam as mesmas partes em todos os desenhos, em que:

A Figura 1 é um diagrama em bloco de uma fonte de alimentação ininterrupta sem transformador (FAI) que emprega uma topologia de controle de transição de nível inteligente, em concordância com uma realização;

A Figura 2 é um diagrama de circuito de um inversor de ponto neutro grampeado (NPC) com capacidade de operação de dois níveis e três níveis, em concordância com uma realização;

A Figura 3 é um diagrama modulação de comprimento de pulso de vetor de espaço (SVPWM) que ilustra os estados de comutação de vetor para operação de três níveis do inversor de NPC, em concordância com uma realização;

As Figuras 4 e 5 representam estados de operação de dois níveis

e três níveis que descarregam igualmente os capacitores do inversor de NPC, em concordância com as realizações;

As Figuras 6 a 8 ilustram estados de operação de três níveis que não descarregam necessária e igualmente os capacitores do inversor de NPC, em concordância com realizações;

As Figuras 9 a 14 ilustram estados operacionais redundantes complementares que podem carregar ou descarregar respectivamente um capacitor no lugar do outro, em concordância com realizações;

A Figura 15 é um diagrama de controle que descreve um sistema de controle para controlar o inversor de NPC apesar do carregamento desequilibrado, em concordância com uma realização;

A Figura 16 é um fluxograma que representa uma maneira de controlar o inversor de NPC de várias formas dependendo da extensão ao qual a carga é desequilibrada, em concordância com uma realização;

A Figura 17 é um diagrama de circuito de um inversor de ponto neutro grampeado (NPC) de quatro fios, em concordância com uma realização;

A Figura 18 é um diagrama de controle que representa uma maneira de controlar o inversor de NPC da Figura 17 apesar do carregamento desequilibrado, em concordância com uma realização; e

A Figura 19 é um fluxograma de um método para operar o inversor de NPC da Figura 17 com base na extensão para a qual a carga é desequilibrada, em concordância com uma realização.

DESCRIÇÃO DETALHADA DA INVENÇÃO

Uma ou mais realizações específicas da presente invenção serão descritas abaixo. Em um esforço para fornecer uma descrição concisa dessas realizações, todas as características de uma implantação real podem não ser descritas no relatório descritivo. Deve ser apreciado que, no desenvolvimento de qualquer tal implantação real, assim como qualquer projeto de design ou

engenharia, inúmeras decisões específicas de implantação precisam ser tomadas para alcançar os objetivos específicos dos desenvolvedores, tais como conformidade com as restrições relacionadas a sistemas e relacionadas a negócios, que podem variar de uma implantação à outra. Além
5 do mais, deve ser apreciado que tal um esforço de desenvolvimento pode ser complexo e consumir tempo, mas, não obstante, seria um empreendimento de rotina de design, fabricação e manufatura para que as pessoas de habilidade comum tenham o benefício desta revelação.

Ao introduzir elementos de várias realizações da presente
10 invenção, os artigos “um,” “uma,” “o,” “a,” “dito” e “dita” são destinados a significar que há um ou mais dos elementos. Os termos “compreender,” “incluir” e “ter” são destinados a serem inclusivos e significam que pode haver elementos adicionais além dos elementos listados.

A presente revelação se refere ao controle de uma fonte de
15 alimentação ininterrupta (FAI) que emprega um inversor de ponto neutro grampeado (NPC). Em particular, a presente revelação refere-se a um inversor de NPC que pode ser operado tanto em um modo de três níveis ou maior como em um modo de dois níveis dependendo da extensão de desequilíbrio de cargas. A operação de três ou mais níveis pode fornecer determinadas
20 vantagens em operação de dois níveis, tais como uma baixa distorção harmônica de correntes de corrente alternada (CA), perdas de comutação relativamente menores, e menos bloqueio de tensão dos dispositivos de comutação no inversor de NPC. Por outro lado, a operação de três níveis pode resultar em desequilíbrios no Nível de tensão de CC no inversor de NPC
25 quando a carga for desequilibrada. Sob operação de dois níveis, o inversor de NPC pode operar de forma apropriada, inclusive com uma carga altamente desequilibrada. Consequentemente, a presente revelação ensina uma fonte de alimentação ininterrupta (FAI) que controla um inversor de NPC para operar em

um modo de três níveis quando uma carga for substancialmente equilibrada (isto é, completamente equilibrado ou somente moderadamente desequilibrado—ou seja, desequilibrado além da extensão de que determinadas medidas corretivas tomadas em um modo de três níveis
 5 poderiam mitigar tal uma carga desequilibrada moderada). O UPS pode controlar o inversor de NPC para operar em um modo de dois níveis quando a carga for substancialmente desequilibrada (isto é, mais do que moderadamente desequilibrada—ou seja, tão desequilibrada que as medidas corretivas tomadas em um modo de três níveis não mitigariam os efeitos do carregamento
 10 desequilibrado).

Um exemplo de tal sistema de fonte de alimentação ininterrupta (FAI) 10 aparece na Figura 1. O Sistema UPS 10 inclui uma fonte de alimentação ininterrupta (FAI) 12 que alimenta uma carga 14. Uma fonte de potência 16 abastece o UPS 12 com potência de corrente alternada (CA). A
 15 fonte de potência 16 pode representar, por exemplo, potência de utilidade de um grelha elétrica ou um gerador local ou remoto. Um retificador 18 pode converter a potência CA em potência de corrente direta (CC). Uma parte dessa potência de CC pode ser armazenada em uma bateria 20 ou outro dispositivo adequado de armazenamento de energia. Um inversor de ponto neutro
 20 grampeado (NPC) 22 pode converter a potência de CC do retificador 18 e/ou a bateria 20 em potência CA de três fases abastecido à carga 14.

O inversor de NPC 22 pode operar em um modo de três níveis sob condições substancialmente equilibradas (isto é, completamente equilibradas ou somente moderadamente desequilibradas—ou seja, desequilibrado além da
 25 extensão de que determinadas medidas corretivas tomadas em um modo de três níveis poderiam mitigar tal uma carga desequilibrada moderada). Sob condições substancialmente desequilibradas (isto é, mais do que moderadamente desequilibradas—ou seja, tão desequilibradas que medidas corretivas tomadas

em um modo de três níveis não mitigariam os efeitos do carregamento desequilibrado), o inversor de NPC 22 pode operar em um modo de dois níveis para fornecer equilíbrio suficiente. Deve ser apreciado que a operação no modo de três níveis é geralmente preferencial, à medida que a qualidade da forma de onda CA abastecida à carga 14 pode ser de certa forma melhor do que a abastecida no modo de dois níveis. Apesar de o inversor de NPC 22 ser descrito como operante tanto em um modo de dois níveis como em um modo de três níveis, deve-se compreender que, em outras realizações, o inversor de NPC 22 pode operar em um modo maior do que três níveis. Em qualquer caso, o inversor de NPC 22 pode operar em um modo dois níveis sob condições substancialmente desequilibradas.

Um controlador 24 pode receber várias medidas elétricas 26 de vários locais na UPS 12 e liberar sinais de controle 28 para controlar o inversor de NPC 22 nos modos de dois níveis ou de três níveis. Para determinar os sinais de controle 28, o controlador de UPS 24 pode empregar um processador acoplado de forma operativa à memória e/ou armazenamento. O processador e/ou outro conjunto de circuito de processamento de dados podem realizar instruções armazenadas em qualquer artigo de fabricação que tenha um ou mais meios legíveis em máquina tangíveis que armazenam pelo menos coletivamente tais instruções. A memória e/ou armazenamento pode representar tais artigos de fabricação. Entre outras coisas, a memória e/ou o armazenamento podem representar memória de acesso aleatório, memória somente de leitura, memória regravável, um disco rígido, ou discos ópticos. Adicionalmente ou de forma alternativa, o controlador de UPS 24 pode incluir uma matriz de porta de campo programável (FPGA) ou um circuito integrado específico de aplicativo (ASIC) que foi programado para realizar as técnicas discutidas no presente documento ou para sustentar o processador (por exemplo, auxiliando na comunicação).

Os sinais de controle 28 podem controlar a operação de vários comutadores do inversor de NPC 22. Um diagrama de circuito que ilustra esses comutadores aparece na Figura 2. Deve ser apreciado que o diagrama de circuito do inversor de NPC 22 mostrado na Figura 2 geralmente ilustra uma configuração de três fios. Uma configuração particular de quatro fios será mais discutida abaixo em referência à Figura 17. No exemplo da Figura 2, uma diferença de tensão VCC representa a tensão CC abastecida ao inversor de NPC 22. Os capacitores C1 e C2 podem ser respectivamente tensões de capacitor Vdc1 e Vdc2. Entre os capacitores C1 e C2, há um ponto neutro que é grampeado por diodos cada uma das três fases do inversor de NPC 22. As três fases do inversor de NPC 22 são ilustradas como R, Y, e B. Em outro lugar, a nomenclatura correspondente U, V, e W também pode ser usada. Deve ser apreciado que R, Y, e B, e U, V, e W se referem simplesmente às três fases (por exemplo, 1, 2, e 3) de potência abastecida à carga 14. Na Figura 2, o inversor de NPC 22 é ilustrado como incluindo o conjunto de circuito para essas três fases. Especificamente, uma primeira fase (por exemplo, R) inclui diodos de grampeamento DR1 e DR2, uma segunda fase (por exemplo, Y) inclui diodos de grampeamento DY1 e DY2, e uma terceira fase (por exemplo, B) inclui diodos de grampeamento DB1 e DB2. Cada fase também inclui quatro comutadores mostrados respectivamente como SR1, SR2, SR3, e SR4; SY1, SY2, SY3, e SY4; e SB1, SB2, SB3, e SB4.

Ligar e desligar os comutadores SR1, SR2, SR3, SR4, SY1, SY2, SY3, SY4, SB1, SB2, SB3, e SB4 em configurações específicas produzirá formas específicas de onda CA à carga 14. Em um exemplo, o controlador 24 pode empregar um esquema de modulação de comprimento de pulso de vetor de espaço (SVPWM) para gerar as fases de potência abastecida à carga 14 através do inversor de NPC 22. Um exemplo de um hexágono SVPWM de três níveis 30 aparece na Figura 3, representando os vários estados que podem ser

obtidos com o uso de modulação de comprimento de pulso de vetor de espaço. Conforme ilustrado no hexágono SVPWM 30 da Figura 3, uma ordenada representa um componente imaginário de potência (Im) e uma abscissa representa o componente real de potência (Re). As três fases de potência, mostradas aqui como U, V, e W são ilustradas separadas uma da outra em 120%. Cada ponto no hexágono SVPWM 30 representa um estado de comutação do inversor de NPC 22. Para fornecer um exemplo, o estado de comutação PNN, localizado mais distante ao longo de eixo geométrico real no hexágono SVPWM 30, pode ser obtido definindo os comutadores do inversor de NPC 22 conforme segue:

SR1	LIGADO
SR2	LIGADO
SR3	DESLIGADO
SR4	DESLIGADO
SY1	DESLIGADO
SY2	DESLIGADO
SY3	LIGADO
SY4	LIGADO
SB1	DESLIGADO
SB2	DESLIGADO
SB3	LIGADO
SB4	LIGADO

Em outras palavras, para o estado de comutação PNN, a primeira Fase (por exemplo, R) recebe uma tensão de aproximadamente $\frac{+V_{dc}}{2}$, a segunda fase (por exemplo, Y) recebe uma tensão de aproximadamente $\frac{-V_{dc}}{2}$, e a terceira fase (por exemplo, B) também receberá uma tensão de aproximadamente $\frac{-V_{dc}}{2}$. Em outro exemplo, o estado OPN pode ser obtido

definindo os comutadores do inversor de NPC 22 conforme se segue:

SR1	DESLIGADO
SR2	LIGADO
SR3	LIGADO
SR4	DESLIGADO
SY1	LIGADO
SY2	LIGADO
SY3	DESLIGADO
SY4	DESLIGADO
SB1	DESLIGADO
SB2	DESLIGADO
SB3	LIGADO
SB4	LIGADO

Desse modo, o estado OPN pode ser obtido conectando a primeira fase ao ponto neutro (por exemplo, representando um vetor zero), a segunda fase (por exemplo, Y) pode receber uma tensão de $\frac{+V_{dc}}{2}$, e a terceira fase (por exemplo, B) pode receber uma tensão de $\frac{-V_{dc}}{2}$.

O controlador 24 pode aplicar os estados mostrados no hexágono SVPWM 30 de acordo com qualquer modo de três níveis adequado de operação quando a carga 14 for substancialmente equilibrada. Conforme pode ser visto no hexágono SVPWM 30 da Figura 3, há quatro grupos de vetor em um total de estados de 27 SVPWM. Um primeiro grupo de vetor representa estados que oferecem um índice de modulação de vetor completo e ocorre nos cantos externos do hexágono SVPWM 30. Esses incluem os estados PNN, PPN, NPN, NPP, NNP, e PNP. Conforme será discutido em maiores detalhes abaixo, esses seis vetores completos são os mesmos vetores usados em um modo de dois níveis. Ao operar no modo de dois níveis, somente esses seis estados podem ser empregados. Adicionalmente, conforme será também discutido em maiores detalhes abaixo, os capacitores C1 e C2 do inversor de NPC 22 não carregam ou descarregam quando esses seis estados são aplicados.

Um segundo grupo de vetor é um vetor completo dividido por $\sqrt{3}$, que ocorre entre os cantos do hexágono SVPWM 30. Esses estados incluem PON, OPN, NPO, NOP, ONP, e PNO. Os estados nesse segundo grupo de vetor carregarão ou descarregarão um dos capacitores C1 ou C2 quando aplicados. Conforme será descrito adicionalmente abaixo, o efeito de carregamento e descarregamento dos capacitores C1 e C2 do inversor de NPC 22 pode ser inconsequente quando a carga 14 for completamente equilibrada. Quando a carga 14 for completamente equilibrada, a quantidade líquida de carregamento e descarregamento em todos esses estados será também

equilibrada e não resultará em variações nas tensões de capacitor C1 e C2, Vdc1 e Vdc2.

Um terceiro grupo de vetor representa os vértices internos do hexágono SVPWM 30 e fornece um índice de modulação de menos ou igual a 0,5 de um vetor completo. Conforme pode ser visto no hexágono SVPWM 30, os vértices internos do hexágono SVPWM 30 são redundantes—ou seja, cada vetor pode ser obtido por meio de dois diferentes estados. Os estados nesse terceiro grupo de vetor incluem POO, ONN, PPO, OON, OPO, NON, OPP, NOO, OOP, NNO, POP, e ONO. Conforme será discutido em maiores detalhes abaixo, quando esses estados SVPWM são aplicados, os capacitores C1 e C2 do inversor de NPC 22 podem carregar ou descarregar. Sob operação normal de três níveis com uma carga completamente equilibrada, o carregamento e descarregamento de capacitor podem ser de pouca consequência quando esses vários estados redundantes são aplicados substancial e igualmente (por exemplo, conforme geralmente realizado com o uso de um modo operacional normal adequado de três níveis). Por outro lado, os efeitos de cargas moderadamente desequilibradas podem ser mitigados selecionando estrategicamente estados redundantes particulares desse grupo de vetor para carregar e/ou descarregar os capacitores C1 e C2 do inversor de NPC 22.

Um quarto e último grupo de vetor representa três estados redundantes SVPWM que produzem um denominado vetor morto no centro do hexágono SVPWM 30. Esses três estados SVPWM incluem PPP, OOO, e NNN. Esses estados não carregam ou descarregam os capacitores C1 e C2. De forma geral, esses estados não são usados para controlar o inversor de NPC 22 em um modo de três níveis.

Conforme mencionado acima, os estados de vetor completo (por exemplo, do primeiro grupo de vetor) associados aos vértices do hexágono SVPWM 30 não carregam ou descarregam os capacitores C1 ou C2 de forma

desigual. As Figuras 4 e 5, por exemplo, representam o diagrama de circuito simplificado dos estados PPN e PNN, respectivamente, a partir desse grupo de vetor. Referindo-se primeiro à Figura 4, quando o controlador 24 controla o inversor de NPC 22 para operar no estado PPN, a primeira fase (por exemplo, R) e a segunda fase (por exemplo, Y) recebem potência por meio do trilho positivo do barramento CC conectado ao capacitor C1. A terceira fase (por exemplo, B) recebe potência do trilho negativo do barramento CC. Os capacitores C1 e C2 não são carregados ou descarregados de forma desigual.

Do mesmo modo, conforme ilustrado na Figura 5, os capacitores C1 e C2 do inversor de NPC 22 não são carregados ou descarregados de forma desigual quando o controlador 24 fizer com que o inversor de NPC 22 aplique o estado PNN. Conforme visto na Figura 5, quando o controlador 24 fizer com que o inversor de NPC 22 aplique o estado PNN, a primeira fase (por exemplo, R) pode receber potência do trilho positivo do barramento CC e, enquanto a segunda fase (por exemplo, Y) e a terceira fase (por exemplo, B) recebem potência do trilho negativo do barramento CC. Conforme ilustrado na Figura 5, os capacitores C1 e C2 não são carregados ou descarregados de forma desigual.

Por outro lado, conforme ilustrado nas Figuras 6 a 8, quando determinados outros estados SVPWM são aplicados ao inversor de NPC 22, os capacitores C1 e C2 podem carregar ou descarregar de forma desigual. Por exemplo, quando o controlador 24 aplicar o estado SVPWM PON, a primeira fase (por exemplo, R) recebe potência do trilho positivo do barramento CC, a terceira fase (por exemplo, B) recebe potência do trilho negativo do barramento CC, e a segunda fase (por exemplo, Y) é conectada ao ponto neutro, produzindo respectivamente as correntes i_R , i_B , e i_Y . Visto que a segunda fase (por exemplo, Y) é conectada ao ponto neutro, uma corrente neutra i_N se fecha no nodo compartilhado por C1 e C2. Quando a carga 14 for equilibrada, os

capacitores C1 e C2 pode igualmente carregar e/ou descarregar. O grau no qual a carga 14 é desequilibrada, no entanto, pode fazer com que os capacitores C1 e C2 carreguem de forma desigual. Esse carregamento desigual dos capacitores C1 ou C2 pode causar impacto na tensão de barramento CC.

No exemplo da Figura 7, o controlador 24 aplicou o estado POO ao inversor de NPC 22. Conforme discutido acima, o estado SVPWM POO representa um dos estados redundantes que alcança um vetor um dos vértices internos do hexágono SVPWM 30 da Figura 3. No exemplo da Figura 7, quando o estado SVPWM POO for aplicado, a primeira fase (por exemplo, R) é conectada ao trilho positivo do barramento CC, e a segunda fase (por exemplo, Y) e terceira fase (por exemplo, B) são conectados ao ponto neutro. Quando o estado SVPWM POO for aplicado, os capacitores C1 e C2 serão necessariamente carregados ou descarregados de forma desigual.

Esse carregamento ou descarregamento desigual também ocorre necessariamente quando o estado SVPWM OON for aplicado ao inversor de NPC 22, conforme mostrado na Figura 8. Conforme pode ser visto, no estado OON, a primeira fase (por exemplo, R) e a segunda fase (por exemplo, Y) são conectadas ao ponto neutro entre os capacitores C1 e C2. A terceira fase (por exemplo, B) é conectada ao trilho inferior do barramento CC. Conforme pode ser visto na Figura 8, os capacitores C1 e C2 carregarão ou descarregarão necessariamente em diferentes quantidades no estado OON.

Sob operação de modo normal de três níveis com uma carga completamente equilibrada, a descarga desigual dos capacitores C1 e C2 nos vários estados não será problemática. Ou seja, a operação normal do modo de três níveis pode envolver aplicar os estados SVPWM que carregam ou descarregam o capacitor C1 mais do que C2 em número igual a esses estados que carregam ou descarregam capacitor C2 mais do que C1. A operação

normal de modo de três níveis pode envolver, por exemplo, alternar entre os estados redundantes SVPWM POO e ONN, PPO e OON, OPO e NON, OPP e NOO, OOP e NNO, e POP e ONO quando o controlador 24 aplicar vetores no hexágono interno do hexágono SVPWM 30.

Quando a carga for moderadamente desequilibrada, o controlador 24 conforme ilustrado nas Figuras 9 a 14 podem variar o modo que esses estados redundantes SVPWM são aplicados para mitigar o impacto do carregamento desigual. As Figuras 9 a 14 ilustram, em particular, os estados redundantes SVPWM e da maneira na qual os estados redundantes podem ser selecionados para considerar cargas moderadamente desequilibradas. Na seleção estratégica de um estado redundante no outro para alcançar um dado vetor mediante realização de um modo de três níveis de operação, o controlador 24 pode considerar desequilíbrios relativamente menores na carga 14. Pode-se recordar que, para fins dessa revelação, uma carga moderadamente desequilibrada pode ser considerada “substancialmente equilibrada” devido ao fato de que a seleção dos estados redundantes SVPWM apropriados pode evitar que o carregamento e descarregamento desigual do capacitor de desestabilização o inversor de NPC 22 durante a operação de modo de três níveis.

Considerando a Figura 9, dois estados redundantes POO e ONN são ilustrados. Qualquer um desses dois estados pode ser usado substancialmente de forma intercambiável para obter o mesmo vetor no hexágono SVPWM 30. A aplicação de um desses estados redundantes a mais do que o outro poderia fazer com que os capacitores C1 e C2 carreguem e descarreguem de uma maneira diferente. Por exemplo, o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2 no estado POO. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado ONN.

Os efeitos similares podem ser vistos nos outros estados redundantes. Por exemplo, conforme visto na Figura 10, o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2 quando o estado PPO for aplicado. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado redundante OON correspondente. Na Figura 11, pode-se observar que o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2 quando o estado OOP for aplicado. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado redundante NNO correspondente. No estado POP, conforme ilustrado na Figura 12, o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado redundante ONO correspondente. Conforme visto na Figura 13, o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2 quando o estado OPO for aplicado. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado redundante NON correspondente. Finalmente, em referência à Figura 14, o capacitor C1 pode ser carregado ou descarregado mais do que o capacitor C2 quando o estado OPP for aplicado. O capacitor C2 pode ser carregado ou descarregado mais do que o capacitor C1 no estado redundante NOO correspondente.

O controlador 24 pode variar sua seleção desses estados redundantes dependendo da extensão a qual as tensões através dos capacitores C1 e C2 diferem uma da outra. Por exemplo, o controlador 24 pode aplicar um esquema de controle 32 as mostrado na Figura 15. No exemplo do esquema de controle 32 mostrado na Figura 15, o controlador 24 pode receber um valor Vdc1 como uma entrada 34 e um valor Vdc2 como uma entrada 36. Conforme discutido acima, os valores Vdc1 e Vdc2 representam as tensões através dos capacitores C1 e C2, respectivamente. Essas entradas 34 e 36 podem ser comparadas em um bloco de soma 38. Por exemplo, um valor Vdc2

pode ser subtraído de um valor V_{dc1} .

A diferença entre a diferença de tensão do primeiro capacitor (por exemplo, V_{dc1}) e a diferença de tensão através do segundo capacitor (por exemplo, V_{dc2}) pode inserir um bloco de determinação de transição 40.

5 Dependendo da extensão a qual os valores V_{dc1} e V_{dc2} diferem um do outro—representam a extensão a qual a carga 14 é desequilibrada—o bloco de determinação de transição 40 pode fazer com que o inversor de NPC 22 opere em um modo de três níveis ou um modo de dois níveis. Especificamente, embora a saída do bloco de soma 38 tenha uma magnitude de menos de
10 algum limiar (por exemplo, quando a total diferença de tensão do barramento CC VCC for de 800 volts, aproximadamente 10 volts), o bloco de determinação de transição 40 pode fazer com que o inversor de NPC 22 opere em um modo de três níveis exceto por um modo de dois níveis. Sob essas condições, pode-se compreender que a carga 14 é substancialmente equilibrada. Quaisquer
15 efeitos moderadamente desequilibrados de diferenças de tensão sub-limiares entre a diferença de tensão do primeiro capacitor (por exemplo, V_{dc1}) e a diferença de tensão através do segundo capacitor (por exemplo, V_{dc2}) podem ser mitigados aplicando de forma seletiva os estados redundantes para carregar ou descarregar um capacitor mais do que o outro.

20 Quando a saída do bloco de soma 38 tiver uma magnitude maior do que o limiar, o bloco de transição 40 pode fazer com que o inversor de NPC 22 opere um dois níveis exceto pelo modo de três níveis. Especificamente, conforme discutido acima, um modo de dois níveis pode oferecer de certa forma maior distorção harmônica, menor eficiência, e uma menor classificação
25 de potência por conversor, mas pode operar de forma satisfatória quando a carga 14 for substancialmente desequilibrada. Conforme mencionado acima, o modo de dois níveis pode empregar somente os seis estados SVPWM nos vértices do hexágono SVPWM 30, que carregam ou descarregam os

capacitores C1 e C2 de forma desigual.

A diferença entre um valor Vdc1 e um valor Vdc2 liberada pelo bloco de soma 38 pode também ser processada através de um Bloco de controlador PI 42. no esquema de controle 32 fornecido na Figura 15, o Bloco de controlador PI 42 executa a operação $\frac{num(s)}{s}$. O valor resultante liberado pelo bloco de controlador PI 42 pode considerar variações menores em Vdc1 e Vdc2, que são as medições geralmente instantâneas, ao longo do tempo.

A saída do bloco de controlador PI 42 pode ser liberada como uma saída de desvio de CC 44. Essa saída de desvio de CC 44 pode ser usada pelo controlador 24 para compensar as cargas moderadamente desequilibradas que permanecem substancialmente equilibradas—ou seja, as diferenças entre os valores Vdc1 e Vdc2 são suficientemente baixas o bastante (por exemplo, abaixo do limiar) para serem ajustadas enquanto ainda se mantêm no modo de três níveis. Em particular, o controlador 24 pode modificar o modo de três níveis com base nos estados redundantes SVPWM discutidos acima em referência às Figuras 9 a 14. Ou seja, aplicando de forma seletiva os estados redundantes para carregar ou descarregar um capacitor particular C1 ou C2, o controlador 24 pode considerar tais cargas moderadamente desequilibradas 14 (em efeito, mantendo a carga 14 substancialmente equilibrada).

O esquema de controle 32 pode também envolver determinados controles de previsão para controlar o retificador 18 e o inversor de NPC 22. Por exemplo, um valor de referência 46 (por exemplo, 800 volts) pode ser comparado a um valor Vdc, mostrado como uma entrada 48, em um bloco de soma 50. A referência CC 46 pode representar qualquer referência alvo de diferença de tensão no barramento CC ao inversor de NPC 22. A entrada 48 representa o valor real medido dessa diferença de tensão. A diferença entre a referência CC 46 e uma saída de valor Vdc 48, liberada pelo bloco de soma 50,

pode ser processada através de um bloco de controlador PI 52. O bloco de controlador PI 52 pode aplicar qualquer transformação adequada, tal como $\frac{10s+1000}{s}$. A saída do bloco de controlador PI 52 pode ser usada como uma saída de erro de CC 54.

Uma forma de onda de referência 55 pode ser multiplicada pela saída do PI controlador 52. Adicionalmente, a forma de onda de referência 55 pode ser processada através de um bloco de aprimoramento de cruzamento zero 58, que pode ser pesado em um bloco de peso 60 (por exemplo, pesado por 2). O erro CC 54, multiplicado pela forma de onda de referência 55 no bloco de multiplicação 56, pode ser adicionado ao desvio de CC 44 em um bloco de soma 62. Também no bloco de soma 62, a saída do bloco de peso 60 pode ser subtraída. Um valor liberado pelo bloco de soma 62 pode ser usado em um bloco de controle de previsão 64. O bloco de controle de previsão 64 pode determinar a forma de onda de referência de modulação de comprimento de pulso (PWM) apropriada para controlar o inversor de NPC 22 e/ou o retificador 18.

A determinação para operar em um modo de dois níveis ou três níveis, conforme discutido acima pode tomar forma conforme geralmente representado por um fluxograma 66 da Figura 16. O fluxograma 66 pode começar quando o controlador 24 determinar a diferença instantânea entre um valor Vdc1 e Vdc2 (bloco 68). Essa diferença pode representar a extensão a qual a carga 14 não é completamente equilibrada (inclusive se a carga 14 permanece “substancialmente equilibrada”). Embora a diferença entre um valor Vdc1 e Vdc2 permaneça abaixo de um primeiro limite (por exemplo, baixa o suficiente para não ser mitigável por meio de operação modificada de três níveis) (bloco de decisão 70), o controlador 24 pode realizar a operação normal de três níveis do inversor de NPC 22 (bloco 72). O controlador 24 pode realizar operação normal de três níveis do inversor de NPC 22 de qualquer maneira adequada.

Quando a diferença entre os valores V_{dc1} e V_{dc2} estão acima do primeiro limite (bloco de decisão 70), mas abaixo de um segundo limite (bloco de decisão 74), o controlador 24 pode realizar uma operação modificada de três níveis (bloco 76). Sob essa condição, a carga 14 pode ser moderadamente

5 desequilibrada, mas pode ainda ser considerada “substancialmente equilibrada” devido ao fato de que a operação modificada de três níveis pode mitigar suficientemente o efeito desequilibrado. Especificamente, o controlador 24 pode selecionar estados redundantes específicos do hexágono interno do hexágono SVPWM 30 da Figura 3. O controlador 24 pode selecionar os

10 estados redundantes específicos para carregar e/ou descarregar os capacitores C1 e C2 para considerar esse valor de desvio (por exemplo, conforme observado em referência à saída de desvio de CC 44 da Figura 15).

Quando a diferença entre os valores V_{dc1} e V_{dc2} exceder tanto o primeiro limite (bloco de decisão 70) quanto o segundo limite (bloco de decisão

15 74), a operação no modo modificado de três níveis de bloco 76 pode considerar insuficientemente a natureza desequilibrada da carga 14. Sob tais condições, a carga 14 pode ser considerada substancialmente desequilibrada. O controlador 24 pode fazer com que o inversor de NPC 22 para operar no modo de dois níveis com o uso de qualquer técnica adequada. Ao operar no modo de dois

20 níveis, o controlador 24 pode aplicar somente os estados SVPWM dos vértices externos do hexágono SVPWM 30 da Figura 3 (por exemplo, PNN, PPN, NPN, NPP, NNP, e PNP).

A discussão acima também pode aplicar a uma configuração de 4 fios do inversor de NPC 22, tais como o diagrama de circuito de um inversor de

25 NPC de 4 fios 22 geralmente mostrado na Figura 17. No exemplo da Figura 17, o inversor de NPC 22 abastece três fases (por exemplo, R, Y, e B) de potência liberada à carga 14. Uma linha neutra 80 do ponto neutro do inversor de NPC 22 é também conectada à carga 14. Um indutor 82 e um IGBT de bloqueio

reverso 84 (e/ou módulo de comutador estático (SSM)) pode conectar o ponto neutro do inversor de NPC 22 a uma quarta perna do inversor de NPC que inclui comutadores N1 e N4. Em algumas realizações, comutadores adicionais N2 e N3 entre os comutadores N1 e N4 podem estar presentes, mas podem permanecer fechados. Como tal, os comutadores N2 e N3 não são mostrados na Figura 17.

A configuração de 4 fios do inversor de NPC 22 da Figura 17 pode operar de uma maneira similar à configuração de 3 fios do inversor de NPC 22 da Figura 2. Ou seja, embora a carga 14 permaneça substancialmente equilibrada, o inversor de NPC 22 pode operar em um modo de três níveis e o IGBT de bloqueio reverso 84 pode ser aberto. Os comutadores N1 e N4 podem também permanecer abertos sob essas condições. Se a carga 14 se tornar desequilibrada além de alguma quantidade limiar, o IGBT de bloqueio reverso 84 e/ou SSM pode fechar, unindo a quarta perna do inversor de NPC 22 ao ponto neutro na linha neutra 80. Doravante, o controlador 24 pode comutar os comutadores N1 e N4 de qualquer maneira adequada para regular a corrente neutra na linha neutra 80, enquanto também aprimora a utilização da tensão de barramento CC.

Com a configuração de 4 fios do inversor de NPC 22 mostrado na Figura 17, o controlador 24 pode empregar um esquema de controle 86, conforme mostrado na Figura 18. No esquema de controle 86 da Figura 18, um bloco de controle de conversor 88 pode receber os valores V_{dc1} (numeral 90) e V_{dc2} (numeral 92), assim como a tensão de saída e valores de corrente do inversor de NPC 22 (numeral 94). O bloco de controle de conversor 88 pode empregar qualquer técnica de controle adequada, incluindo aqueles descritos acima, para obter um sinal de modulação 96. Um bloco limitador 98 pode limitar o sinal de modulação aos entre os valores V_{dc1} e V_{dc2} para produzir um sinal 100, aqui rotulado $entradat0$. Um bloco de regra de controle 102 pode receber

a sinal de entrada0 100 e outros dois valor de entradas 104 e 106. O valor de entrada 104, mostrado como entrada1, pode ser determinado de acordo com a

relação $entrada1 = \frac{\frac{V_{dc}}{2}}{V_{dc1} + K1}$, em que Vdc é um valor constante (por exemplo,

800V). De forma similar, o valor de entrada 106, mostrado como entrada 2

pode ser determinado de acordo com a relação $entrada2 = \frac{\frac{V_{dc}}{2}}{V_{dc2} + K1}$.

O bloco de regra de controle 102 pode então aplicar a regra de controle mostrada. Ou seja, quando a sinal de entrada0 100 for maior do que 0, um sinal de saída 108, mostrado como OUT4, a ser determinado de acordo com a relação $OUT4 = entrada0 \cdot entrada1$. De forma similar, quando a sinal de entrada0 100 não for maior do que 0, o sinal de saída 108 OUT4 pode ser igual à relação $OUT4 = -entrada0 \cdot entrada1$. O sinal de saída 108 OUT4 representa um sinal de modulação que pode ser comparado a uma forma de onda triangular para mitigar um corrente terra nos 4 fios do inversor de NPC 22 da Figura 17. Deve ser apreciado que o bloco de regra de controle pode ser empregado para todas as 4 pernas do inversor de NPC 22 da Figura 17 e todas as 3 pernas do retificador 18 para mitigar a corrente terra quando neutro for aterrado.

Conforme mencionado acima, a configuração de 4 fios do inversor de NPC 22 mostrado na Figura 17 pode ser operado de 4 formas diferentes dependendo se a carga 14 é substancialmente equilibrada ou substancialmente desequilibrada. Um fluxograma 110 da Figura 19 representa tal maneira de controlar o inversor de NPC 22 da Figura 17. O fluxograma 110 pode iniciar quando o controlador 24 determinar a diferença instantânea entre os valores Vdc1 e Vdc2 (bloco 112). Quando esse valor de diferença está dentro de algum limite (por exemplo, dentro de aproximadamente 0,5%, 0,6%, 0,7%, 0,8%, 0,9%, 1,0%, ou 1,1% de um valor ideal) (bloco de decisão 114), o controlador

24 pode fazer com que o IGBT de bloqueio reverso 84 e/ou SSM sejam abertos. Consequentemente, o controlador 24 pode não comutar a quarta perna do inversor de NPC 22. Por outro lado, quando a diferença entre os valores V_{dc1} e V_{dc2} do exceder o limite (bloco de decisão 114), o controlador 24 pode fechar o IGBT de bloqueio reverso 84 e/ou SSM (bloco 118). Doravante, o controlador 24 pode comutar os comutadores N1 e N2 para regular a corrente neutra que flui através da linha neutra 80 e para controlar a tensão de barramento CC nos capacitores C1 e C2.

Os efeitos técnicos da presente revelação incluem, entre outras coisas, transições inteligentes entre a operação de dois níveis e três níveis de um inversor de ponto neutro grampeado (NPC) dependendo do equilíbrio da carga. Desse modo, quando a carga for substancialmente equilibrada, uma fonte de alimentação ininterrupta (FAI) que usa um inversor de NPC pode aplicar um modo operacional de três níveis. A operação de três níveis pode fornecer uma maior classificação de potência, uma maior eficiência, e uma menor distorção harmônica conforme comparado a um modo de dois níveis. Além do mais, um UPS de acordo com a presente revelação pode continuar a operar em um modo de três níveis enquanto a carga permanece substancialmente equilibrada, inclusive se algum desequilíbrio da carga ocorrer, manipulando os vetores de comutação redundante mediante aplicação de controle de vetor no inversor de NPC. Finalmente, operando em um modo de dois níveis quando a carga se tornar substancialmente desequilibrada, o UPS pode ter capacidade de continuar para operar apesar das mudanças no equilíbrio da carga.

Esta descrição por escrito usa exemplos para revelar a invenção, incluindo o melhor modo, e também para permitir que qualquer pessoa versada na técnica pratique a invenção, incluindo criar e com o uso de quaisquer dispositivos ou sistemas e executar quaisquer métodos incorporados. O escopo

patenteável da invenção é definido pelas reivindicações, e pode incluir outros exemplos que ocorrem aos que são versados na técnica. Tais outros exemplos são destinados a estarem dentro do escopo das reivindicações se os mesmos tiverem elementos estruturais que não defiram da linguagem literal das reivindicações, ou se os mesmos incluem elementos estruturais equivalentes com diferenças não substanciais da linguagem literal das reivindicações.

REIVINDICAÇÕES

1. SISTEMA DE FONTE DE ALIMENTAÇÃO ININTERRUPTA (FAI), que compreende:

um inversor de ponto neutro grampeado para abastecer potência
5 a uma carga; e

um controlador para controlar o inversor para operar em um modo de três níveis ou mais quando a carga é substancialmente equilibrada e para operar em um modo de dois níveis quando a carga é substancialmente desequilibrada.

10 2. SISTEMA, de acordo com a reivindicação 1, em que o inversor é configurado para se conectar à carga por meio de uma configuração de três fios.

3. SISTEMA, de acordo com a reivindicação 1, em que o inversor é configurado para se conectar à carga por meio de uma configuração
15 de quatro fios.

4. SISTEMA, de acordo com a reivindicação 3, em que o inversor compreende quatro pernas, cujas primeira, segunda e terceira pernas fornecem potência à carga e cuja quarta perna regula uma corrente neutra da carga quando a carga é substancialmente desequilibrada.

20 5. SISTEMA, de acordo com a reivindicação 4, em que o controlador é configurado para controlar a quarta perna para reduzir uma diferença entre diferenças de tensão de capacitores dispostos em lados opostos de um ponto neutro no inversor.

6. SISTEMA, de acordo com a reivindicação 4, em que o
25 inversor compreende um IGBT de bloqueio reverso ou um módulo de comutador estático, ou ambos, entre a quarta perna e um ponto neutro acoplado à primeira, segunda e terceira pernas e o controlador é configurado para controlar o IGBT de bloqueio reverso ou o módulo de comutador estático,

ou ambos, para serem abertos quando a carga for substancialmente equilibrada e para serem fechados quando a carga for substancialmente desequilibrada.

7. SISTEMA, de acordo com a reivindicação 1, em que o
5 inversor compreende três pernas e cada uma das três pernas compreende quatro comutadores, em que o controlador é configurado para ligar ou desligar de forma variada os quatro comutadores de cada perna enquanto o inversor opera no modo de três níveis e para ligar ou desligar de forma variada somente dois dos quatro comutadores de cada perna enquanto os dois remanescentes
10 dos quatro comutadores de cada perna são mantidos ligados enquanto o inversor opera no modo de dois níveis.

8. SISTEMA, de acordo com a reivindicação 1, em que o inversor compreende pelo menos dois capacitores dispostos em lados opostos de um ponto neutro e o controlador é configurado para determinar quando a
15 carga é substancialmente equilibrada e substancialmente desequilibrada com base, pelo menos em parte, em uma diferença entre diferenças de tensão dos capacitores.

9. SISTEMA, de acordo com a reivindicação 8, em que o controlador é configurado para controlar o inversor para operar em um modo
20 normal de três níveis quando a diferença entre as diferenças de tensão dos capacitores excede um primeiro limiar e para operar em um modo modificado de três níveis quando a diferença entre as diferenças de tensão dos capacitores exceder o primeiro limiar, mas não um segundo limiar, em que a carga é substancialmente desequilibrada quando a diferença entre diferenças
25 de tensão dos capacitores excede o segundo limiar.

10. SISTEMA, de acordo com a reivindicação 8, em que o controlador é configurado para controlar o inversor para operar em um modo modificado de três níveis quando a diferença entre as diferenças de tensão dos

capacitores excede algum limiar, mas a carga, de outra maneira, permanece substancialmente equilibrada, em que o inversor é configurado para controlar o inversor para operar no modo modificado de três níveis selecionando estados de modulação de largura de pulso de vetor de espaço redundante que carregam ou descarregam os capacitores de modo a reduzir a diferença entre as diferenças de tensão dos capacitores.

11. SISTEMA, de acordo com a reivindicação 1, em que o controlador é configurado para determinar que a carga é substancialmente desequilibrada quando uma diferença entre diferenças de tensão de capacitores dispostos em lados opostos de um ponto neutro no inversor não pode ser reduzida selecionando os estados de modulação de largura de pulso de vetor de espaço redundante que carregam ou descarregam os capacitores de modo a reduzir a diferença entre as diferenças de tensão dos capacitores.

12. SISTEMA, de acordo com a reivindicação 1, em que o controlador é configurado para fazer com que o inversor opere no modo de dois níveis de acordo com a modulação de comprimento de pulso de vetor de espaço com o uso somente de estados definidos como pontos angulares externos de um hexágono de modulação de comprimento de pulso de vetor de espaço.

13. ARTIGO DE FABRICAÇÃO, que compreende:
um ou mais meios legíveis em máquina tangíveis que compreendem pelo menos coletivamente instruções executáveis por máquina, sendo que as instruções compreendem:

instruções para receber um valor de uma primeira diferença de tensão associada a um primeiro capacitor em um inversor de ponto neutro grampeado;

instruções para receber um valor de uma segunda diferença de tensão associada a um segundo capacitor no inversor de ponto neutro grampeado;

instruções para determinar um valor de uma diferença entre a primeira diferença de tensão e a segunda diferença de tensão;

instruções para determinar quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão não excede um limiar, para operar o inversor de ponto neutro grampeado de acordo com um modo de três níveis ou mais; e

instruções para determinar quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão excede o limiar, para operar o inversor de ponto neutro grampeado de acordo com um modo de dois níveis.

14. ARTIGO DE FABRICAÇÃO, de acordo com a reivindicação 13, em que as instruções compreendem:

instruções para passar a diferença entre a primeira diferença de tensão e a segunda diferença de tensão através de um controlador P I para obter um valor de desvio CC; e

instruções para modificar o modo de três níveis de modo a reduzir o valor de desvio CC.

15. ARTIGO DE FABRICAÇÃO, de acordo com a reivindicação 14, em que as instruções para modificar o modo de três níveis compreendem instruções para selecionar dentre os estados de modulação de largura de pulso de vetor de espaço redundante de modo a reduzir o valor de desvio CC.

16. ARTIGO DE FABRICAÇÃO, de acordo com a reivindicação 14, em que as instruções para modificar o modo de três níveis compreendem instruções para selecionar entre os estados de modulação de largura de pulso de vetor de espaço POO e ONN, PPO e OON, OOP e NNO, POP e ONO, OPO e NON, e OPP e NOO de modo a reduzir o valor de desvio CC.

17. ARTIGO DE FABRICAÇÃO, de acordo com a reivindicação 13, em que as instruções compreendem instruções para determinar, quando a

diferença entre a primeira diferença de tensão e a segunda diferença de tensão exceder o limiar, operar uma quarta perna do inversor de ponto neutro grampeado para regular uma corrente neutra e aumentar a utilização de um barramento de corrente direta (CC) que abastece potência ao inversor de ponto neutro grampeado.

18. ARTIGO DE FABRICAÇÃO, de acordo com a reivindicação 13, em que as instruções compreendem instruções para controlar um IGBT de bloqueio reverso ou um módulo de comutador estático, ou ambos, para serem abertos quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão não exceder o limiar e para serem fechados quando a diferença entre a primeira diferença de tensão e a segunda diferença de tensão exceder o limiar, em que o IGBT de bloqueio reverso ou o módulo de comutador estático, ou ambos, forem dispostos entre uma quarta perna e um ponto neutro acoplado à primeira, segunda e terceira pernas do inversor de ponto neutro grampeado.

19. MÉTODO, que compreende:

determinar, em um controlador, um sinal de modulação para controlar um inversor de quatro fios de ponto neutro grampeado de acordo com um modo de três níveis;

quando o sinal de modulação for maior do que 0, multiplicar, no controlador, o sinal de modulação por um primeiro valor de entrada para obter um valor de saída;

quando o sinal de modulação não for maior do que 0, multiplicar, no controlador, o sinal de modulação pelo negativo e um segundo valor de entrada para obter o valor de saída; e

comparar, no controlador, o valor de saída a uma forma de onda triangular para determinar sinais de controle para controlar o inversor de ponto neutro grampeado para mitigar a corrente terra.

20. MÉTODO, de acordo com a reivindicação 19, em que o primeiro valor de entrada e o segundo valor de entrada são determinados de acordo com as relações a seguir:

$$\text{entrada1} = \frac{\frac{V_{dc}}{2}}{V_{dc1} + K1} ; \text{ e}$$

$$\text{entrada2} = \frac{\frac{V_{dc}}{2}}{V_{dc2} + K1} ;$$

em que entrada1 representa o primeiro valor de entrada, entrada2
 5 representa o segundo valor de entrada, V_{dc} representa uma diferença de tensão de um barramento de corrente direta fornecido ao inversor de ponto neutro grampeado, V_{dc1} representa uma diferença de tensão através de um primeiro capacitor no inversor de ponto neutro grampeado, V_{dc2} representa uma diferença de tensão através de um segundo capacitor no inversor de
 10 ponto neutro grampeado, e $K1$ representa uma constante.

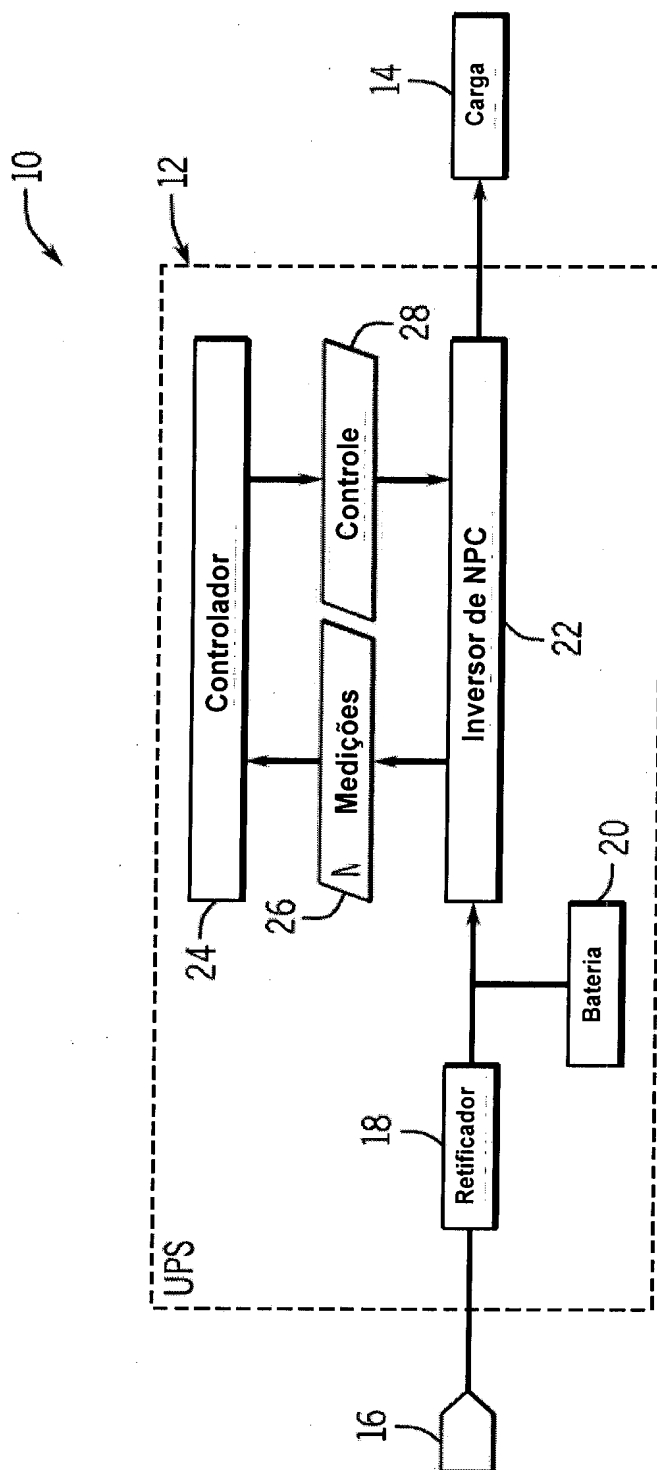


Fig. 1

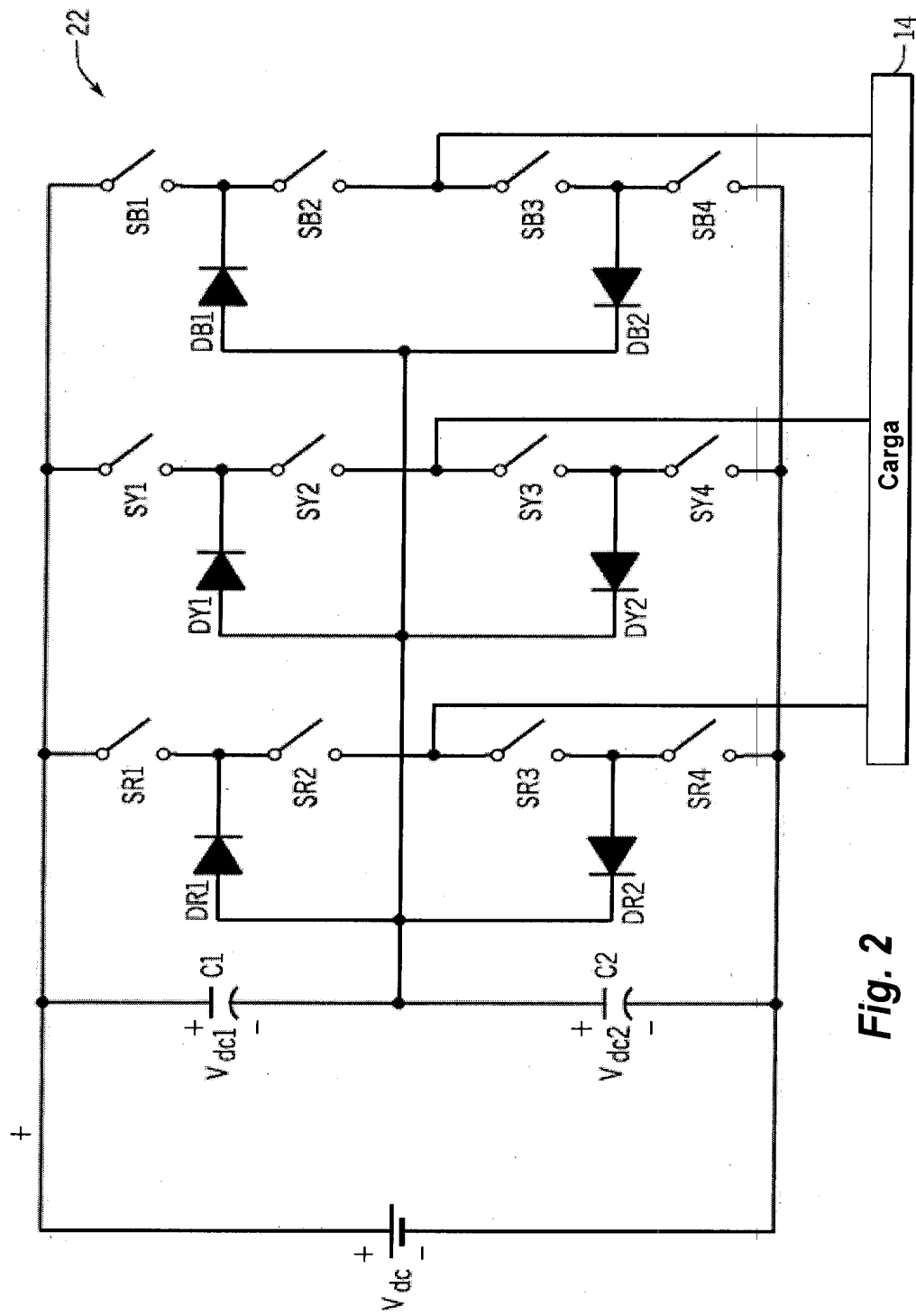
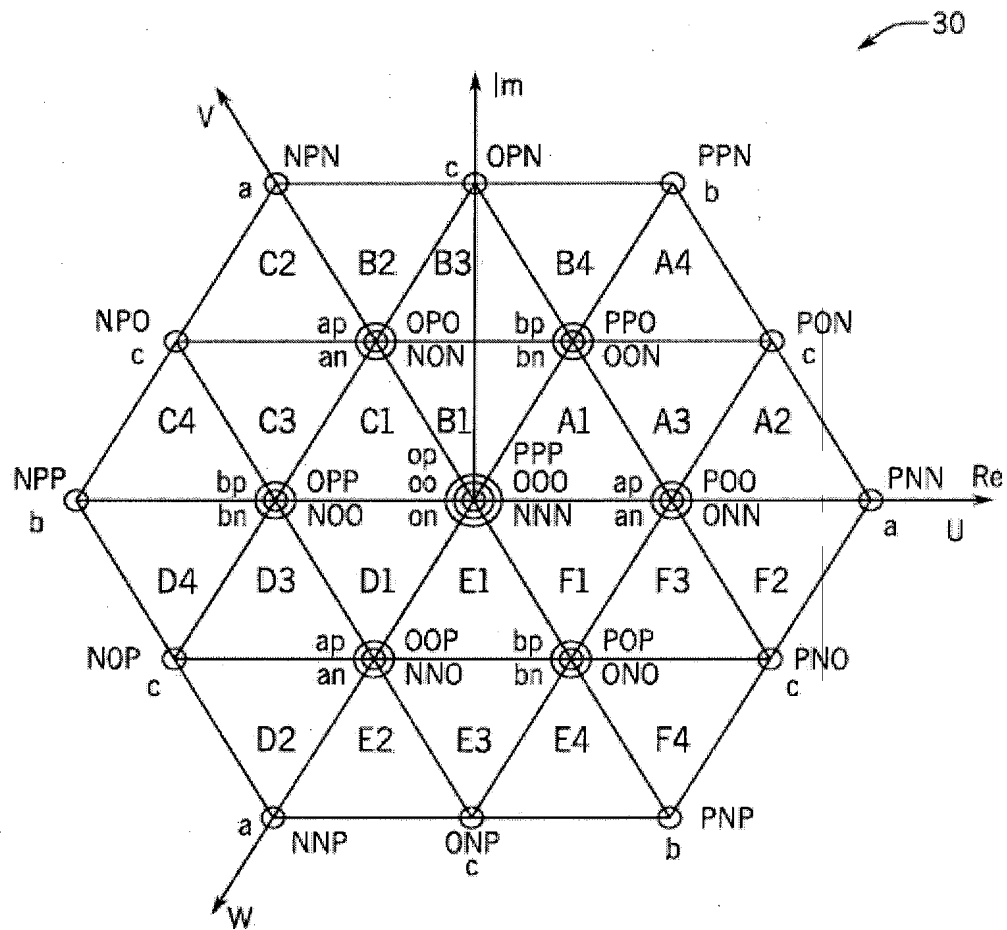


Fig. 2



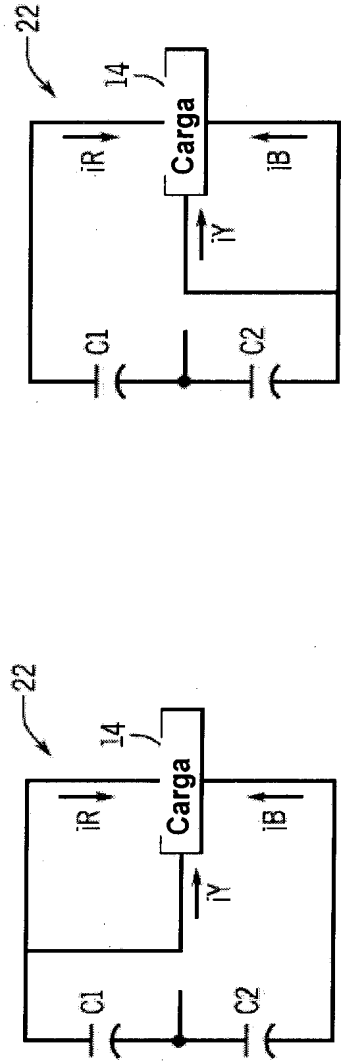


Fig. 5

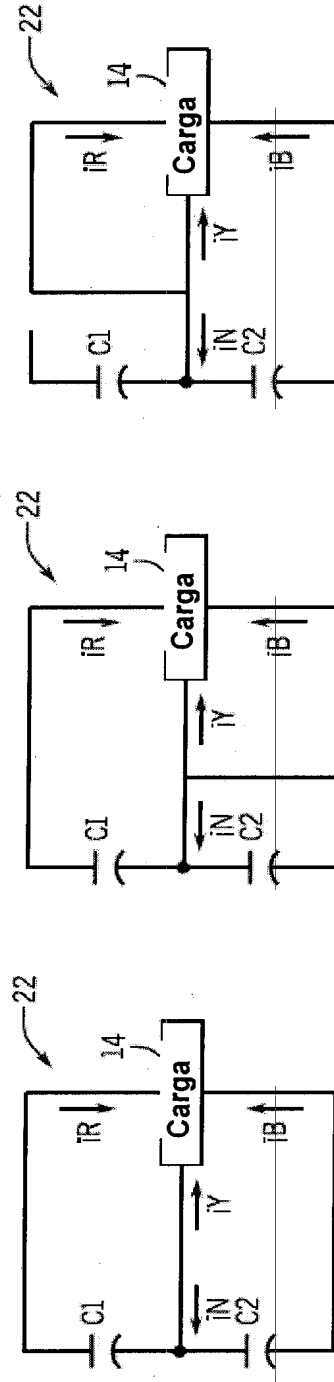
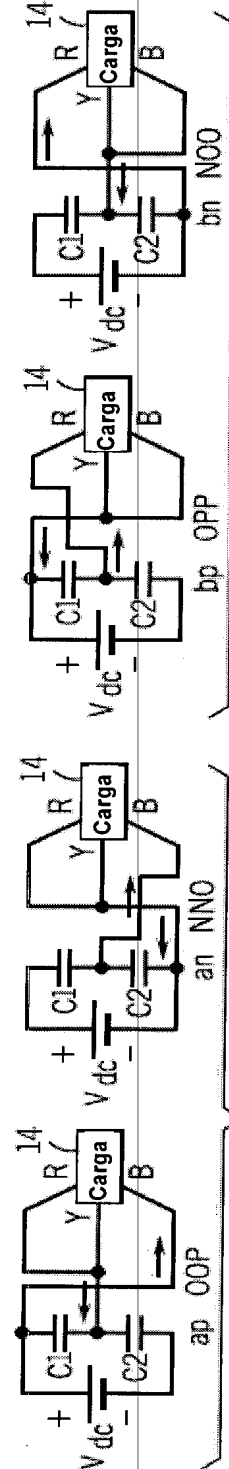
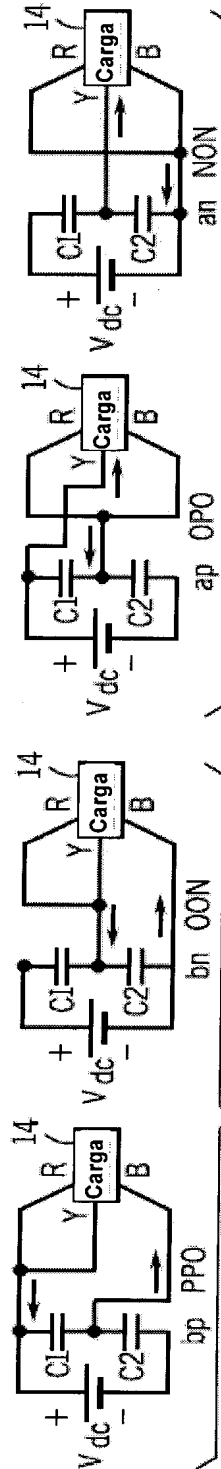
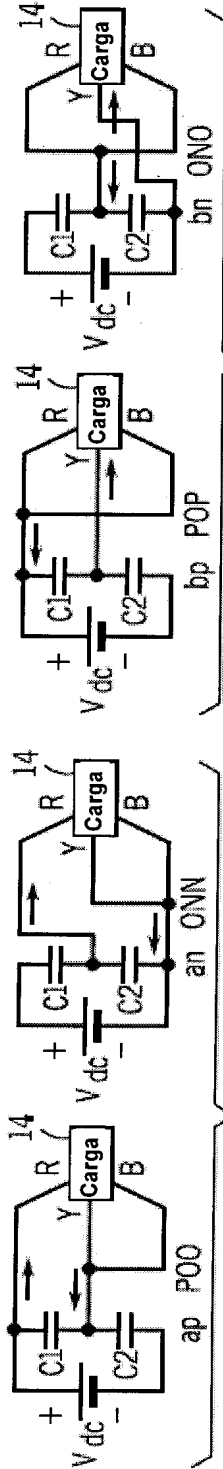


Fig. 7

Fig. 8



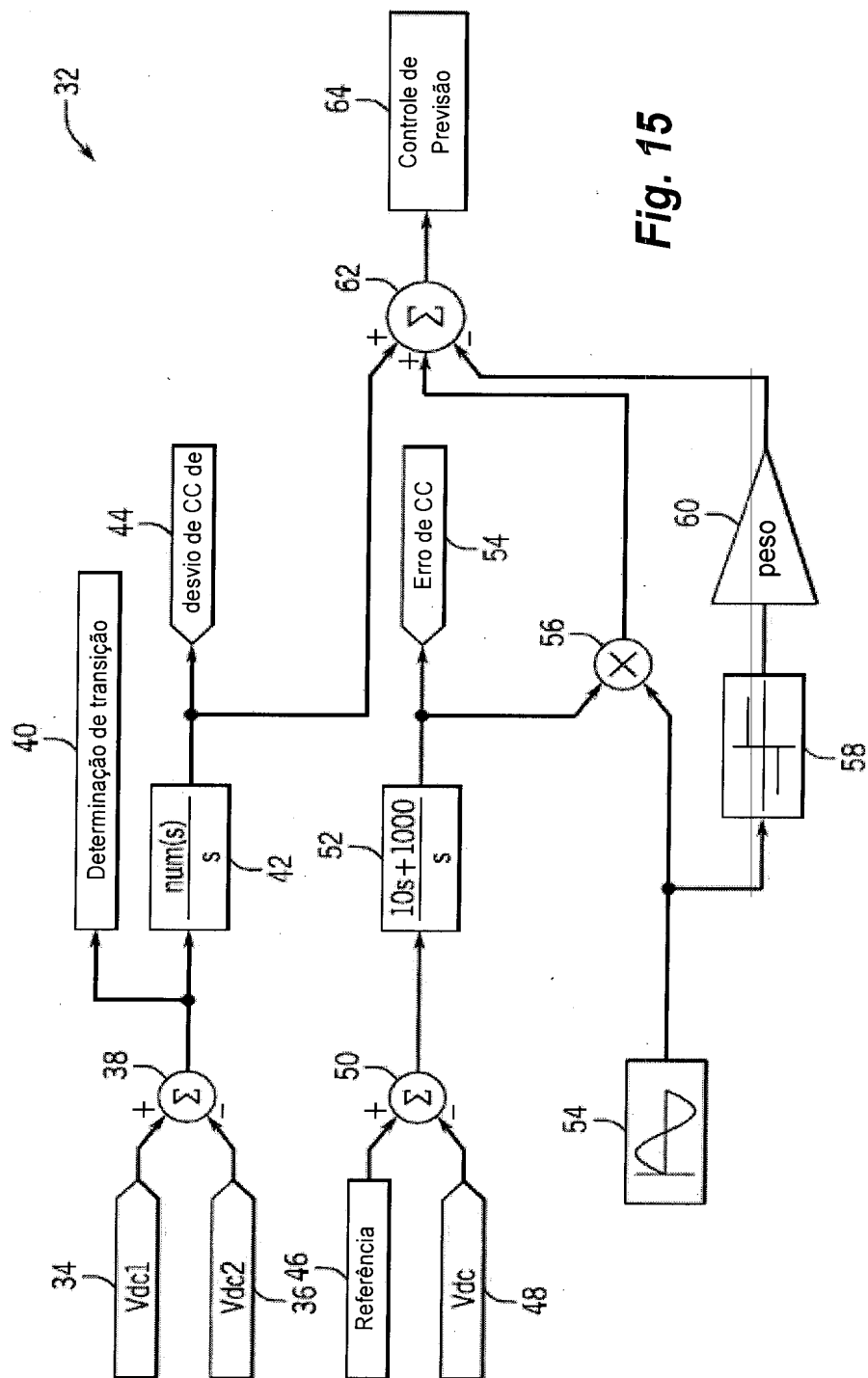
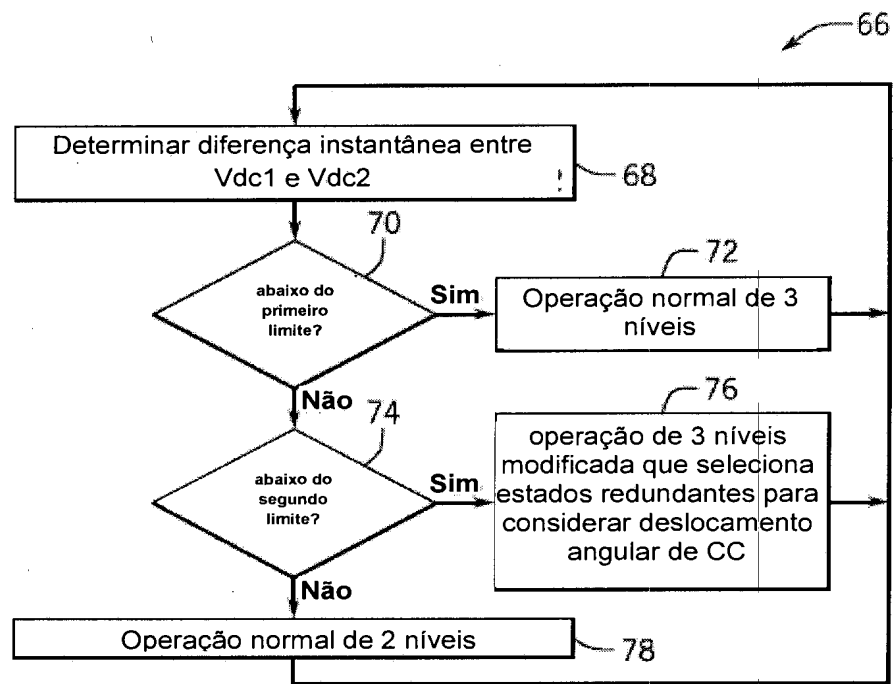


Fig. 15

**Fig. 16**

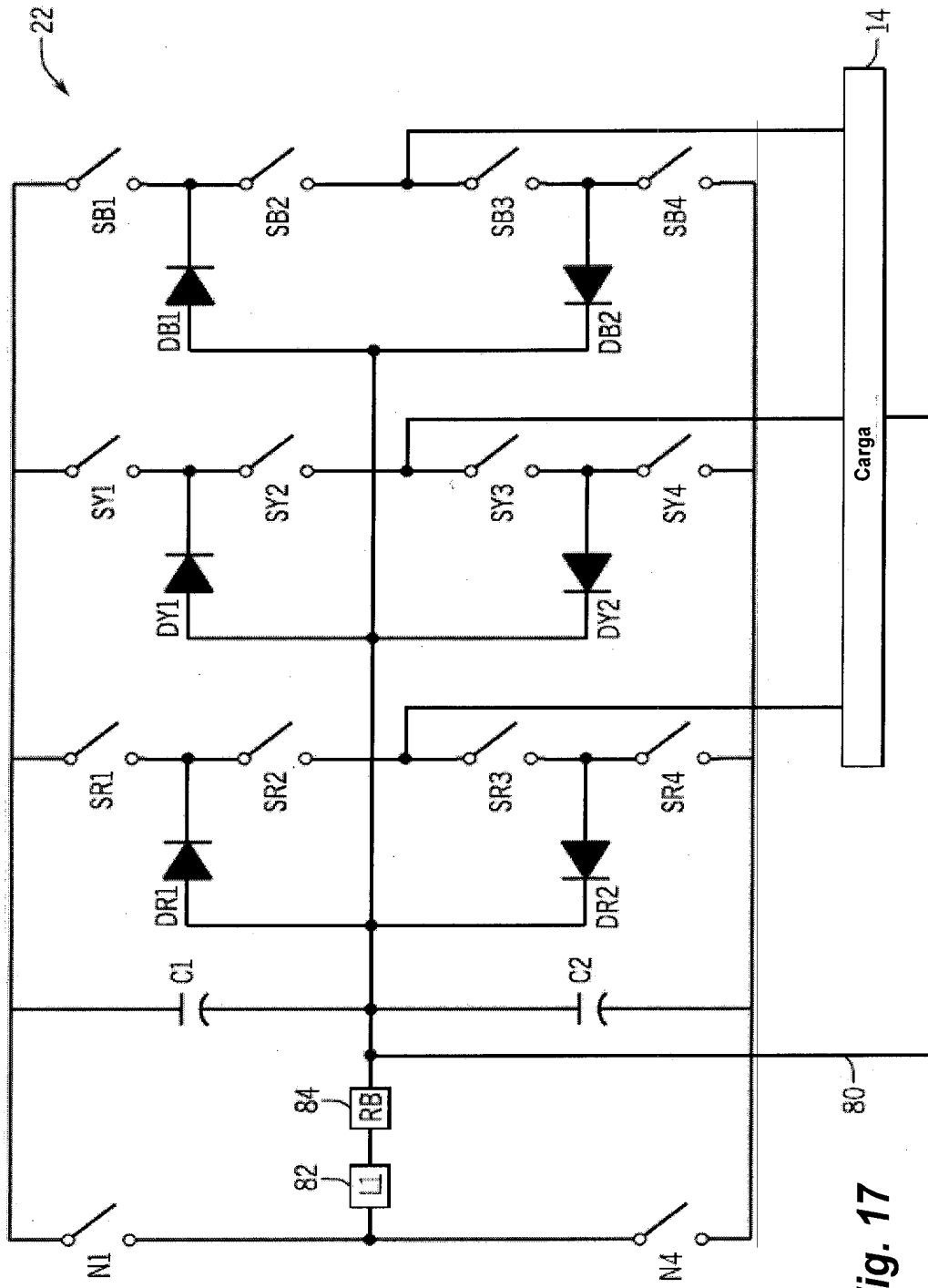


Fig. 17

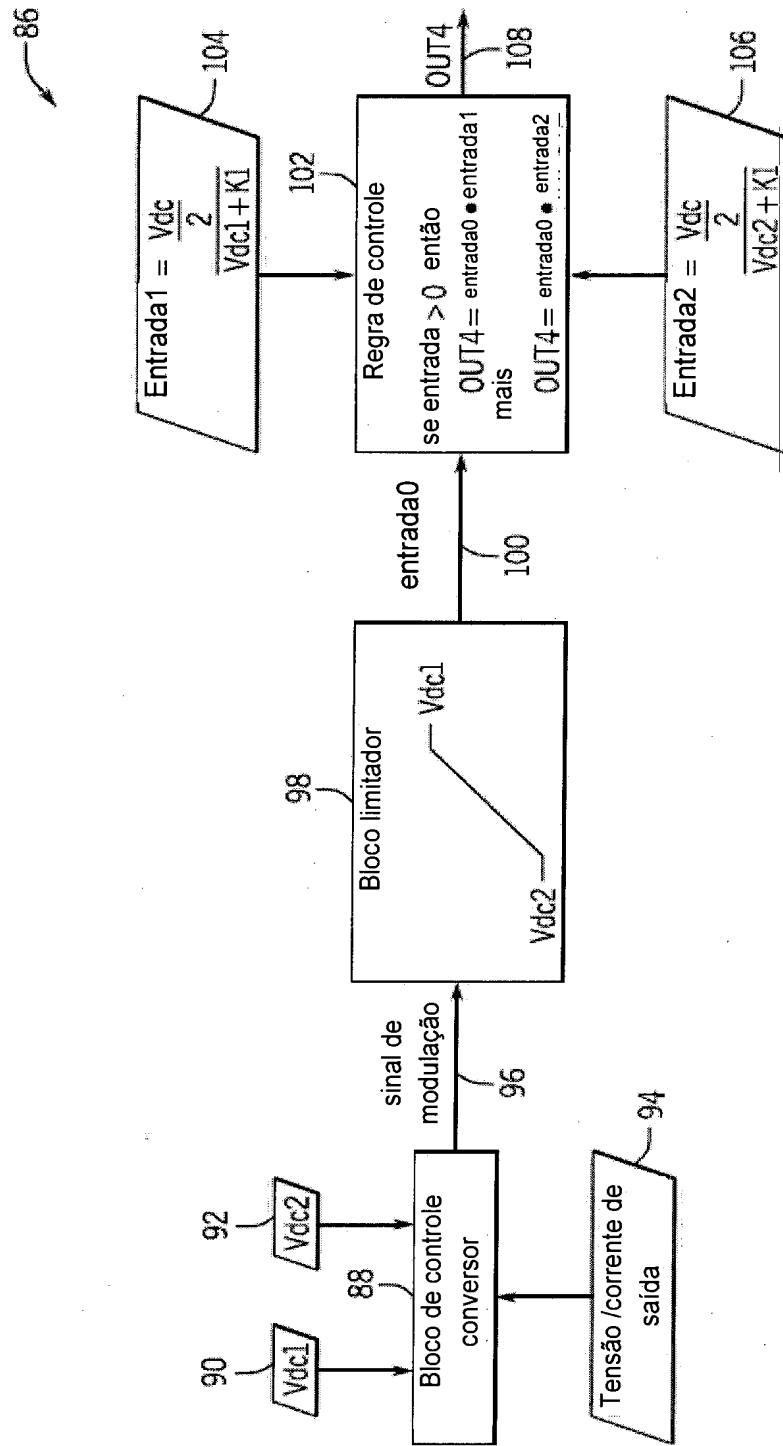
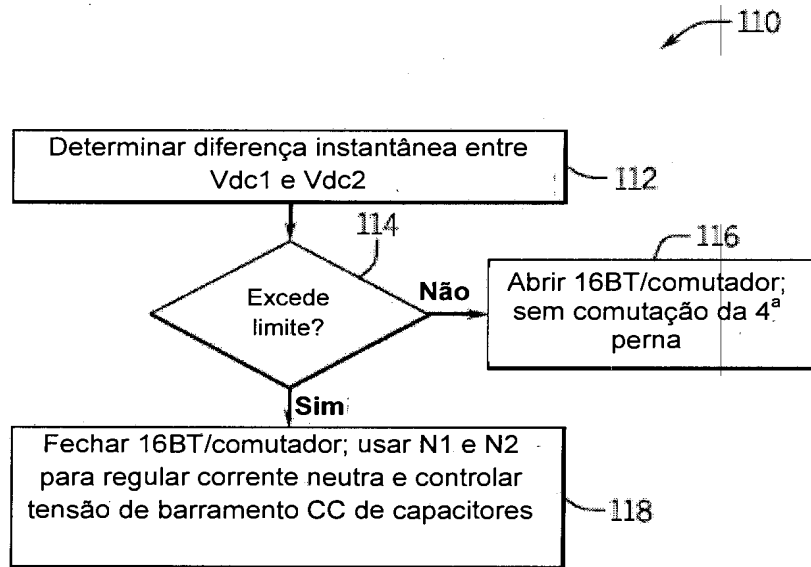


Fig. 18

**Fig. 19**

RESUMO

“SISTEMA DE FONTE DE ALIMENTAÇÃO ININTERRUPTA (FAI), ARTIGO DE FABRICAÇÃO E MÉTODO”

Trata-se de Sistemas e métodos para controlar uma fonte de
5 alimentação ininterrupta (FAI) para transição entre operação de três ou mais
níveis e operação de dois níveis em um inversor de ponto neutro grampeado
(NPC). Em um exemplo, um Sistema UPS inclui um inversor de NPC e um
controlador. O inversor de NPC pode abastecer potência a uma carga. O
controlador pode controlar o inversor para operar em um modo de três níveis
10 ou superior quando a carga for substancialmente equilibrada e para operar em
um modo de dois níveis quando a carga for substancialmente desequilibrada.