



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2012년11월16일  
(11) 등록번호 10-1202515  
(24) 등록일자 2012년11월12일

(51) 국제특허분류(Int. Cl.)  
*H05B 33/10* (2006.01) *H01L 51/56* (2006.01)  
(21) 출원번호 10-2007-7022371  
(22) 출원일자(국제) 2006년03월27일  
    심사청구일자 2011년03월24일  
(85) 번역문제출일자 2007년09월28일  
(65) 공개번호 10-2007-0116053  
(43) 공개일자 2007년12월06일  
(86) 국제출원번호 PCT/US2006/011130  
(87) 국제공개번호 WO 2006/105028  
    국제공개일자 2006년10월05일  
(30) 우선권주장  
    11/094,928 2005년03월31일 미국(US)

(56) 선행기술조사문헌  
KR1020010006985 A  
JP2005033172 A

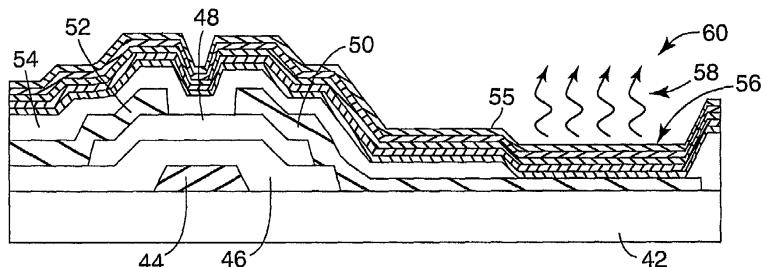
전체 청구항 수 : 총 4 항  
(54) 발명의 명칭 디스플레이 제조 방법

심사관 : 황은택

### (57) 요 약

본 발명은 디스플레이 제조 방법에 관한 것이다. 디스플레이는 동일 디스플레이 기판 내에 산화아연 화소 트랜지스터와 유기 발광 다이오드로서 집적된 산화아연 행 드라이버와 열 드라이버를 구비한다. 유기 발광 다이오드는 열전달 프로세스를 이용하여 도너 시트로부터 적어도 부분적으로 제작된다.

**대 표 도** - 도2



(72) 발명자

**하스, 마이클 에이.**

미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터

**헤메쉬, 에릭 더블유.**

미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터

---

**리우, 야오키**

미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터

**라만스키, 세르게이 에이.**

미국 55133-3427 미네소타주 세인트 폴 포스트 오피스 박스 33427쓰리엠 센터

## 특허청구의 범위

### 청구항 1

디스플레이 제조 방법으로서,

디스플레이 기판상에 산화아연 채널 박막 트랜지스터 행 및 열 드라이버 세트를 패터닝하는 단계;

디스플레이 기판상에 산화아연 채널 화소 박막 트랜지스터 세트를 박막 트랜지스터 행 및 열 드라이버들과 전기적으로 접촉하도록 패터닝하는 단계; 및

디스플레이 기판상에, 각각이 제1 전극, 제2 전극, 및 제1 전극과 제2 전극 사이에 위치한 발광 물질을 포함하는 유기 발광 다이오드 세트를 형성하는 단계

를 포함하고,

적어도 하나의 유기 발광 다이오드의 형성 단계는,

적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계;

제1 도너 기판, 및 제1 발광 물질을 포함하는 제1 열 전달층을 포함하는 제1 도너 시트를 준비하는 단계 - 제1 도너 시트는 제1 도너 기판과 제1 열 전달층 사이에 위치하는 광-열 변환층(light-to-heat converting layer)을 더 포함함 -;

제1 열 전달층이 제1 전극에 인접하도록 제1 도너 시트로부터 제1 열 전달층을 이동(transfer)시키는 단계; 및

제1 열 전달층이 제1 전극과 제2 전극 사이에 위치하도록 제2 전극을 침착하는 단계

를 포함하는 디스플레이 제조 방법.

### 청구항 2

삭제

### 청구항 3

제1항에 있어서,

유기 발광 다이오드의 제1 전극은 적어도 하나의 화소 박막 트랜지스터의 소스 또는 드레인 전극과 전기적으로 접촉하는 디스플레이 제조 방법.

### 청구항 4

디스플레이 제조 방법으로서,

디스플레이 기판상에 산화아연 채널 박막 트랜지스터 행 및 열 드라이버 세트를 패터닝하는 단계;

디스플레이 기판상에 산화아연 채널 화소 박막 트랜지스터 세트를 박막 트랜지스터 행 및 열 드라이버들과 전기적으로 접촉하도록 패터닝하는 단계;

디스플레이 기판상에, 각각이 제1 전극, 제2 전극, 및 제1 전극과 제2 전극 사이에 위치한 발광 물질을 포함하는 유기 발광 다이오드 세트를 형성하는 단계; 및

디스플레이 기판에 대향하는 제1 전극의 표면상에 벼파층을 침착하는 단계

를 포함하고,

적어도 하나의 유기 발광 다이오드의 형성 단계는,

적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계;

제1 도너 기판, 및 제1 발광 물질을 포함하는 제1 열 전달층을 포함하는 제1 도너 시트를 준비하는 단계;

제1 열 전달층이 제1 전극에 인접하도록 제1 도너 시트로부터 제1 열 전달층을 이동(transfer)시키는 단계; 및

제1 열 전달층이 제1 전극과 제2 전극 사이에 위치하도록 제2 전극을 침착하는 단계

를 포함하고,

제1 전극과 베피층은 둘 다 디스플레이 기판과 제1 열 전달층 사이에 위치하는 디스플레이 제조 방법.

#### 청구항 5

디스플레이 제조 방법으로서,

디스플레이 기판상에 산화아연 채널 박막 트랜지스터 행 및 열 드라이버 세트를 패터닝하는 단계;

디스플레이 기판상에 산화아연 채널 화소 박막 트랜지스터 세트를 박막 트랜지스터 행 및 열 드라이버들과 전기적으로 접촉하도록 패터닝하는 단계;

디스플레이 기판상에, 각각이 제1 전극, 제2 전극, 및 제1 전극과 제2 전극 사이에 위치한 발광 물질을 포함하는 유기 발광 다이오드 세트를 형성하는 단계

를 포함하고,

적어도 하나의 유기 발광 다이오드의 형성 단계는,

적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계;

제1 도너 기판, 및 제1 발광 물질을 포함하는 제1 열 전달층을 포함하는 제1 도너 시트를 준비하는 단계;

제1 열 전달층이 제1 전극에 인접하도록 제1 도너 시트로부터 제1 열 전달층을 이동(transfer)시키는 단계;

제1 열 전달층이 제1 전극과 제2 전극 사이에 위치하도록 제2 전극을 침착하는 단계;

제2 도너 기판과 제2 열 전달층을 포함하는 제2 도너 시트를 준비하는 단계; 및

제2 열 전달층이 제1 전극과 제2 전극 사이에 위치하도록 제2 열 전달층을 제2 도너 시트로부터 이동시키는 단계

를 포함하는 디스플레이 제조 방법.

#### 청구항 6

삭제

#### 청구항 7

삭제

#### 청구항 8

삭제

#### 청구항 9

삭제

#### 청구항 10

삭제

#### 청구항 11

삭제

#### 청구항 12

삭제

#### 청구항 13

삭제

**청구항 14**

삭제

**청구항 15**

삭제

**청구항 16**

삭제

**청구항 17**

삭제

**청구항 18**

삭제

**청구항 19**

삭제

**청구항 20**

삭제

**청구항 21**

삭제

## 명세서

### 기술 분야

[0001]

본 발명은 본 발명은 디스플레이 제조 방법에 관한 것이다. 디스플레이에는 동일 디스플레이 기판 내에 산화아연 화소 트랜지스터와 유기 발광 다이오드로서 집적된 산화아연 행(row) 드라이버와 열(column) 드라이버를 포함한다.

### 배경 기술

[0002]

디스플레이 백플레인(backplane)은 액정 표시 장치(LCD), 유기 발광 다이오드 디스플레이(OLED)나 기타 다른 디스플레이와 같은 디스플레이 장치에서 중요한 구성 요소이다. 디스플레이 백플레인은 디스플레이 스크린이 영상을 표시할 수 있도록 하는 회로가 형성되는 플랫폼으로 기능하는 기판을 포함한다. 통상적으로 그와 같은 디스플레이의 백플레인은 OLED 셀과 같은 화소 어레이에 전기적 신호를 공급하여, 관측될 영상으로 나타나는 광을 발생시키는 화소 트랜지스터 어레이를 포함한다. 디스플레이에 추가는 회로로는 통상적으로 백플레인 상에 위치하지 않는 행 드라이버와 열 드라이버가 있다. 행 드라이버와 열 드라이버는 화소 트랜지스터를 개별적으로 작동시켜 화소를 개별적으로 제어하는 입력 비디오 데이터를 디코딩한다.

[0003]

화소 트랜지스터는 통상적으로 백플레인 상에 위치하기 때문에, 박막 스크린 컴퓨터와 텔레비전 모니터, 전화, 기타 컴팩트한 장치의 박막 디스플레이에서 사용될 때에는 박막 트랜지스터로서 형성된다. 행 드라이버와 열 드라이버는 통상적으로 백플레인 상에 위치하지 않기 때문에 반드시 박막 트랜지스터일 필요는 없다. 그러나 행 드라이버와 열 드라이버는 디스플레이 회로 기판상에 설치된 집적 회로 칩 등에서 별도의 공간을 차지한다.

[0004]

행 드라이버 및 열 드라이버와 백플레인 어레이 간의 배선은 복잡할 수 있다. 행과 열의 수가 증가할수록 배선 밀도도 증가한다. 행 드라이버와 열 드라이버가 유리에 접합된 실리콘 칩이라 하더라도 배선이 매우 복잡할 수 있다.

[0005]

어떤 디스플레이 스크린 애플리케이션에서는 행렬(row and column) 드라이버 칩에 필요한 공간을 없애거나 다른 목적으로 전용하는 것, 그리고/또는 행 및 열 드라이버를 화소 트랜지스터에 더 근접시키는 것이 바람직하다.

따라서 행 및 열 드라이버를 화소 트랜지스터와 함께 바로 백플레인 상으로 옮기는 것이 바람직하다. 그러나 행 및 열 드라이버는 고속 스위칭 능력을 갖고 있어야 하기 때문에, 비정질 실리콘과 같은 이동도가 낮은 반도체 채널을 이용하는 종래의 박막 트랜지스터 구성은 문제가 된다.

[0006] 특히 유기 발광 다이오드 기반 디스플레이의 경우에는 전자 이동도가 가능한 큰 반도체를 포함하는 박막 트랜지스터를 가지는 것이 유리하다. 일반적으로, 전자 이동도는 트랜지스터 속도 및/또는 트랜지스터 크기에 직접적으로 영향을 미친다. 비정질 실리콘과 같은 반도체는  $0.5 \text{ cm}^2/\text{V}\cdot\text{sec}$  정도의 전계 효과 이동도를 가질 수 있다. 폴리실리콘과 같은 물질은 더 높은 이동도( $20 \text{ cm}^2/\text{V}\cdot\text{sec}$ 보다 큰 이동도)를 갖고 있지만, 처리 온도가 더 높아야 하며 제조 과정도 더 복잡하다.

### 발명의 상세한 설명

[0007] 본 발명의 실시예들은 디스플레이 기판 내에 모듈리식으로(monolithically) 집적된(즉, 실질적으로 동일한 프로세스로 동시에 패터닝되는) 행 및 열 드라이버와 화소 트랜지스터를 이용하고, 유기 발광 다이오드(OLED)를 디스플레이 요소로 이용하는 디스플레이 및 그 제조 방법을 제공함으로써 상기 문제와 기타 다른 문제를 해결한다. 화소 트랜지스터는 물론 행 및 열 드라이버는 디스플레이 신호를 적당하게 디코딩하고 OLED 화소를 작동시키는데 필요한 스위칭 속도를 달성하기에 충분히 높은 이동도를 가진 산화아연(ZnO) 채널을 가진 박막 트랜지스터로 구성된다. 산화아연 행 및 열 드라이버는 디스플레이 스크린상에 영상을 형성하기 위하여 어레이의 OLED를 활성화시키는 산화아연 화소 트랜지스터의 주소를 지정한다(address).

[0008] 디스플레이 제조 방법은 디스플레이 기판(예컨대, 백플레인 기판)상에 산화아연 채널 박막 트랜지스터 행 및 열 드라이버 세트를 패터닝하는 단계를 포함한다. 본 방법은 화소 박막 트랜지스터가 박막 행 및 열 드라이버와 전기적으로 접촉하도록 디스플레이 기판상에 산화아연 채널 화소 박막 트랜지스터 세트를 패터닝하는 단계를 더 포함한다. 본 방법은 또한 디스플레이 기판상에 유기 발광 다이오드 세트를 형성하는 단계를 포함한다. 유기 발광 다이오드 각각은 제1 전극, 제2 전극, 및 제1 전극과 제2 전극 사이에 배치된 발광 물질을 포함한다. 적어도 하나의 유기 발광 다이오드는, 적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계, 제1 도너 기판을 포함하는 제1 도너 시트와 제1 발광 물질을 포함하는 제1 열 전달층을 제작하는 단계, 상기 제1 열 전달층이 상기 제1 전극에 인접하도록 상기 제1 열 전달층을 상기 제1 도너 기판으로부터 전달하는 단계, 및 상기 제1 열 전달층이 상기 제1 전극과 상기 제2 전극 사이에 배치되도록 제2 전극을 퇴적하는 단계를 통해서 형성된다.

[0009] 여기서 사용된 용어 "인접"은 어떤 층이 다른 층 가까이에 위치해 있다는 것을 말한다. 인접하는 층들은 서로 접촉해 있거나 하나 또는 그 이상의 층에 의해 분리되어 있을 수 있다. 인접하는 층들은 통상적으로 한 층의 면적이 다른 층의 면적 내에 있도록 서로 정렬된다.

[0010] 본 발명의 상기 개요는 본 발명의 실시예나 구현을 설명하려는 것이 아니다. 다음의 도면, 상세한 설명, 예들은 본 발명의 실시예를 더욱 구체적으로 실증한다.

### 실시예

[0024] 본 발명은 동일 디스플레이 기판(예컨대 백플레인 기판) 내로 산화아연 화소 트랜지스터 및 OLED로서 집적된 산화아연 행 및 열 드라이버의 조합을 가진 디스플레이를 제조하는 방법을 제공한다. 제조된 디스플레이에는 집적된 행 및 열 드라이버의 조밀성과 감소된 외부 배선을 갖는 OLED의 우수한 시각(viewing) 특성을 제공한다. 산화아연 반도체는 적어도  $5 \text{ cm}^2/\text{V}\cdot\text{sec}$  까지, 적어도  $10 \text{ cm}^2/\text{V}\cdot\text{sec}$  까지, 적어도  $15 \text{ cm}^2/\text{V}\cdot\text{sec}$  까지, 또는 적어도  $20 \text{ cm}^2/\text{V}\cdot\text{sec}$  까지 전계 효과 이동도를 가질 수 있다. 이와 같이 비교적 높은 이동도에 의해 예컨대 행 및 열 드라이버 또는 이들의 조합에서 고속 트랜지스터 스위칭과 높은 데이터 레이트의 제공이 가능하게 된다.

[0025] 본 발명의 디스플레이 제조 방법은 디스플레이 기판상에 산화아연 채널 박막 트랜지스터 행 및 열 드라이버 세트를 패터닝하는 단계를 포함한다. 본 방법은 화소 박막 트랜지스터가 박막 행 및 열 드라이버와 전기적으로 접촉하도록 디스플레이 기판상에 산화아연 채널 화소 박막 트랜지스터 세트를 패터닝하는 단계를 더 포함한다. 본 방법은 또한 디스플레이 기판상에 유기 발광 다이오드 세트를 패터닝하는 단계를 포함한다. 유기 발광 다이오드 각각은 제1 전극, 제2 전극, 및 제1 전극과 제2 전극 사이에 배치된 발광 물질을 포함한다. 적어도 하나의 유기 발광 다이오드는, 적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계, 제1 도너(doner) 기판을 포함하는 제1 도너 시트(sheet)와 제1 발광 물질을 포함하는 제1 열 전달층을 제작

하는 단계, 상기 제1 열 전달층이 상기 제1 전극에 인접하도록 상기 제1 열 전달층을 상기 제1 도너 기판으로부터 이동시키는 단계, 및 상기 제1 열 전달층이 상기 제1 전극과 상기 제2 전극 사이에 배치되도록 제2 전극을 퇴적하는 단계를 통해서 형성된다.

[0026] 유기 발광 다이오드들, 화소 박막 트랜지스터들 및 행 및 열 드라이버 박막 트랜지스터들을 패터닝 또는 형성하는 순서는 바뀔 수가 있다. 더욱이, 상기 트랜지스터들 중 어느 것도 상기 유기 발광 다이오드를 부분적으로 또는 완전히 형성하기 전 또는 후에 부분적으로 또는 완전히 형성될 수 있다.

[0027] 디스플레이 기판상에 트랜지스터를 패터닝하는 데는 당업계에 공지된 여러 가지 기술이 이용될 수 있다. 일부 실시예에서는 화소 박막 트랜지스터는 물론 행 및 열 드라이버로서 이용되는 박막 트랜지스터를 패터닝하는 데 포토리소그래피 기술이 이용될 수 있다. 다른 실시예들에서는 화소 박막 트랜지스터는 물론 행 및 열 드라이버로서 이용되는 박막 트랜지스터를 패터닝하는 데 어퍼쳐 마스크(aperture mask)가 이용될 수 있다. 또 다른 실시예들에서는 포토리소그래피 기술을 이용하여 행 및 열 드라이버 박막 트랜지스터를 형성하고 새도우 마스크를 이용하여 화소 박막 트랜지스터를 형성하거나, 새도우 마스크를 이용하여 행 및 열 드라이버 박막 트랜지스터를 형성하고 포토리소그래피 기술을 이용하여 화소 박막 트랜지스터를 형성할 수 있다.

[0028] 트랜지스터 제작을 위해 어퍼쳐 마스크를 이용하는 기술은 미국특허 출원 공개 제2003/0152691호 및 제2003/0150384호에 기재되어 있으며, 이것들은 본 명세서에 참조로서 포함된다. 어퍼쳐 마킹 프로세스를 더 자세히 설명하기 위하여, 도 1은 박막 트랜지스터 행 및 열 드라이버, 화소 박막 트랜지스터, 또는 이 모두를 패터닝하기 위해 어퍼쳐 마스크를 이용할 수 있는 퇴적 스테이션(deposition station)을 간략화하여 도시한다. 특히 퇴적 스테이션(10)은 물질을 기화시켜 어퍼쳐 마스크(20)를 통해 디스플레이 기판(12)상에 퇴적시키는 기상 퇴적 프로세스를 수행할 수 있도록 구성될 수 있다. 퇴적된 물질은 여러 가지 요소를 형성하는데 이용되는 반도체 물질, 유전 물질, 또는 도전 물질을 포함하는 박막 트랜지스터 층에 적합한 물질이면 된다. 예컨대, 유기 또는 무기 물질이 퇴적될 수 있다. 어떤 경우에는 유기 물질과 무기 물질 둘 다 퇴적될 수 있다.

[0029] 개구 패턴을 가진 어퍼쳐 마스크(20)는 퇴적 스테이션(10) 내에서 디스플레이 기판(12)에 인접하여 배치된다. 디스플레이 기판(12)은 제작될 원하는 디스플레이 회로에 따라서 여러 가지 물질을 포함할 수 있다. 예컨대, 디스플레이 기판(12)은 연성 물질, 강성 물질 또는 이들의 조합을 포함할 수 있다. 유리 기판, 실리콘 기판, 강성 플라스틱 기판, 절연층이 코팅된 금속 박막과 같은 임의의 디스플레이 기판도 이용될 수 있다.

[0030] 퇴적 스테이션(10)은 통상적으로 진공 챔버이다. 어퍼쳐 마스크(20)에서의 패턴이 디스플레이 기판(12)에 인접하여 확보되면, 퇴적 유닛(14)을 이용하여 물질(16)을 퇴적할 수 있다. 예컨대, 퇴적 유닛(14)은 물질(16)을 퇴적하기 위해 스퍼터링되는 타겟을 포함할 수 있다. 퇴적된 물질은 어퍼쳐 마스크(20) 내의 개구를 통해 디스플레이 기판(12)상에 패턴을 형성한다. 퇴적된 물질은 디스플레이 기판(12) 상에 회로층 중 적어도 일부를 제공하는데 이용될 수 있다. 디스플레이 기판(12) 상의 퇴적 패턴은 어퍼쳐 마스크(20) 내의 개구 패턴에 의해 정해진다. 어퍼쳐 마스크(20)는 전술한 퇴적 프로세스를 이용하여 작은 회로 소자를 용이하게 형성할 수 있을 정도로 충분히 작은 개구와 갭(gap)을 포함할 수 있다. 추가로, 어퍼쳐 마스크(20) 내의 개구 패턴은 임의의 적당한 치수를 가질 수 있다. 스퍼터링 외에도, 예컨대 전자빔 증발법, 저항 가열법, 월스식 레이저 퇴적법 등과 같은 다른 여러 가지 퇴적 기술을 이용할 수 있다.

[0031] 더욱이, 어퍼쳐 마스크를 통한 퇴적은 디스플레이 기판상에서 화소 박막 트랜지스터와 전기적으로 접촉하는 OLED의 하나 또는 그 이상의 층을 패터닝하는 데 이용될 수 있다. 일부 실시예에서는 어퍼쳐 마스크를 이용하여 OLED의 하나 또는 그 이상의 층을 제작하고, 열전달 기술을 이용하여 하나 또는 그 이상의 부가층을 제작할 수 있다. 예컨대, 어퍼쳐 마스크를 이용하여 전하 수송층, 전하 주입층, 전하 차단층, 버퍼층, 또는 이들의 조합을 퇴적하고, 열전달 기술을 이용하여 적어도 하나의 발광층을 형성할 수 있다. 후술할 실시예 2는 개구 마스크를 이용하여 박막 트랜지스터와 적어도 한 층의 OLED를 패터닝하는 방법에 대한 것이다.

[0032] 금속보다는 폴리아미드와 같은 중합체(polymer) 물질로 구성된 어퍼쳐 마스크를 이용하는 것이 유리할 수 있다. 일부 실시예에서는 중합체 어퍼쳐 마스크는 그 위치를 재설정할 수 있다(repositionable). 금속 어퍼쳐 마스크가 아닌 중합체 어퍼쳐 마스크의 이점들 중 하나는 어퍼쳐 마스크가 박막 트랜지스터나 OLED를 구성하는데 사용된 각종 물질에 끼치는 손상이 덜 하다는 것이다. 중합체 어퍼쳐 마스크의 다른 이점은 열팽창과 같은 여러 가지 원인에 의한 어퍼쳐 마스크의 치수 변동을 완화하기 위해 어퍼쳐 마스크를 신장시킬 수 있다는 점이다.

[0033] 어퍼쳐 마스크 처리의 대안으로서, 포토리소그래피 기술을 이용하여 산화아연 기재 박막 트랜지스터 회로를 패터닝할 수 있다. 산화아연 화소 회로를 형성하는 데는 공지의 포토리소그래피 기술을 이용할 수 있다. 그와

같은 포토리소그래피 기술의 예는 「Badih El-Kareh, Fundamentals of Semiconductor Processing Technologies, Kluwer Academic Publishers, Boston, Chapter 4, pages 590-592 (1995)」에 기재되어 있다. 따라서 도 1의 어퍼처 마스크 프로세스는 예시적으로 제공되는 것이며 디스플레이의 박막 트랜지스터를 패터닝 하는 데 이용되는 방법에 한정되는 것은 아니다. 포토리소그래피 기술을 이용하면 산화아연 화소 회로를 실온, 또는 50°C 이하, 80°C 이하, 또는 100°C 이하의 온도에서 퇴적하는 것이 가능하다. 이와 같이 비교적 저온에서 퇴적하게 되면, 더 높은 퇴적 온도를 요하는 폴리실리콘과 같은 일부 다른 반도체에서는 이용할 수 없었던 디스플레이 기판 물질도 이용가능하게 된다.

[0034] 도 2는 공통 디스플레이 기판(42) 상에 화소 박막 트랜지스터와 OLED를 퇴적하는 것을 예시적으로 보여준다. 본 예에서, OLED(56)는 톱 에미팅(top emitting) 방식을 취한다(즉, 광이 디스플레이 기판 쪽으로 들어가는 것이 아니라 기판 쪽에서 바깥으로 나가는 방식이다). 도 1을 참조로 전술한 바와 같이, 디스플레이 기판(42)은 강성, 연성 또는 이들이 조합된 여러 가지 물질로 구성될 수 있다. 적합한 기판들은, 유리, 금속막, 폴리올레핀, 폴리에테르술폰, 폴리카보네이트, 폴리에스테르(예컨대, 폴리에틸렌 테레프탈레이트나 폴리에틸렌 나프탈레이트), 폴리아크릴레이트 및 폴리이미드와 같은 중합체 물질, 중합체 다층막 등을 포함한다.

[0035] 게이트 전극(44)은 티타늄이나 금 같은 도전성 물질로 구성되며 디스플레이 기판(42) 상에 바로 패터닝되고, 그 다음에, 게이트 전극(44)을 반도체 채널(48)로부터 완전히 절연시키기 위하여 게이트 전극(44) 상에 실리카( $\text{SiO}_2$ )나 알루미나( $\text{Al}_2\text{O}_3$ )와 같은 게이트 유전체(46)를 패터닝할 수 있다. 반도체 채널(48)은 게이트 유전체(46) 상에 패터닝된 산화아연층이다. 즉, 게이트 유전체(46)는 게이트 전극(44)과 반도체 채널(48) 사이에 위치한다.

[0036] 드레인 전극(52)은 알루미늄과 같은 도전성 물질로 구성되며 반도체 채널(48)의 일 측 상에 패터닝되고, 소스 전극(50)은 반도체 채널(48)의 타 측 상에 패터닝된다. 드레인 전극(52)과 소스 전극(50)에 사용되는 도전성 물질은 같을 수도 다를 수도 있다. 소스 전극(50)은 디스플레이 기판(42) 내로 확장해 들어가며, 디스플레이 기판(42)과 OLED(56)의 다른 부분 사이에 위치한다. 소스 전극(50)의 확장 부분은 OLED(56)의 제1 전극으로 기능할 수 있다. 밀봉층(54)은 광영상화(photoimageable) 에폭시와 같은 물질이나 기타 실리카와 같은 물질로 구성되며 소스/드레인 전극(50, 52)과 채널(48)을 포함하는 박막 트랜지스터의 층들 위에 패터닝될 수 있다. 이때는 OLED(56)가 형성되는 소스 전극(50) 영역 위에 보이드(void)가 남게 된다. 소스 전극(50)과 드레인 전극(52)이라는 용어를 사용한 것은 다소 임의적이며, OLED(56)의 제1 전극은 회로 설계의 선택에 따라서 소스나 드레인과 전기적으로 접촉할 수 있음을 알아야 한다.

[0037] 통상적으로 소스 전극과 드레인 전극은 1 마이크로미터 내지 50 마이크로미터(예컨대, 1 내지 40 마이크로미터, 5 내지 40 마이크로미터, 1 내지 30 마이크로미터, 5 내지 30 마이크로미터, 1 내지 20 마이크로미터, 또는 5 내지 20 마이크로미터)의 반도체 채널 길이로 이를 전극이 서로 분리되도록 패터닝된다. 포토리소그래피 방식으로 패터닝된 박막 트랜지스터의 경우에는 게이트 길이는 1 마이크로미터 또는 그 이하로 작을 수 있는데, 통상적으로는 5 마이크로미터이다. 어퍼처 마스크로 패터닝된 박막 트랜지스터의 경우에는 게이트 전극 길이는 5 내지 60 마이크로미터가 적당한데, 통상적인 게이트 길이는 20 내지 30 마이크로미터이다.

[0038] 도 2의 화소 박막 트랜지스터를 포함하는 박막 트랜지스터 층들을 패터닝하는 일부 예시적인 프로세스들에서는 어퍼처 마스크를 이용하여 박막 트랜지스터를 패터닝할 수 있다. 도 2의 화소 박막 트랜지스터를 포함하는 박막 트랜지스터 층들을 패터닝하는 다른 예시적인 프로세스들에서는 포토리소그래피 기술을 이용하여 박막 트랜지스터를 패터닝할 수 있다. 포토리소그래피 기술을 이용한 예시적인 패터닝 방법은 실시예 1에서 설명된다. 이를 경우에 박막 트랜지스터들은 거의 동일한 프로세스를 통해 거의 동시에 패터닝될 수 있어 박막 트랜지스터 행 및 열 드라이버들과 화소 박막 트랜지스터들은 디스플레이 기판(42) 내로 모놀리식으로 집적될 수 있다.

[0039] OLED(56)는 제1 전극과 제2 전극 사이에 위치한, 유기 물질, 유기 금속 물질, 무기 물질 또는 이들의 조합으로 이루어진 하나 또는 그 이상의 층을 포함한다. 이를 층 중 적어도 하나는 전기적으로 활성화될 때에 발광하는 전계발광 물질인 발광 물질을 포함한다. 이를 층에 포함될 수 있는 기타 적당한 물질로는 전하 수송 물질, 전하 차단 물질, 전하 주입 물질, 베퍼 물질 등이 있다. 이를 물질과 이들의 OLED(56) 내에서의 특정 순서는 후술할 도 4a 내지 도 4d에 예시적으로 나타나 있다.

[0040] OLED(56)를 통해 흐르는 전류의 경로를 완성하기 위하여, 제2 전극(55)이 발광물질이 제1 전극(50)과 제2 전극(55) 사이에 위치하도록 패터닝된다. 통상적으로 제1 전극(50)과 제2 전극(55)은 정렬된다. 제2 전극(55)은 이로부터 광이 방출될 수 있도록 대개는 인듐 주석 산화물(ITO)이나 박막 금속층과 같은 투명 물질로 구성된다.

OLED(56)의 발광물질은 전류를 수신하면 발광할 수 있다.

[0041] 도 2의 구성의 동작 시에 드레인 전극(52)에 전압이 인가된다. 그러나, 반도체 채널(48)이 낮은 도전 상태에 있을 때에는 게이트 전극(44)에도 전압이 인가되지 않으면 소스 전극(50)에는 매우 작은 전류만 흐를 수 있다. 게이트 전극(44)에 전압이 인가되면, 반도체 채널(48)은 도전성을 더 갖게 되며, 전류가 이 반도체 채널을 통해 소스 전극(50)으로 그리고 OLED(56)를 통해 흐르게 되므로 OLED(56)는 디스플레이 기판(42)으로부터 멀어지는 쪽으로 광(58)을 방출하게 된다. 따라서, 이런 식으로 처리되는 TFT와 OLED의 어레이에 의해서 영상이 표시된다.

[0042] 도 3은 유리나 투명 중합체와 같은 물질로 구성된 공통 투명 디스플레이 기판(62) 상에 화소 박막 트랜지스터와 보텀 에미팅형(즉, 기판을 통해 광을 방출하는 방식의) OLED를 퇴적하는 것을 예시적으로 보여준다. 게이트 전극(64)은 디스플레이 기판(62) 상에 바로 패터닝되고, 그 다음에, 게이트 전극(64)을 반도체 채널(68)로부터 완전히 절연시키기 위하여 게이트 전극(64) 상에 게이트 유전체(66)를 패터닝한다. 반도체 채널(68)은 게이트 유전체(66) 상에 패터닝된 산화아연층이다. 드레인 전극(72)은 반도체 채널(68)의 일 측 상에 패터닝되고, 소스 전극(70)은 반도체 채널(68)의 타 측 상에 패터닝된다. 소스 전극(70)은 ITO 전극과 같은 제1 투명 OLED 전극(77)과 접촉하며, 그에 따라 OLED는 제1 전극(77)과 디스플레이 기판(62)을 통해 광을 방출할 수 있다. 밀봉층(74)은 광영상화 애폭시와 같은 물질이나 기타 실리카와 같은 물질로 구성되며 소스/드레인 전극(70, 72)과 반도체 채널(68)을 포함하는 박막 트랜지스터의 층들 위에 패터닝될 수 있다. 이때는 제1 투명 전극(77)과 OLED(76)의 나머지가 패터닝되는 영역 위에 보이드가 남게 된다. 제2 전극(75)은 제1 전극(77)과 제2 전극(75) 사이의 층에 발광물질이 포함되도록 OLED(76) 상에 퇴적된다.

[0043] 동작 시에 드레인 전극(62)에 전압이 인가된다. 그러나, 반도체 채널(68)이 낮은 도전 상태에 있을 때에는 게이트 전극(64)에도 전압이 인가되지 않으면 소스 전극(70)에는 전류가 거의 흐르지 않는다. 게이트 전극(64)에 전압이 인가되면, 반도체 채널(68)은 도전성을 더 갖게 되며, 전류가 이 반도체 채널을 통해 소스 전극(70)으로 그리고 OLED(76)를 통해 흐르게 되므로 OLED는 제1 전극(77)과 디스플레이 기판(62)을 통해 광을 방출하게 된다. 이런 식으로 처리되는 TFT와 OLED의 어레이에 의해서 영상이 표시된다.

[0044] OLED는 적어도 하나의 발광 물질을 포함한다. 발광물질은 전기적으로 활성화될 때에 발광하는 전계발광 물질이다. 각각의 OLED는 적어도 하나의 발광층을 가진다. OLED가 활성화되면, 캐소드(예컨대, 제2 전극)로부터 발광층으로 전자가 주입되고, 애노드(예컨대, 제1 전극)로부터 발광층으로 홀이 주입된다. 주입된 전자는 반대로 대전된 전극으로 이동함에 따라 발광층 내에서 재결합하여, 통상적으로 여기자(exciton)라고 하는 전자-홀 쌍을 형성한다. 일반적으로 여기자가 형성되는 소자의 영역을 재결합 영역이라고 한다. 여기자, 즉 여기 상태의 종(species)은 기저 상태로 복귀함에 따라 광의 형태로 에너지를 방출한다.

[0045] 발광층 외에도, 제1 전극과 제2 전극 사이의 OLED에는 다른 선택적 층이 존재할 수 있다. 이들 다른 층으로는 홀 수송층, 전자 수송층, 홀 주입층, 전자 주입층, 홀 차단층, 전자 차단층, 베퍼층 등이 있다. 그 외에도 OLED 내의 발광층이나 기타 다른 층에는 예컨대 전기 발광 물질로부터 방출된 광의 색상을 다른 색상으로 바꾸는 광발광(photoluminescent) 물질이 존재할 수 있다. 이들과 기타 다른 그와 같은 층과 물질을 이용하여 예컨대 원하는 전류/전압 응답, 원하는 소자 효율, 원하는 색상, 원하는 휘도 등을 얻기 위해서 OLED의 전자적 특성과 동작을 변경 또는 조정할 수 있다.

[0046] 도 4a 내지 도 4d는 여러 가지 예시적인 OLED 구성을 보여준다. 각 구성은 디스플레이 기판(250), 애노드(252)(예컨대, 제1 전극), 캐소드(254)(예컨대, 제2 전극), 및 발광층(256)을 포함한다. 도 4c 및 도 4d의 구성은 홀 수송층(258)도 포함하며, 도 4b와 도 4d의 구성은 전자 수송층(260)을 포함한다. 이들 층은 애노드로부터 이끌어 내거나 캐소드로부터 전자를 이끌어낸다.

[0047] 애노드(252)와 캐소드(254)는 통상적으로 예컨대 금, 은, 니켈, 크롬, 바륨, 백금, 팔라듐, 알루미늄, 칼슘, 티타늄, 인듐 주석 산화물(ITO), 플루오린 주석 산화물(FTO), 안티몬 주석 산화물(ATO), 인듐 아연 산화물(IZO), 폴리(3,4-에틸렌디옥시티오펜)/폴리(스티렌 슬포네이트), 폴리아닐린, 기타 도전성 중합체, 이들의 합금, 또는 이들의 조합을 포함하는, 금속, 합금, 금속 화합물, 도전성 금속 산화물, 도전성 분산물, 및 도전성 중합체와 같은 도전성 물질을 이용하여 형성된다. 애노드(252)와 캐소드(254)는 도전성 물질의 단일 층일 수 있으며, 또는 도전성 물질의 다층을 포함할 수 있다. 예컨대, 애노드 또는 캐소드는 알루미늄층과 금층, 칼슘층과 알루미늄층, 알루미늄층과 리튬 불화물층, 또는 금속층과 도전성 유기물층을 포함할 수 있다.

[0048] 기판을 코팅하는 애노드(252) 물질은 전기적으로는 도전성이며, 광학적으로는 투명, 반투명 또는 불투명일 수

있다. 유기 전계발광 소자의 경우에는 통상적인 애노드는 인듐 주석 산화물(ITO)이다. ITO 외에도 적당한 애노드 물질로는 산화인듐, 플루오린 주석 산화물(FTO), 산화아연, 인듐 아연 산화물(IZO), 산화바나듐, 아연 주석 산화물, 금, 백금, 팔라듐, 은, 기타 높은 일함수(high work function) 금속, 및 이들의 조합이 있다. 많은 적당한 애노드는 하나 또는 그 이상의 금속 산화물을 포함하는 표면을 가진다.

[0049] 일부 실시예에서는 화소 박막 트랜지스터에서 소스 전극이나 드레인 전극을 형성하는데 이용되는 동일한 도전성 물질로부터 애노드를 제조할 수 있다. 그와 같은 애노드는 원하는 바에 따라 화소 박막 트랜지스터 내의 대응 전극과 동시에 또는 다른 시간에 형성될 수 있다. 다른 실시예에서 화소 박막 트랜지스터에서 소스 전극이나 드레인 전극을 형성하는데 이용되는 다른 도전성 물질로부터 애노드를 제조할 수 있다.

[0050] 통상의 캐소드(254)는 알루미늄, 바륨, 칼슘, 사마륨, 마그네슘, 은, 마그네슘/은 합금, 리튬, 이테르븀, 및 칼슘/마그네슘 합금과 같은 낮은 일함수 금속을 포함한다. 캐소드는 이들 물질의 단층 또는 다층일 수 있다. 예컨대, 캐소드는 리튬 불화물층, 알루미늄층, 및 은층을 포함할 수 있다. 캐소드(254)는 투명, 반투명 또는 불투명일 수 있다.

[0051] 일부 실시예에서 화소 박막 트랜지스터에서 소스 전극이나 드레인 전극을 형성하는데 이용되는 동일한 도전성 물질로부터 캐소드를 제조할 수 있다. 그와 같은 캐소드는 원하는 바에 따라 화소 박막 트랜지스터 내의 대응 전극과 동시에 또는 다른 시간에 형성될 수 있다. 다른 실시예에서 화소 박막 트랜지스터에서 소스 전극이나 드레인 전극을 형성하는데 이용되는 다른 도전성 물질로부터 캐소드를 제조할 수 있다.

[0052] OLED의 각 구성은 하나 또는 그 이상의 발광 중합체(LEP), 또는 저분자(SM) 발광 화합물과 같은 발광 물질을 포함하는 발광층(256)을 포함한다. LEP와 SM 발광 화합물을 포함하는 다양한 발광물질이 이용될 수 있다.

[0053] 일부 실시예에서 발광층은 발광 중합체를 포함한다. 통상적으로 LEP 물질은 바람직하게는 용액 처리를 위해 충분한 성막 특성을 가진 공액 중합체 또는 올리고머 분자이다. 본 명세서에서 이용되는 바와 같이, "공액 중합체 또는 올리고머 분자"란 중합체 골격을 따라 비편재화된(delocalized)  $\pi$ -전자계를 가진 중합체나 올리고머를 말한다. 이러한 중합체 및 올리고머는 반도체성이고, 중합체 또는 올리고머 체인을 따라 포지티브 및 네거티브 전하 캐리어를 지원할 수 있다.

[0054] LEP 물질로는 예컨대 폴리(페닐렌비닐렌), 폴리(파라페닐렌), 폴리플루오렌, 기타 지금까지 알려져 있거나 후에 개발될 LEP 물질, 및 공중합체나 이들의 혼합물이 있다. 적당한 LEP에는 예컨대 저분자 발광 화합물이 도프될 수 있고, 형광 또는 인광 염료나 광발광 물질이 분산될 수 있고, 활성 또는 비활성 물질이 혼합될 수 있고, 활성 또는 비활성 물질이 분산될 수 있다. 적당한 LEP 물질의 예에 대해서는 「Kraft, et al., *Angew. Chem. Int. Ed.*, 37, 402-428(1998)」; 미국특허 제5,621,131호; 제5,708,130호; 제5,728,801호; 제5,840,217호; 제5,869,350호; 제5,900,327호; 제5,929,194호; 제6,132,641호 및 제6,169,163호; 및 PCT 특허 출원 공개 제99/40655호에 더 기재되어 있다.

[0055] SM 물질은 일반적으로 OLED 디스플레이와 디바이스에서 에미터 물질, 전하 수송 물질, (예컨대, 발광 색상을 제어하는) 에미터층이나 전하 수송층 등에서의 도펀트 등으로 이용될 수 있는 비중합성, 유기, 또는 유기 금속 분자 물질이다. SM 물질의 예로서는 N,N'-비스(3-메틸페닐)-N,N'-디페닐벤지딘(TPD)과, 트리스(8-하이드록시퀴놀린)알루미늄(Alq3)과 비페닐라토 비스(8-하이드록시퀴놀라토)알루미늄(BAlq)과 같은 금속 칼레이트 화합물이 있다. 다른 SM 물질에 대해서는 예컨대 「C.H.Chen, et al., *Macromol. Symp.*, 125, 1(1997)」; 일본 특허공개 제2000-195673호; 미국특허 제6,030,715호; 제6,150,043호 및 제6,242,115호; 및 PCT 특허출원 공개 W000/18851(2가 란탄족 금속 착물), W000/70655(고리금속화 이리듐 화합물 등), 및 W098/55561에 기재되어 있다. 이들 저분자들 중 일부는 형광 및/또는 인광성일 수 있다.

[0056] 발광층은 도펀트와 결합한 호스트 물질을 포함할 수 있다. 통상적으로 호스트 물질의 여기 상태는 에너지가 호스트 물질에서 도펀트로 전달될 수 있도록 도펀트의 여기 상태보다 더 높은 에너지 준위에 있다. 통상적으로 여기된 호스트 물질은 여기된 도펀트보다 광장이 더 짧은 광을 방출한다. 예컨대, 청색광을 방출하는 호스트 물질은 녹색광 또는 적색광을 방출하는 도펀트로 에너지를 전달할 수 있고, 녹색광을 방출하는 호스트 물질은 적색광을 방출하는 도펀트로는 에너지를 전달할 수 있고 청색광을 방출하는 도펀트로는 에너지를 전달할 수 없다. 호스트 물질과 도펀트 조합의 예로는 쿠마린 염료가 도핑된 트리스(8-하이드록시퀴놀린)알루미늄, 루브렌이 도핑된 비페닐라토 비스(8-하이드록시퀴놀라토)알루미늄 등이 있다.

[0057] 홀 수송층(258)은 애노드로부터 소자 내로의 홀 주입과 재결합 영역으로의 홀 이동을 용이하게 한다. 홀 수송층(258)은 애노드(252) 쪽으로의 전자 이동에 대한 장벽으로서도 작용한다. 홀 수송층(258)은 예컨대 N,N'-비

스(3-메틸페닐)-N,N'-비스(페닐)벤자린(TPD), N,N'-비스(2-나프틸)-N,N'-비스(페닐)벤자린(베타-NPB), N,N'-비스(1-나프틸)-N,N'-비스(페닐)벤자린(NPB) 등과 같은 디아민 유도체나 4,4',4'''-트리스(N,N-디페닐아미노)트리페닐아민(TDATA), 4,4',4'''-트리스(N-3-메틸페닐-N-페닐아미노)트리페닐아민(MTDATA), 4,4',4'''-트리(N-페녹사지닐)트리페닐아민(TPOTA), 1,3,5-트리스(4-이페닐아미노페닐)벤젠(TDAPB) 등과 같은 트리아닐아민 유도체를 포함할 수 있다.

[0058] 전자 수송층(260)은 전자 주입과 발광층(256) 내의 재결합 영역으로의 전자 이동을 용이하게 한다. 전자 수송층(260)은 필요하면 캐소드(254) 쪽으로의 흘 이동에 대한 장벽으로서도 작용한다. 예컨대 전자 수송층(260)은 트리스(8-하이드록시퀴놀라토)알루미늄(Alq3)과 비페닐라토 비스(8-하이드록시퀴놀라토)알루미늄(BAlq)과 같은 유기 금속 화합물을 이용하여 형성될 수 있다. 전자 수송층(260)에서 유용한 전자 수송 물질의 다른 예로는 1,3-bis[5-(4-(1,1-디메틸에틸)페닐)-1,3,4-옥사디아졸-2-일]벤젠; 2-(비페닐-4-일)-5-(4-(1,1-디메틸에틸)페닐)-1,3,4-옥사디아졸; 9,10-디(2-나프틸)안트라센(ADN); 2-(4-비페닐)-5-(4-t-부틸페닐)-1,3,4-옥사디아졸; 또는 3-(4-비페닐)-4-페닐-5-(4-터트-부틸페닐)-1,2,4-트리아졸(TAZ)이 있다.

[0059] 유기 발광 요소에는, 예컨대 구리 프탈로시아닌(CuPc)이나 아연 프탈로시아닌같은 포르피닌 화합물을 포함하는 흘 주입층; 예컨대 알칼리성 금속 산화물이나 알칼리성 금속염을 포함하는 전자 주입층; 예컨대 2-(4-비페닐)-5-(4-t-부틸페닐)-1,3,4-옥사디아졸(PBD), 2,9-디메틸-4-7-디페닐-1,10-웬안트랄린(BCP), 비페닐라토 비스(8-하이드록시퀴놀라토)알루미늄(BAlq) 또는 3-(4-비페닐)-4-페닐-5-(4-터트-부틸페닐)-1,2,4-트리아졸(TAZ)과 같은 분자 옥사디아졸이나 트리아졸 유도체를 포함하는 흘 차단층; 예컨대 N,N'-비스(1-나프틸)-N,N'-비스(페닐)벤자린(NPB)이나 4,4',4'''-트리스(N-(3-메틸페닐)-N-페닐아미노)트리페닐아민(MTDATA)을 포함하는 전자 차단층 등이 존재할 수 있다. 그 외에도, 이를 층에는 예컨대 전기 발광 물질로부터 방출된 광의 색상을 다른 색상으로 바꾸는 광발광 물질이 존재할 수 있다. 이들과 기타 다른 그와 같은 층과 물질을 이용하여 예컨대 원하는 전류/전압 응답, 원하는 소자 효율, 원하는 색상, 원하는 휙도, 원하는 소자 수명, 이들 특성의 원하는 조합 등과 같은 하나 또는 그 이상의 특성을 얻기 위해서 적층된 OLED의 전자적 특성과 동작을 변경 또는 조정할 수 있다.

[0060] OLED는 통상적으로 애노드, 캐소드 또는 이들의 조합의 한 면에 피복된 베퍼층을 선택적으로 가질 수 있다. 베퍼층은 통상적으로 전극으로부터의 주입을 용하게 하며 전극의 평탄화에도 도움을 줄 수 있다. 이 평탄화는 전극의 불균일로 인한 회로 단락을 감소시키거나 제거하는데 도움이 될 수 있다. 또한, 베퍼층은 베퍼층으로의 열전달에 의해 다른 층을 형성하는 것을 포함하여, 베퍼층 상에 다른 층을 형성하는 것을 용이하게 할 수 있다. 베퍼층 물질의 몇 가지 예로서는 미국특허 출원 공개 제2004/0004433 A1호에 자세히 기재된 바와 같이 트리아릴 아미노 흘 수송 물질과 전자 어셉터(acceptor) 물질이 있다. 이 특허 출원 공개는 본 명세서에 참조로서 포함된다. 다른 예로서, 애노드 표면 상의 베퍼층은 폴리(에틸렌디옥시티오펜)/폴리(스티렌 술포네이트)(PEDOT/PSS)와 같은 공액 중합체와 중합체 혼합물, 구리 프탈로시아닌(CuPC)과 같은 저분자 등을 포함할 수 있다. 캐소드 표면 상의 베퍼층은 예컨대 금속 리튬이나 리튬염이 동시 퇴적된(co-deposited) 알루미늄 트리스(8-하이드록시퀴놀린)(Alq)과 같은 금속 도프 저분자를 포함할 수 있다.

[0061] 상기에서 구체적으로는 설명하지 않았지만 도 2와 3의 OLED를 감싸는 밀봉재를 포함함으로써 OLED가 주위 요소들로 노출되는 것을 방지할 수 있다. 도 2와 3의 밀봉재는 박막 트랜지스터와 OLED 스택도 밀봉한다.

[0062] OLED 세트 중에서 적어도 하나의 OLED는 적어도 하나의 화소 박막 트랜지스터와 전기적으로 접촉하는 제1 전극을 제공하는 단계, 제1 도너 기판을 포함하는 제1 도너 시트와 제1 발광 물질을 포함하는 제1 열 전달층을 제작하는 단계, 상기 제1 열 전달층이 상기 제1 전극에 인접하도록 상기 제1 열 전달층을 상기 제1 도너 기판으로부터 이동시키는 단계, 및 상기 제1 열 전달층이 상기 제1 전극과 상기 제2 전극 사이에 배치되도록 제2 전극을 퇴적시키는 단계를 통해서 형성된다.

[0063] OLED 형성 프로세스에서, 도너 기판 상에 피복된 적어도 하나의 열 전달층을 포함하는 도너 시트가 제작될 수 있다. 열 전달층은 도너 시트로부터 리셉터(receptor)로의 선택적 열전달을 통해 패터닝될 수 있다(예컨대, 제1 전극 상에 또는 제1 전극에 인접한 곳에서 패터닝될 수 있다). 리셉터는 도너 시트로부터 열 전달층을 받는 표면이다. 일부 실시예에서, 리셉터는 베퍼층, 전하 수송층, 전하 차단층, 전하 주입층 등과 같은 제1 전극 상에 미리 퇴적되는 다른 층이다.

[0064] 열 전달층을 도너 기판 상에 코팅한 다음에 도너 시트로부터의 열전달을 통해 패터닝한다는 것은 코팅 형성 단계와 패터닝 단계가 서로 분리되어 있다는 것을 의미한다. 이와 같이 코팅과 패터닝 단계의 분리의 이점은 어떤 물질을, 종래의 패터닝 프로세스를 이용하여서는 (가능은 할지 몰라도) 패터닝하기가 어려운 다른 물질 위에

서 또는 인접한 곳에서 패터닝하는 것이 가능하다는 것이다. 예컨대, 용제 코팅 층은, 이 층이 용제 속에서 용해, 침범(attacked), 침투되고(penetrated), 그리고/또는 목적하는 대로 동작하지 않는 용제 취약 물질 상에 바로 코팅되어 있다하더라도, 그 용제 취약 물질 위에서 패터닝될 수 있다.

[0065] 도너 시트는 도너 기판을 하나 또는 그 이상의 열 전달층으로 코팅함으로써 제작된다. 열 전달층들 중 적어도 하나는 발광 물질을 포함한다. 예컨대, 제1 열 전달층은 발광층을 포함하고 제2 열 전달층은 전하 수송 물질, 전하 차단 물질, 전하 주입 물질, 버퍼 물질 등 중에서 선택된 물질을 포함할 수 있다.

[0066] 복수의 열 전달층을 가진 도너 시트는 예컨대 제1 물질을 도너 기판 상에 용제 코팅하고, 그 코팅을 적당히 건조하고, 제1 물질을 코팅하는데 사용된 용제에 취약할 수 있는 물질을 포함하는 제2 층을 퇴적함으로써 제조될 수 있다. 제2 층을 코팅하기 전에 제1 층으로부터 용제를 많이 또는 대부분 증발시키거나 제거함으로써 제2 층의 손상을 최소화 또는 방지할 수 있다. 복수층 단위의 열전달에 따라서 리셉터 상의 이동된 층들의 순서가 도너 시트 상의 층들의 순서와 반대로 된다. 이 때문에 용제 취약 층은 용제 코팅층 아래에서 패터닝될 수 있다. 그 외에도, 제1 및 제2 층은 분리된 도너 시트로부터 리셉터로 이동할 필요가 없다. 용제 취약 물질은, 도너로부터의 열전달 단계와, 다른 도너를 이용하여 용제 코팅 물질을 이동시키는 후속 열전달 단계를 포함하는 임의의 적당한 방법을 이용하여 패터닝할 수 있다. 이것은 용제와는 맞지 않을 수 있는 리셉터 상의 물질이나 층에 인접한(반드시 접촉해 있을 필요는 없음) 용제 코팅 물질의 패터닝된 열 전달층에 대해서도 그대로 적용된다.

[0067] 도 5에 도시된 바와 같이, 도너 시트(200)는 도너 기판(210), 선택적 하층(212), 선택적 광-열 변환(LTHC) 층(214), 선택적 중간층(216), 및 제1 열 전달층(218)을 포함할 수 있다. 제1 열 전달층(218)에 인접한 도너 시트에는 열 전달층이 추가적으로 포함될 수 있다.

[0068] 도너 기판(210)은 중합체막이나, 임의의 적당한 투명 기판일 수 있다. 중합체막으로서 적당한 것은 폴리에스테르막, 예컨대 폴리에틸렌 테레프탈레이트(PET)나 폴리에틸렌 나프탈레이트(PEN) 막이다. 그러나, 특정 응용에 따라서는 특정 과장에서의 높은 광투과성을 포함하는 충분한 광학적 특성이나 충분한 기계적 및 열적 안정성을 가진 다른 막들도 이용될 수 있다. 도너 기판은 적어도 일부 경우에서는 그 위에 균일한 코팅이 형성될 수 있도록 평탄하다. 또한 도너 기판은 통상적으로 도너 시트의 하나 또는 그 이상의 층의 가열에도 안정한 물질 중에서 선택된다. 그러나, 후술하는 바와 같이, 도너 기판과 LTHC층 사이에 개재된 하층은 도너 기판을 활상 중에 LTHC층에서 발생된 열로부터 차단하는데 이용될 수 있다. 도너 기판의 통상적인 두께는 0.025 내지 0.15 mm, 0.05 내지 0.15 mm, 또는 0.05 내지 0.1 mm이나, 이보다 더 두껍거나 얇은 도너 기판도 이용가능하다.

[0069] 도너 기판과 선택적 인접 하층을 형성하는데 사용된 물질은, 예컨대 도너 기판과 하층 간의 접착력을 향상시키고, LTHC층으로의 활상 방사 수송을 제어하고, 활상 결함을 줄일 수 있도록 선택될 수 있다. 다음 층을 도너 기판 상에 코팅하는 중에 균일성을 증가시키고, 도너 기판과 인접 층들 간의 결합 강도를 증가시키거나, 이들을 다를 위해서 선택적 프라이밍(priming) 층이 이용될 수 있다.

[0070] 도너 기판과 LTHC층 사이에는 선택적 하층(212)이 코팅 도는 배치될 수 있다. 이 하층은 활상 중에 도너 기판과 LTHC층 간의 열흐름을 제어하거나, 저장, 취금, 도너 처리, 또는 활상 중에 도너 요소에 기계적 안정성을 제공하도록 기능할 수 있다. 하층의 적당한 예와 하층 제공 방법은 미국특허 제6,284,425호에 기재되어 있다. 이 특허는 본 명세서에 인용으로서 포함된다.

[0071] 하층은 도너 요소에 원하는 기계적 또는 열적 특성을 부여하는 물질을 포함할 수 있다. 예컨대, 하층은 도너 기판에 비해 상대적으로 낮은 (비열×밀도)나 낮은 열전도율을 나타내는 물질을 포함할 수 있다. 그와 같은 하층은 예컨대 전달층으로의 열흐름을 증가시키고 도너의 활상 감도를 향상시키는데 이용될 수 있다.

[0072] 또한, 하층은 기계적 특성을 위해 첨가되거나 도너 기판과 LTHC층 간의 접착력을 증가시키기 위해 첨가된 물질을 포함할 수 있다. 도너 기판과 LTHC층 간의 접착력을 증가시키기 위해 사용된 하층은 전송된 영상의 왜곡을 감소시킬 수가 있다. 어떤 경우에는 예컨대 도너 시트의 활상 중에 일어날 수도 있는 LTHC층의 박리나 분리를 감소 또는 제거하는 하층을 이용할 수 있다. 이에 따라 열 전달층의 전달 부분에 의해 나타나는 물리적 왜곡의 정도를 줄일 수가 있다. 그러나, 다른 경우에는 예컨대 열 차단 기능을 제공할 수 있는 활상 중의 층간에 어 갭을 발생시키기 위해서 활상 중의 층간 분리를 적어도 어느 정도 진행시키는 하층을 사용하는 것이 바람직 할 수가 있다. 또한, 활상 중의 분리는 활상 중에 LTHC 층을 가열함으로써 발생될 수 있는 기체의 방출을 위한 채널을 제공할 수 있다. 그와 같은 채널을 제공함으로써 활상 결함이 줄어들 수 있다.

[0073] 하층은 활상 과장에서 거의 투명할 수 있으며, 또는 활상 방사를 적어도 부분적으로 흡수 또는 반사할 수 있다. 하층에 의한 활상 방사의 감쇠 또는 반사는 활상 중의 열 발생을 제어하는데 이용될 수 있다.

- [0074] 도 5에서 LTHC층(214)은 방사 에너지를 도너 시트에 공급하기 위해 도너 시트 내에 포함될 수 있다. 이 LTHC층은 흔히 입사 방사(예컨대, 레이저광)를 흡수하여 그 입사 방사의 적어도 일부를 도너 시트로부터 리셉터로의 전달층의 전달을 가능하게 하는 열로 변환하는 방사 흡수체를 포함한다.
- [0075] 일반적으로, LTHC층의 방사 흡수체는 전자파 스펙트럼 중 적외선, 가시광선, 또는 자외선 영역의 광을 흡수하여 열로 변환한다. 통상적으로 방사 흡수체는 선택된 활성 방사를 매우 잘 흡수하여, LTHC층에 약 0.2 내지 3 이상의 범위의 활성 방사 파장에서의 광학 밀도를 제공한다. 층의 광학 밀도는 그 층에 입사하는 광의 세기에 대한 그 층을 투과하는 광의 세기에 대한 비율의 로그(밑(base)은 10)의 절대값을 말한다.
- [0076] 방사 흡수체 물질은 LTHC층 전체에 걸쳐 균일하게 배치되거나, 아니면 불균일하게 분포될 수도 있다. 예컨대, 미국특허 제6,228,555호에 기재된 바와 같이, 도너 시트에서 온도 프로필을 제어하는데 불균일 LTHC층을 이용할 수 있다. 이에 따라 전달 특성(예컨대, 목적하는 전달 패턴과 실제 전달 패턴 간의 동일성)을 개선한 도너 시트를 제조할 수 있다.
- [0077] 적당한 방사 흡수체 물질로는 염료(예컨대, 가시광 염료, 자외선 염료, 적외선 염료, 형광 염료, 및 방사선 편광 염료), 안료, 금속, 금속 화합물, 금속막 등이 있다. 대표적인 방사 흡수체 물질로는 카본 블랙, 금속 산화물, 금속 황화물 등이 있다. 적당한 LTHC층 물질의 일 예로는 카본 블랙과 같은 안료와, 유기 중합체와 같은 결합제가 있다. 적당한 LTHC층 물질의 다른 예로는 박막으로 형성된 금속 또는 금속/금속 산화물, 예컨대, 블랙 알루미늄(부분 산화되어 검게 보이는 알루미늄)이 있다. 금속 및 금속 화합물 막은 예컨대 스퍼터링이나 증발 퇴적과 같은 기법을 이용하여 형성할 수 있다. 미립자 코팅은 결합제와 임의의 적당한 전식 또는 습식 코팅 기법을 이용하여 형성할 수 있다. LTHC층은 유사 또는 비유사 물질을 가진 2 또는 그 이상의 층도 포함한다. 예컨대, LTHC층은 결합제에 들어있는 카본 블랙을 포함하는 코팅 위에 블랙 알루미늄의 박층을 증기 퇴적함으로써 형성할 수 있다.
- [0078] LTHC층의 방사 흡수체로 적당한 염료는 미립자 형태로 존재하여, 결합제 물질에서 용해되거나 적어도 부분적으로 분산될 수 있다. 미립자 방사 흡수체가 분산되어 있는 경우에는 그 미립자의 크기는 적어도 일부 경우에는 약 10 마이크로미터 이하 또는 약 1 마이크로미터 이하일 수 있다. 적당한 염료로는 스펙트럼의 IR 영역에서 흡수하는 염료들이다. 흡수 파장 범위는 물론 특정 결합제나 코팅 용제에서의 용해성과 이들과의 적합성과 같은 인자들(factors)에 따라서 특정 염료를 선택할 수 있다.
- [0079] LTHC층에서는 안료 물질도 방사 흡수체로서 이용할 수 있다. 적당한 안료의 예로서는 카본 블랙, 흑연, 프탈로시아닌, 니켈 디티올렌, 그리고 기타 미국특허 제5,166,024호와 제5,351,617호에 기재된 안료들이 있다. 그 외에도, 예컨대 피라졸론 엘로우, 디아니시딘 레드 및 니켈 아조 엘로우의 구리 또는 크롬 착물 기재 블랙 아조안료도 유용하다. 그 외에도, 예컨대 알루미늄, 비스무스, 주석, 인듐, 아연, 티타늄, 크롬, 몰리브덴, 텩스텐, 코발트, 이리듐, 니켈, 팔라듐, 백금, 구리, 은, 금, 지르코늄, 철, 납 및 텔루르와 같은 금속의 산화물과 황화물을 포함하는 무기 안료를 이용할 수도 있다. 금속 보라이드, 카바이드, 니트라이드, 카보니트라이드, 브론즈 구조 산화물, 및 브론즈 계열에 구조적으로 관련된 산화물(예컨대 WO<sub>2,9</sub>)도 이용될 수 있다.
- [0080] 금속 방사 흡수체는 예컨대 미국특허 제4,252,671호에 기재된 바와 같이 입자 형태로, 또는 미국특허 제5,256,506호에 기재된 바와 같이 박막 형태로 이용될 수 있다. 적당한 금속으로는 예컨대 알루미늄, 비스무스, 주석, 인듐, 텔루르 및 아연이 있다.
- [0081] LTHC층에서 사용되는 적당한 결합제로는 예컨대 폐놀 수지(예컨대 노볼락 및 레졸 수지), 폴리비닐 부티랄 수지, 폴리비닐 아세테이트, 폴리비닐 아세탈, 폴리비닐리덴 클로라이드, 폴리아크릴레이트, 셀룰로스 에테르 및 에스테르, 니트로셀룰로스 및 폴리카보네이트와 같은 성막 중합체가 있다. 그 외에도, 적당한 결합제로는 모노머, 올리고머, 또는 중합 또는 가교되었거나 될 수 있는 폴리머가 있다. LTHC 결합제의 가교 반응을 용이하게 하는데 광개시제와 같은 첨가물도 포함될 수 있다. 일부 실시예에서는 결합제는 주로 가교성 모노머나 올리고머의 선택적 폴리머와의 코팅을 이용하여 형성한다.
- [0082] 열가소성 수지(예컨대, 폴리머)를 포함시키면, 적어도 일부 경우에는, LTHC층의 성능(예컨대, 전달 특성이나 코팅성)을 향상시킬 수 있다. 열가소성 수지는 LTHC층의 도너 기판에의 접착력을 증가시킬 수 있다고 생각된다. 일부 실시예에서, 결합제는 25 내지 50 중량% 열가소성 수지(중량% 계산시 용매는 제외)를 포함한다. 예컨대, 결합제는 25 내지 45 중량% 또는 30 내지 34 중량% 열가소성 수지를 포함할 수 있다. 다른 실시예에서는, 결합제는 1 내지 30 중량%, 1 내지 20 중량%, 또는 1 내지 15 중량% 열가소성 수지를 포함한다. 통상적으로 열가소성 수지는 결합제의 다른 물질과도 잘 맞도록(즉, 단상(one-phase) 조합을 구성하도록) 선택된다. 적

어도 일부 실시예에서는, 열가소성 수지는 9 내지  $13(\text{cal}/\text{cm}^3)^{1/2}$  범위 또는 9.5 내지  $12(\text{cal}/\text{cm}^3)^{1/2}$  범위의 용해도 파라미터를 갖는다. 적당한 열가소성 수지로는 예컨대 폴리아크릴, 스티렌-아크릴 폴리머와 수지, 폴리비닐 부티랄 등이 있다.

[0083] 코팅 프로세스를 용이하게 하기 위해 표면 활성제나 분산제와 같은 종래의 코팅제를 첨가할 수 있다. LTHC층은 종래의 여러 가지 코팅법을 이용하여 도너 기판 상에 코팅될 수 있다. 적어도 일부 경우에는 폴리머 또는 유기 LTHC층은 0.05 내지 20 마이크로미터, 0.05 내지 15 마이크로미터, 1 내지 10 마이크로미터, 또는 1 내지 7 마이크로미터의 두께로 코팅될 수 있다. 적어도 일부 경우에는 무기 LTHC층은 0.0005 내지 10 마이크로미터, 0.001 내지 10 마이크로미터, 또는 0.001 내지 1 마이크로미터의 두께로 코팅될 수 있다.

[0084] 도 5에서, LTHC층(214)과 제1 열 전달층(218) 사이에는 선택적 중간층(216)이 개재될 수 있다. 이 중간층은 예컨대 전달층의 전달 부분의 손상과 오염을 최소화하는데 이용될 수 있으며, 또 전달층의 전달 부분의 왜곡을 줄일 수 있다. 또한 중간층은 전달층의 도너 시트의 나머지 부분에의 접착에도 영향을 미친다. 통상적으로 중간층은 높은 열저항을 갖고 있다. 바람직하게는 중간층은 활상 조건 하에서는, 특히 전달된 영상을 비기능적(non-functional) 상태로 만드는 정도까지는 왜곡되거나 화학적으로 분해되지 않는다. 통상적으로 중간층은 전달 과정 중에는 LTHC층과 접촉을 유지하며, 실질적으로는 전달층과 함께 전달되지는 않는다.

[0085] 적당한 중간층으로는 예컨대 폴리머막, 금속층(예컨대, 기상 퇴적 금속층), 무기층(예컨대, 콜-겔 퇴적층과, 실리카, 이산화티탄, 기타 금속 화합물과 같은 무기 산화물의 기상 퇴적층), 및 유기/무기 복합층이 있다. 중간층 물질로서 적당한 유기 물질로는 열경화성 및 열가소성 물질이 있다. 열경화성 물질로 적당한 것으로는, 가교된 또는 가교될 수 있는 폴리아크릴레이트, 폴리메타크릴레이트, 폴리에스테르, 에폭시, 폴리우레тан 등과 같이, 열, 방사선, 또는 화학적 처리에 의해 가교될 수 있는 수지가 있다. 열경화성 물질은 예컨대 열가소성 전구체(precursor)로서 LTHC층 상에 코팅되고, 이어서 가교되어 가교 중간층을 형성한다.

[0086] 중간층의 적당한 열가소성 물질로는, 예컨대 폴리아크릴레이트, 폴리메타크릴레이트, 폴리스티렌, 폴리우레탄, 폴리술폰, 폴리에스테르, 폴리이미드 등이 있다. 이들 열가소성 유기 물질은 종래의 코팅 기법(예컨대, 용제 코팅, 스프레이 코팅, 또는 압출 코팅)을 통해 도포될 수 있다. 통상적으로 중간층에 적당한 열가소성 물질의 유리 전이 온도( $T_g$ )는 적어도 25°C 이상, 적어도 30°C 이상, 적어도 40°C 이상, 또는 적어도 50°C 이상이다. 일부 실시예에서는 중간층은 활상 중 전달층에서 얻어진 온도보다는 높은  $T_g$ 를 가진 열가소성 물질을 포함한다. 중간층은 활상 방사 파장에서 투과성, 흡수성, 반사성, 또는 이들의 조합을 가질 수 있다.

[0087] 중간층 물질로서 적당한 무기 물질로는, 활상 방사 파장에서 투과성이나 반사성이 높은 물질을 포함하여, 예컨대 금속, 금속 산화물, 금속 황화물, 무기 카본 코팅 등이 있다. 이들 물질은 종래의 기법(예컨대, 진공 스퍼터링, 진공 증발, 또는 플라즈마 분사 퇴적)을 통해 광-열 변환층에 도포될 수 있다.

[0088] 중간층은 여러 가지 이점을 제공할 수 있다. 중간층은 광-열 변환층으로부터의 물질 전달을 막는 장벽일 수 있다. 또 중간층은 열적으로 불안정한 물질이 전달될 수 있도록 전달층에서 얻어진 온도를 조절할 수 있다. 예컨대, 중간층은 LTHC층에서 얻어진 온도에 대해서, 중간층과 전달층 간의 경계에서의 온도를 제어하는 열 확산체로서 작용할 수 있다. 이것은 전달층의 특성(즉, 표면 거칠기, 에지 거칠기 등)을 개선할 수 있다. 또한 중간층이 있게 되면, 전달 물질의 소성복원력(plastic memory)이 향상될 수 있다.

[0089] 중간층은 예컨대 광개시제, 표면 활성제, 안료, 가소제, 코팅제 등과 같은 첨가제를 포함할 수 있다. 중간층의 두께는 예컨대 중간층의 물질, LTHC층의 물질과 특성, 전달층의 물질과 특성, 활상 방사선의 파장, 및 도너 시트의 활상 방사선에의 노출 기간과 같은 인자에 따라 달라질 수 있다. 폴리머 중간층에 대해서는 중간층의 두께는 통상적으로 0.05 내지 10 마이크로미터의 범위에 있다. 무기 중간층(예컨대, 금속 또는 금속 화합물 중간층)에 대해서는 중간층의 두께는 통상적으로 0.005 내지 10 마이크로미터의 범위에 있다.

[0090] 다시 도 5를 참조로 설명하면, 열 전달층(218)은 도너 시트(200)에 포함된다. 열 전달층(218)은 임의의 적당한 물질이나 물질들을 포함할 수 있으며, 하나 또는 그 이상의 층에서 단독으로 또는 다른 물질과 결합하여 배치된다. 열 전달층(218)은 도너 요소가 열에 직접 또는 광-열 변환 물질에 의해 흡수되어 열로 변환될 수 있는 활상 방사선에 노출될 때에 임의의 적당한 전달 기구에 의해 한 단위로서 또는 일부분으로서 선택적으로 전달될 수 있다. 그러면 열 전달층은 도너 요소로부터 인접한 리셉터 기판(예컨대, OLED의 제1 전극)으로 선택적으로 열적으로 전달될 수 있다. 원하는 경우에는 다층 구성이 단일의 도너 시트를 이용하여 열적으로 전달되도록 하거나 이상의 전달층이 있을 수 있다. 열 전달층의 노출면은 전달층의 전달 부분의 리셉터에의 접착을 용이하게

하기 위하여 선택적으로 플라즈마 처리된다.

[0091] 열 전달층의 물질의 리셉터로의 축열(thermal mass) 전달 방식은 이용된 선택적 가열의 종류, 도너 시트를 노출시키는 방사선의 종류, 도너 시트 구성에 포함될 수 있는 선택적 광-열 변환(light-to-heat conversion: LTHC)층의 물질과 특성, 열 전달층의 물질, 도너 시트의 전체 구성, 리셉터의 종류 등에 따라 달라질 수 있다. 특정 이론에 구속되는 것을 원치 않는다면, 활상 조건, 도너 구성 등에 따라서 선택적 전달 중에 강조되거나 덜 강조될 수 있는 한 가지 또는 그 이상의 메카니즘을 통해 열전달이 일어난다.

[0092] 열전달 메카니즘들 중 한 가지는 열 전달층과 도너 시트의 나머지 부분 간의 경계에서의 국소 가열이 선택된 장소에서의 열 전달층의 도너 시트에의 접착력을 약화시킬 수 있는 열 용융-고착(melt-stick) 전달을 포함한다. 열 전달층의 선택된 부분은, 도너 시트가 제거될 때에 열 전달층의 선택된 부분이 리셉터 상에 남도록, 도너 시트보다 더 강하게 리셉터에 고착될 수 있다.

[0093] 다른 열전달 메카니즘은 국소 가열을 이용하여 열 전달층의 일부를 도너 시트로부터 녹여서 제거(ablate)할 수 있는 융체(ablative) 전달을 포함한다. 또 다른 열전달 메카니즘은 열 전달층에 분산된 물질이 도너 시트에서 발생된 열에 의해 승화될 수 있는 승화(sublimation)를 포함한다. 승화된 물질의 일부는 리셉터에서 액화된다.

[0094] 도너 시트를 가열하는 데는 여러 가지 방사선 방출원을 이용할 수 있다. 아날로그 기법(예컨대, 마스크를 통한 노출)에 대해서는 고출력 광원(예컨대, 크세논 플래시 램프와 레이저)가 유용하다. 디지털 활상 기법에 대해서는 적외선, 가시광선 및 자외선 레이저가 특히 유용하다. 적당한 레이저로는 예컨대 고출력(100 mW 이상) 단일 모드 레이저 다이오드, 파이버 결합 레이저 다이오드, 다이오드 펌핑식 고체 레이저(예컨대, Nd:YAG 및 Nd:YLF)가 있다. 레이저 노출 드웰 타임(dwelling time)은 예컨대 백분의 수 마이크로초에서 수십 마이크로초 이상까지 넓게 변할 수 있으며, 레이저 에너지밀도(fluence)는 예컨대 약 0.01 내지 약 5 J/cm<sup>2</sup> 이상의 범위에 있을 수 있다. 다른 방사원과 조건은 도너 시트 구성, 열 전달층 물질, 축열 전달의 모드, 및 기타 다른 인자에 따라서 적당히 선택할 수 있다.

[0095] 큰 기판 면적에 걸쳐 높은 스폽 배치 정밀도를 원하는 경우에는(예컨대, 하이 인포메이션 콘텐트 디스플레이(high information content display)나 기타 다른 애플리케이션에 대해 요소들을 패터닝하는 경우), 레이저는 방사원으로서 특히 유용하다. 레이저원은 대형 강성 기판(예컨대, 1 m × 1 m × 1.1 mm 유리)과 연속 또는 시트형 박막 기판(예컨대, 100 마이크로미터 두께의 폴리이미드 시트) 모두에 대해 적합하다.

[0096] 활상 중에 도너 시트는 리셉터와 밀접하게 접촉해 있거나 리셉터로부터 어느 정도 떨어져 있을 수 있다. 적어도 몇 가지 경우에는 도너 시트를 리셉터와의 밀접한 접촉을 유지하도록 압력이나 진공을 이용할 수 있다. 일부 경우에는 도너 시트와 리셉터 사이에 마스크가 배치될 수 있다. 그와 같은 마스크는 제거가능하며, 전달 후에는 리셉터에 그대로 남아 있을 수도 있다. 도너에 광-열 변환 물질이 존재하면, 도너 시트로부터 리셉터로의 전달층의 이미지와이즈(imagewise) 전달 또는 패터닝을 수행하는 이미지와이즈 방식(예컨대, 마스크를 통한 디지털 또는 아날로그식 노출)으로 LTHC층(또는 방사선 흡수체를 포함하는 다른 층)을 가열하는 데 방사원이 이용될 수 있다.

[0097] 통상적으로, 선택적 중간층, 선택적 LTHC층 또는 이 둘 다와 같이 도너 시트의 다른 층의 상당한 부분을 전달함이 없이, 열 전달층의 선택 부분은 리셉터로 전달된다. 선택적 중간층의 존재로 인해 LTHC층으로부터 리셉터로의 물질 전달을 제거 또는 감소시키거나, 열 전달층의 전달 부분의 왜곡을 감소시킬 수가 있다. 바람직하게는, 활상 조건 하에서 선택적 중간층의 LTHC층에의 접착력은 중간층의 열 전달층에의 접착력보다 크다. 중간층은 활상 방사선에 대해 투과성, 반사성 또는 흡수성을 갖는다. 중간층은 도너를 통해 전달된 활상 방사의 레벨을 감쇠 또는 제어하거나 도너의 온도를 관리하여, 예컨대 활상 중의 전달층의 열 또는 방사선 손상을 감소시키는데 사용될 수 있다.

[0098] 1 미터 이상의 길이와 폭 치수를 가진 도너 시트를 포함한 큰 도너 시트가 사용될 수 있다. 동작 시, 큰 도너 시트에 대해 레이저가 래스터(rastered) 또는 이동되며, 이 레이저는 원하는 패턴에 따라서 도너 시트의 각 부분들을 조명하도록 선택적으로 동작한다. 대안으로서, 레이저는 고정되어 있고, 도너 시트 또는 리셉터가 레이저 아래에서 이동한다.

[0099] 어떤 경우에는 2 또는 그 이상의 서로 다른 도너 시트를 순차적으로 사용하여 리셉터 상에 단일 OLED 또는 복수의 OLED를 형성하는 것이 필요하거나, 바람직하거나 편리할 수 있다. 예컨대, 서로 다른 도너 시트들로부터 복수의 개별 층들 또는 복수의 개별 층 스택들을 전달함으로써 제1 전극과 제2 전극 사이에 복수 층을 가진 OLED

가 형성될 수 있다. 임의의 단일 층은 하나 또는 그 이상의 물질을 포함할 수 있다.

[0100] 예컨대, 다층 도너 시트는 제1 열 전달층과 적어도 하나의 제2 열 전달층을 포함할 수 있다. 제1 열 전달층은 발광 물질을 포함할 수 있고, 제2 열 전달층은 전하 수송 물질, 전하 차단 물질, 전하 주입 물질, 베퍼 물질 또는 이들의 조합을 포함할 수 있다.

[0101] 또한 복수의 도너 시트를 이용하여 리셉터 상의 동일층에 개별적인 구성 요소들을 형성할 수 있다. 예컨대, 서로 다른 색상(예컨대, 적색, 녹색 및 청색)의 광을 방출할 수 있는 발광 물질을 포함하는 열 전달층을 가진 3개의 서로 다른 도너 시트를 이용하여 풀 컬러 편광 발광 전자 디스플레이에 대해서 적색, 녹색, 청색 서브 픽셀 OLED를 형성할 수 있다. 즉, 복수의 도너 시트를 이용하여 상이한 파장 범위의 광을 방출하는(예컨대, 제1 발광물질은 제2 발광 물질과는 다른 파장 범위의 광을 방출할 수 있다) 발광물질과 같은 상이한 발광 물질을 열적으로 전달할 수 있다. 다른 예로서, 하나의 도너 시트로부터 열전달을 통해 도전성 또는 반도전성 폴리머를 패터닝하고, 이어서 하나 또는 그 이상의 다른 도너로부터 발광층을 선택적으로 열 전달하여 디스플레이에서 복수의 OLED를 형성할 수 있다.

[0102] 개별 도너 시트로부터의 물질은 리셉터 상의 다른 물질에 인접한 곳으로 전달되어 인접 OLED 또는 동일 OLED의 상이한 부분들을 형성할 수 있다. 즉, 제1 열 전달층과 제2 열 전달층이 퇴적되는 영역에는 중첩이 없다. 일 예로서, 복수의 도너 시트를 사용하여 동일 OLED의 상이한 영역에서 또는 상이한 OLED에 대해 복수의 발광층을 열적으로 전달할 수 있다.

[0103] 대안으로서, 개별 도너 시트로부터의 물질은 열전달이나 기타 다른 방법(예컨대, 포토리소그래피, 새도우 마스크를 통한 퇴적, 등)을 이용하여 리셉터 상에 이미 패터닝된 다른 층이나 물질 위에 바로, 또는 이것과 부분적으로 중첩하는 상태로 전달될 수 있다. 예컨대, 제1 열 전달층과 제2 열 전달층이 퇴적되는 영역에는 적어도 일부 중첩이 있다. 제1 도너 시트를 이용하여 발광 물질을 열적으로 전달하고, 제2 도너 시트를 이용하여 전하 수송 물질, 전하 차단 물질, 전하 주입 물질, 베퍼 물질 또는 이들의 조합을 열적으로 전달할 수 있다. 제1 도너 시트로부터 전달된 물질은 동일 OLED의 동일 영역 내에 있어야 한다.

[0104] 도 6은 2개의 산화아연 화소 트랜지스터가 사용된 단일 발광 셀의 회로(80)의 예를 보여준다. 제1 전압원(82)은 산화아연 화소 박막 트랜지스터(82)의 게이트에 인에이블 펠스를 주기적으로 공급한다. 산화아연 화소 박막 트랜지스터(82)는 턴 온되면 제2 전압원(84)으로부터의 데이터 펠스에 따라서 산화아연 화소 박막 트랜지스터(90)와 커패시터(88)를 충전시킨다. 산화아연 화소 박막 트랜지스터(90)가 충전되면 산화아연 화소 박막 트랜지스터(90)는 더 양호한 도전 상태가 되어 전류가 공급 전압(94)으로부터 OLED(92)를 통해 흘러 영상을 형성하기 위한 광을 발생시킨다. 인에이블 펠스를 공급하는 제1 전압원(82)은 도 9 내지 11을 참조로 후술할 행 드라이버 회로로부터의 출력을 나타내며, 데이터 펠스를 공급하는 제2 전압원(84)은 도 9 내지 도 11을 참조로 후술할 열 드라이버 회로로부터의 출력을 나타낸다.

[0105] 도 7은 도 6에 도시된 구성에 따른 발광 셀 어레이의 예시적인 회로도이다. 이 예에서는 설명을 위해 4개의 셀이 도시되어 있으며, 셀당 2개의 산화아연 화소 박막 트랜지스터가 있다. 각 셀의 산화아연 화소 박막 트랜지스터는 산화아연 화소 박막 트랜지스터 기반 행 드라이버 회로의 출력(95, 98)으로부터의 인에이블 펠스에 의해 구동되고, 각 셀의 OLED는 산화아연 화소 박막 트랜지스터 기반 열 드라이버 회로의 출력(97, 99)으로부터의 데이터 펠스에 의해 구동되어 전압원(96)으로부터 각 OLED에 전력을 공급한다. 따라서, OLED 어레이는 개별 OLED를 작동시키는 행 및 열 드라이버 출력에 의한 디코딩의 결과로서 영상을 발생한다.

[0106] 도 8은 산화아연 화소 박막 트랜지스터에 기초하여 산화아연 화소 박막 트랜지스터 파라미터의 변동을 완화시키는(완화되지 않으면 OLED 성능을 저하시킬 수 있음) 대안적인 발광 셀 설계를 보여주는 예시적인 회로도이다. 트랜지스터의 산화아연 부분만 제외하고는 도 6 및 8의 일반화된 회로는 당업계에 공지된 것이다. 특히, 도 8의 것과 같은 회로 레이아웃은 「Yi He et al, *IEEE Electron Device Letters*, Vol.21(12), 590-592(2000)」에 기재되어 있다.

[0107] 도 8의 회로에서 산화아연 트랜지스터(106, 108)는 전압원(102)으로부터의 신호에 따라 턴 온된다. 전류원(104)은 이 기간 동안 데이터를 공급하고, 저장 커패시터(110)를 원하는 전류 레벨에서 산화아연 트랜지스터(114)를 구동하는데 필요한 전압 레벨로 충전시키면서 산화아연 트랜지스터(114)가 전류원(104)으로부터의 전류를 통과시키도록 한다. 이 기간 동안에는, 전원(118)이 산화아연 트랜지스터(114)의 드레인 전극보다 낮은 전압이면, 산화아연 트랜지스터(112)에는 전류가 흐르지 않을 것이다. 이 과정은 시간이 지남에 따라 발생할 수 있는 트랜지스터 임계 전압 변동을 조정한다. 산화아연 화소 트랜지스터(114)를 통해 흐르는 전류는 OLED(11)

6)를 작동시켜 광을 방출시킨다. 전원(102)으로부터의 선택 신호가 턴 오프되면, 산화아연 트랜지스터(106, 108)도 턴 오프되지만, 저장 커패시터(110)가 충전되어 있는 한에는 전압원(118)으로부터 나오는 전류는 계속해서 산화아연 트랜지스터(114)와 OLED(116)에 흐르게 된다. 도 8의 셀도 도 7에 도시된 것과 유사한 셀 어레이로 확장될 수 있다.

[0108] 도 9는 도 6 내지 8을 참조로 인에이블 및 데이터 필스를 발생하는 행 및 열 드라이버 회로의 빌딩 블록으로서 이용될 수 있는 산화아연 박막 트랜지스터 기반 디지털 로직 게이트를 나타낸 예시적인 회로도이다. 도 9의 특정 로직 게이트는 "NOT OR"(NOR) 게이트(120)의 예이다. 그러나, OR, AND, "NOT AND"(NAND) 및 "EXCLUSIVE OR"(XOR) 로직 게이트와 같이 산화아연 박막 트랜지스터로 구성된 다른 로직 게이트 설계도 행 및 열 드라이버 회로의 빌딩 블록으로 이용될 수 있음을 알아야 한다. 본 예에서, 제1 산화아연 박막 트랜지스터(124)는 전원(122)으로부터 전력을 수신한다. 박막 트랜지스터(124)는 도통 상태로 유지되며, 박막 트랜지스터(124)의 소스로부터 출력(125)이 나온다. 그러나, 이 출력(125)은 산화아연 박막 트랜지스터(126)와 산화아연 박막 트랜지스터(130)의 드레인에도 연결된다. 박막 트랜지스터(126)의 게이트(128)나 박막 트랜지스터(130)의 게이트(132)에 논리 하이가 인가되면, 출력(125)은 논리 로우로 된다.

[0109] 본 발명의 실시예들에서, 이를 로직 게이트(120)는 산화아연 화소 박막 트랜지스터와 OLED와 함께 보여진 전기적 구성에서 디스플레이 기판상에 패터닝된 산화아연 박막 트랜지스터(124, 126, 130)로 구성된다. 로직 게이트의 산화아연 박막 트랜지스터는, 전술한 어퍼쳐 마스크 패터닝 프로세스나 포토리소그래피 패터닝을 이용하여 디스플레이의 디스플레이 기판상의 산화아연 박막 트랜지스터와 모놀리식으로 접속될 수 있다. 행 및 열 드라이버 회로를 구성하는 산화아연 로직 게이트의 전기적 접속부의 패터닝에 대해서는 도 10 및 11을 참조로 이하에서 설명한다.

[0110] 도 10은 디스플레이의 디스플레이 기판상의 산화아연 화소 박막 트랜지스터와 모놀리식으로 접속된 도 9에 도시된 산화아연 박막 트랜지스터로 이루어진 상호접속된 NOR 게이트(120) 세트로 구성된 표준 플립 플롭(134)을 보여준다. 클록 입력(136) 공급되며, 데이터 입력(138)도 공급된다. 플립 플롭(134)은 출력(140)과 반전 출력(142)을 공급한다. 행 및 열 드라이버 회로를 구성하는 데는 플립 플롭 외에도 다른 로직 게이트도 이용될 수 있음을 알아야 한다.

[0111] 도 11은 디스플레이 기판상에 패터닝된 산화아연 박막 트랜지스터를 포함하는 로직 게이트로부터 구성된, 도 10에 도시된 캐스케이드형 플립 플롭(134)으로 구성된 표준 시프트 레지스터(144)를 보여준다. 디스플레이 데이터를 발생하는 장치의 비디오 데이터 버스로부터 클록(136)과 데이터 신호(138)가 직렬로 공급된다. 본 예에서, 시프트 레지스터(144)는 화소 어레이의 열을 위한 데이터 신호를 직렬로 수신하고, 이 직렬 데이터를 병렬 데이터로 변환함으로써 직렬 데이터를 디멀티플렉스한다. 병렬 데이터는, 직렬 데이터와는 달리, 각 화소가 그 제어 비트 또는 비트들을 동시에 수신할 수 있게 한다. 클록 신호(136)는 출력(140)으로부터 공급되고 있는 데이터 신호가 디스플레이의 적당한 열에 대응할 때까지 캐스케이드형 플립 플롭을 통한 데이터 신호 전파를 동기시킨다.

[0112] 전파 중에, 시프트 레지스터 세트와 같은 로직 디바이스일 수도 있는 행 드라이버 회로는 화소 데이터 신호가 열 시프트 레지스터(144)의 적당한 열 출력(140)에 위치할 때까지 각 행 라인에 대해 논리 로우 출력을 유지한다. 이 타이밍은 행 드라이버 회로의 마지막 논리 하이 출력 이후의 클록 필스의 수에 기초한다. 이것은 도 6의 트랜지스터(86)와 같은 게이팅 트랜지스터가 틀린 데이터 신호를 OLED에 바로 연결된 화소 트랜지스터의 게이트로 전송하는 것을 방지한다. 데이터 신호가 각자의 열과 정확하게 정렬되면, 행 드라이버 회로는 논리 하이 출력을 공급하여 각 출력(140)을 게이팅하는 산화아연 화소 박막 트랜지스터가 도통될 수 있도록 한다. 그럴 경우, 각 열에 대한 데이터 신호는 OLED에 바로 연결된 산화아연 화소 박막 트랜지스터의 게이트로 전송되고, 이에 따라 OLED는 데이터 신호의 값에 따라 광을 방출 또는 방출하지 않는다.

[0113] 도 9 내지 도 11은 행렬 회로의 예를 보여주지만, 디스플레이 기판상에 패터닝된 산화아연 박막 트랜지스터로 구성된 행렬 회로의 여러 가지 변경이 있음을 잘 알 것이다. 따라서, 도 9 내지 도 11은 그와 같은 행렬 회로의 일 예를 설명할 목적으로만 제공되는 것이다.

#### 실시예

[0114] 달리 규정하지 않는 한, 모든 파트는 중량 파트이며, 모든 비율과 퍼센티지는 중량으로 나타낸다. 실시예들에서는, 간단하게 하게 위해서, 여러 가지 약어가 사용되며, 이를 약어에는 각자의 의미가 부여되고, 그리고/또는 이하의 표에 나타낸 상업적으로 입수 가능한 물질을 설명한다.

[0116]

약어	설명/입수처
FTCNQ	매사추세츠주 워드 힐의 Alfa Aesar의 자회사인 Lancaster Chemicals로부터 입수 가능한 2,3,5,6-테트라플루오로-7,7,8,8-테트라시아노디퀴노디메탄
1-TNATA	제품번호 OSA 2290으로서, 플로리다주 쥬피터의 H. W. Sands Corp.로부터 입수 가능한 4,4',4"-트리스(N-(2-나프틸)-N-페닐-아미노)-트리페닐아민
BAlq	뉴욕주 로체스터의 Eastman Kodak Company로부터 입수 가능한, 승화된, 비스-92-메틸-8-퀴놀라토)-4-(페닐-페놀라토)-알루미늄-(III)
Irgacure 369	Irgacure 369로서, 뉴욕주 테리타운의 Ciba Specialty Chemicals Corporation으로부터 입수 가능한 2-벤질-2-(디메틸아미노)-1-(4-(모르포리닐)페닐)부타논
Irgacure 184	Irgacure 184로서, 뉴욕주 테리타운의 Ciba Specialty Chemicals Corporation으로부터 입수 가능한 1-하이드록시시클로헥실 페닐 케톤
M7Q 막	M7Q로서, 일본 오사카 텐진으로부터 입수 가능한 0.1 mm 두께의 표면처리된 폴리에틸렌 테레프탈레이트막
Silver	20,436-6으로서 위스콘신주 밀워키의 Aldrich Chemical로부터 입수 가능한 실버 샷
SR 351HP	SR 351HP로서, 펜실베니아주 엑스톤 사토퍼로부터 입수 가능한 트리메틸올프로판 트리아크릴레이트 에스테르
LTHC	광-열 변환
Raven 760 Ultra	Raven 760 Ultra로서, 조지아주 아틀란타의 Columbian Chemical Co.로부터 입수 가능한 카본 블랙 안료
Butvar B-98	Butvar B-98로서, 미주리주 세인트루이스의 Solutia, Inc.로부터 입수 가능한 폴리비닐 부티를 수지
Joncryl 67	Joncryl 67로서, 위스콘신주 라신의 S.C. Johnson & Sons로부터 입수가능한 아크릴 수지
Disperbyk 161	Disperbyk 161로서, 코네티컷주 월링포드의 Byk-Chemie, USA로부터 입수 가능한 분산제
Aluminum	매사추세츠주 워드 힐의 Alfa Aesar로부터 입수 가능한, 99.999 중량 퍼센트, 푸라트로닉 알루미늄 샷
Ebecryl 629	Ebecryl 629로서, 사우스캐롤라이나주 엔. 오거스타의 UCB Radcure Inc.로부터 입수 가능한 에폭시노볼락 아크릴레이트
Elvacite 2669	Elvacite 2669로서, 테네시주 멤피스의 ICI Acrylics Inc.로부터 입수 가능한 아크릴 수지
NPB	제품번호 ELD-7534로서, 플로리다주 쥬피터의 H. W. Sands Corp.로부터 입수 가능한 N,N'-비스(나프탈렌-1-일)-N,N'-비스(페닐)벤자린
C545T	제품번호 OPB5545로서, 플로리다주 쥬피터의 H. W. Sands Corp.로부터 입수 가능한 10-(2-벤조티아졸릴)-1,1,7,7-테트라메틸-2,3,6,7-테트라히드로-1H,5H,11H-[1]-벤조피라노(6,7,8-i,j)퀴놀리진-11-one
PtOEP	제품번호 OPA6299로서, 플로리다주 쥬피터의 H. W. Sands Corp.로부터 입수 가능한 2,3,7,8,12,13,17,18-오타에틸-21H,23H-포르핀 백금(II)
Alq3	제품번호 ORA4487로서, 플로리다주 쥬피터의 H. W. Sands Corp.로부터 입수 가능한, 재승화된, 트리스(8-하이드록시퀴놀라토)알루미늄
LiF	제품번호 36359로서, 매사추세츠주 워드 힐의 Alfa Aesar로부터 입수 가능, 99.85 중량 퍼센트, 리튬 불화물

[0117]

위의 표에 명시되지 않은 물질도 위스콘신주 밀워키의 Aldrich Chemical Company로부터 입수할 수 있다.

[0118]

실시예 1

[0119]

포토리소그래피를 이용한 ZnO 액티브 매트릭스 디스플레이의 제조 단계

[0120]

알코올 린스를 이용하여 가로 세로 2인치 크기의 유리 슬라이드를 세척한다. 슬라이드를 120°C에서 60초 동안 프리베이킹하여(prebake) 포토레지스트(PR) 접착성을 향상시킨다. 이 슬라이드에 스핀 코팅(60초 동안 5000 RPM 스핀, 이 다음에 150°C에서 60초 동안 소프트 베이킹함)을 이용하여 네거티브 포토레지스트(FUTURREX NR7-1000PY, 입수처: Futurrex, Inc., 뉴저지주 프랭클린)를 도포한다. 이 포토레지스트를 180 mJ/cm<sup>2</sup>으로 게이트 레벨 포토리소그래피 마스크에 노출시킨다. 노출된 포토레지스트를 가진 슬라이드를 FUTURREX RD6 현상액을 이용하여 약 10초 동안 현상한다. 현상된 슬라이드를 물로 깨끗이 씻은 다음 질소로 말리고 점검한다. 이어서, 이 슬라이드 상으로 50Å의 티타늄, 600Å의 금, 20Å의 티타늄을 증발시켜 넣는다. 티타늄은 전자빔을 이용하

여 증발시키고, 금은 열을 이용하여 증발시킨다. 아세톤과 메탄올에서 금속을 들어내어(lift-off) 물로 행구어 게이트 금속층의 패터닝을 완성한다.

[0121] 그 다음, 무선 주파수(rf) 스퍼터링을 이용하여 게이트 유전체를 퇴적한다.  $\text{SiO}_2$ 의 50Å 연속층을 스퍼터한다 (700W/8 인치  $\text{SiO}_2$  타겟/0.1 mTorr 산소 및 1.9 mTorr 아르곤). 다음,  $\text{ZnO}$ 의 50Å 연속층(100W/6 인치  $\text{ZnO}$  타겟/15 mTorr 아르곤)을 스퍼터한다.  $\text{ZnO}$ 는 포토리소그래피를 이용하여 다음과 같이 패터닝한다. 60초 동안 5000 RPM으로 스핀 코팅한 다음에 120°C에서 120초 동안 소프트 베이킹하여 포지티브 포토레지스트(FUTURREX PR1-1000A)를 기판에 도포한다. 이 레지스트를 반도체 레벨 포토리소그래피 마스크를 통해 120 mJ/cm<sup>2</sup>으로 노출시킨다. 노출된 레지스트를 FUTURREX RD6 현상액을 이용하여 40초 동안 현상한다. 이 시료를 물로 깨끗이 씻은 다음 질소로 말리고 점검한다. 그 다음, 기판을 0.5 중량 퍼센트 염산에서 7초 동안 에칭하여 포토레지스트를 제거한다.

[0122]  $\text{SiO}_2$ 는 다음과 같이 에칭한다.  $\text{ZnO}$  에칭된 기판을 120°C에서 60초 동안 프리베이킹한다. 60초 동안 5000 RPM으로 스핀 코팅한 다음에 120°C에서 120초 동안 소프트 베이킹하여 포지티브 포토레지스트(FUTURREX PR1-1000A)를 프리베이킹된 기판에 도포한다. 이 레지스트를 게이트 유전체 레벨 포토리소그래피 마스크를 통해 120 mJ/cm<sup>2</sup>으로 노출시키고, FUTURREX RD6 현상액을 이용하여 현상하고, 물로 행구고, 질소로 말린 다음 점검한다. 그 다음 이 기판을 120°C에서 120초 동안 하드 베이킹한다. 이 시료를 PAD ETCH4(오하이오주 듀블린의 Ashland Specialty Chemicals로부터 입수가능)를 가지고 35초 동안 에칭한 다음에 포토레지스트를 제거한다.

[0123] 소스 및 드레인 전극은 포토리소그래피법을 이용하여 다음과 같이 패터닝한다. 에칭된 산화물 기판을 120°C에서 60초 동안 프리베이킹한다. 60초 동안 5000 RPM으로 스핀 코팅한 다음에 150°C에서 60초 동안 소프트 베이킹하여 네거티브 포토레지스트(FUTURREX NR1-1000PY)층을 도포한다. 이 레지스트를 소스/드레인 포토리소그래피 마스크를 통해 180 mJ/cm<sup>2</sup>으로 노출시키고, 100°C에서 60초 동안 포스트 베이킹하고, FUTURREX RD6 현상액을 이용하여 10초 동안 현상하고, 물로 행구고, 질소로 말린 다음 점검한다. 마지막으로, 기판상에 Ca(60 Å)/Au(600Å)/Ag(500Å)를 차례로 퇴적한다. 퇴적된 금속을 아세톤과 메탄올에서 들어내어(lift-off) 물로 행구고, 질소 블로우 드라이를 행하여 소스/드레인 금속층의 패터닝을 완성한다. 이 전극은 OLED의 제1 전극으로서 기능한다.

[0124] 밀봉재는 다음과 같이 도포한다. 네거티브 에폭시형 포토레지스트(매사추세츠주 뉴튼의 MicroChem으로부터 입수가능한 SU-8-2000.2)를 0.45 마이크로미터 필터를 이용하여 필터링한 다음에, 60초 동안 5000 RPM으로 스핀 코팅한 다음에 100°C에서 2분 동안 소프트 베이킹하여 접적 TFT 기판에 도포한다. 이 시료를 54 mJ/cm<sup>2</sup>의 조명으로 포토마스크를 통해 노출시킨 후, 100°C에서 2 분 동안 포스트 노출 베이킹을 행한다. 이 시료는 SU-8 DEVELOPER(MicroChem)에서 10초 동안 현상한 다음에, 이소프로판올로 행구고 질소로 건조한다. 그 다음에, 이 시료를 점검하고 150°C에서 2 분 동안 하드 베이킹한다. 이 시점에서 접적 TFT 회로가 완성되고 OLED 구성요소를 위한 준비를 마친다.

#### 도너 요소의 준비

[0125] 도너 요소는 다음과 같이 준비된다. 3.55 파트 Raven 760 Ultra, 0.63 파트 Butvar B-98, 1.90 파트 Joncryl 67, 0.32 파트 Disperbyk 161, 12.09 파트 Ebecryl 629, 8.06 파트 Elvacite 2669, 0.82 파트 Irgacure 369, 0.12 파트 Irgacure 184, 45.31 파트 2-부타논, 및 27.19 파트 1,2-프로판디올 모노메틸 에테르 아세테이트를 혼합함으로써 LTHC 용액을 조제한다. 이 용액을 인치당 150개의 헬리컬 셀을 가진 마이크로그라비어 를을 갖춘 앤스이 세이키 텁 코터, 모델 CAG-150(인디애나주 블루밍تون의 Yasui Seiki USA로부터 입수가능)을 이용하여 M7Q 막에 코팅한다. LTHC층은 80°C에서 일괄 건조하고, 퓨전 UV 시스템즈 Inc. 600 Watt D 별브로 공급되는 UV 방사선을 6.1 m/mm의 노출 속도로 100 퍼센트 에너지 출력(UVA 320 내지 390 nm)으로 가하여 경화시킨다.

[0127] 14.85 파트 SR 351HP, 0.93 파트 Butvar B-98, 2.78 파트 Joncryl 67, 1.25 파트 Irgacure 369, 0.19 파트 Irgacure 184, 48 파트 2-부타논, 및 32 파트 1-메톡시-2-프로판올을 혼합함으로써 중간층 용액을 조제한다. 이 용액을 인치당 180개의 헬리컬 셀을 가진 마이크로그라비어 를을 갖춘 앤스이 세이키 텁 코터, 모델 CAG-150을 이용하여 로토그라비어법으로 상기 LTHC층에 코팅한다. 이 중간층은 60°C에서 일괄 건조하고, 코팅된 층을 퓨전 UV 시스템즈 Inc. 600 Watt D 별브 아래로 통과시킴으로써 공급되는 UV 방사선을 6.1 m/mm의 노출 속도로 60 퍼센트 에너지 출력(UVA 320 내지 390 nm)으로 가하여 경화시킨다.

- [0128] 녹색 OLED의 패터닝을 위해서는 1 중량 퍼센트 C545T가 도핑된 500Å의 Alq3(1Å/sec)를 가진 층을 중간층에 진공 퇴적한다.
- [0129] 적색 OLED의 패터닝을 위해서는 10 중량 퍼센트 PtOEP가 도핑된 500Å의 BA1q(1Å/sec)를 가진 층을 제2 도너 요소의 중간층에 진공 퇴적한다.
- [0130] 유기 전계발광 디바이스의 준비
- [0131] 디스플레이이는 다음과 같이 준비된다. 3 중량 퍼센트 FTCNQ가 도핑된 3000Å의 1-TNATA와 그 위에 400Å의 NPB를 가진 버퍼층을 미리 제조된 ZnO 액티브 매트릭스 디스플레이에 진공 퇴적한다.
- [0132] 레이저 유도 열 활상을 이용하여 녹색광 방출 물질의 층을 이미지와이즈 방식으로 도너 요소로부터 버퍼층 코팅 기판으로 열적으로 전달하여 녹색 서브 픽셀을 형성한다. 사용된 레이저의 출력은 삼각형 디더(dither) 패턴과 400 KHz의 주파수로 단방향 스캔 시에 활상면에서 1 내지 8 와트이다. 요구되는 라인폭은 100 내지 120 마이크론이며, 선량(dose)은 0.5 내지 0.9 J/cm<sup>2</sup>이다. 제1 도너 요소를 제거하고 이 대신에 적색광 방출 물질을 포함하는 제2 도너 요소를 디스플레이상에 설치하고, 이에 대해 열 전달 프로세스를 반복하여 적색 서브 픽셀을 형성한다. 청색 서브 픽셀과 홀 차단/전자 수송층은 전체 발광 영역 상에 200Å의 BA1q와 100Å의 Alq3를 진공 퇴적하여 형성한다.
- [0133] 그 다음, 10Å의 LiF층, 20Å의 알루미늄층 및 180Å의 Ag층을 차례로 퇴적하여 반투명 상부 캐소드를 도포한다.
- [0134] 실시예 2
- [0135] 새도우 마스크 퇴적을 이용한 ZnO 액티브 매트릭스 디스플레이의 제조
- [0136] 가로 세로 2인치 크기의 유리 슬라이드를 알코올로 행구어 깨끗하게 만든다. 폴리머 새도우 마스크를 본 출원인의 미국특허 출원 공개 제2003/0152691호 및 제2003/0150384호에 기재된 바와 같이 형성한다. 레이저 어블레이션(ablation)을 이용하여 새도우 마스크에 어퍼쳐를 형성한다.
- [0137] 게이트 레벨 새도우 마스크를 유리 기판의 중심에 둔다. 진공 챔버 내에서 새도우 마스크를 통해 유리 기판상에 100Å의 전자빔 티타늄을 퇴적하고 이어서 750Å의 열증발 금을 퇴적한다. 기판과 새도우 마스크를 진공 챔버에서 꺼내고, 기판을 질소로 불어서 깨끗하게 만든다.
- [0138] 게이트 유전체는 다음과 같이 퇴적한다. 게이트 유전체 패턴을 위한 어퍼쳐를 가진 새도우 마스크를 정렬하여 기판상의 게이트 레벨 퇴적 패턴과 맞춘다. 1600Å의 SiO<sub>2</sub>를 진공 챔버 내에서 새도우 마스크를 통해 퇴적한다. 4 mTorr에서 20 sccm 산소와 120 sccm 아르곤에서 450 W로 Si 타겟을 가지고 스팍터링하여 SiO<sub>2</sub>를 퇴적한다. 기판과 새도우 마스크를 진공 챔버에서 꺼내고, 기판을 질소로 불어서 깨끗하게 만든다.
- [0139] ZnO 반도체는 다음과 같이 퇴적한다. 반도체 패턴을 위한 어퍼쳐를 가진 새도우 마스크를 정렬하여 기판상의 게이트 유전체 및 게이트 레벨 퇴적 패턴과 맞춘다. 500Å의 ZnO를 진공 챔버(100W, 15 mTorr에서 0.4 sccm의 Ar 플로우에서 10 중량 퍼센트 O<sub>2</sub>) 내에서 퇴적한다. 기판과 새도우 마스크를 진공 챔버에서 꺼내고, 기판을 질소로 불어서 깨끗하게 만든다.
- [0140] 소스 및 드레인 전극(600Å의 Al)도 마찬가지로 적당한 새도우 마스크를 이용하여 열증발을 통해 퇴적한다. 이 시점에서 집적 FTF가 완성된다.
- [0141] OLED층을 TFT와 집적 회로의 층으로부터 분리하기 위하여 집적 TFT 상에 밀봉재를 퇴적한다. 밀봉재는 밀봉재 새도우 마스크를 이미 패터닝된 층들과 정렬하여 맞추어서 퇴적한다. 전자빔 증발 Al<sub>2</sub>O<sub>3</sub>가 밀봉재로서 이용된다. 이것은 진공 퇴적을 통해 3000Å 두께로 퇴적된다.
- [0142] 도너 요소의 준비
- [0143] 도너 요소는 다음과 같이 준비된다. 3.55 파트 Raven 760 Ultra, 0.63 파트 Butvar B-98, 1.90 파트 Joncryl 67, 0.32 파트 Disperbyk 161, 12.09 파트 Ebecryl 629, 8.06 파트 Elvacite 2669, 0.82 파트 Irgacure 369, 0.12 파트 Irgacure 184, 45.31 파트 2-부타논, 및 27.19 파트 1,2-프로판디올 모노메틸 에테르 아세테이트를 혼합함으로써 LTHC 용액을 조제한다. 이 용액을 인치당 150개의 헬리컬 셀을 가진 마이크로그라비어 를을 갖춘 야스이 세이키 랩 코터, 모델 CAG-150(인디애나주 블루밍تون의 Yasui Seiki USA로부터 입수가능)을 이용하여 M7Q

막에 코팅한다. LTHC층은 80°C에서 일괄 건조하고, 퓨전 UV 시스템즈 Inc. 600 Watt D 벌브로 공급되는 UV 방사선을 6.1 m/mm의 노출 속도로 100 퍼센트 에너지 출력(UVA 320 내지 390 nm)으로 가하여 경화시킨다.

[0144] 14.85 파트 SR 351HP, 0.93 파트 Butvar B-98, 2.78 파트 Joncryl 67, 1.25 파트 Irgacure 369, 0.19 파트 Irgacure 184, 48 파트 2-부타논, 및 32 파트 1-메톡시-2-프로판올을 혼합함으로써 중간층 용액을 조제한다. 이 용액을 인치당 180개의 헬리컬 셀을 가진 마이크로그라비어 룰을 갖춘 앤스이 세이키 랩 코터, 모델 CAG-150을 이용하여 로토그라비어법으로 상기 LTHC층에 코팅한다. 이 중간층은 60°C에서 일괄 건조하고, 코팅된 층을 퓨전 UV 시스템즈 Inc. 600 Watt D 벌브 아래로 통과시킴으로써 공급되는 UV 방사선을 6.1 m/mm의 노출 속도로 60 퍼센트 에너지 출력(UVA 320 내지 390 nm)으로 가하여 경화시킨다.

[0145] 녹색 OLED의 패터닝을 위해서는 1 중량 퍼센트 C545T가 도핑된 500Å의 Alq3(1Å/sec)를 가진 층을 중간층에 진공 퇴적한다.

[0146] 적색 OLED의 패터닝을 위해서는 10 중량 퍼센트 PtOEP가 도핑된 500Å의 BA1q(1Å/sec)를 가진 층을 제2 도너 요소의 중간층에 진공 퇴적한다.

#### 유기 전계발광 디바이스의 준비

[0148] 디스플레이는 다음과 같이 준비된다. 3 중량 퍼센트 FTCNQ가 도핑된 3000Å의 1-TNATA와 그 위에 400Å의 NPB를 가진 버퍼층을 미리 제조된 ZnO 액티브 매트릭스 디스플레이에 진공 퇴적한다.

[0149] 레이저 유도 열 활상을 이용하여 녹색광 방출 물질의 층을 이미지와이즈 방식으로 도너 요소로부터 버퍼층 코팅 기판으로 열적으로 전달하여 녹색 서브 픽셀을 형성한다. 사용된 레이저의 출력은 삼각형 디더(dither) 패턴과 400 KHz의 주파수로 단방향 스캔 시에 활상면에서 1 내지 8 와트이다. 요구되는 라인폭은 100 내지 120 마이크론이며, 선량(dose)은 0.5 내지 0.9 J/cm<sup>2</sup>이다. 제1 도너 요소를 제거하고 이 대신에 적색광 방출 물질을 포함하는 제2 도너 요소를 디스플레이상에 설치하고, 이에 대해 열 전달 프로세스를 반복하여 적색 서브 픽셀을 형성한다. 청색 서브 픽셀과 홀 차단/전자 수송층은 전체 발광 영역 상에 200Å의 BA1q와 100Å의 Alq3를 진공 퇴적하여 형성한다.

[0150] 그 다음, 10Å의 LiF층, 20Å의 알루미늄층 및 180Å의 Ag층을 차례로 퇴적하여 반투명 상부 캐소드를 도포한다.

#### **도면의 간단한 설명**

[0011] 본 발명은 첨부 도면을 참조로 한 본 발명의 여러 가지 실시예에 대한 다음의 상세한 설명을 통해 더 잘 이해될 수 있다.

[0012] 도 1은 공통 디스플레이 기판상에 산화아연 화소 트랜지스터는 물론 산화아연 행 및 열 드라이버를 구성하는데 이용될 수 있는 어페쳐(aperture) 마스킹 프로세스를 도시한 도면.

[0013] 도 2는 디스플레이 기판으로부터 광을 방출하는 톱 에미팅(top emitting) OLED를 구동하는 산화아연 박막 화소 트랜지스터를 가진 기판의 일 예의 단면도.

[0014] 도 3은 디스플레이 기판을 통해 광을 방출하는 보텀 에미팅(bottom emitting) OLED를 구동하는 산화아연 박막 화소 트랜지스터를 가진 기판의 다른 예의 단면도.

[0015] 도 4a 내지 도 4d는 여러 가지 OLED 구성의 예를 보여주는 도면.

[0016] 도 5는 OLED 제작에 이용되는 도너 시트의 예를 보여주는 도면.

[0017] 도 6은 디스플레이의 단일 화소를 구성하는 산화아연 화소 트랜지스터와 OLED 회로의 하나의 셀의 예를 보여주는 도면.

[0018] 도 7은 디스플레이의 화소 어레이를 구성하는 산화아연 화소 트랜지스터와 OLED 회로의 셀 어레이의 예를 보여주는 도면.

[0019] 도 8은 디스플레이의 단일 화소를 구성하는 산화아연 화소 트랜지스터와 OLED 회로의 하나의 셀의 예를 보여주는 도면.

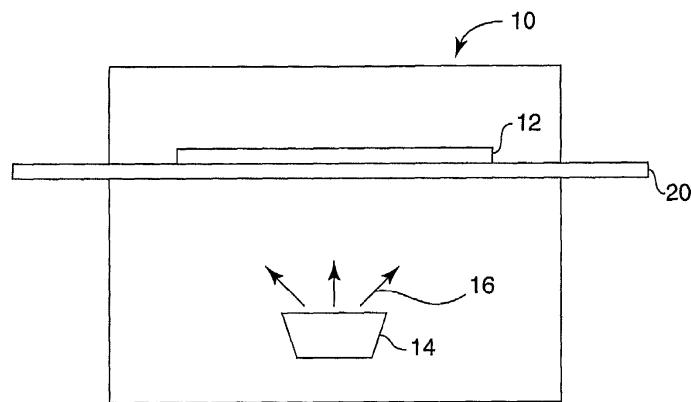
[0020] 도 9는 셀 어레이(예컨대 도 6 또는 도 8의 회로에 기초하여 도 7에서 보여질 수 있음)와 인터페이스하는 행

및 열 드라이버 회로를 구성하는데 이용되는 산화아연 박막 트랜지스터 기반의 디지털 로직(NOR) 게이트의 예를 보여주는 도면.

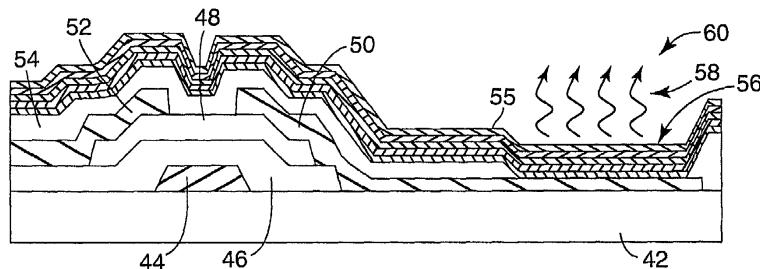
- [0021] 도 10은 행 및 열 드라이버 회로의 일부를 구성하는 산화아연 박막 트랜지스터 기반 디지털 로직 게이트(예컨대 도 9에서 보여질 수 있음)을 이용하여 구성된 디지털 로직 플립 플롭의 예를 보여주는 도면.
- [0022] 도 11은 행 및 열 드라이버 회로의 일부를 구성하는 산화아연 박막 트랜지스터 기반 디지털 로직 플립 플롭(예컨대 도 10에서 보여질 수 있음)을 이용하여 구성된 디지털 로직 시프트 레지스터의 예를 보여주는 도면.
- [0023] 본 발명은 여러 가지 형태로 변형되거나 대체될 수 있으며, 그 세부적인 사항은 도면에서 예시적으로 나타나 있으며 이하에서 상세히 설명될 것이다. 그러나 본 발명은 설명되는 특정 실시예들에 한정되는 것은 아니고, 본 발명의 본질과 범위에서 벗어나지 않고 모든 변형, 등가, 대체를 포함하는 것이다.

## 도면

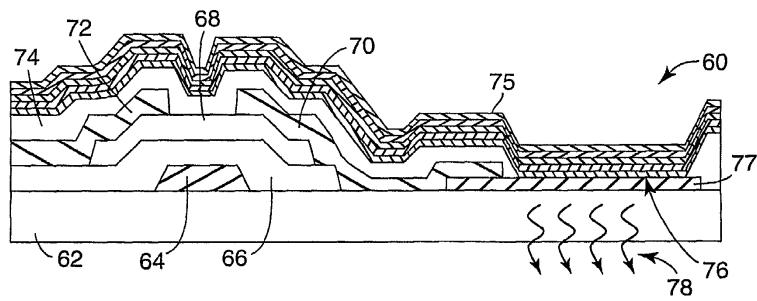
### 도면1



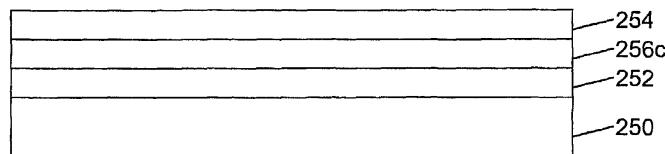
### 도면2



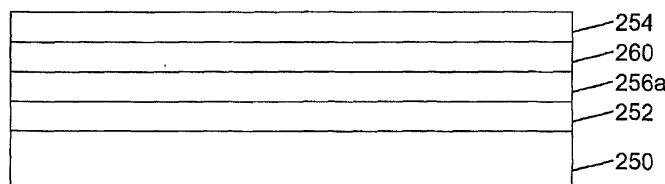
도면3



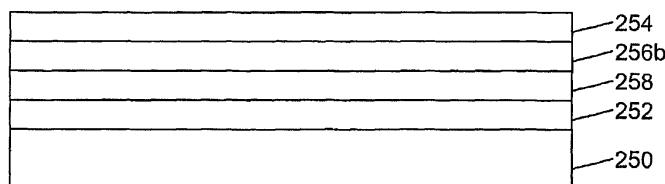
도면4a



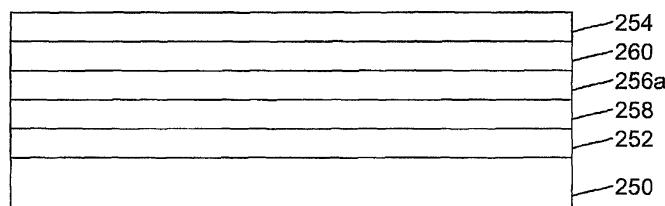
도면4b



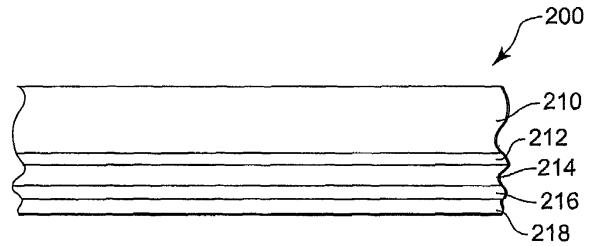
도면4c



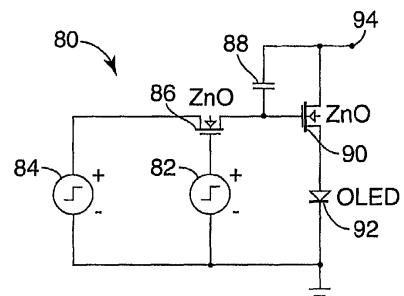
도면4d



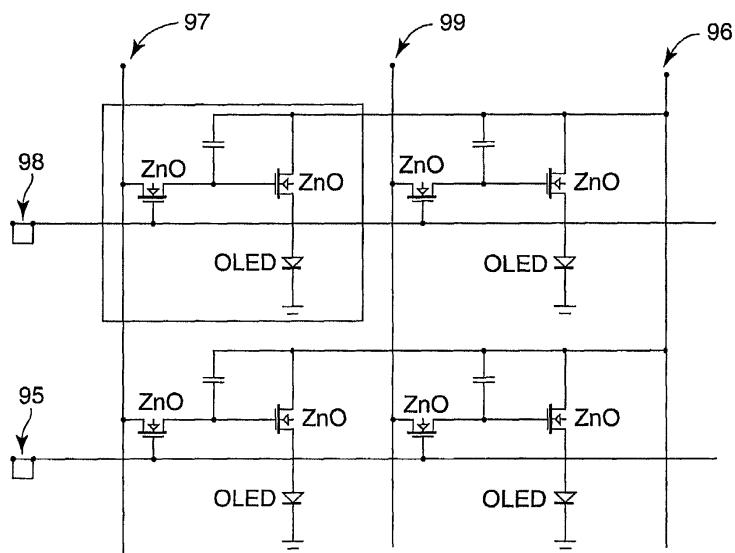
도면5



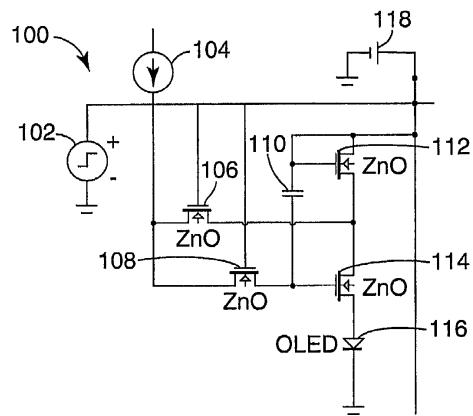
도면6



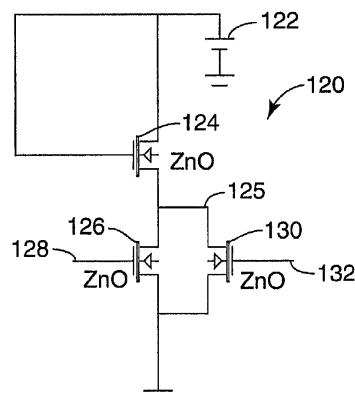
도면7



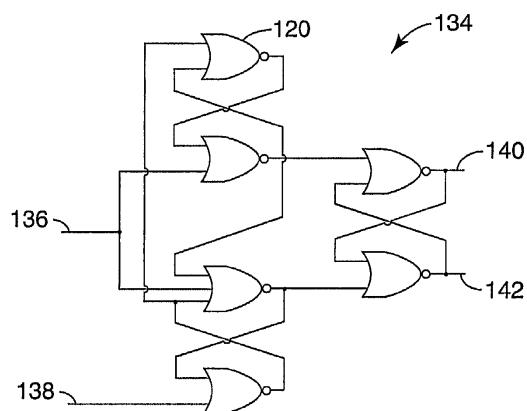
도면8



도면9



도면10



도면11

