

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2010-141116

(P2010-141116A)

(43) 公開日 平成22年6月24日 (2010.6.24)

(51) Int. Cl. F I テーマコード (参考)
 HO 1 S 5/042 (2006.01) HO 1 S 5/042 6 1 2 5 F 1 7 3
 HO 1 S 5/323 (2006.01) HO 1 S 5/323 6 1 0

審査請求 未請求 請求項の数 6 O L (全 13 頁)

(21) 出願番号 特願2008-315792 (P2008-315792)
 (22) 出願日 平成20年12月11日 (2008.12.11)

(71) 出願人 000001889
 三洋電機株式会社
 大阪府守口市京阪本通2丁目5番5号
 (74) 代理人 100131071
 弁理士 ▲角▼谷 浩
 (72) 発明者 松野 裕司
 大阪府守口市京阪本通2丁目5番5号 三洋電機株式会社内
 Fターム(参考) 5F173 AA08 AG12 AH22 AJ04 AJ15
 AK08 AK13 AK21 AL04 AL05
 AL13 AL14 AP05 AP33 AP71
 AP73 AP83 AP93 AQ05 AR92

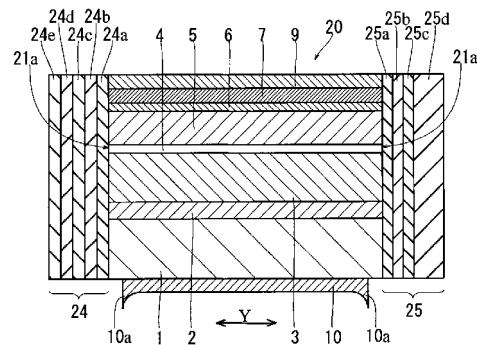
(54) 【発明の名称】 窒化物半導体発光素子の製造方法および窒化物半導体発光素子

(57) 【要約】

【課題】 発光効率の低下を抑制することが可能な窒化物半導体発光素子の製造方法を提供する。

【解決手段】 この窒化物半導体発光素子の製造方法は、劈開面 2 1 a 上に端面コート膜 2 4 および 2 5 を形成する工程に先立って、n 側電極 1 0 の劈開面 2 1 a 側に位置する部分にレーザー光を照射することで n 側電極 1 0 の劈開面 2 1 a 側に位置する部分を加工することにより、n 側電極 1 0 の劈開面 2 1 a 側が n 型 GaN 基板 1 とは反対側に向かって突出された状態にする工程を備えている。

【選択図】 図 1



【特許請求の範囲】

【請求項 1】

基板上に、第 1 方向に延びるリッジ部を有する半導体素子層を形成する工程と、
前記半導体素子層上に第 1 電極を形成するとともに、前記基板の前記半導体素子層が形成された面とは反対側の裏面上に第 2 電極を形成する工程と、

前記第 1 方向と直交する第 2 方向に沿って劈開し、劈開面上に端面コート膜を形成する工程と、

前記第 1 方向に沿って素子分離する工程とを備え、

前記劈開面上に前記端面コート膜を形成する工程に先立って、前記第 2 電極の前記劈開面側に位置する部分にレーザ光を照射することで前記第 2 電極の前記劈開面側に位置する部分を加工することにより、前記第 2 電極の前記劈開面側が前記基板とは反対側に向かって突出された状態にする工程をさらに備えることを特徴とする窒化物半導体発光素子の製造方法。

10

【請求項 2】

前記劈開面上に前記端面コート膜を形成する工程に先立って、前記第 1 方向に延びる素子分離溝を前記第 2 電極に形成する工程をさらに備え、

前記第 1 方向に延びる前記素子分離溝を前記第 2 電極に形成する工程は、前記第 2 電極の前記素子分離溝側が前記基板とは反対側に向かって突出された状態になるように、前記第 2 電極の前記素子分離溝を形成する部分にレーザ光を照射することで前記第 2 電極の前記素子分離溝を形成する部分を除去する工程を含み、

20

前記第 1 方向に沿って素子分離する工程は、前記第 1 方向に延びる前記素子分離溝に沿って素子を分割する工程を含むことを特徴とする請求項 1 に記載の窒化物半導体発光素子の製造方法。

【請求項 3】

前記第 2 電極にレーザ光を照射することで得られる突出部によって前記第 2 電極が囲まれた状態にすることを特徴とする請求項 2 に記載の窒化物半導体発光素子の製造方法。

【請求項 4】

基板上に形成され、第 1 方向に延びるリッジ部を有し、かつ、前記第 1 方向と直交する第 2 方向に平行な劈開面が設けられた半導体素子層と、

前記半導体素子層上に形成された第 1 電極と、

30

前記基板の前記半導体素子層が形成された面とは反対側の裏面上に形成された第 2 電極と、

前記劈開面上に形成された端面コート膜とを備え、

前記第 2 電極の前記劈開面側が前記基板とは反対側に向かって突出された状態になっていることを特徴とする窒化物半導体発光素子。

【請求項 5】

前記第 1 方向に延びる素子分離溝が前記第 2 電極に形成されており、

前記第 2 電極の前記素子分離溝側が前記基板とは反対側に向かって突出された状態になっていることを特徴とする請求項 4 に記載の窒化物半導体発光素子。

【請求項 6】

40

前記第 2 電極に設けられた突出部によって前記第 2 電極が囲まれた状態になっていることを特徴とする請求項 5 に記載の窒化物半導体発光素子。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、窒化物半導体発光素子の製造方法および窒化物半導体発光素子に関する。

【背景技術】

【0002】

従来、窒化物半導体発光素子として、共振器端面（劈開面）を有する半導体素子層を少なくとも備えた窒化物半導体レーザ素子が知られている（たとえば、特許文献 1 参照）。

50

以下に、従来の窒化物半導体レーザ素子の一例について簡単に説明する。

【0003】

従来の窒化物半導体レーザ素子では、第1方向に延びる細長状のリッジ部を有する半導体素子層が半導体基板上に形成されている。半導体基板上の半導体素子層は、n側半導体層、活性層およびp側半導体層がこの順番で半導体基板側から積層された構造となっている。そして、この半導体素子層に含まれる各層のうちのp側半導体層に、第1方向に延びる細長状の凸部（リッジ部となる部分）が設けられている。また、半導体素子層は共振器端面（劈開面）を有しており、端面コート膜が共振器端面（劈開面）上に形成された状態となっている。また、半導体素子層（p側半導体層）上にはp側電極が形成されているとともに、半導体基板の裏面上にはn側電極が形成されている。

10

【0004】

上記した従来の窒化物半導体レーザ素子は、たとえば、以下のようなプロセスを経て製造される。

【0005】

すなわち、まず、有機金属気相成長（MOCVD）法などを用いて、ウェハ（半導体基板）上に、n側半導体層、活性層およびp側半導体層をこの順番でエピタキシャル成長させる。そして、フォトリソグラフィ技術およびエッチング技術などを用いて、p側半導体層の所定部分をエッチング除去する。これにより、第1方向に延びるストライプ状の凸部（リッジ部となる部分）をp側半導体層に形成する。また、真空蒸着法などを用いて、p側半導体層上にp側電極を形成し、半導体基板の裏面上にn側電極を形成する。このようにして、素子部（窒化物半導体レーザ素子となる部分）がマトリクス状に配置された構造体を得る。

20

【0006】

次に、リッジ部が延びる方向と直交する第2方向に沿って、素子部がマトリクス状に配置された構造体を劈開する。すなわち、素子部がマトリクス状に配置された構造体をバー状に分割し、素子部が第2方向に一行に配列された構造体を形成する。そして、バー状の構造体の劈開面上に端面コート膜を形成する。この後、バー状の構造体に第1方向に延びる素子分離溝を形成し、その素子分離溝に沿ってバー状の構造体を素子部毎に分割する。

【特許文献1】特開平9-260777号公報

【発明の開示】

30

【発明が解決しようとする課題】

【0007】

上記した従来の製造方法では、バー状の構造体の劈開面上に端面コート膜を形成する際に、端面コート膜の構成材料（絶縁材料）がn側電極側にまで回り込み、n側電極の半導体基板側とは反対側の面上に堆積されてしまうという不都合が生じる。その結果、n側電極の一部が絶縁膜で覆われた状態になってしまい、発光効率が低下するという問題が起こる。

【0008】

この発明は、上記のような課題を解決するためになされたものであり、この発明の目的は、発光効率の低下を抑制することが可能な窒化物半導体発光素子の製造方法および窒化物半導体発光素子を提供することである。

40

【課題を解決するための手段】

【0009】

上記の目的を達成するために、本発明の第1の局面による窒化物半導体発光素子の製造方法は、基板上に、第1方向に延びるリッジ部を有する半導体素子層を形成する工程と、半導体素子層上に第1電極を形成するとともに、基板の半導体素子層が形成された面とは反対側の裏面上に第2電極を形成する工程と、第1方向と直交する第2方向に沿って劈開し、劈開面上に端面コート膜を形成する工程と、第1方向に沿って素子分離する工程とを備えている。そして、劈開面上に端面コート膜を形成する工程に先立って、第2電極の劈開面側に位置する部分にレーザ光を照射することで第2電極の劈開面側に位置する部分を

50

加工することにより、第2電極の劈開面側が基板とは反対側に向かって突出された状態にする工程をさらに備える。

【0010】

第1の局面による窒化物半導体発光素子の製造方法では、上記のように、劈開面上に端面コート膜を形成する工程に先立って、第2電極の劈開面側に位置する部分にレーザー光を照射することで第2電極の劈開面側に位置する部分を加工することによって、第2電極の劈開面側が基板とは反対側に向かって突出された状態にすることができる。すなわち、第2電極の劈開面側に突出部が設けられた状態にすることができる。これにより、劈開面上に端面コート膜を形成する際に、第2電極の劈開面側の突出部により、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みを遮ることができる。このため、第2電極の基板側とは反対側の面上に絶縁材料が堆積されるのを抑制することができる。したがって、第2電極の基板側とは反対側の面が絶縁膜で覆われた状態になるのを抑制することができ、その結果、発光効率の低下の抑制を図ることが可能となる。

10

【0011】

上記第1の局面による窒化物半導体発光素子の製造方法において、好ましくは、劈開面上に端面コート膜を形成する工程に先立って、第1方向に延びる素子分離溝を第2電極に形成する工程をさらに備え、第1方向に延びる素子分離溝を第2電極に形成する工程は、第2電極の素子分離溝側が基板とは反対側に向かって突出された状態になるように、第2電極の素子分離溝を形成する部分にレーザー光を照射することで第2電極の素子分離溝を形成する部分を除去する工程を含み、第1方向に沿って素子分離する工程は、第1方向に延びる素子分離溝に沿って素子を分割する工程を含む。このようにすれば、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みを確実に遮ることができるので、発光効率の低下をより抑制することが可能となる。

20

【0012】

この場合、第2電極にレーザー光を照射することで得られる突出部によって第2電極が囲まれた状態にすることが好ましい。このようにすれば、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みをより確実に遮ることができる。

【0013】

また、本発明の第2の局面による窒化物半導体発光素子は、基板上に形成され、第1方向に延びるリッジ部を有し、かつ、第1方向と直交する第2方向に平行な劈開面が設けられた半導体素子層と、その半導体素子層上に形成された第1電極と、基板の半導体素子層が形成された面とは反対側の裏面上に形成された第2電極と、劈開面上に形成された端面コート膜とを備えている。そして、第2電極の劈開面側が基板とは反対側に向かって突出された状態になっている。

30

【0014】

第2の局面による窒化物半導体発光素子では、上記のように構成することによって、第2電極の劈開面側に突出部が設けられた状態にすることができる。これにより、劈開面上に端面コート膜を形成する際に、第2電極の劈開面側の突出部により、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みを遮ることができる。すなわち、第2電極の基板側とは反対側の面上に絶縁材料が堆積されるのを抑制することができる。したがって、第2電極の基板側とは反対側の面が絶縁膜で覆われた状態になるのを抑制することができ、その結果、発光効率の低下の抑制を図ることが可能となる。

40

【0015】

上記第2の局面による窒化物半導体発光素子において、第1方向に延びる素子分離溝が第2電極に形成されており、第2電極の素子分離溝側が基板とは反対側に向かって突出された状態になっていることが好ましい。このように構成すれば、劈開面上に端面コート膜を形成する際に、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みを確実に遮ることができるので、発光効率の低下をより抑制することが可能となる。

【0016】

この場合、第2電極に設けられた突出部によって第2電極が囲まれた状態になっている

50

ことが好ましい。このように構成すれば、劈開面上に端面コート膜を形成する際に、端面コート膜の構成材料（絶縁材料）の第2電極側への回り込みをより確実に遮ることができる。

【発明の効果】

【0017】

以上のように、本発明によれば、容易に、発光効率の低下を抑制することができる。

【発明を実施するための最良の形態】

【0018】

図1は、本発明の一実施形態による窒化物半導体発光素子を共振器方向に沿って切断した場合の断面図であり、図2は、本発明の一実施形態による窒化物半導体発光素子を共振器方向と直交する方向に沿って切断した場合の断面図である。図3は、図1および図2に示した一実施形態による窒化物半導体発光素子の活性層の拡大断面図である。以下に、図1～図3を参照して、本発明の一実施形態による窒化物半導体発光素子の構成について説明する。

10

【0019】

本実施形態の窒化物半導体発光素子は、図1および図2に示すような窒化物半導体レーザ素子20であって、n型Ga_{0.99}N基板1上に形成された半導体素子層21などを備えている。なお、n型Ga_{0.99}N基板1は、本発明の「基板」の一例である。

【0020】

具体的に言うと、n型Ga_{0.99}N基板1上には、アンドープAl_{0.01}Ga_{0.99}Nからなるバッファ層2が約0.8μmの厚みで形成されている。そして、そのバッファ層2上に、Geがドーパされたn型Al_{0.07}Ga_{0.93}Nからなるn型クラッド層3が約1.8μmの厚みで形成されている。

20

【0021】

n型クラッド層3上には、多重量子井戸(MQW)構造の活性層4が形成されている。この活性層4は、図3に示すように、アンドープIn_{0.02}Ga_{0.98}Nからなる4つの障壁層4aと、アンドープIn_{0.15}Ga_{0.85}Nからなる3つの井戸層4bとを含むものである。障壁層4aおよび井戸層4bは、それぞれが約20nmの厚みおよび約3.5nmの厚みを有しており、1つずつ交互に積層されている。なお、活性層4は単一量子井戸(SQW)構造であってもよい。

30

【0022】

活性層4上には、図1および図2に示すように、Mgがドーパされたp型Al_{0.07}Ga_{0.93}Nからなるp型クラッド層5が形成されている。また、p型クラッド層5には凸部が設けられており、その凸部の厚みが約0.45μmとなっており、凸部以外の部分である平坦部の厚みが約0.05μmとなっている。さらに、p型クラッド層5の凸部上には、アンドープIn_{0.07}Ga_{0.93}Nからなるp側コンタクト層6が約3nmの厚みで形成されている。そして、p型クラッド層5の凸部とp側コンタクト層6とを含む部分がリッジ部22として機能する。なお、このリッジ部22は、共振器方向であるY方向(第1方向)に延びる細長形状となっている。

【0023】

また、図示しないが、n型クラッド層3と活性層4との間には、アンドープAl_{0.2}Ga_{0.8}Nからなるn側キャリアブロック層が約20nmの厚みで形成されており、活性層4とp型クラッド層5との間には、p側光ガイド層およびp側キャリアブロック層が活性層4側からこの順番で形成されている。p側光ガイド層は、アンドープIn_{0.01}Ga_{0.99}Nからなっており、約0.1μmの厚みを有している。また、p側キャリアブロック層は、アンドープAl_{0.2}Ga_{0.8}Nからなっており、約20nmの厚みを有している。

40

【0024】

GaN基板1上に形成された半導体素子層21は、上記した種々の窒化物半導体層(2～6)を含んでおり、半導体素子層21のX方向の一方端側(図2の左側)に欠陥集中領域

50

域 23 を設けることによって、それ以外の領域に生じる欠陥を低減させている。そして、リッジ部 22 の形成位置を半導体素子層 21 の X 方向の一方端側とは反対の他方端側（図 2 の右側）にずらすことで、リッジ部 22 を欠陥集中領域 23 から遠ざけるようにしている。

【0025】

また、半導体素子層 21 は X 方向（第 2 方向）に沿って劈開されており、劈開することにより得られる一对の劈開面 21a が共振器端面となっている。そして、その一对の劈開面 21a 上には、それぞれ、端面コート膜 24 および 25 が形成されている。なお、一方の端面コート膜 24 は光出射側に配置された膜であり、他方の端面コート膜 25 は光反射側に配置された膜である。

10

【0026】

光出射側に位置する端面コート膜 24 は、たとえば、AlN 層 24a（厚み：約 10 nm）と、Al₂O₃ 層 24b（厚み：約 115 nm）と、ZrO₂ 層 24c（厚み：約 45 nm）と、Al₂O₃ 層 24d（厚み：約 57.5 nm）と、ZrO₂ 層 24e（厚み：約 45 nm）とを劈開面 21a 側からこの順番で形成することで得られる。

【0027】

光反射側に位置する端面コート膜 25 は、コート膜変質防止層（25a）および反射率制御層（25b～25d）を含んでいる。そして、端面コート膜 25 は、たとえば、AlN 層 25a（厚み：約 10 nm）と、Al₂O₃ 層 25b（厚み：約 64.5 nm）と、TiO₂ 層 25c（厚み：約 45 nm）と、所定の積層体 25d とを劈開面 21a 側からこの順番で形成することで得られる。なお、積層体 25d は、5 層の SiO₂ 層（厚み：約 69 nm）と 5 層の TiO₂ 層（厚み：約 45 nm）とからなっており、それらが 1 つずつ交互に積層されたものである。

20

【0028】

また、リッジ部 22 上には、約 1 nm の厚みを有する Pt 層と、約 10 nm の厚みを有する Pd 層とが順次形成されている。そして、Pt 層と Pd 層とを含む積層体が p 側オーミック電極 7 となっている。なお、p 側オーミック電極 7 は、本発明の「第 1 電極」の一例である。

【0029】

また、p 型クラッド層 5 の平坦部上には電流ブロック層 8 が形成されており、その電流ブロック層 8 によってリッジ部 22 の側面が覆われている。この電流ブロック層 8 は、SiO₂ からなり、かつ、約 0.2 μm の厚みを有している。

30

【0030】

電流ブロック層 8 上には、電流ブロック層 8 の開口を介して p 側オーミック電極 7 と接続する p 側パッド電極 9 が形成されている。この p 側パッド電極 9 は、約 30 nm の厚みを有する Ti 層と、約 150 nm の厚みを有する Pd 層と、約 3 μm の厚みを有する Au 層とを含む積層体からなっており、それらは、Ti 層、Pd 層および Au 層の順番で下層から上層に向かって積層されている。なお、p 側パッド電極 9 は、本発明の「第 1 電極」の一例である。

【0031】

また、n 型 GaN 基板 1 の半導体素子層 21 が形成された面とは反対側の裏面上には、n 型 GaN 基板 1 側から順に、約 6 nm の厚みを有する Al 層と、約 10 nm の厚みを有する Pd 層と、約 300 nm の厚みを有する Au 層とが形成されている。そして、Al 層と Pd 層と Au 層とを含む積層体が n 側電極（n 側オーミック電極および n 側パッド電極）10 となっている。なお、n 側電極 10 は、本発明の「第 2 電極」の一例である。

40

【0032】

ここで、本実施形態では、n 側電極 10 の劈開面 21a 側が n 型 GaN 基板 1 とは反対側に向かって突出している。すなわち、n 側電極 10 の劈開面 21a 側に突出部 10a が設けられている。さらに、同様に、n 側電極 10 の素子分離溝 11 側にも、n 型 GaN 基板 1 とは反対側に向かって突出する突出部 10b が設けられている。なお、n 側電極 10

50

の突出部 10 a および 10 b の突出高さは、約 $0.5 \mu\text{m}$ ~ 約 $2.3 \mu\text{m}$ である。

【0033】

本実施形態の窒化物半導体発光素子としての窒化物半導体レーザ素子 20 は、上記のように構成されている。

【0034】

本実施形態では、上記のように、n 側電極 10 の劈開面 21 a 側に突出部 10 a を設けることによって、劈開面 21 a 上に端面コート膜 24 および 25 を形成する際に、n 側電極 10 の劈開面 21 a 側の突出部 10 a により、端面コート膜 24 および 25 の構成材料（絶縁材料）の n 側電極 10 側への回り込みを遮ることができる。すなわち、n 側電極 10 の n 型 GaN 基板 1 側とは反対側の面上に絶縁材料が堆積されるのを抑制することができ、これにより、n 側電極 10 の n 型 GaN 基板 1 側とは反対側の面が絶縁膜で覆われた状態になるのを抑制することができ、その結果、発光効率の低下の抑制を図ることが可能となる。

10

【0035】

また、本実施形態では、上記のように、n 側電極 10 の素子分離溝 11 側にも、n 型 GaN 基板 1 とは反対側に向かって突出する突出部 10 b を設けることによって、劈開面 21 a 上に端面コート膜 24 および 25 を形成する前の段階において、n 側電極 10 が突出部 10 a および 10 b で囲まれた状態にすることができる。これにより、劈開面 21 a 上に端面コート膜 24 および 25 を形成する際に、端面コート膜 24 および 25 の構成材料（絶縁材料）の n 側電極 10 側への回り込みを確実に遮ることができるので、発光効率の低下をより抑制することが可能となる。

20

【0036】

図 4 ~ 図 15 は、本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図および平面図である。以下に、図 1 ~ 図 15 を参照して、本発明の一実施形態による窒化物半導体発光素子の製造方法（窒化物半導体レーザ素子 20 の製造プロセス）について説明する。

【0037】

本実施形態では、まず、図 4 に示すように、MOCVD 法を用いて、n 型 GaN 基板（ウェハ）1 上に、種々の窒化物半導体層（2 ~ 6）をエピタキシャル成長させる。

【0038】

具体的には、欠陥集中領域 23 が設けられた n 型 GaN 基板 1 を準備し、それを MOCVD 装置にセットする。そして、基板温度を約 1160 に保持するとともに、キャリアガスとしての H_2 ガスと、原料ガスとしての NH_3 ガス、トリメチルガリウム（TMGa）ガスおよびトリメチルアルミニウム（TMAI）ガスを供給し、約 $1.1 \mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行う。これにより、n 型 GaN 基板 1 上に、アンドープ $\text{Al}_{0.01}\text{Ga}_{0.99}\text{N}$ からなるバッファ層 2（厚み：約 $0.8 \mu\text{m}$ ）が形成される。

30

【0039】

この後、n 型ドーパントである Ge を含むモノゲルマン（ GeH_4 ）ガスを原料ガスとして新たに加えて、約 $1.1 \mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行うことによって、バッファ層 2 上に、Ge がドーパされた n 型 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ からなる n 型クラッド層 3（厚み：約 $1.8 \mu\text{m}$ ）を形成する。そして、 GeH_4 ガスの供給を止め、約 $1 \mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行うことにより、n 型クラッド層 3 上に、アンドープ $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなる n 側キャリアブロック層（厚み：約 20nm ）を形成する。なお、図面の簡略化のため、n 側キャリアブロック層は図示していない。

40

【0040】

次に、基板温度を約 1160 から約 850 に下げる。そして、キャリアガスとしての N_2 ガスと、原料ガスとしての NH_3 ガス、トリエチルガリウム（TEGa）ガスおよびトリメチルインジウム（TMIn）ガスを供給することにより、n 側キャリアブロック層（図示せず）上に、アンドープ $\text{In}_{0.02}\text{Ga}_{0.98}\text{N}$ からなる 4 つの障壁層 4 a（図 2 参照）と、アンドープ $\text{In}_{0.15}\text{Ga}_{0.85}\text{N}$ からなる 3 つの井戸層 4 b（図 2 参照）とを約 0

50

．25 $\mu\text{m}/\text{h}$ の速度で1つずつ交互にエピタキシャル成長させる。これにより、4つの障壁層4a（厚み：約20 nm）と3つの井戸層4b（厚み：約3.5 nm）とを含むMQW構造の活性層4が形成される。

【0041】

続いて、同様の条件でエピタキシャル成長を行うことにより、活性層4上に、アンドープ $\text{In}_{0.01}\text{Ga}_{0.99}\text{N}$ からなるp側光ガイド層（厚み：約0.1 μm ）を形成する。この後、原料ガスを NH_3 ガス、 TMGa ガスおよび TMAI ガスに変更し、約1.2 $\mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行うことにより、p側光ガイド層上に、アンドープ $\text{Al}_{0.2}\text{Ga}_{0.8}\text{N}$ からなるp側キャリアブロック層（厚み：約20 nm）を形成する。なお、図面の簡略化のため、p側光ガイド層およびp側キャリアブロック層は図示していない。

10

【0042】

次に、基板温度を約850 から約1160 に上げる。そして、p型ドーパントであるMgを含むシクロペンタジエニルマグネシウム（ $\text{Mg}(\text{C}_5\text{H}_5)_2$ ）ガスを原料ガスとして新たに加えて、約1.1 $\mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行うことにより、p側キャリアブロック層（図示せず）上に、Mgがドーパされたp型 $\text{Al}_{0.07}\text{Ga}_{0.93}\text{N}$ からなるp型クラッド層5（厚み：約0.45 μm ）を形成する。さらに、基板温度を約1160 から約850 に下げるとともに、 $\text{Mg}(\text{C}_5\text{H}_5)_2$ ガスの供給を止め、約0.25 $\mu\text{m}/\text{h}$ の速度でエピタキシャル成長を行うことにより、p型クラッド層5上に、アンドープ $\text{In}_{0.07}\text{Ga}_{0.93}\text{N}$ からなるp側コンタクト層6（厚み：約3 nm）を形成する。

20

【0043】

上記のようにして、n型GaN基板1上に、種々の窒化物半導体層（2～6）からなる半導体素子層21を形成する。なお、この半導体素子層21には、n型GaN基板1の欠陥が伝播する。すなわち、欠陥集中領域23が半導体素子層21にも設けられた状態となる。

【0044】

次に、図5に示すように、p側コンタクト層6上のリッジ部22に対応する領域にエッチングマスク（ SiO_2 膜）30を形成した後、 Cl_2 ガスによる反応性イオンエッチング法を用いて、p側コンタクト層6の上面からp型クラッド層5の途中の深さ（p型クラッド層5の上面から約0.4 μm の深さ）までをエッチング除去する。続いて、エッチングマスク30を除去する。これにより、図6に示すように、半導体素子層21に、Y方向（第1方向）に延びるストライプ状のリッジ部（p型クラッド層5の凸部とp側コンタクト層6とを含む部分）22が形成される。なお、半導体素子層21にリッジ部22を形成する際には、そのリッジ部22が欠陥集中領域23から遠ざかるようにする。このため、互いに隣り合うリッジ部22の間隔が大きい部分と小さい部分とが混在することになる。

30

【0045】

この後、図7に示すように、プラズマCVD法を用いて、約0.2 μm の厚みを有する SiO_2 膜を全面上に形成した後、その SiO_2 膜のリッジ部22に対応する領域を除去することによって、リッジ部22に対応する領域に開口を持ち、かつ、リッジ部22の側面を覆う電流ブロック層（約0.2 μm の厚みを有する SiO_2 膜）8をp型クラッド層5の平坦部上に形成する。

40

【0046】

そして、電子ビーム蒸着法を用いて、リッジ部22上に、約1 nmの厚みを有するPt層と、約10 nmの厚みを有するPd層とをこの順番で積層する。これにより、Pt層とPd層とを含む積層体からなるp側オーミック電極7が形成される。続いて、電子ビーム蒸着法を用いて、電流ブロック層8上に、約30 nmの厚みを有するTi層と、約150 nmの厚みを有するPd層と、約3 μm の厚みを有するAu層とをこの順番で積層する。これにより、Ti層とPd層とAu層とを含む積層体からなるp側パッド電極9が形成される。なお、このp側パッド電極9を形成する際には、p側パッド電極9が電流ブロック

50

層 8 の開口を介して p 側オーミック電極 7 と接続された状態となるようにする。

【 0 0 4 7 】

さらに、n 型 GaN 基板 1 を所定の厚みになるまで裏面側から研磨した後、電子ビーム蒸着法を用いて、n 型 GaN 基板 1 の裏面上に、約 6 nm の厚みを有する Al 層と、約 10 nm の厚みを有する Pd 層と、約 300 nm の厚みを有する Au 層とをこの順番で形成する。このようにして、図 8 および図 9 に示すように、Al 層と Pd 層と Au 層とを含む積層体からなる n 側電極 10 を形成し、素子部（窒化物半導体レーザ素子 20 となる部分）がマトリクス状に配置された構造体 31 を得る。

【 0 0 4 8 】

そして、構造体 31 を劈開するための劈開溝（図示せず）を X 方向（第 2 方向）に延びるように形成した後、その劈開溝に沿って構造体 31 を劈開する。このようにして、図 10 および図 11 に示すように、素子部が X 方向に一直列に配列されたバー状の構造体 32 を得る。なお、この構造体 32 の劈開面 21a は共振器面となる。

10

【 0 0 4 9 】

バー状の構造体 32 を得た後、図 12 に示すように、Y 方向（第 1 方向）に延びる素子分離溝（構造体 32 を素子部毎に分離するための溝）11 を n 側電極 10 に形成する。なお、この素子分離溝 11 を形成する際には、欠陥が集中している領域に素子分離溝 11 が配置されるようにする。

【 0 0 5 0 】

ここで、本実施形態では、n 側電極 10 の素子分離溝 11 を形成する部分にレーザ光を照射することで n 側電極 10 の素子分離溝 11 を形成する部分を除去することによって、n 側電極 10 に素子分離溝 11 を形成する。このような加工を行った場合には、図 13 に示すように、n 側電極 10 の素子分離溝 11 側が n 型 GaN 基板 1 とは反対側に向かって突出される。すなわち、n 側電極 10 の素子分離溝 11 側に、約 0.5 μm ~ 約 2.3 μm の突出高さを有する突出部 10b が設けられる。

20

【 0 0 5 1 】

また、本実施形態では、図 12 に示すように、n 側電極 10 の劈開面 21a 側に位置する部分にレーザ光を照射することにより、n 側電極 10 の劈開面 21a 側に位置する部分を除去する。このような加工を行った場合には、図 14 に示すように、n 側電極 10 に素子分離溝 11（図 13 参照）を形成したときと同じように、n 側電極 10 の劈開面 21a 側が n 型 GaN 基板 1 とは反対側に向かって突出される。すなわち、n 側電極 10 の劈開面 21a 側に、約 0.5 μm ~ 約 2.3 μm の突出高さを有する突出部 10a が設けられる。

30

【 0 0 5 2 】

そして、本実施形態では、上記のようなレーザ加工を n 側電極 10 に対して施すことにより、図 12 に示したように、突出部 10a および 10b によって n 側電極 10 が囲まれた状態にする。なお、n 側電極 10 に対するレーザ加工の条件としては、パワー：約 0.07 W、周波数：約 5 kHz、加工速度：約 40 mm/s、デフォーカス：約 58 μm、ピッチ：約 20 μm である。

【 0 0 5 3 】

次に、図 15 に示すように、劈開面 21a が露出するように、バー状の構造体 32 を Si パー 33 などで挟み込む。そして、この状態で、スパッタ法などを用いて、光出射側の劈開面 21a 上に端面コート膜 24（図 1 参照）を形成し、光反射側の劈開面 21a 上に端面コート膜 25（図 1 参照）を形成する。なお、光出射側の端面コート膜 24 を形成する際には、AlN 層 24a（厚み：約 10 nm）と、Al₂O₃ 層 24b（厚み：約 115 nm）と、ZrO₂ 層 24c（厚み：約 45 nm）と、Al₂O₃ 層 24d（厚み：約 57.5 nm）と、ZrO₂ 層 24e（厚み：約 45 nm）とを劈開面 21a 側からこの順番で堆積する。また、光反射側の端面コート膜 25 を形成する際には、AlN 層 25a（厚み：約 10 nm）と、Al₂O₃ 層 25b（厚み：約 64.5 nm）と、TiO₂ 層 25c（厚み：約 45 nm）と、所定の積層体（5 層の SiO₂ 層（厚み：約 69 nm）と 5 層

40

50

のTiO₂層(厚み:約45nm)とが1つずつ交互に積層されたもの)25dとを劈開面21a側からこの順番で堆積する。

【0054】

このとき、本実施形態では、n側電極10が突出部10aおよび10bで囲まれた状態(図12に示した状態)となっているので、その突出部10aおよび10bにより、絶縁材料(端面コート膜24および25の構成材料)のn側電極10側への回り込みを遮ることができる。すなわち、n側電極10のn型GaN基板1側とは反対側の面上に絶縁材料が堆積されるのを抑制することができる。これにより、n側電極10のn型GaN基板1側とは反対側の面が絶縁膜で覆われた状態になるのを抑制することができ、その結果、発光効率の低下の抑制を図ることが可能となる。

10

【0055】

最後に、図中の1点鎖線に沿って延びるスクライプライン(図示せず)を形成した後、そのスクライプラインに沿ってバー状の構造体32を分割することによって、構造体32が素子部毎に分離された状態にする。このようにして、図1および図2に示した窒化物半導体レーザ素子20が製造される。

【0056】

なお、本実施形態では、素子分離溝11を形成する際に、図16および図17に示すように、X方向に互いに隣り合うリッジ部22に対応する領域間の中心付近に素子分離溝11が1つずつ配置されるようにしてもよい。すなわち、図18に示すように、n側電極10のX方向の両端に突出部10bが設けられるようにしてもよい。

20

【0057】

今回開示された実施形態は、すべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は、上記した実施形態の説明ではなく特許請求の範囲によって示され、さらに、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれる。

【図面の簡単な説明】

【0058】

【図1】本発明の一実施形態による窒化物半導体発光素子を共振器方向に沿って切断した場合の断面図である。

【図2】本発明の一実施形態による窒化物半導体発光素子を共振器方向と直交する方向に沿って切断した場合の断面図である。

30

【図3】図1および図2に示した一実施形態による窒化物半導体発光素子の活性層の拡大断面図である。

【図4】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図5】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図6】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための平面図である。

【図7】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

40

【図8】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための平面図である。

【図9】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図10】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための平面図である。

【図11】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための平面図(裏面側から見た図)である。

【図12】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための

50

平面図（裏面側から見た図）である。

【図13】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図14】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図15】本発明の一実施形態による窒化物半導体発光素子の製造方法を説明するための図（端面コート膜を形成する際の図）である。

【図16】一実施形態の変形例による窒化物半導体発光素子の製造方法を説明するための平面図（裏面側から見た図）である。

【図17】一実施形態の変形例による窒化物半導体発光素子の製造方法を説明するための断面図である。

【図18】一実施形態の変形例による窒化物半導体発光素子の製造方法を用いて製造された窒化物半導体発光素子の断面図である。

【符号の説明】

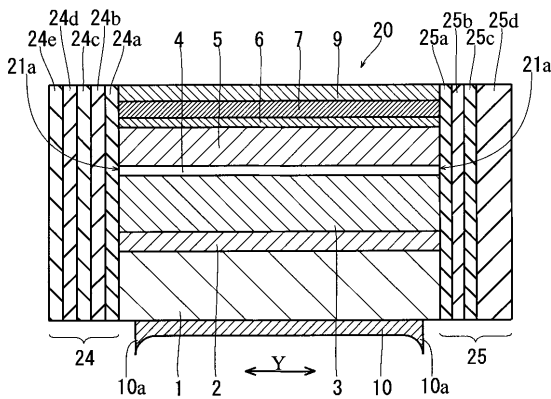
【0059】

- 1 n型GaN基板（基板）
- 7 p側オーミック電極（第1電極）
- 9 p側パッド電極（第1電極）
- 10 n側電極（第2電極）
- 10a、10b 突出部
- 21 半導体素子層
- 21a 劈開面
- 22 リッジ部
- 24、25 端面コート膜

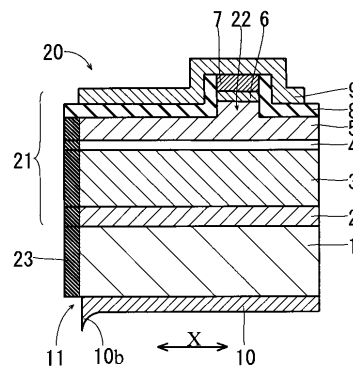
10

20

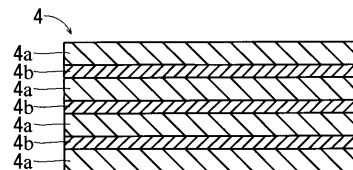
【図1】



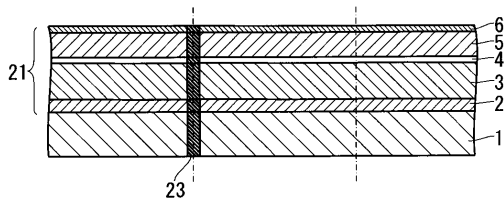
【図2】



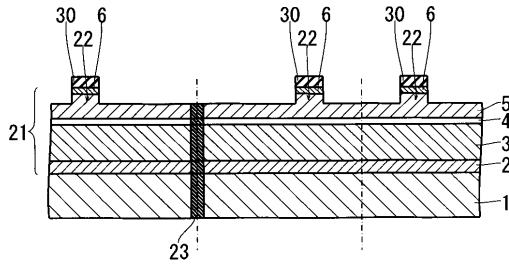
【図3】



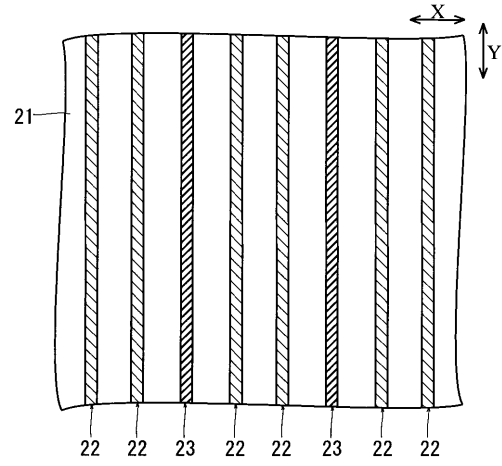
【 図 4 】



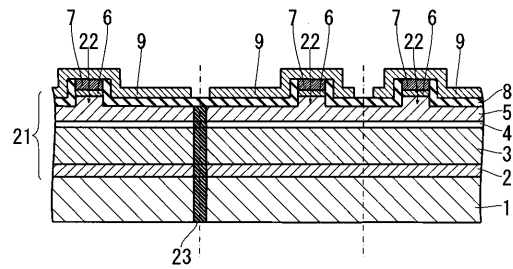
【 図 5 】



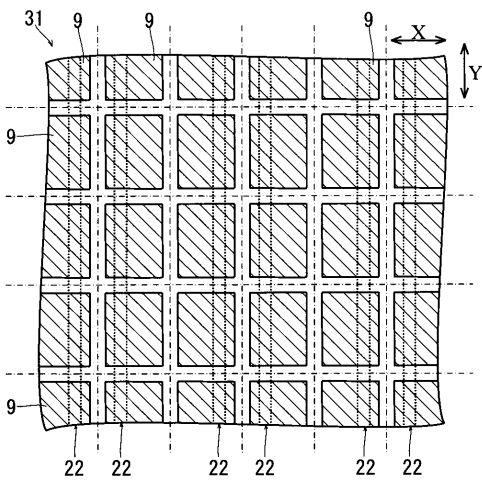
【 図 6 】



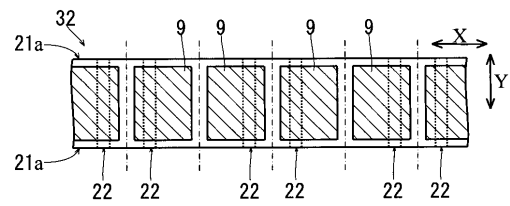
【 図 7 】



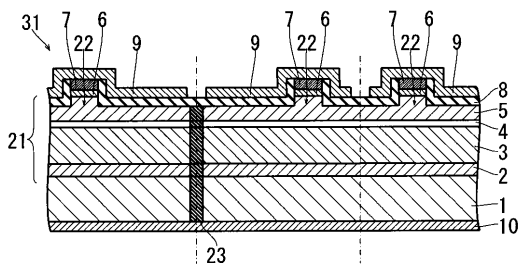
【 図 8 】



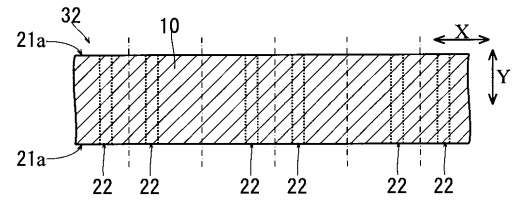
【 図 10 】



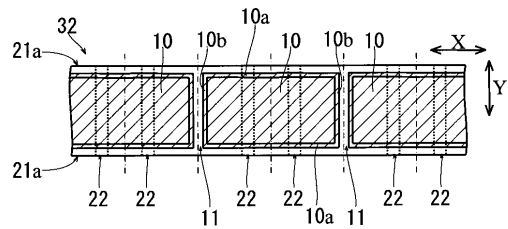
【 図 9 】



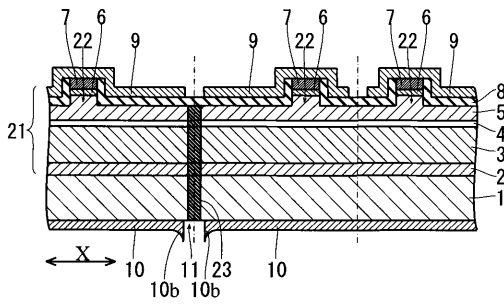
【 図 11 】



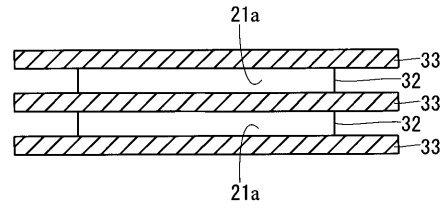
【 図 12 】



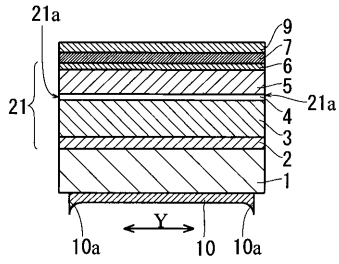
【 図 1 3 】



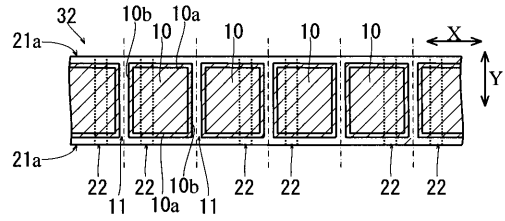
【 図 1 5 】



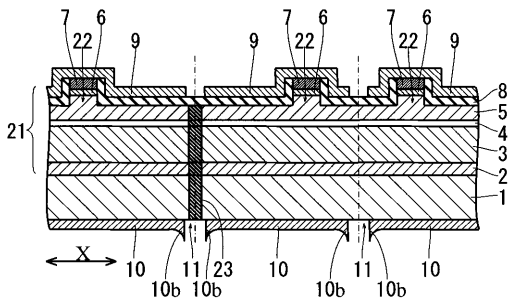
【 図 1 4 】



【 図 1 6 】



【 図 1 7 】



【 図 1 8 】

