

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6475846号
(P6475846)

(45) 発行日 平成31年2月27日 (2019. 2. 27)

(24) 登録日 平成31年2月8日 (2019. 2. 8)

(51) Int. Cl. F I
H O 3 M 1/66 (2006.01) H O 3 M 1/66 C

請求項の数 13 (全 56 頁)

(21) 出願番号	特願2017-536611 (P2017-536611)	(73) 特許権者	000004226
(86) (22) 出願日	平成28年8月19日 (2016. 8. 19)		日本電信電話株式会社
(86) 国際出願番号	PCT/JP2016/003791		東京都千代田区大手町一丁目5番1号
(87) 国際公開番号	W02017/033446	(74) 代理人	110001243
(87) 国際公開日	平成29年3月2日 (2017. 3. 2)		特許業務法人 谷・阿部特許事務所
審査請求日	平成29年9月19日 (2017. 9. 19)	(72) 発明者	山崎 裕史
(31) 優先権主張番号	特願2015-168219 (P2015-168219)		東京都千代田区大手町一丁目5番1号 日
(32) 優先日	平成27年8月27日 (2015. 8. 27)		本電信電話株式会社内
(33) 優先権主張国	日本国 (JP)	(72) 発明者	長谷 宗彦
			東京都千代田区大手町一丁目5番1号 日
			本電信電話株式会社内
		(72) 発明者	野坂 秀之
			東京都千代田区大手町一丁目5番1号 日
			本電信電話株式会社内

最終頁に続く

(54) 【発明の名称】 信号生成装置

(57) 【特許請求の範囲】

【請求項 1】

デジタル信号処理部と、

2つのデジタル－アナログ変換器（DAC）と、

クロック周波数 f_c で駆動され、前記2つのDACから出力されるアナログ信号を前記
クロック周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレ
クサとを備え、

前記デジタル信号処理部は、

上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分
からなる信号を低周波数信号とし、

前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数
成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信
号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号とした
とき、

前記折返し信号に定数を乗じ、前記低周波数信号に加算した信号に等しい第1の信号
を生成する手段と、

前記折返し信号に前記定数を乗じ、前記低周波数信号から減算した信号に等しい第2
の信号を生成する手段とを含み、

前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を
1としたとき、前記パルス列信号の周波数 $\pm f_c$ の成分の強度の逆数であり、

10

20

前記デジタル信号処理部で生成された前記第 1 の信号に対応するデジタル信号が、前記 2 つの D A C の一方の D A C に入力され、

前記デジタル信号処理部で生成された前記第 2 の信号に対応するデジタル信号が、前記 2 つの D A C の他方の D A C に入力されること
を特徴とする信号生成装置。

【請求項 2】

前記定数は、 $\pi / 2$ 以上の実数であることを特徴とする請求項 1 に記載の信号生成装置。

【請求項 3】

前記アナログマルチプレクサの出力帯域は、前記 2 つの D A C の各々の出力帯域より広帯域であることを特徴とする請求項 1 または 2 に記載の信号生成装置。

10

【請求項 4】

前記デジタル信号処理部は、前記第 1 の信号および前記第 2 の信号に対し、前記 D A C の応答特性を補償する処理を行う補償手段をさらに含むことを特徴とする請求項 1 に記載の信号生成装置。

【請求項 5】

前記アナログマルチプレクサの後段に、 f_c 以上の周波数成分を抑制するローパスフィルタをさらに備えたことを特徴とする請求項 1 に記載の信号生成装置。

【請求項 6】

送信情報データのシンボルマッピング、パルス整形、チャネル等化処理を行った信号が前記デジタル信号処理部へ入力され、前記アナログマルチプレクサからの前記アナログ信号が変調手段へ入力されることを特徴とする請求項 1 に記載の信号生成装置。

20

【請求項 7】

前記変調手段は、直交変調器、偏波多重直交変調器、電気／光変換（E／O）デバイスのうちのいずれかであることを特徴とする請求項 6 に記載の信号生成装置。

【請求項 8】

前記所望の信号は、複数の周波数サブキャリア信号で構成されたマルチキャリア信号であって、

前記デジタル信号処理部は、

送信情報データを並列に分岐する、シリアル／パラレル変換手段と、

30

前記分岐されたデータをシンボルマッピングし、前記複数のサブキャリアの各々に載せる複数のサブシンボルからなるサブシンボル列を生成するシンボルマップ手段と、

前記正周波数成分および前記負周波数成分に対応する前記複数のサブシンボルの一部のサブシンボルに対し、前記周波数軸上のシフトを行うことで、前記低周波数信号に対応する周波数帯域に折り返したサブシンボルを生成する手段と、

前記低周波数信号に対応するサブシンボルおよび前記折り返したサブシンボルに前記定数を乗じたサブシンボルを加算または減算して、中間サブシンボル列を得る手段と、

前記中間サブシンボル列を逆離散フーリエ変換（I D F T）する I D F T 演算手段と、

前記 I D F T 演算手段からの出力データ列を直列に並べるパラレル／シリアル変換手段と

40

を含むことを特徴とする請求項 1 に記載の信号生成装置。

【請求項 9】

請求項 1 乃至 7 いずれかに記載の信号生成装置において、前記 2 つの D A C の各々を請求項 1 乃至 7 いずれかに記載の信号生成装置自体で置き換える操作を N 回（N は 1 以上の任意の整数）繰り返して得られる N + 1 段ネスト型構成を有し、

前記 N + 1 段ネスト型構成において外側から n 段目（n は 1 以上 N + 1 以下の整数）に位置する $2n - 1$ 個の前記信号生成装置における前記アナログマルチプレクサの切り替え周波数を $f_{c,n}$ としたとき、 $f_{c,k} / 2 < f_{c,k+1} < f_{c,k}$ （k は 1 以上 N 以下の整数）であることを特徴とする多段ネスト型信号生成装置。

50

【請求項 10】

デジタル信号処理部と、
2つのデジタル－アナログ変換器（DAC）と、
クロック周波数 $f_c/2$ で駆動され、前記 2つの DAC から出力されるアナログ信号を前記クロック周波数 $f_c/2$ で交互に切り替えてアナログ信号として出力するアナログマルチプレクサとを備え、

前記デジタル信号処理部は、
上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、

前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号とし、

周波数軸上で前記正周波数成分を $-f_c/2$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c/2$ シフトした信号を平行移動信号としたとき、

前記平行移動信号に定数を乗じた信号を前記低周波数信号に加算し、さらに前記折返し信号を減算した信号に等しい第 3 の信号を生成する手段と、

前記平行移動信号に前記定数を乗じた信号を前記低周波数信号から減算し、さらに前記折返し信号を減算した信号に等しい第 4 の信号を生成する手段とを含み、

前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を 1 としたとき、前記パルス列信号の周波数 $\pm f_c/2$ の成分の強度の逆数であり、

前記デジタル信号処理部で生成された前記第 3 の信号に対応するデジタル信号が、前記 2つの DAC の一方の DAC に入力され、

前記デジタル信号処理部で生成された前記第 4 の信号に対応するデジタル信号が、前記 2つの DAC の他方の DAC に入力されること

を特徴とする信号生成装置。

【請求項 11】

前記デジタル信号処理部は、前記第 3 の信号および前記第 4 の信号に対し、前記 DAC の応答特性を補償する処理を行う補償手段をさらに備えたことを特徴とする請求項 10 に記載の信号生成装置。

【請求項 12】

前記所望の信号は、複数の周波数サブキャリアで構成されたマルチキャリア信号であって、

前記デジタル信号処理部は、

送信情報データを並列に分岐する、シリアル／パラレル変換手段と、

前記分岐されたデータをシンボルマッピングし、前記複数のサブキャリアの各々に載せる複数のサブシンボルからなるサブシンボル列を生成するシンボルマップ手段と、

前記正周波数成分および前記負周波数成分に対応する前記複数のサブシンボルの一部のサブシンボルに対し、前記周波数軸上のシフトの操作を行うことで、前記低周波数信号に対応する周波数帯域に折り返したサブシンボルおよび前記低周波数信号に対応する周波数帯域に平行移動したサブシンボルを生成する手段と、

前記低周波数信号に対応するサブシンボル、前記折返したサブシンボル、および前記平行移動したサブシンボルに前記定数を乗じたサブシンボルを加算または減算して、中間サブシンボル列を得る手段と、

前記中間サブシンボル列を逆離散フーリエ変換（IDFT）する IDFT 演算手段と、

前記 IDFT 演算手段からの出力データ列を直列に並べるパラレル／シリアル変換手段と

を含むことを特徴とする請求項 10 に記載の信号生成装置。

【請求項 13】

デジタル信号処理部と、

2つのデジタルーアナログ変換器（DAC）と、

2系統のアナログ入力信号の相対振幅が定数倍となるように調整し、相対振幅を調整された前記2系統のアナログ入力信号の和に等しい第1のアナログ出力信号と、相対振幅を調整された前記2系統のアナログ入力信号の差に等しい第2のアナログ出力信号とを出力するアナログ加減算処理部と、

クロック周波数 f_c で駆動され、前記アナログ加減算処理部から出力された前記第1のアナログ出力信号および前記第2のアナログ出力信号を、前記クロック周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレクサとを備え、

前記デジタル信号処理部は、

上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、 10

前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号としたとき、

前記低周波数信号に等しい第1の信号を生成する手段と、

前記折返し信号に等しい第2の信号を生成する手段とを含み、

前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を1としたとき、前記パルス列信号の周波数 $\pm f_c$ の成分の強度の逆数であり、

前記デジタル信号処理部で生成された前記第1の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、 20

前記デジタル信号処理部で生成された前記第2の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力され、

前記2つのDACからの各アナログ出力が、前記2系統のアナログ入力信号として前記アナログ加減算処理部に入力されること

を特徴とする信号生成装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、デジタルーアナログ変換器を用いた高速信号生成装置に関する。 30

【背景技術】

【0002】

スマートフォンの広い普及に代表されるように、インターネットのトラフィックは日々増え続けており、光ファイバ通信や無線通信、有線電気通信等の大容量化・高機能化が求められている。システムの大容量化・高機能化のための要素技術として、効率的なネットワーク構成、高度なデジタル変復調システムや、高速動作可能な光・電子デバイスなどの開発が続いている。例えば通信装置の送信側回路に着目すると、デジタル信号処理に特化したプロセッサであるデジタル信号処理回路（DSP: Digital Signal Processor）を用いて、高度な多値変調や波形整形などの処理をデジタル信号のレベルで行う検討が盛んに行われている。 40

【0003】

DSPを利用したこのようなデジタル信号処理技術の導入にあたっては、DSPにより生成されるデジタル信号を最終的な高速のアナログ信号に変換する、高速動作可能なデジタルーアナログ変換器（DAC: Digital-to-Analog Converter）が不可欠である。しかしながら、現行のCMOSプラットフォームを用いて作製されたDACでは、そのアナログ出力帯域が15GHz程度と不十分であり、通信システムの大容量化を実現するにあたってのボトルネックの1つとなっていた。

【先行技術文献】

【非特許文献】

【0004】

【非特許文献1】H. Huang, J. Heilmeyer, M. Grozing, M. Berroth, J. Leibrich, and W. Rosenkranz, "An 8-bit 100-GS/s Distributed DAC in 28-nm CMOS for Optical Communications," IEEE Trans. Micro. Theo. Tech., 2015年, vol.63, no.4, pp. 1211-1218

【非特許文献2】C. Laperle and M. O'Sullivan, "Advances in High-Speed DACs, ADCs, and DSP for Optical Coherent Transceivers," J. Lightw. Technol., 2014年, vol.32, no.4, pp.629-643

【非特許文献3】J. G. Proakis and M. Salehi, Digital Communications. McGraw-Hill, 2008年, pp.749-752

【非特許文献4】T. Takahara, T. Tanaka, M. Nishihara, Y. Kai, L. Li, Z. Tao, and J. Rasmussen, "Discrete Multi-Tone for 100 Gb/s Optical Access Networks," in Proc. OFC2014, paper M21.1, 2014年

【非特許文献5】Y. Tang, W. Shieh, and B. S. Krongold, "DFT-Spread OFDM for Fiber Nonlinearity Mitigation," IEEE Photon. Technol. Lett., vol.22, no.16, pp.1250-1252 (2010)

【発明の概要】

【発明が解決しようとする課題】

【0005】

DACの高速化技術としては、非特許文献1に示されているように複数のDACを時間領域でインターリーブ動作させることでサンプリングレートを上げ、折返しノイズを高周波側へシフトさせる技術が良く知られていた。しかしながら、非特許文献1に示された技術ではDAC出力信号は加算器によって単に合成されるだけであったため、全体のDACからのアナログ出力信号の出力帯域は個々のDACを用いる場合と変わらない。DACの出力帯域の不足の問題はなんら解消されていなかった。

【0006】

図13Aは、DACの高速化技術の別の従来技術（非特許文献2のFig. 8）の例であって、乗算器および2つのDACを用いた構成を示す図である。図13Aに示した非特許文献2の構成では、2個のDAC1303、1304のうち一方のDAC1304の出力信号周波数を、乗算器1309を用いてアップコンバートする。アップコンバートされた信号を、他方のDAC1303の出力信号と加算器1310で加算することで、DAC単体の出力帯域と比べてより広帯域な信号が生成される。しかしながら図13Aに示した非特許文献2の構成では、DAC1303から加算器1310までの一方のアナログ信号経路Aと、DAC1304から加算器1310までの他方のアナログ信号経路Bとが非対称な構成となる。高速なDAC動作を前提とする場合には、各DAC出力間の位相差（遅延時間の差）や振幅アンバランスの調整工程が煩雑であり、必要な調整の程度も大きく調整自体が困難な場合もあった。

【0007】

本発明は、このような問題に鑑みてなされたものであって、その目的とするところは、複数のDACを用いた信号生成装置において、単体のDACの出力帯域と比べてより広帯域な任意の信号を出力することが可能であって、かつ、複数のDACの煩雑な調整が不要な信号生成装置を提供することにある。

【課題を解決するための手段】

【0008】

上述の課題を解決するために、本発明の1つの実施態様の信号生成装置は、デジタル信号処理部と、2つのデジタルアナログ変換器（DAC）と、クロック周波数 f_c で駆動され、前記2つのDACから出力されるアナログ信号を前記クロック周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレクサとを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波

数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号としたとき、前記折返し信号に定数を乗じ、前記低周波数信号に加算した信号に等しい第1の信号を生成する手段と、前記折返し信号に前記定数を乗じ、前記低周波数信号から減算した信号に等しい第2の信号を生成する手段とを含み、前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を1としたとき、前記パルス列信号の周波数 $\pm f_c$ の成分の強度の逆数であり、前記デジタル信号処理部で生成された前記第1の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、前記デジタル信号処理部で生成された前記第2の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力されることを特徴とする。ここで、低周波数信号は発明の詳細な説明の信号Aに、正周波数成分は信号Bに、負周波数成分は信号Cにそれぞれ対応する。

10

【0009】

好ましくは、上述の信号生成装置において、前記定数は、 $\pi/2$ 以上の実数とすることができる。また、前記アナログマルチプレクサの出力帯域は、前記2つのDACの各々の出力帯域より広帯域であり得る。

【0010】

また好ましくは、上述の信号生成装置において、前記デジタル信号処理部は、前記第1の信号および前記第2の信号に対し、前記DACの応答特性を補償する処理を行う補償手段をさらに含むことができる。前記アナログマルチプレクサの後段に、 f_c 以上の周波数成分を抑制するローパスフィルタをさらに備えることもできる。

20

【0011】

さらに上述の信号生成装置において、送信情報データのシンボルマッピング、パルス整形、チャネル等化処理を行った信号が前記デジタル信号処理部へ入力され、前記アナログマルチプレクサからの前記アナログ信号が変調手段へ入力されることができる。また、前記変調手段は、直交変調器、偏波多重直交変調器、電気/光変換(E/O)デバイスの内のいずれかとすることもできる。

【0012】

本発明の別の実施態様の信号生成装置では、前記所望の信号は、複数の周波数サブキャリア信号で構成されたマルチキャリア信号であって、前記デジタル信号処理部は、送信情報データを並列に分岐する、シリアル/パラレル変換手段と、前記分岐されたデータをシンボルマッピングし、前記複数のサブキャリアの各々に載せる複数のサブシンボルからなるサブシンボル列を生成するシンボルマップ手段と、前記正周波数成分および前記負周波数成分に対応する前記複数のサブシンボルの一部のサブシンボルに対し、前記周波数軸上のシフトを行うことで、前記低周波数信号に対応する周波数帯域に折り返したサブシンボルを生成する手段と、前記低周波数信号に対応するサブシンボルおよび前記折り返したサブシンボルに前記定数を乗じたサブシンボルを加算または減算して、中間サブシンボル列を得る手段と、前記中間サブシンボル列を逆離散フーリエ変換(IDFT)するIDFT演算手段と、前記IDFT演算手段からの出力データ列を直列に並べるパラレル/シリアル変換手段とを含むことができる。ここでマルチキャリア信号には、限定されないが、例えば直交周波数分割多重(OFDM)信号および離散マルチトーン(DMT)信号等が含まれる。

30

40

【0013】

また、本発明のさらに別の実施態様の信号生成装置は、前記2つのDACの各々を上述のいずれかの信号生成装置自体で置き換える操作をN回(Nは1以上の任意の整数)繰り返して得られるN+1段ネスト型構成を有し、前記N+1段ネスト型構成において外側からn段目(nは1以上N+1以下の整数)に位置する $2n-1$ 個の前記信号生成装置における前記アナログマルチプレクサの切り替え周波数を $f_{c,n}$ としたとき、 $f_{c,n}/2 < f_{c,k+1} < f_{c,k}$ (kは1以上N以下の整数)であり得る。

【0014】

本発明のさらに別の実施態様の信号生成装置は、デジタル信号処理部と、2つのデジタ

50

ルアナログ変換器（DAC）と、クロック周波数 $f_c/2$ で駆動され、前記2つのDACから出力されるアナログ信号を前記クロック周波数 $f_c/2$ で交互に切り替えてアナログ信号として出力するアナログマルチプレクサとを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号とし、周波数軸上で前記正周波数成分を $-f_c/2$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c/2$ シフトした信号を平行移動信号としたとき、前記平行移動信号に定数を乗じた信号を前記低周波数信号に加算し、さらに前記折返し信号を減算した信号に等しい第3の信号を生成する手段と、前記平行移動信号に前記定数を乗じた信号を前記低周波数信号から減算し、さらに前記折返し信号を減算した信号に等しい第4の信号を生成する手段とを含み、前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を1としたとき、前記パルス列信号の周波数 $\pm f_c/2$ の成分の強度の逆数であり、前記デジタル信号処理部で生成された前記第3の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、前記デジタル信号処理部で生成された前記第4の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力されることを特徴とする。 上述の信号生成装置において、前記デジタル信号処理部は、前記第3の信号および前記第4の信号に対し、前記DACの応答特性を補償する処理を行う補償手段をさらに備えることができる。

【0015】

好ましくは、前記所望の信号は、複数の周波数サブキャリアで構成されたマルチキャリア信号であって、前記デジタル信号処理部は、送信情報データを並列に分岐する、シリアル/パラレル変換手段と、前記分岐されたデータをシンボルマッピングし、前記複数のサブキャリアの各々に載せる複数のサブシンボルからなるサブシンボル列を生成するシンボルマップ手段と、前記正周波数成分および前記負周波数成分に対応する前記複数のサブシンボルの一部のサブシンボルに対し、前記周波数軸上のシフトの操作を行うことで、前記低周波数信号に対応する周波数帯域に折り返したサブシンボルおよび前記低周波数信号に対応する周波数帯域に平行移動したサブシンボルを生成する手段と、前記低周波数信号に対応するサブシンボル、前記折返したサブシンボル、および前記平行移動したサブシンボルに前記定数を乗じたサブシンボルを加算または減算して、中間サブシンボル列を得る手段と、前記中間サブシンボル列を逆離散フーリエ変換（IDFT）するIDFT演算手段と、前記IDFT演算手段からの出力データ列を直列に並べるパラレル/シリアル変換手段とを含むことができる。

【0016】

本発明の異なる実施態様の信号生成装置は、デジタル信号処理部と、2つのデジタルアナログ変換器（DAC）と、2系統のアナログ入力信号の相対振幅が定数倍となるように調整し、相対振幅を調整された前記2系統のアナログ入力信号の和に等しい第1のアナログ出力信号と、相対振幅を調整された前記2系統のアナログ入力信号の差に等しい第2のアナログ出力信号とを出力するアナログ加減算処理部と、クロック周波数 f_c で駆動され、前記アナログ加減算処理部から出力された前記第1のアナログ出力信号および前記第2のアナログ出力信号を、前記クロック周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレクサとを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号としたとき、前記低周波数信号に等しい第1の信号を生成する手段と、前記折返し信号に等しい第2の信号を生成する手段とを含み、前記定数は、前記アナログマルチプレクサを駆動するパルス列信号の直流成分の強度を1としたとき、前記パルス列信号の周

波数 $\pm f_c$ の成分の強度の逆数であり、前記デジタル信号処理部で生成された前記第1の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、前記デジタル信号処理部で生成された前記第2の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力され、前記2つのDACからの各アナログ出力が、前記2系統のアナログ入力信号として前記アナログ加減算処理部に入力される。

【発明の効果】

【0017】

以上説明したように、本発明によれば、複数のDACを用いた信号生成装置において、単体のDACの出力帯域と比べてより広帯域な任意の信号を出力することが可能であって、複数のDACの煩雑な調整が不要な信号生成装置を提供することができる。

10

【図面の簡単な説明】

【0018】

【図1】図1は、本発明の第1の実施形態に係る信号生成装置の構成を模式的に示した図である。

【図2A】図2Aは、本発明の信号生成装置におけるアナログマルチプレクサの動作を説明する図である。

【図2B】図2Bは、本発明の信号生成装置におけるアナログマルチプレクサの動作を説明する別の図である。

【図3A】図3Aは、アナログマルチプレクサの第1の信号に乗算されるパルス列の周波数スペクトルを示す図である。

20

【図3B】図3Bは、アナログマルチプレクサの第2の信号に乗算されるパルス列の周波数スペクトルを示す図である。

【図4】図4は、アナログマルチプレクサの動作を周波数領域で模式的に示した図である。

【図5】図5は、本発明の第1の実施形態に係る信号生成装置における波形合成動作を周波数領域で模式的に表した図である。

【図6】図6は、本発明の第1の実施形態に係る信号生成装置におけるデジタル信号処理部の構成およびフローを説明するブロック図である。

【図7A】図7Aは、本発明の第1の実施形態に係る信号生成装置において、ヒルベルト変換を使わない場合の折返し部の演算動作を説明するスペクトル図である。

30

【図7B】図7Bは、本発明の第1の実施形態に係る信号生成装置において、ヒルベルト変換を使わない場合の折返し部の演算動作を説明する別のスペクトル図である。

【図8】図8は、本発明の第2の実施形態に係る信号生成装置を含む光送信器の構例を模式的に示した図である。

【図9】図9は、本発明の第3の実施形態に係る信号生成装置を含む光送信器の構成を模式的に示した図である。

【図10】図10は、本発明の第4の実施形態に係る信号生成装置によってOFDM信号が生成されるまでの処理を周波数領域で模式的に説明する図である。

【図11】図11は、本発明の第4の実施形態に係る信号生成装置におけるデジタル信号処理部の構成およびフローを示した図である。

40

【図12】図12は、本発明の第5の実施形態に係る信号生成装置の構成を模式的に示した図である。

【図13A】図13Aは、DACの高速化技術の従来技術の構成を示す図である。

【図13B】図13Bは、従来技術の信号生成装置の動作と本発明の動作との差異を説明する図である。

【図14】図14は、本発明の第6の実施形態に係る信号生成装置における波形合成動作を周波数領域で模式的に表した図である。

【図15】図15は、本発明の第6の実施形態に係る信号生成装置の出力信号において生じる不要成分を周波数領域で模式的に表した図である。

【図16】図16は、本発明の第6の実施形態に係る信号生成装置におけるデジタル信号

50

処理部の構成およびフローを説明するブロック図である。

【図１７Ａ】図１７Ａは、本発明の第６の実施形態に係る信号生成装置で、ヒルベルト変換を使わない場合の平行移動部における演算動作を説明するスペクトル図である。

【図１７Ｂ】図１７Ｂは、本発明の第６の実施形態に係る信号生成装置で、ヒルベルト変換を使わない場合の平行移動部における演算動作を説明する別のスペクトル図である。

【図１８】図１８は、本発明の第７の実施形態に係る信号生成装置によってOFDM信号が生成されるまでの処理を周波数領域で模式的に説明する図である。

【図１９】図１９は、本発明の第７の実施形態に係る信号生成装置におけるデジタル信号処理部の構成を示した図である。

【図２０】図２０は、本発明の第８の実施形態に係る信号生成装置の構成を模式的に示した図である。

10

【図２１Ａ】図２１Ａは、本発明の第８の実施形態に係る信号生成装置のデジタル信号処理部の構成およびフローを説明するブロック図である。

【図２１Ｂ】図２１Ｂは、本発明の第８の実施形態に係る信号生成装置のアナログ加減算処理部の構成およびフローを説明するブロック図である。

【図２２】図２２は、本発明の第８の実施形態の信号生成装置におけるリサンプル部出力の第５の信号および第６の信号を周波数領域で模式的に表した図である。

【図２３Ａ】図２３Ａは、第８の実施形態の信号生成装置におけるアナログ加減算部の構成例を示す図である。

【図２３Ｂ】図２３Ｂは、第８の実施形態の信号生成装置におけるアナログ加減算部の別の構成例を示す図である。

20

【図２４】図２４は、本発明の第９の実施形態に係る信号生成装置のデジタル信号処理部の構成およびフローを説明するブロック図である。

【図２５】図２５は、本発明の第９の実施形態の信号生成装置における減算部出力の第７の信号およびリサンプル部出力の第８の信号を周波数領域で模式的に表した図である。

【発明を実施するための形態】

【００１９】

以下の説明では、単体のDACによって本来的に出力可能な帯域を越えて、より広帯域のアナログ信号を出力可能な信号発生装置が開示される。既に述べたように、従来技術では、図１３Ｂの左側に概念的に示したように、複数のDACを使用しても単体のDACの帯域と同じ帯域を持つ出力しか得られなかった（非特許文献１）。あるいは、広帯域な出力が得られるものでも、回路構成の非対称性に関連する問題があった（非特許文献２）。本発明の信号発生装置では通常のDACを複数個組み合わせ、図１３Ｂの右側に概念的に示したように、単体のDACの出力帯域を越えてより広帯域なアナログ出力を実現し、回路構成の非対称性の問題も解消する。

30

【００２０】

本発明の信号発生装置の様々な実施形態について、図面を参照しながら詳細に説明する。以下の説明において、信号の上限周波数および下限周波数について言及するときは、対象とする信号に含まれる上限周波数以上および下限周波数以下の周波数成分の電力が、実質的に無視できる程度に小さいことを意味する。より具体的には、ある周波数以上または以下の信号成分の電力が、総信号電力の−２０dB以下の場合を言う。

40

【００２１】

また、DACやアナログマルチプレクサなどの出力帯域とは、そのデバイスが実質的に出力可能なアナログ信号の上限周波数を言う。一般には、出力レベルが直流近傍のレベルに比べ３dB〜６dB程度減衰する周波数を言う。また、フィルタのカットオフ周波数とは、通過利得が通過域の利得から３dB減衰する周波数を言う。

【００２２】

最初に、本発明の信号発生装置の最も基本的な構成およびその動作原理について詳細に説明する。

【００２３】

50

[第1の実施形態]

図1は、本発明の第1の実施形態に係る信号生成装置の構成を模式的に示した図である。信号生成装置100は、デジタル信号処理部110、2つのDAC121、122およびアナログマルチプレクサ131から構成される。信号生成装置100への入力信号101は、デジタル信号処理部110において本発明に特有のデジタル信号処理を施される。デジタル信号処理部110からの後述の信号処理をされたデジタルデータ信号は、第1のDAC121および第2のDAC122においてそれぞれアナログ信号へ変換される。最後に、2つのDACからのアナログ信号出力は、アナログマルチプレクサ131により出力信号102へと変換される。

【0024】

本発明の信号生成装置において、デジタル信号処理部110に入力される信号は、サンプリングされたデジタル信号である点に留意されたい。デジタル信号処理部への入力信号の生成は、これに限定されないが典型的にはDSPによって実現され、DSPからデジタル信号処理部110への入力信号は、デジタルデータ情報や所望のアナログ信号をデジタル化（サンプリング）したデジタル信号となる。また、所望のアナログ信号は、DSP等の内部で、演算処理により生成され、そのデジタル化された信号が本発明の信号生成装置におけるデジタル信号処理部に入力される。したがって、以下の説明において、所望の信号をサンプリングするとの記載があっても、アナログデジタル変換器（ADC）によって現実のアナログデジタル変換が行われるわけではない。DSPによる演算処理の一過程として観念されるものであって、現実の信号ではないことに留意されたい。DSP内において仮想的にアナログ波形を直接デジタル化したデータがまず生成され、このデジタル化されたデータが、本発明の信号生成装置に供給されて、後述の本発明に特有の信号処理が加えられる。信号処理されたデジタルデータが2つのDAC121、122に入力され、アナログマルチプレクサ131を経て、現実の所望のアナログ信号が出力されることになる。本発明は、図1に示した信号生成装置の構成と、デジタル信号処理部によって実行される本発明特有の信号処理によって、出力帯域が不十分なDAC121、122を組み合わせ用いて、単体のDAC121、122の出力帯域と比べてより広帯域のアナログ出力を実現する。

【0025】

2つのDAC121、122は、いずれもアナログマルチプレクサ131に対し同じ長さの配線で接続されている。また後述の通り、アナログマルチプレクサ131も、その2つの入力ポートから出力点に至るまでの仮想的な信号進行方向に対して、対称な構成を持っている。このため、DAC121出力点からアナログマルチプレクサ131出力点までのアナログ信号経路と、DAC122出力点からアナログマルチプレクサ131出力点までのアナログ信号経路は、同一な構成となっている。回路図上で、また実際のアナログ回路構成の点でも、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸として対称な構成となっている。同等な回路構成および電気特性を持つ2つのDAC121、122を用いることで2つのアナログ信号経路は同じ長さとなり、2つDACを同位相のクロックで駆動すれば、信号遅延の調整は不要となる。

【0026】

したがって、本発明の信号生成装置では、非特許文献2に示された従来技術の複数のDACを用いた信号発生装置と比べて、調整が格段に容易となる。尚、上の説明において、回路図上のまたはアナログ信号経路の回路構成が対称であるということは、実際の構成回路素子の装置基板や半導体チップの基板上で物理的な形状や配置が必ずしも同一または対称である必要は無い。上述の2つのDACに関する信号経路の損失や遅延が同じであれば、DACの調整を大幅に簡略化できることには変わりはない。したがって、2つのDACのアナログ動作を伴う信号経路の形状や配置が多少異なっても、各DACからアナログマルチプレクサ出力点までの信号経路が実質的に同一の長さとなっており、同一の損失や遅延が実現できれば、本発明の特徴は発揮される点に留意されたい。

【0027】

本実施形態の信号生成装置においては、アナログマルチプレクサ 131 はクロック周波数 f_c で駆動され、DAC 121、122 の出力帯域は $f_c/2$ 程度、アナログマルチプレクサ 131 の出力帯域は f_c 以上である。本発明の信号生成装置 100 の基本的な動作を説明するにあたって、以下、まずアナログマルチプレクサ 131 の動作について説明する。

【0028】

図 2 A および図 2 B は、本発明の信号生成装置におけるアナログマルチプレクサの動作を説明する図である。図 2 A に示したように、アナログマルチプレクサ 131 は、2 系統の入力アナログ信号 201、202 を周波数 f_c のクロック信号 203 で高速に切換えながら出力するスイッチ回路である。このスイッチ回路は、図 2 B に示したような等価的な回路と同等な動作をするものと考えることができる。すなわち、アナログマルチプレクサ 131 は、乗算器 204 a、204 b において、入力信号 201、202 に、時間領域で交互に切り出すパルス列 203 a、203 b をそれぞれ乗じた後、2 つの乗算器出力を加算器 205 で加え合わせて出力 206 を得る回路と考えることができる。2 つのパルス列 203 a、203 b の時間波形は理想的には 0 と 1 の 2 値をとり、値が瞬時に変わる周波数 f_c の矩形波である。実際の回路ではスイッチの切換え遷移時間は 0 でなく一定の時間が掛かるため、時間波形は矩形波がある程度なまった波形となる。

【0029】

図 3 A および図 3 B は、アナログマルチプレクサに乗算されるパルス列の周波数スペクトルを示す図である。図 3 A は、図 2 B のモデルにおいて第 1 の入力信号 201 に対し乗算されるパルス列 203 a のスペクトルを、図 3 B は、第 2 の入力信号 202 に対し乗算されるパルス列 203 b のスペクトルを、それぞれ模式的に示している。図 3 A および図 3 B を参照すれば、パルス列 203 a、203 b の時間波形をフーリエ変換すると、直流成分と f_c の奇数倍の成分からなる線スペクトルが得られることがわかる。ここではパルス列時間波形が理想的矩形波の場合を想定しており、直流成分 ($f = 0$) の振幅を 1 としたとき、整数 k に対し周波数 $\pm (2k-1)f_c$ の高調波成分の振幅は $2/\{(2k-1)\pi\}$ となる。尚、パルス列時間波形のなまりが大きく、パルス列が自乗余弦波で近似できるような波形の場合は、直流成分の振幅を 1 としたとき、周波数 $\pm f_c$ の成分の振幅は $1/2$ 、それ以外の高調波成分の強度はほぼゼロとなる。

【0030】

また非常に特殊な場合として、パルス列時間波形が値 1 をとる時間が、値 0 をとる時間に比べて短い短パルス列で表される場合には、直流成分の振幅を 1 としたとき、周波数 $\pm f_c$ の成分の振幅は $2/\pi$ より大きくなる。このようにパルス列時間波形が短パルス列で表されるアナログマルチプレクサは、例えばごく短い時間だけ入力アナログ信号 201 を出力した後、しばらくゼロを出力し、続いてごく短い時間だけ入力アナログ信号 202 を出力し、またしばらくゼロを出力する動作を行う。すなわち、このように短パルス列で表されるアナログマルチプレクサは、スイッチングというよりは交互にサンプリングするような動作に近い動作を行うものである。このような動作は、技術的に可能ではあるが、あまり一般的ではない。

【0031】

パルス列信号の各周波数成分の位相は、パルス列の波形の時間原点の取り方に依存する。第 1 の入力信号 201 に乗算されるパルス列 203 a が値 1 を取る時間スロットの中心点を時間原点とすると、図 3 A に示したスペクトルにおける周波数 $\pm (2k-1)f_c$ の成分の位相は、 k が奇数の場合にはゼロ、偶数の場合には π となる。また、時間原点の取り方に依らず、図 3 A のスペクトルと図 3 B のスペクトルとの間で同じ周波数の成分間における位相差は、直流成分においてゼロ、直流以外の成分においては π となる。以下の説明では、パルス列信号の直流成分の強度を 1 とした場合、周波数 $\pm f_c$ の成分の強度を $1/r$ とする。 r の値を、本発明の本実施形態における定数とする。

【0032】

図 4 は、本発明の信号生成装置におけるアナログマルチプレクサの動作を周波数領域で

模式的に示した図である。図4の(a)および(c)は第1の入力信号201および第2の入力信号202のスペクトルを表し、それぞれ、信号帯域幅が片側 $f_c/2$ 程度である場合を考える。図4の(b)は、図2Bに示したモデルにおいて第1の入力信号201にパルス列203aを乗算した後の信号のスペクトルを、図4の(d)は、図2Bのモデルにおいて第2の入力信号202にパルス列203bを乗算した後の信号のスペクトルをそれぞれ表す。図4の(b)は、図4の(a)の信号スペクトルに図3Aのパルス列スペクトルを重ねたもの、図4の(d)は、図4の(b)の信号スペクトルに図3Bのパルス列スペクトルを重ねたものとなる。

【0033】

先に定義したように、周波数 $\pm f_c$ の成分に重畳された信号強度は、直流成分に重畳された信号に対し $1/r$ の強度とした。アナログマルチプレクサ131の出力信号は図4の(b)および(d)に示される信号を加算したものとなる。図4の(b)と(d)のスペクトルの間における各周波数成分の位相差を見ると、直流成分に重畳された入力信号間の位相差はゼロ、 f_c の奇数倍の成分に重畳された入力信号間の位相差は π となる。尚、周波数 $\pm 3f_c$ およびさらに高次の高調波成分に重畳された信号成分は、周波数 $\pm f_c$ の成分に重畳された信号とは重なりを持たないため、適宜ローパスフィルタを用いて簡単に除去できる。また、これらの高調波成分は、アナログマルチプレクサ131の出力側回路または伝送路中に、さらには受信側において、自然にカットオフされる。このため、以降の説明においては直流成分および周波数 $\pm f_c$ に重畳された信号成分のみに着目する。

【0034】

本発明の信号生成装置では、図3A、図3Bおよび図4に示したアナログマルチプレクサ131の動作特性を踏まえた上で、デジタル信号処理部110において、所望のアナログ信号をデジタル化したデジタル信号に本発明特有の信号処理を加える。2つのDAC121、122の出力信号の上限周波数(出力帯域)が $f_c/2$ を少し上回る程度のとき、最終的な出力信号102の上限周波数が $f_c/2$ より十分大きい広帯域な信号となるよう、デジタル信号処理部110において本発明特有の信号処理を加える点に注目されたい。

【0035】

図5は、本発明の第1の実施形態の信号生成装置における波形合成動作を周波数領域で模式的に表した図である。図5で説明される波形合成動作の信号処理は、図1の本発明の本発明の信号生成装置において、デジタル信号処理部110からアナログマルチプレクサ131までの構成要素で実施される。図5の(a)~(g)のいずれの図も、横軸は周波数を、縦軸は信号レベル(振幅)を概念的に示している。横軸よりも下のレベルにある信号は、横軸よりも上にある信号と、横軸よりも下にある信号との間で位相差が π であることを示している。図3Aおよび図3Bに示したパルス列のスペクトルに基づいた図5の説明の過程では、各信号成分間の位相差は0または π の場合だけに限定されている。2つの位相差の場合に応じて信号レベルを単純化して説明しているが、厳密に信号の位相を表現するためには、2次元ではなくて3次元の表記が必要となる。したがって、図5の(a)~(g)の各図は、本発明の信号生成装置における信号処理の概念的な説明のために単純化して表現されている点に留意されたい。

【0036】

図5の(a)は、最終的に本発明の信号生成装置から出力させたい所望信号のスペクトルとする。所望信号は時間軸上で実数信号であり、かつ上限周波数が $f_c/2$ 未満である限りにおいて、任意の信号を設定することができる。所望の信号は、まずデジタル化(サンプリング)された入力データとしてデジタル信号処理部110に供給されるが、一連のデジタル信号処理の1つの過程としての仮想的なものであって、演算処理によって直接デジタルデータが生成される。デジタル信号処理部110への入力については、後述する図6のより具体的なデジタル信号処理部のブロック図とともに再び説明する。以下の図5の説明では、一連の信号処理が周波数軸上の操作として概念的に説明される。

【0037】

デジタル信号処理部110では、まず図5の(a)に示した所望信号を図5の(b)で

10

20

30

40

50

示したように、記号A、B、Cで示した各信号成分に分離する。Aの信号成分は時間軸上で実数の低周波数信号であり、Bの信号成分およびCの信号成分を合わせた信号も、時間軸上で実数の高周波数信号である。Bの信号成分は正周波数成分、Cの信号成分は負周波数成分とする。Bの信号成分およびCの信号成分は、互いに、周波数ゼロを中心に折返して複素共役を取った関係となる。このとき、Aの低周波数信号の信号電力はほぼ $|f| \leq f_c/2$ の範囲内に、BおよびCの各高周波信号の信号電力はほぼ $|f| \geq f_c/2$ の範囲内にそれぞれ収まるように分離する。

【0038】

次に、デジタル信号処理部110では、図5の(b)で分離した信号成分のうちBの信号成分とCの信号成分をそれぞれ縦軸(振幅軸)上で r 倍し、周波数軸上でCの信号成分を $+f_c$ 、Bの信号成分を $-f_c$ だけそれぞれ水平シフトする。 r 倍の操作と水平シフトの操作の順序は問わない。周波数軸上でシフトした各信号成分は、Aの信号成分と加算され、図5の(c)に示したスペクトルを持つ第1の信号が得られる。上述のBの信号成分とCの信号成分に対するスペクトルの振幅を r 倍しおよび周波数軸上でシフトする操作は、Bの信号成分およびCの信号成分をそれぞれ $f_c/2$ および $f_c/2$ を中心に折返して複素共役を取り、 r 倍してAの信号成分に加算する操作と等価である。

【0039】

一方で、上述の第1の信号を得た操作において最後処理であるAの信号成分への加算処理を、A信号成分から減算する処理に置き換えた場合、図5の(d)に示したスペクトルを持つ第2の信号を得る。ここで、振幅変更のための定数 r の値は、前述の通りアナログマルチプレクサ131におけるスイッチの切換え遷移特性、すなわち図2Bのモデルにおけるパルス列の波形に応じて設定する。パルス列が理想的矩形波で表される場合は $r = \pi/2$ とし、パルス列のなまりが大きく自乗余弦波で近似できるような波形の場合は $r = 2$ とする。定数 r は、通常は $\pi/2 < r < 2$ の範囲で設定される。図5の(c)の第1の信号および(d)の第2の信号の各スペクトルの電力は、共にほぼ $|f| < f_c/2$ の周波数範囲内に収まっている。したがって、第1の信号および第2の信号のいずれも、出力帯域が $f_c/2$ 程度のDACであっても十分に生成される。図5の(c)のスペクトルを持つ第1の信号および図5の(d)のスペクトルを持つ第2の信号が、それぞれDAC121、122からの出力アナログ信号とすべき信号となる。したがって、第1の信号および第2の信号を出力するデジタル信号が、図1のデジタル信号処理部110からDAC121、122にそれぞれ与えられる。2つのDAC121、122の出力特性が周波数依存性を持つ場合には、デジタル信号処理部110は、この周波数依存性を補償するための処理もさらに施すことができる。デジタル信号処理部110は、上述の第1の信号および第2の信号を出力するための補償されたデジタル信号を、DAC121、122に供給する。

【0040】

図5の(c)に示したスペクトルを持つアナログ信号が、DAC121からアナログマルチプレクサ131へ、第1の入力信号として供給される。同様に、図5の(d)に示したスペクトルを持つアナログ信号が、DAC122からアナログマルチプレクサ131へ、第2の入力信号として供給される。このとき、図2Bのモデルにおいて入力信号201、202にパルス列203a、203bを乗算したときの図4の(b)および(d)の各スペクトルを参照すれば、アナログマルチプレクサ131からの第1の入力信号および第2の入力信号に対応する出力信号は、それぞれ、図5の(e)および(f)に示したスペクトルとなる。

【0041】

図5の(e)および(f)に示した各スペクトルの信号間において、直流成分に重畳された信号については、Aの信号成分が互いに同相となっている。一方、振幅を r 倍して周波数軸上でシフトして得られた rB と表示された信号成分は互いに逆相(rB と $-rB$)に、同様に振幅を r 倍して周波数軸上でシフトして得られた rC と表示された信号成分も互いに逆相(rC と $-rC$)となっている。周波数 $\pm f_c$ に重畳された信号については、

10

20

30

40

50

A/r と表示された信号成分が互いに逆相となっている。一方、 B と表示された信号および C と表示された信号は、それぞれ、互いに同相となることがわかる。ここで、図5の(e)で周波数 $\pm f_c$ に重畳された B と表示された信号は、図5の(c)で直流成分に重畳されていた rB と表示された成分がパルス列と乗算される。このため、図3Aおよび図3Bで先に定義した通り、パルス列を乗じて周波数 $\pm f_c$ の成分のレベルは直流成分に対して $1/r$ の関係にあることから、振幅が $(rB) \times (1/r) = B$ となっている点に留意されたい。周波数 $\pm f_c$ に重畳された C と表示された信号についても、同様に、振幅が $(rC) \times (1/r) = C$ となっている。

【0042】

図5の(e)および(f)のスペクトルは、アナログマルチプレクサ131によって加算され、最終的にアナログマルチプレクサ131の出力点から得られる信号は、図5の(g)に示したスペクトルを持つ信号となる。図5の(g)においては、図5の(e)および(f)に示した信号間で互いに逆相となっていた成分(rB 、 rC)が打ち消し合い、同相(A 、 B 、 C)となっていた成分だけが残される。これによって、 $|f| < f_c$ の周波数範囲において図5の(a)および(b)に示した所望の信号が得られる。 $f < -f_c$ および $f_c < f$ の周波数範囲においては、それぞれ、 B と表示された不要な成分および C と表示された不要な成分が残る。これらの不要成分は、周波数 f_c 付近にカットオフ周波数を有するローパスフィルタを用いれば簡単に除去できる。また、場合によってはアナログマルチプレクサ131の出力側回路または引き続き伝送路、さらには対応する受信側回路で自然にカットされる。

【0043】

図5の(a)から(g)までの一連のスペクトル操作を参照すれば、DAC121、122から出力すべき信号のスペクトルは(c)および(d)となっている。したがって、DAC121、122の出力帯域が $f_c/2$ 程度であっても、本発明の信号生成装置の最終的な出力信号102として、図5の(a)および(g)に示したような上限周波数が $f_c/2$ より十分に大きい(但し f_c よりは小さい)任意の所望信号を得ることができる。

【0044】

本発明における図5の(a)から(g)までのスペクトル操作の過程を数式で示すと、以下の通りとなる。図5の(a)に示した所望信号のスペクトルを $S_{trg}(f)$ 、図5の(b)における信号成分 A 、信号成分 B および信号成分 C をそれぞれ $S_A(f)$ 、 $S_B(f)$ および $S_C(f)$ とする。ここで、図5の(c)に示した第1のDAC121の出力アナログ信号のスペクトル $S_1(f)$ 、図5の(d)に示した第2のDAC122の出力アナログ信号のスペクトル $S_2(f)$ は、それぞれ次式となる。

$$S_{trg}(f) = S_A(f) + S_B(f) + S_C(f) : S_C(f) = S_B^*(-f)$$

$$S_1(f) = S_A(f) + r\{S_B(f + f_c) + S_C(f - f_c)\}$$

$$S_2(f) = S_A(f) - r\{S_B(f + f_c) + S_C(f - f_c)\} \quad \text{式(1)}$$

【0045】

一方、図2Bのアナログマルチプレクサの動作モデルにおいて、 $|f| \geq 3f_c$ の周波数範囲の成分を無視すると、アナログマルチプレクサへの第1の入力信号および第2の入力信号にそれぞれ乗じられるパルス列のスペクトル $P_1(f)$ および $P_2(f)$ は、次式で与えられる。

$$P_1(f) = \frac{1}{2} \left\{ \delta(f) + \frac{\delta(f - f_c) + \delta(f + f_c)}{r} \right\}$$

10

20

30

40

$$P_2(f) = \frac{1}{2} \left\{ \delta(f) - \frac{\delta(f - f_c) + \delta(f + f_c)}{r} \right\} \quad \text{式 (2)}$$

【0046】

ここで δ は、ディラックのデルタ関数である。重畳演算を記号 $*$ で表すと、式(1)および式(2)より、図5の(g)に示したアナログマルチプレクサ131の出力信号 $S_{out}(f)$ は、次式によって与えられる。

$$S_{out}(f) = P_1(f) * S_1(f) + P_2(f) * S_2(f)$$

$$= \frac{1}{2} \left[S_1(f) + S_2(f) + \frac{1}{r} \{ S_1(f - f_c) - S_2(f - f_c) + S_1(f + f_c) - S_2(f + f_c) \} \right]$$

10

$$= S_A(f) + S_B(f) + S_C(f) + S_B(f + 2f_c) + S_C(f - 2f_c)$$

$$= S_{trg}(f) + S_B(f + 2f_c) + S_C(f - 2f_c) \quad \text{式 (3)}$$

【0047】

式(3)のように、アナログマルチプレクサ131の出力信号 $S_{out}(f)$ は、所望信号 $S_{trg}(f)$ に対して、信号成分Bを周波数軸上で $-2f_c$ だけ水平シフトさせた信号および信号成分Cを周波数軸上で $+2f_c$ だけ水平シフトさせた信号を加えた信号となっている。上述の式(3)から把握される処理は、図5の(c)および(d)で説明したデジタル信号処理部110で実行される処理と同じであり、図5で説明した処理と式(3)から得られる処理は整合している。前述の通り、所望信号のスペクトル $S_{trg}(f)$ は、 $|f| \geq f_c$ の範囲ではほぼ信号レベルがゼロである。したがって、式(3)の信号成分 $S_B(f + 2f_c)$ は $f \geq -f_c$ において、信号成分 $S_C(f - 2f_c)$ は $f \leq f_c$ においてそれぞれ信号電力はほぼゼロであり、周波数軸上で所望信号のスペクトル $S_{trg}(f)$ と重なることはない。

20

【0048】

尚、上述の数式を用いた説明においては非本質的なスケーリングファクタは省略されている。本発明の信号発生装置の実際の回路動作を記述するためには、例えばアナログマルチプレクサ131の損失またはゲイン(増幅回路が含まれる場合)に対応する定数を式(3)の右辺に乗じる必要がある。

30

【0049】

上述のように、本発明の信号生成装置においてデジタル信号処理部110が果たす役割は、2つのDAC121、122からの各出力アナログ信号が図5の(c)および(d)にそれぞれ示したスペクトルを持つ信号となるようなデジタル信号を生成し、DAC121、122にそれぞれ供給することにある。そのために、所望信号に基づいて、図5の(c)および(d)に相当する信号をそれぞれデジタル領域で生成するとともに、DAC121、122が持っている出力特性の周波数依存性があれば、これを補償する処理も合わせて行えば良い。

40

【0050】

図6は、本発明の第1の実施形態に係る信号生成装置におけるデジタル信号処理部の構成およびフローを説明するブロック図である。図6のデジタル信号処理部110は、機能ブロック図として表現されているが、デジタル信号処理部110の各ブロックの機能は例えばDSPを用いた演算処理でも実行できる。したがって、図6は実質的に矢印の向きに実行される演算フローを示しているとも見ることが出来る。もちろん、各ブロックの処理の一部をハードウェア処理で実現することも、また、ハードウェア処理および演算処理を組み合わせても実現することができる。以下、信号の流れに沿って、デジタル信号処理部110における各機能ブロックの処理を順に説明する。

50

【0051】

本発明の信号生成装置の入力信号101としては、所望信号をサンプリングレート f_{s0} でサンプリングしたデジタル信号を用いる。先に述べたとおり、入力信号101は生成したい所望信号をデジタル領域で生成したものであって、現実の所望信号は存在していない。サンプリングレート f_{s0} は、所望信号のスペクトル $S_{trg}(f)$ の上限周波数の2倍より大きな値に設定する。サンプリング定理からも明らかなように、この設定によって所望信号をほぼ情報損失なくデジタル領域で取り扱うことができる。簡単のため、アナログマルチプレクサ131は、出力側の周波数応答がフラットな理想特性を持つものと仮定する。実際には、マルチプレクサは高周波数側において減衰する応答特性を有していることが一般的である。その場合は、入力信号101として、所望信号をサンプリングした信号に対し、アナログマルチプレクサ131の応答特性を予め補償する処理をさらに施したデジタル信号を入力する。

10

【0052】

図6の帯域分割部611においては、入力された入力信号101を低周波数信号661と高周波数信号662とに分離する。低周波数信号661は、図5の(b)においてAで示した信号成分、すなわち式(1)における $S_A(f)$ で示される信号に相当する。高周波数信号662は、図5の(b)においてBで示した信号成分およびCで示した信号成分、すなわち式(1)における $S_B(f) + S_C(f)$ で示される信号に相当する。具体的には、例えばカットオフ周波数 $f_c/2$ 程度のデジタルローパスフィルタ(LPF)を用いて、入力信号101の低周波数成分を切り出して低周波数信号661を得ることができる。さらに、入力信号101のコピーから得られた低周波数信号661を減算して高周波数信号662を得ることができる。この時、LPFの通過域における通過利得は0dBとする。

20

【0053】

別法として、ハイパスフィルタ(HPF)を用いて入力信号101から直接高周波数信号662を得て、これを入力信号101から減算して低周波数信号661を得ることもできる。また、LPFおよびHPFを個別に用いて入力信号101から低周波数信号661および662をそれぞれ得ることもできる。LPFとしては、例えばカットオフ周波数 $f_c/2$ のコサインロールオフ特性を有する有限インパルス応答(FIR)フィルタ等を用いることができる。上述のように、本発明の信号生成装置におけるデジタル信号処理として様々な実装方法を採用することが可能であって、具体的な信号処理方法は、以後説明する他のブロックの処理を含めて明細書の記載だけに限定されない。

30

【0054】

図6の折返し部621においては、周波数領域において高周波数信号662の正周波数成分を $-f_c$ 、負周波数成分を $+f_c$ それぞれシフトさせ、さらに振幅を r 倍して折返し信号663を出力する。具体的には、例えばヒルベルト変換を用いて以下のような演算を行えば良い。ヒルベルト変換は、一般にFIRフィルタにより実現可能である。すなわち、 $x(n)$ のヒルベルト変換を $Hilbert[x(n)]$ とすると、入力される高周波数信号662を $x(n)$ (n は整数のインデックス)の正周波数成分を $x_+(n)$ および負周波数成分 $x_-(n)$ は、次式によって与えられる。

40

$$x_{\pm}(n) = \frac{x(n) \pm j \cdot Hilbert[x(n)]}{2} \quad \text{式(4)}$$

【0055】

さらに周波数領域でスペクトルを $\pm f_c$ シフトさせる操作は、時間領域で $\exp(\pm j2\pi f_c n / f_{s0})$ を乗算することに相当する。したがって、折返し部621では、次式の演算を行い、折返し信号663 $y(n)$ を出力する。

$$y(n) = r \cdot \left\{ x_+(n) \cdot \exp\left(-j2\pi \frac{f_c}{f_{s0}} n\right) + x_-(n) \cdot \exp\left(j2\pi \frac{f_c}{f_{s0}} n\right) \right\}$$

$$= r \cdot \left\{ x(n) \cdot \cos\left(2\pi \frac{f_c}{f_{s0}} n\right) + \text{Hilbert}[x(n)] \cdot \sin\left(2\pi \frac{f_c}{f_{s0}} n\right) \right\} \quad \text{式 (5)}$$

【0056】

式(5)によって得られる折返し信号663は、図5の(c)に示した周波数領域においてrBで示された信号成分およびrCで示された信号成分に相当する。すなわち式(1)において2つのDAC121、122から出力されることになるアナログ信号のスペクトル $S_1(f)$ 、 $S_2(f)$ の各第2項 $r\{S_B(f+f_c)+S_C(f-f_c)\}$ を、時間領域においてサンプリングレート f_{s0} でサンプリングした信号に相当する。実際には、式(4)および式(5)の2行目の演算はヒルベルト変換による遅延分だけ第1項の $x(n)$ を遅延させて実行する必要があるが、簡単のため遅延操作は省略して記述した。

10

【0057】

図6のリサンプル部631、632では、低周波数信号661および折返し信号663のデジタル信号のサンプリングレートを f_{s0} から f_{s1} に、それぞれ変換する。ここで f_{s1} はDAC121、122のサンプリングレートであり、前述の通りDAC121の出力信号 $S_1(f)$ およびDAC122の出力信号 $S_2(f)$ の上限周波数の2倍より大きな値とする必要がある。 $S_1(f)$ および $S_2(f)$ の上限周波数は $f_c/2$ を少し上回る程度であり、所望信号 $S_{trg}(f)$ の上限周波数より小さいので、一般に $f_{s1} < f_{s0}$ と考えることができる。但し $f_{s1} = f_{s0}$ とすることも可能であり、その場合は当然ながらリサンプル部631、632は省くことができる。 $f_{s1} = f_{s0}$ とする場合とは、例えばDAC121、122の動作可能なサンプリングレートが同DACの出力帯域 $f_c/2$ の4倍程度と相対的に大きい場合である。

20

【0058】

図6の加算部641では、リサンプルされた低周波数信号661にリサンプルされた折返し信号663が加算され、第1の信号671が生成される。第1の信号671は、図5の(c)に示されたすべてのスペクトルの総和、すなわち式(1)における $S_1(f)$ で示された第1の信号に相当する。減算部642ではリサンプルされた低周波数信号661からリサンプルされた折返し信号663が減算され、第2の信号672が生成される。第2の信号672は、図5の(d)に示されたすべてのスペクトルの総和、すなわち式(1)における $S_2(f)$ で示された第2の信号に相当する。第1の信号671および第2の信号672は、まだデジタル信号である点に留意されたい。

30

【0059】

したがって本発明は、デジタル信号処理部110と、2つのデジタル→アナログ変換器(DAC)121、122と、前記2つのDACから出力されるアナログ信号を周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレクサ131とを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号(信号成分A)とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分(信号成分B)および負周波数成分(信号成分C)に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号としたとき、前記折返し信号に定数(r)を乗じ、前記低周波数信号に加算した信号に等しい第1の信号671を生成する手段と、前記折返し信号に前記定数(r)を乗じ、前記低周波数信号から減算した信号に等しい第2の信号672を生成する手段とを含み、前記デジタル信号処理部で生成された前記第1の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、前記デジタル信号処理部で生成された前記第2の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力されることを特徴とする信号生成装置として実施できる。

40

【0060】

最後に、図6の補償部651、652においてDAC121、122が本来的に持っている周波数応答特性が補償される。具体的には、近似的にDAC121、122の周波数

50

応答特性をキャンセルする逆特性となるような応答特性を有するフィルタを用いれば良い。このような補償処理は予等化とも呼ばれ、DACを用いた高速通信システムにおいて一般的に行われている。補償部651、652からの出力デジタル信号が、デジタル信号処理部110の出力としてDAC121、122へそれぞれ供給される。DAC121の出力からは、アナログ信号として図5の(c)に示したスペクトルを有しており、式(1)における $S_1(f)$ として示される第1の信号が得られる。同様に、DAC122の出力からは、アナログ信号として図5の(d)に示したスペクトルを有しており、式(1)における $S_2(f)$ として示される第2の信号が得られる。DAC121、122の周波数応答特性が第1の信号 $S_1(f)$ および第2の信号 $S_2(f)$ の上限周波数までの帯域でほぼフラットである場合は、補償部651、652を省くことができる。

10

【0061】

図6の折返し部621における演算は、本発明の信号生成装置の入力信号101のサンプリングレート f_{s0} が一定の条件を満たす場合、上述したヒルベルト変換を使わずに実施することもできる。ヒルベルト変換を使わずに折返し部621の演算を行う別の実装方法を以下に示す。ここで、入力される高周波数信号662を $x(n)$ とし、 $x(n)$ のスペクトル(離散時間フーリエ変換)を $X(f)$ とする。スペクトル $X(f)$ は周波数軸上で周期 f_{s0} の周期関数となり、式(1)における $S_B(f)$ および $S_C(f)$ を用いて次式のように表すことができる。

$$X(f) = \sum_{k=-\infty}^{+\infty} \{S_B(f - kf_{s0}) + S_C(f - kf_{s0})\} \quad \text{式(6)}$$

20

【0062】

$x(n)$ に時間領域で周波数 f_c の余弦波を乗算し $2r$ 倍することで得られる信号を、次式のように $y'(n)$ とする。

$$y'(n) = 2r \cdot x(n) \cdot \cos\left(2\pi \frac{f_c}{f_{s0}} n\right) \quad \text{式(7)}$$

【0063】

このとき、 $y'(n)$ のスペクトル(離散時間フーリエ変換) $Y'(f)$ は、次式によって表される。

$$Y'(f) = 2r \cdot X(f) * \frac{\delta(f - f_c) + \delta(f + f_c)}{2}$$

30

$$= r \cdot \{X(f - f_c) + X(f + f_c)\}$$

$$= r \sum_{k=-\infty}^{+\infty} \{S_B(f - f_c - kf_{s0}) + S_C(f - f_c - kf_{s0}) + S_B(f + f_c - kf_{s0}) + S_C(f + f_c - kf_{s0})\} \quad \text{式(8)}$$

【0064】

40

一方、前述のように折返し部621の出力として得たい信号 $y(n)$ は、式(1)における $r \{S_B(f + f_c) + S_C(f - f_c)\}$ を時間領域においてサンプリングレート f_{s0} でサンプリングした信号である。したがって、 $y(n)$ のスペクトル(離散時間フーリエ変換) $Y(f)$ は、次式によって表される。

$$Y(f) = r \sum_{k=-\infty}^{+\infty} \{S_B(f + f_c - kf_{s0}) + S_C(f - f_c - kf_{s0})\} \quad \text{式(9)}$$

【0065】

式(9)および式(8)を参照すれば、式(8)の右辺3行目の第1項 $S_B(f - f_c - kf_{s0})$ および第4項 $S_C(f + f_c - kf_{s0})$ を除去するようなフィルタ処

50

理を式(8)に対応する $y'(n)$ に対して施せば、 $y(n)$ が得られることがわかる。

【0066】

図7Aおよび図7Bは、ヒルベルト変換を使わない場合の折返し部における演算動作を説明するスペクトル図である。以下では式(8)の右辺3行目の第1項 $S_B(f - f_c - kf_{s0})$ に着目する。式(8)のこの第1項は、図5の(b)におけるBの信号成分を r 倍し、周波数軸上で $+f_c$ シフトしたものが f_{s0} 間隔で繰り返し現れるスペクトルを表している。ここで、Bの信号成分の上限周波数を f_{Max} 、下限周波数を f_{Min} とする。式(8)の第1項のスペクトルは、入力信号101のサンプリングレート f_{s0} が $f_{s0} > f_{Max} + f_c$ の場合、図7Aに示したように、ナイキスト帯域内すなわち $|f| < f_{s0}/2$ では $k=0$ の成分すなわち $S_B(f - f_c)$ のみが現れる。これは例えばカットオフ周波数 f_c 程度のLPFを用いれば簡単に除去できる。

10

【0067】

一方、入力信号101のサンプリングレート f_{s0} が $f_{s0} < f_{Max} + f_c$ の場合は、図7Bに示したように $k=-1$ の成分すなわち $S_B(f - f_c + f_{s0})$ が負周波数側に現れる。この負周波数側に現れる不要成分の上限周波数は $f_{Max} + f_c - f_{s0}$ となり、必要成分である $S_B(f + f_c)$ の下限周波数は $f_{Min} - f_c$ となる。したがって、 $f_{Max} + f_c - f_{s0} < f_{Min} - f_c$ の関係があれば、負周波数側に現れるこの不要成分はカットオフ周波数 $|f_{Min} - f_c|$ 程度のLPFを用いて除去可能である。以上の議論は、式(8)の右辺3行目の第4項 $S_C(f + f_c - kf_{s0})$ についても同様に成り立つ。すなわち、 $f_{Max} + f_c - f_{s0} < f_{Min} - f_c$ であれば、折返し部621における処理としては、式(7)に示したように入力信号に対し周波数 f_c の余弦波を乗算した後で、適切なLPFによって不要周波数成分を除去すれば良い。

20

【0068】

さらに、 $f_{s0} = 2f_c$ とすれば、余弦波の乗算により生じる不要成分であった $S_B(f - f_c + f_{s0})$ が必要成分である $S_B(f + f_c)$ とちょうど一致するため、除去する必要がなくなる。このため、折返し部621における処理をさらに簡易化でき、所望の折返し信号 $y(n)$ は、LPFを用いることなく次式の演算のみで得られる。

$$y(n) = r \cdot x(n) \cdot \cos\left(2\pi \frac{f_c}{f_{s0}} n\right) = r \cdot x(n) \cdot \cos(\pi n) \quad \text{式(10)}$$

30

【0069】

すなわち、 $r \cdot x(n)$ の符号を交互に反転させたものを $y(n)$ とすれば良い。このことを確認するため、式(10)のスペクトル(離散時間フーリエ変換) $Y(f)$ を求めると、次式のように展開できる。

$$\begin{aligned} Y(f) &= \frac{r}{2} \sum_{k=-\infty}^{+\infty} \{S_B(f - f_c - kf_{s0}) + S_C(f - f_c - kf_{s0}) + S_B(f + f_c - kf_{s0}) + S_C(f + f_c - kf_{s0})\} \\ &= \frac{r}{2} \sum_{k=-\infty}^{+\infty} [S_B\{f - (1+2k)f_c\} + S_C\{f - (1+2k)f_c\} + S_B\{f + (1-2k)f_c\} \\ &\quad + S_C\{f + (1-2k)f_c\}] \end{aligned}$$

40

$$= r \sum_{k=-\infty}^{+\infty} \{S_B(f + f_c - 2k'f_c) + S_C(f - f_c - 2k'f_c)\} \quad \text{式(11)}$$

【0070】

式(11)は、式(9)において $f_{s0} = 2f_c$ とした結果と一致する。

【0071】

さらに別の実装方法として、図6に示したデジタル信号処理部110における処理フロ

50

一全体は、これまで説明したような時間領域での処理ではなく、周波数領域の処理を用いて実現することもできる。例えば、まず入力信号101の時間領域信号を帯域分離部の前段で離散フーリエ変換(DFT: Discrete Fourier Transform)により周波数領域信号に変換する。その後、帯域分離部611、折返し部621、加算部641、減算部642、補償部651、652の各処理を全て周波数領域で行う。最後に、補償部651、652の周波数領域信号出力を逆離散フーリエ変換(IDFT: Inverse DFT)により時間領域信号に再変換して、DAC121、122へ出力する。周波数領域では、帯域分離およびDAC応答特性補償の各操作は、適当なフィルタ形状関数を乗算することによって簡単に実現できる。折返し操作(周波数シフト)についても、周波数領域ではインデックスの入れ替え(データ点の並べ替え)により簡単に実現できる。この場合、DFTおよびIDFTのポイント数毎にブロック処理を行うことになるが、ブロック間干渉の影響を除去するために、一般的によく用いられるようなオーバーラップ処理を行えば良い。

10

【0072】

以上、デジタル信号処理部110の各ブロックの処理について、その実装方法の異なるバリエーションを示したが、本発明の特徴は具体的な演算処理の実装方法に依らない。本発明は、2つのDAC121、122の出力アナログ信号として図5の(c)に示したスペクトルを持つ第1の信号および図5の(d)に示したスペクトルを持つ第2の信号を、アナログマルチプレクサへ131出力するように、デジタル信号処理部110を動作させるところに特徴がある。すなわち、デジタル信号処理部110が、式(1)における第1の信号 $S_1(f)$ および第2の信号 $S_2(f)$ として示した信号を出力させるデジタル信号を2つのDACへ供給することで、本発明に特有の次の効果が発揮される。

20

【0073】

すなわち、デジタル信号処理部110における本発明に特有の信号処理によって、2つのDACおよびアナログマルチプレクサから構成される信号生成装置において、単体のDACの出力帯域と比べてより広帯域な任意の信号を出力することが可能となる。具体的には、現行のCMOS-DACを本発明と組み合わせれば30GHz程度の出力帯域を実現することができる。単体のCMOS-DACの帯域も伸びてきており、またSiGeやInP等の化合物半導体のデバイスを利用すれば、本発明と組み合わせると50GHz程度の出力帯域が期待できる。

【0074】

30

また、図1に示した信号生成装置の全体構成から明らかなように、DAC121、122の各出力点からアナログマルチプレクサ131の出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸として対称な構成となっている。したがって、DACの振幅および遅延の調整は最低限度のもので済む。本発明の信号生成装置でも、半導体チップの製造ばらつきに起因するDACの間の調整、装置内の接続ケーブル間の調整、アナログマルチプレクサの入力ポート間の特性差を補償する調整が必要な場合もある。例えば一方DACが他方のDACより出力振幅が小さい場合、他方のDACの出力を絞るような調整が必要となるが、一般に同一設計・同一プロセスで製造したDACを用いればこのような調整は簡単な微調整で済む。このような本発明に特有の効果は、第1の信号 $S_1(f)$ および第2の信号 $S_2(f)$ を得るためのデジタル信号処理部110における処理フローの具体的な実装方法の詳細には依存しない。

40

【0075】

[第2の実施形態]

図8は、本発明の第2の実施形態に係る信号生成装置を含む光送信器の構例を模式的に示した図である。本実施形態では、図1に示した信号生成装置と同等の信号生成装置800が光送信器890の中に組み込まれている。本実施形態の信号生成装置800は、図1に示した信号生成装置100と比べ、アナログマルチプレクサ831の後段にローパスフィルタ(LPF)861が接続されている点で相違している。LPF861は、カットオフ周波数 f_c 程度のアナログLPFによって実現できる。LPF861は、図5の(g)に示した出力信号スペクトルのうち、 $f < -f_c$ に存在するBの信号成分および $f > f_c$

50

に存在するCの信号成分を、不要な信号成分として除去する。前述のように、これらの不要成分はアナログマルチプレクサ831が持つ出力特性により自然に除去される場合があり、また、本光送信器890に対応する受信側装置でもこれらの不要成分を除去することもできる。本実施形態のように、LPF861をアナログマルチプレクサ831の後段に挿入することで、これらの不要成分を確実に送信側装置内で除去できる。本実施形態のLPFを含む構成によって、例えば伝送路の非線形性が大きい場合に生じる、不要成分から所望信号成分への干渉を防ぐことができる。また、本発明の信号生成装置で生成した信号を光等のキャリアに載せて他の信号と周波数（波長）多重して伝送する場合においても、不要成分によって生じる隣接チャネルへのクロストークを抑制することができる。

【0076】

本実施形態の光送信器890は、光の強度変調を用いる光送信器であり、強度変調直接検波方式を用いた光伝送システム等で用いられる。本実施形態において、信号生成装置800のデジタル信号処理部810は、光の強度変調を用いる送信器のためのベースバンド信号を生成することになる。信号生成装置800は、送信情報データにデジタル変調と、次に述べるような他の処理を加えた実数のデジタル波形802を出力する。光送信器890では、まず、予め誤り訂正符号化された送信情報データ881に対して、デジタル変調部882で所定の変調方式に応じたシンボルマッピングが行われる。波形整形・補償部883で、パルス整形、チャネル応答の補償処理（予等化）および光送信器890の後段に配置される電気／光変換（E／O）デバイスの電圧応答の非線形性を補償する処理等が行われる。信号生成装置800に対しては、上述の一連の処理がなされたデジタル化されたデータが入力データ801としてデジタル信号処理部810に供給される。上述の誤り訂正符号化、シンボルマッピング、パルス整形、チャネル予等化などの機能は、通常、物理的には全て送信側DSPによって実装され得る。したがって、典型的には信号生成装置800への入力データ801は送信側DSPから供給される。本実施形態の光送信器890においては、信号生成装置800に含まれるデジタル信号処理部810の機能も、上述の送信側DSPに一体的に組み込んで構成しても良い。

【0077】

信号生成装置800からのアナログ出力信号802は、増幅器884により増幅された後、E／Oデバイス885により光信号に変換され、伝送路へと出力される。E／Oデバイス885としては、直接変調レーザや、吸収型変調器集積レーザ等、電気信号を光の強度情報に変換するデバイスを用いる。本実施形態の信号生成装置800を含む光送信器890でも、2つのDAC821、822が、図5の（c）に示したスペクトルを持つ第1の信号および図5の（d）に示したスペクトルを持つ第2の信号を、出力アナログ信号としてアナログマルチプレクサ831へ出力するように、デジタル信号処理部810を動作させる。本実施形態では、デジタル信号処理部810は光の強度変調を用いる送信器のためのベースバンド信号を生成する。デジタル信号処理部810が、2つのDACに対して、式（1）における第1の信号 $S_1(f)$ および第2の信号 $S_2(f)$ として示した信号を出力させるデジタル信号を供給することで、本発明の効果が発揮される。デジタル信号処理部810における本発明に特有の信号処理によって、2つのDAC821、822およびアナログマルチプレクサ831から構成される信号生成装置では、単体のDACの出力帯域と比べてより広帯域な任意の信号を出力することが可能となる。また、図8に示したデジタル信号処理部810の全体構成から明らかなように、DAC821、822の各出力点からアナログマルチプレクサ831の出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸として対称な構成となっている。したがって、第1の実施形態の信号生成装置と同様に、本実施形態でもDACの振幅および遅延の調整は最低限度のもので済む。

【0078】

[第3の実施形態]

図9は、本発明の第3の実施形態に係る信号生成装置を含む光送信器の構成を模式的に示した図である。光送信器990は、4つの信号生成装置900a～900dを備えてい

10

20

30

40

50

る。信号生成装置 900a~900d の各々の構成は、図 8 に示した第 2 の実施形態の信号生成装置 800 と同等である。本実施形態の光送信器 990 は、光の直交する 2 偏波の強度および位相を用いる送信器であり、コヒーレント光伝送システム等で用いられる。直交する 2 偏波を X 偏波および Y 偏波とし、同相成分を I、直交位相成分を Q でそれぞれ表すと、各信号生成装置 900a~900d は、X 偏波 I 成分、X 偏波 Q 成分、Y 偏波 I 成分、Y 偏波 Q 成分に対応する 4 種類の実数波形を生成する。

【0079】

光送信器 990 では、まず、予め誤り訂正符号化された送信情報データ 981 に対して直交する 2 偏波を用いた変調方式に応じたシンボルマッピング等を行う。さらにパルス波形整形と必要なチャネル予等化を施し、X 偏波 I 成分、X 偏波 Q 成分、Y 偏波 I 成分、Y 偏波 Q 成分の各実数波形に対応するデジタイズされたデータが入力データ 901a~901d として信号生成装置 900a~900d に供給される。信号生成装置 900a~900d からのアナログ出力信号は、それぞれ、増幅器 984a~984d により増幅される。増幅された信号は、送信レーザ 985 に接続された偏波多重 I Q 変調器 986 へと入力され、光信号として伝送路へと出力される。本実施形態の光送信器 990 でも、誤り訂正符号化、シンボルマッピング、パルス整形、チャネル応答補償、I Q 変調器応答の非線形性補償などの機能を全て送信側 DSP によって実装することができる。したがって、典型的には信号生成装置 900a~900d への入力データ 901a~901d は送信側 DSP から供給され得る。本実施形態の光送信器 990 においては、信号生成装置 900a~900d に含まれるデジタル信号処理部 910a~910d の各機能も、上述の送信側 DSP に一体的に組み込んで構成しても良い。

【0080】

本実施形態の信号生成装置 900a~900d を含む光送信器 990 でも、各々の信号生成装置において例えば信号生成装置 900a では、2 つの DAC 921a、922a が図 5 の (c) に示したスペクトルを持つ第 1 の信号および図 5 の (d) に示したスペクトルを持つ第 2 の信号を、出力アナログ信号としてアナログマルチプレクサ 931a へ出力するように、デジタル信号処理部 910a を動作させる。本実施形態の光送信器 990 の信号生成装置 900a~900d では、各デジタル信号処理部は直交 2 偏波を用いた変調を用いる変調器のための 4 種類のベースバンド信号を生成する。各デジタル信号処理部が、対応する 2 つの DAC に対して、式 (1) における第 1 の信号 $S_1(f)$ および第 2 の信号 $S_2(f)$ として示した信号を出力させるデジタル信号を供給することで、本発明の効果が発揮される。デジタル信号処理部における本発明に特有の信号処理によって、2 つの DAC およびアナログマルチプレクサから構成される信号生成装置において、単体の DAC の出力帯域と比べてより広帯域なベースバンド信号を出力することが可能となる。DAC の振幅および遅延の調整も、第 1 の各実施形態および第 2 の各実施形態と同様に、最低限度のもので済む。

【0081】

[第 4 の実施形態]

図 11 は、本発明の第 4 の実施形態に係る信号生成装置におけるデジタル信号処理部の構成を示した図である。本実施形態の信号生成装置の全体構成は、図 1 に示した第 1 の実施形態の信号生成装置 100 と同じであるが、デジタル信号処理部として、図 11 に示したような処理を行うデジタル信号処理部 1110 を備える点で第 1 の実施形態と相違する。また、第 1 の実施形態~第 3 の実施形態の信号生成装置は、アナログマルチプレクサのクロック周波数を f_c とするとき、上限周波数 f_c 未満の任意の所望信号を生成できるものであった。本実施形態の信号生成装置で生成可能な信号は、直交周波数多重 (OFDM: Orthogonal Frequency-Division Multiplexing) 信号や離散マルチトーン (DMT: Discrete Multi-tone) のようなマルチキャリア信号に限られ、本実施形態の信号生成装置は、マルチキャリア信号に適合したものである。

【0082】

OFDM 信号や DMT 等のマルチキャリア信号を生成する一般的なフローは、例えば、

非特許文献3に以下のように示されている。その概要は、まずデジタル領域において入力データをシリアルーパラレル変換（S／P変換）してサブチャネルに分け、各サブチャネルのデータを送信コンスタレーションにマッピングして各周波数サブキャリアに対する複素シンボル値（サブシンボル値）を生成する。次に、サブシンボル列を逆離散フーリエ変換（IDFT）することにより、各サブキャリアに対応するサブシンボルで変調した信号に相当する時間領域データ列を得る。最後に、パラレルーシリアル変換（P／S変換）してDACに送り、DAC出力としてマルチキャリア信号を得る。これらの一連の処理はIDFTのポイント数毎にブロック処理として行われる。多くの場合、P／S変換の前段または後段においてサイクリックプリフィックス（CP）等のガードインターバルを各シンボルに付加し、伝送路分散等に起因するブロック間干渉を受信側で除去できるようにする。また、通常は周波数領域信号から時間領域信号への変換にはIDFTを高速に実行するアルゴリズムである逆高速フーリエ変換（IFFT：Inverse Fast Fourier Transform）が用いられる。OFDMの場合は基本的に全サブキャリアに対し同一の変調コンスタレーションが用いられ、DMTの場合には伝送路の周波数応答特性に応じてサブキャリア毎に変調多値数と強度が最適化された変調コンスタレーションが用いられる（非特許文献4）。

【0083】

図5の（a）～（g）で説明した本発明の信号生成装置の原理を用いて、単体のDACの出力帯域よりもより広帯域なマルチキャリア信号の出力を得たい場合、簡単には第1の実施形態における所望信号として、マルチキャリア信号を設定すれば良い。すなわち、非特許文献3に示されたようなマルチキャリア信号生成処理を行うデジタル信号処理回路を本発明の信号生成装置とは別個に外部に設け、そのデジタル信号処理回路からの出力デジタルデータ信号を図6のデジタル信号処理部110への入力信号101とすれば良い。しかしながら、所望信号がマルチキャリア信号である場合には、非特許文献3に示されたようなマルチキャリア信号生成のためのデジタル信号処理回路を別個に備えずに、マルチキャリア信号生成過程の処理を本発明のデジタル信号処理部の中に含めることで、より効率的にマルチキャリア信号を生成することができる。以下、本発明の信号生成装置のデジタル信号処理部に、マルチキャリア信号生成過程そのものを改変した処理をさらに導入した構成例、その動作および実装方法を説明する。

【0084】

図10は、本実施形態の信号生成装置によってOFDM信号が生成されるまでの処理を周波数領域で説明する図である。図10の（a）は、所望信号であるベースバンドOFDM信号を示す。ここでサブキャリア数はMであり、m番目（ $m=0, 1, \dots, M-1$ ）のサブチャネルに対するサブシンボル値を $c_m(t)$ 、サブキャリア周波数を $m\Delta f$ とする。したがって、 Δf はサブキャリア周波数間隔となる。さらに、信号生成装置のアナログマルチプレクサ131の駆動クロック周波数 f_c と、p番目のサブキャリア周波数 $p\Delta f$ との間に次式の関係が成り立つよう、 Δf および f_c を設定する。

$$p\Delta f = \frac{f_c}{2} \quad \text{式(12)}$$

【0085】

第1の実施形態の信号生成装置と同様、所望信号の全体の上限周波数はアナログマルチプレクサのクロック周波数 f_c 未満とする。このため、式（12）から $M-1 < 2p$ の関係が成り立つ。各複素シンボル値 $c_m(t)$ はシンボルレート Δf で変化するが、図10の各図では簡単のため時間変数 t を省略して示している。

【0086】

図10の（a）に示したスペクトルを持つ所望OFDM信号を、図5の（a）～（g）に示した周波数領域上での一連のデジタル信号処理と同様の考え方に基づいて、異なる周波数成分に分けて、以下の信号処理を行う。図5の（a）～（d）と同様に、所望信号をAで示した低周波数信号と、Bで示した高周波信号（正周波数成分）およびCで示した高周波信号（負周波数成分）とに分離する。さらに、Bの信号成分とCの信号成分を、それ

ぞれ縦軸方向に振幅を r 倍し、C の信号成分を $+f_c$ 、B の信号成分を $-f_c$ だけそれぞれ横軸方向に水平シフトして A の信号成分に重ねる一連の操作を行う。但し本実施形態では、デジタル領域で生成をした所望信号から LPF 等を用いて各信号成分を切り出すのではなく、信号生成の段階において周波数領域で上述の振幅変更・周波数シフト操作を行う。すなわち、図 10 の (a) に示したように $0 \sim p$ 番目のサブチャネル信号を信号成分 A として、 $p+1 \sim M-1$ 番目のサブチャネル信号の正周波成分を信号成分 B として、負周波成分を信号成分 C として、それぞれ取り扱い、OFDM 信号の生成段階において周波数領域で信号成分 B および信号成分 C をシフトして信号成分 A に重ねる。以下、OFDM 信号の生成時の操作をより詳細に説明する。

【0087】

図 10 の (b) は、OFDM 信号の高周波信号である信号成分 B および信号成分 C を折返した後の第 1 のスペクトルを示し、この状態は図 5 の (c) に示したスペクトルの状態に対応する。図 10 の (b) のスペクトルを生成するには、OFDM 信号の生成段階で予め所望信号の OFDM 信号の $p+1$ 番目から $M-1$ 番目までのサブシンボル値を r 倍して複素共役を取り、これを $p-1$ 番目から $2p-M+1$ 番目までのサブシンボル値に加算してから IDFT 演算を行えば良い。図 10 の (c) は、OFDM 信号の高周波信号である信号成分 B および信号成分 C を折返した後の第 2 のスペクトルを示し、この状態は図 5 の (d) に示したスペクトルの状態に対応する。図 10 の (c) のスペクトルを生成するには、上述の図 10 の (b) に示した信号の生成手順において加算を減算に置き換えれば良い。振幅変更のための係数 r の値の設定については第 1 の実施形態と同様である。図 10 の (b) および (c) に示されたスペクトルを持つ信号の上限周波数は、ほぼ $f_c/2 + \Delta f/2$ である。サブキャリア周波数間隔 Δf を十分小さくとれば、出力帯域が $f_c/2$ 程度の DAC であっても、充分生成できる波形となっている。

【0088】

図 10 の (b) の第 1 のスペクトルを持つ信号および図 10 の (c) の第 2 のスペクトルを持つ信号が、DAC 121、122 からそれぞれ出力されれば、図 5 の (e) ~ (g) に示したスペクトル操作と同様の原理により、アナログマルチプレクサ 131 の出力として図 10 の (d) に示したスペクトルの信号が得られる。図 5 の (g) に示したスペクトルと同様、 $f < -f_c$ および $f_c < f$ の周波数領域においてそれぞれ不要な信号成分 B および信号成分 C が残る。これら不要信号成分は周波数 f_c 付近にカットオフ周波数を有するローパスフィルタを用いれば簡単に除去できる。場合によってはアナログマルチプレクサの出力側回路もしくは伝送路上で、または、本発明の信号生成装置に対応する受信装置側で自然に除去される。このように DAC 121、122 の出力帯域が $f_c/2$ 程度であっても、本実施形態の信号生成装置では、最終的なアナログマルチプレクサ 131 の出力信号として上限周波数が $f_c/2$ より十分大きい（但し f_c より小さい）任意の OFDM 信号を得ることができる。図 10 で説明した、OFDM 信号生成の一連の処理例は、DMT 信号などのマルチキャリア信号にも適用できる。

【0089】

図 10 とともに説明した上述のマルチキャリア信号に対する周波数領域上の一連の処理を式によって表すと、以下の通りとなる。まず、所望信号の時間波形 $s_{trg}(t)$ およびスペクトル $S_{trg}(f)$ は、非本質的なスケールリングファクタを省略すると、次式で表すことができる。

$$s_{trg}(t) = \sum_{m=0}^{M-1} \{c_m(t) \cdot \exp(j2\pi m \Delta f t) + c_m^*(t) \cdot \exp(-j2\pi m \Delta f t)\}$$

$$S_{trg}(f) = \sum_{m=0}^{M-1} \{C_m(f - m \Delta f) + C_m^*(f + m \Delta f)\} \quad \text{式 (13)}$$

【0090】

但し $C_m(f)$ は、 $c_m(t)$ のフーリエ変換を示す。理想的には $c_m(t)$ のパルス波形は時間幅 $1/\Delta f$ の矩形パルスであり、この場合 $C_m(f)$ の包絡線は周波数軸上で Δf の整数倍に null 点を有する sinc 関数となる。図 10 の (a) における低周波数信号である信号成分 A のスペクトル $S_A(f)$ 、高周波数信号である信号成分 B のスペクトル $S_B(f)$ および信号成分 C のスペクトル $S_C(f)$ は、それぞれ次式で表される。

$$S_A(f) = \sum_{m=0}^p \{C_m(f - m\Delta f) + C_m^*(f + m\Delta f)\}$$

10

$$S_B(f) = \sum_{m=p+1}^{M-1} C_m(f - m\Delta f)$$

$$S_C(f) = \sum_{m=p+1}^{M-1} C_m^*(f + m\Delta f)$$

$$\therefore S_{\text{trg}}(f) = S_A(f) + S_B(f) + S_C(f) \quad \text{式 (14)}$$

20

【0091】

また、図 10 の (b) に示した DAC 121 の出力アナログ信号のスペクトル $S_1(f)$ および (c) に示した DAC 122 の出力アナログ信号のスペクトル $S_2(f)$ は以下の通りとなる。

$$S_1(f) = S_A(f) + r \sum_{m=p+1}^{M-1} [C_m\{f + (2p - m)\Delta f\} + C_m^*\{f - (2p - m)\Delta f\}]$$

$$= S_A(f) + r\{S_B(f + f_c) + S_C(f - f_c)\}$$

30

$$S_2(f) = S_A(f) - r \sum_{m=p+1}^{M-1} [C_m\{f + (2p - m)\Delta f\} + C_m^*\{f - (2p - m)\Delta f\}]$$

$$= S_A(f) - r\{S_B(f + f_c) + S_C(f - f_c)\} \quad \text{式 (15)}$$

【0092】

式 (15) を参照すれば、結局 $S_A(f)$ 、 $S_B(f)$ 、 $S_C(f)$ 、 $S_1(f)$ および $S_2(f)$ のスペクトルの間には、第 1 の実施形態で説明した式 (1) と同様の関係が成り立っていることがわかる。従って、アナログマルチプレクサ 131 の出力信号のスペクトル $S_{\text{out}}(f)$ は式 (3) と同じ形となり、本実施形態の信号生成装置においても第 1 の実施形態と同等の信号処理が行われ、同様の効果が得られることがわかる。すなわち、本実施形態の信号生成装置では、単体の DAC 121、122 の出力帯域を越えてより広帯域なマルチキャリア信号出力を実現することができる。

40

【0093】

再び図 11 を参照して、本実施形態の信号生成装置におけるデジタル信号処理部 1110 の信号処理のフローを説明する。図 11 のデジタル信号処理部 1110 は、機能ブロック図として表現されているが、デジタル信号処理部 1110 の各機能は例えば DSP を用

50

いた演算処理で実行できるので、実質的に矢印の向きに実行される演算フローを示しているとも見ることできる。もちろん、各ブロックの処理の少なくとも一部をハードウェア処理で実現することも、また、ハードウェア処理および演算処理を組み合わせても実現することできる。以下、信号の流れに沿って、デジタル信号処理部 1110 の各機能の処理を順に説明する。

【0094】

デジタル信号処理部 1110 の信号処理は、基本的にシンボル時間毎のブロック処理となる。ここでは簡単のため、あるシンボル時間に対する処理のみに着目し、当該シンボル時間に対するサブシンボル値を単に c_m と表す。OFDM 信号によって送信する情報データである入力データ 1101 は、S/P 変換部 1111 でサブチャネルに分けられ、さらにシンボルマッピング部 1121 で各周波数サブキャリアに対するサブシンボル値 $c_0 \sim c_{M-1}$ に変換される。サブシンボル値の生成までは、非特許文献 3 などに示された通常の OFDM 信号の生成手順と同様である。

10

【0095】

次に、複素共役変換部 1131 において、図 10 の (a) に示した信号成分 B および信号成分 C に相当するサブシンボル値 $c_{p+1} \sim c_{M-1}$ を r 倍して複素共役を取る。その後、サブシンボル値 $c_0 \sim c_p$ および $rc_{p+1}^* \sim rc_{M-1}^*$ はそれぞれ 2 分岐され、それぞれ一方は加算部 1141 へ、他方は減算部 1142 へと送られる。加算部 1141 および減算部 1142 においては、中間サブシンボル値 $g_0 \sim g_p$ および $h_0 \sim h_p$ がそれぞれ次式によって求められる。

20

$$g_n = \begin{cases} c_n & : n = 0, 1, \dots, 2p - M \text{ and } n = p \\ c_n + rc_{2p-n}^* & : n = 2p - M + 1, \dots, p - 1 \end{cases}$$

$$h_n = \begin{cases} c_n & : n = 0, 1, \dots, 2p - M \text{ and } n = p \\ c_n - rc_{2p-n}^* & : n = 2p - M + 1, \dots, p - 1 \end{cases} \quad \text{式 (16)}$$

【0096】

続いて IDFT 演算部 1151、1152 において、式 (16) で求められた中間サブシンボル値 $g_0 \sim g_p$ および $h_0 \sim h_p$ で、周波数 $0 \sim p \Delta f (= f_c / 2)$ の範囲内の各サブキャリアを変調したマルチキャリア信号の時間領域信号に対応するデジタル信号が生成される。このとき、本実施形態における第 1 の DAC 121 および第 2 の DAC 122 のサンプリングレートを $f_s = 1 / T_s$ とすると、サンプリング定理より、 $f_c / 2 < f_s / 2$ とする必要がある。ここでは、 f_s (DAC サンプリングレート)、 f_c (アナログマルチプレクサクロック周波数)、 Δf (サブキャリア間隔) を、次式のように $f_s / 2 - f_c / 2$ がちょうど Δf の整数倍となる関係に設定する。

30

$$\frac{f_s}{2} = \frac{1}{2T_s} = N\Delta f \quad \text{式 (17)}$$

【0097】

式 (17) において、 N は p より大きい自然数である。周波数 $f_c / 2 \sim f_s / 2$ の領域はガードバンドとするため、中間サブシンボル値 g_n および h_n を次式のように定義する。

40

$$g_n = 0 : n = p + 1, \dots, N$$

$$h_n = 0 : n = p + 1, \dots, N \quad \text{式 (18)}$$

【0098】

IDFT 演算部 1151、1152 から出力される時間領域信号は実数信号であるため、中間サブシンボル値 g_n および h_n はさらに次式となる。

50

$$g_n = g_{2N-n}^* : n = N+1, \dots, 2N-1$$

$$h_n = h_{2N-n}^* : n = N+1, \dots, 2N-1 \quad \text{式 (19)}$$

【0099】

上述の式(16)、式(18)、式(19)により得られる中間サブシンボル値 $g_0 \sim g_{2N-1}$ および $h_0 \sim h_{2N-1}$ をそれぞれIDFT演算部1151、1152への入力とする。但し、図11では簡単のためIDFT演算部1151、1152への入力として $g_0 \sim g_{N-1}$ および $h_0 \sim h_{N-1}$ のみを図示し、 $g_N \sim g_{2N-1}$ および $h_N \sim h_{2N-1}$ については省略している。式(18)および式(19)に示したようなガードバンド挿入(オーバーサンプリング)および実数出力を得るための処理は、非特許文献3にも示される通り、ベースバンドOFDM信号生成において一般的に用いられる処理である。非本質的なスケールリングファクタを省略すれば、IDFT演算部1151、1152からの出力 $u_0 \sim u_{2N-1}$ および $v_0 \sim v_{2N-1}$ は、それぞれ、次式で表わされる。

$$u_k = \sum_{n=0}^{2N-1} g_n \exp\left(j2\pi \frac{nk}{2N}\right)$$

$$= \sum_{n=0}^{N-1} g_n \exp\left(j2\pi \frac{nk}{2N}\right) + \sum_{n=1}^N g_{2N-n} \exp\left\{j2\pi \frac{(2N-n)k}{2N}\right\}$$

$$= \sum_{n=0}^p g_n \exp\left(j2\pi \frac{nk}{2N}\right) + \sum_{n=1}^p g_n^* \exp\left(-j2\pi \frac{nk}{2N}\right)$$

$$v_k = \sum_{n=0}^p h_n \exp\left(j2\pi \frac{nk}{2N}\right) + \sum_{n=1}^p h_n^* \exp\left(-j2\pi \frac{nk}{2N}\right) \quad \text{式 (20)}$$

【0100】

IDFT演算部1151、1152からの出力はそれぞれP/S変換部1161、1162においてシリアル信号に変換される。ここで、式(20)に式(16)および式(17)を代入し、シグマ演算のインデックスを少し書き換えると、IDFT演算部1151からの出力 u_k およびIDFT演算部1152からの出力 v_k は、それぞれ次式となる。

$$u_k = \sum_{m=0}^p \{c_m \exp(j2\pi m \Delta f k T_s) + c_m^* \exp(-j2\pi m \Delta f k T_s)\}$$

$$+ r \sum_{m=p+1}^{M-1} [c_m \exp\{-j2\pi(2p-m) \Delta f k T_s\} + c_m^* \exp\{j2\pi(2p-m) \Delta f k T_s\}]$$

$$v_k = \sum_{n=0}^p \{c_n \exp(j2\pi n \Delta f k T_s) + c_n^* \exp(-j2\pi n \Delta f k T_s)\}$$

10

20

30

40

$$-r \sum_{m=p+1}^{M-1} [c_m \exp\{-j2\pi(2p-m)\Delta f k T_s\} + c_m^* \exp\{j2\pi(2p-m)\Delta f k T_s\}] \quad \text{式 (21)}$$

【0101】

一方で式(15)に示した $S_1(f)$ および $S_2(f)$ を逆フーリエ変換して、DAC121からのアナログ出力信号の時間波形 $S_1(t)$ およびDAC122からのアナログ出力信号の時間波形 $S_2(t)$ を表すと、次式となる。

$$s_1(t) = \sum_{m=0}^p \{c_m(t) \exp(j2\pi m \Delta f t) + c_m^* \exp(-j2\pi m \Delta f t)\}$$

10

$$+r \sum_{m=p+1}^{M-1} [c_m(t) \exp\{-j2\pi(2p-m)\Delta f t\} + c_m^*(t) \exp\{j2\pi(2p-m)\Delta f t\}]$$

$$s_2(t) = \sum_{m=0}^p \{c_m(t) \exp(j2\pi m \Delta f t) + c_m^* \exp(-j2\pi m \Delta f t)\}$$

$$-r \sum_{m=p+1}^{M-1} [c_m(t) \exp\{-j2\pi(2p-m)\Delta f t\} + c_m^*(t) \exp\{j2\pi(2p-m)\Delta f t\}] \quad \text{式 (22)}$$

20

【0102】

従って、IDFT演算部1151、1152からの出力 u_k および v_k は、あるシンボル時間内(長さ $1/\Delta f$)で $c_m(t)$ が一定値 c_m を取るとした場合(すなわちパルス波形が理想的な矩形パルスである場合)において、 $s_1(t)$ および $s_2(t)$ をサンプリングレート $f_s = 1/T_s$ でサンプリングした波形になっていることがわかる。実際には、DAC121、122の出力応答特性やその後の伝送路特性(帯域特性、分散等)のためにパルス波形は理想的な矩形パルスとはならず、ブロック間干渉が生じる。しかしながら、OFDMで一般に用いられているようにCP等のガードインターバルを挿入しておくことによって、ブロック間干渉は受信側で除去できる。本実施形態においても、P/S変換部1161、1162においてCP付加を行うことが望ましい。

30

【0103】

したがって、本発明の信号生成装置の別の構成例では、前記所望の信号は、直交周波数分割多重(OFDM)信号および離散マルチトーン(DMT)信号等の、複数の周波数サブキャリア信号で構成されたマルチキャリア信号であって、前記デジタル信号処理部1110は、送信情報データを並列に分岐する、シリアル/パラレル変換手段1111と、前記分岐されたデータをシンボルマッピングし、前記複数のサブキャリアの各々に載せる複数のサブシンボルからなるサブシンボル列を生成するシンボルマップ手段1121と、前記正周波数成分および前記負周波数成分に対応する前記複数のサブシンボルの一部のサブシンボルに対し、前記周波数軸上のシフトを行うことで、前記低周波数信号に対応する周波数帯域に折り返したサブシンボルを生成する手段1131と、前記低周波数信号に対応するサブシンボルおよび前記折り返したサブシンボルに前記定数を乗じたサブシンボルを加算または減算して、中間サブシンボル列を得る手段1141、1142と、前記中間サブシンボル列を逆離散フーリエ変換(IDFT)するIDFT演算手段1151、1152と、前記IDFT演算手段からの出力データ列を直列に並べるパラレル/シリアル変換手段1161、1162とを含むものとして実施できる。

40

【0104】

P/S変換部1161、1162からの出力信号は、第1の実施形態と同様に、補償部1181、1182において、DAC121、122が本来的に持っている周波数応答特

50

性がそれぞれ補償される。補償部 1171、1172 からの出力デジタル信号は、本実施形態の信号生成装置におけるデジタル信号処理部 1110 出力として、DAC 121、122 へ供給される。DAC 121 からの出力アナログ信号として、図 10 の (b) のスペクトルを持ち、式 (15) において第 1 の信号 $S_1(f)$ として示される信号が得られる。同様に、DAC 122 からの出力アナログ信号として、図 10 の (c) のスペクトルを持ち、式 (15) において第 2 の信号 $S_2(f)$ として示される信号が得られる。

【0105】

尚、本実施形態の信号生成装置においては、低周波数信号（図 10 における信号成分 A）のサブキャリアの最大周波数 $p\Delta f$ を $f_c/2$ と一致させたが、 $p\Delta f$ を $f_c/2$ に対して $\Delta f/2$ の整数倍だけずらしても、図 10 に示した本実施形態のデジタル信号処理部の動作原理は成り立つ。具体的には、例えば q を $2p$ より小さい整数として、 $p\Delta f$ および q が次式の関係を満たすものとする。

$$p\Delta f = \frac{f_c}{2} + q\frac{\Delta f}{2} \quad \text{式 (23)}$$

【0106】

この場合でも、高周波数信号（図 10 における信号成分 B および信号成分 C）のサブキャリア周波数 $m\Delta f$ （但し m は p より大きい整数）を $f_c/2$ を中心に折返した先のサブキャリア周波数は、次式によって表される。

$$f_c - m\Delta f = (2p - q - m)\Delta f \quad \text{式 (24)}$$

【0107】

式 (24) を参照すれば、折返した先のサブキャリア周波数は Δf の整数倍となるので、折返した先のサブキャリア周波数は低周波数信号のいずれかのサブキャリア周波数と一致する。式 (23) の条件を用いる場合には、式 (15) および式 (21) において $2p - m$ を $2p - q - m$ に置き換え、式 (16) において $2p - n$ を $2p - q - n$ に置き換えれば良い。このとき低周波数信号の上限周波数は、ほぼ $f_c/2 + (q+1)\Delta f/2$ 、折返した高周波数信号の上限周波数は、ほぼ $f_c/2 - (q+1)\Delta f/2$ となり、 $|(q+1)\Delta f/2|$ が $f_c/2$ に対し十分小さければ、出力帯域が $f_c/2$ の DAC 121、122 であっても、十分に取扱可能である。

【0108】

上述の本実施形態の信号生成装置では所望信号として OFDM 信号を例としたので、各サブチャネルにおいて用いるコンスタレーションは同一のものとした。所望信号として DMT 信号を生成する場合は、シンボルマッピング部 1121 においてサブチャネル毎に信号点配置および強度（レベル）が最適化されたコンスタレーションを用いる。このため DMT 信号を生成する場合は、出力信号のスペクトルも図 10 の各図に示したような各サブキャリアの縦軸のレベルが平坦なものではなく、サブキャリア（サブチャネル）毎にピーク強度が異なるようなスペクトルとなる。このような場合であっても、図 10 の (a) ~ (d) に示したスペクトル操作を実現することが可能であって、本発明の信号生成装置の特徴は OFDM 信号生成の場合と全く同様に得られる。さらに、OFDM 信号を生成する場合においても、アナログマルチプレクサ 131 の出力応答特性を補償するために、シンボルマッピング部 1121 において高周波数側のサブキャリア強度を強調する等の予等化処理を施すことができる。

【0109】

また、非特許文献 5 に示された DFT スプレッド OFDM のように、シンボルマッピング部の後段に DFT 処理を挿入して生成するようなマルチキャリア信号も、本実施形態のデジタル信号処理部を一部改変すれば生成可能である。具体的には、図 11 に示した本実施形態のデジタル信号処理部 1110 においてシンボルマッピング部 1121 の後段に DFT スプレッド処理ブロックを新たに挿入すれば良い。本実施形態の信号生成装置では、IDFT 処理を用いるマルチキャリア信号生成において、通常の信号生成における処理フ

10

20

30

40

50

ローを出発点として、IDFT演算部に入力されることになる複素シンボルのうち、高周波数成分にあたるサブキャリアに対して、複素共役変換部1131で本発明に特有の追加処理を行う。すなわち、図5の(c)および(d)、図10の(b)および(c)のスペクトル操作(振幅を r 倍し、周波数軸上での水平シフト)が追加される。さらに、図11のIDFT演算部1151、1152以降の各ブロックに示した通り、IDFT演算以降の処理を2つの信号ルートに分ける。一方の信号ルートのIDFT演算部の前段側に加算部1141を、他方の信号ルートのIDFT演算部の前段側に減算部1142を配置し、式(16)～(21)に示した2つのDACのためのデジタル信号入力を生成する一連の処理を行う。

【0110】

10

上述のように、本実施形態の信号生成装置では、マルチキャリア信号を生成するために、マルチキャリア信号生成過程の処理を本発明のデジタル信号処理部の機能に含めることで、より効率的にマルチキャリア信号を生成することができる。マルチキャリア信号生成過程そのものを上述のように改変した処理が、本発明の先行する実施形態の信号生成装置の基本的なデジタル信号処理部の処理の中に組み入れられている。

【0111】

本実施形態の信号生成装置でも、2つのDAC121、122が、図10の(b)に示したスペクトルを持つ第1の信号および図10の(c)に示したスペクトルを持つ第2の信号を、出力アナログ信号としてアナログマルチプレクサへ131出力するように、デジタル信号処理部1110を動作させるところに本発明の特徴がある。すなわち、デジタル信号処理部1110が、式(22)において第1の信号 $S_1(f)$ および第2の信号 $S_2(f)$ として示した信号を出力させるデジタル信号を2つのDACへ供給することで、本発明に特有の次の効果が発揮される。

20

【0112】

すなわち、デジタル信号処理部1110におけるマルチキャリア信号生成過程の処理を含んだ本発明に特有の信号処理によって、2つのDACおよびアナログマルチプレクサから構成される信号生成装置において、単体のDACの出力帯域と比べてより広帯域なマルチキャリア信号を出力することが可能となる。また、図1に示した信号生成装置の全体構成から明らかなように、DAC121、122の各出力点からアナログマルチプレクサ131の出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸として対称な構成となっている。したがって、DACの振幅および遅延の調整は最低限度のもので済む。

30

【0113】

また、所望の送信信号がマルチキャリア信号であれば、図8に示した信号生成装置800におけるデジタル信号処理部810や図9に示した信号生成装置900a～900dにおけるデジタル信号処理部910a～910dを、本実施形態で用いたデジタル信号処理部1110に置き換えて用いることもできる。

【0114】

[第5の実施形態]

図12は、本発明の第5の実施形態に係る信号生成装置の構成を模式的に示した図である。本実施形態では、3段ネスト(入れ子)型構成の信号生成装置の例を示すが、任意の段数の N 段(N は自然数)ネスト型構成にも拡張可能である。

40

【0115】

図12の信号生成装置1200-1は、図8に示した信号生成装置800において、DAC821、822をそれぞれ信号生成装置1200-2-1、1200-2-2で置き換えた構成となっている(第1の置き換え操作)。さらに信号生成装置1200-2-1は、図8に示した信号生成装置800において、DAC821、822をそれぞれ図8に示した信号生成装置800自体と同等の構成を有する信号生成装置1200-3-1、1200-3-2で置き換えた構成となっている(第2の置き換え操作)。信号生成装置1200-2-2についても同様である。信号生成装置1200-1は外側から数えて1段

50

目に位置する信号生成装置であり、信号生成装置 1200-2-1、1200-2-2 はそれぞれ外側から数えて 2 段目に位置する信号生成装置であり、信号生成装置 1200-3-1~1200-3-4 はそれぞれ外側から数えて 3 段目に位置する信号生成装置となっている。したがって、図 12 の信号生成装置 1200-1 は、信号生成装置の中に別の信号生成装置が入れ子状に構成されたネスト型の構成を持つことがわかる。

【0116】

前述のように、図 8 に示した第 2 の実施形態の信号生成装置 800 は、アナログマルチプレクサ 831 の後段に LPF 861 を配置して、不要スペクトルを除去する構成を持つ。アナログマルチプレクサ 831 の出力信号から図 5 の (g) に示した $|f| > f_c$ に現れる信号成分 B および信号成分 C に相当する成分を除去することで、出力信号 802 として図 5 の (a) に相当する所望信号そのものを得る構成となっている。アナログマルチプレクサ 831 の出力特性が、周波数 f_c を超える信号成分を十分抑圧するような特性を有している場合は、LPF 861 を省略しても良い。

10

【0117】

信号生成装置 800 では、入力信号 801 としてデジタル信号を受け入れ、出力信号 802 として所望のアナログ信号を出力するので、信号生成装置 800 自体が DAC 121、122 よりも出力帯域が広い 1 個の広帯域 DAC として機能する。この点に着目すれば、信号生成装置 800 に含まれる DAC 121、122 を信号生成装置 800 自体で置き換えて 2 段ネスト型構成とし、アナログマルチプレクサ 831 として充分広帯域なものをを用いれば、元の信号生成装置 800 よりさらに広帯域な信号生成装置を構成可能であることがわかる。本実施形態に示す多段ネスト型構成は、このような考えに基づき考案された。

20

【0118】

本実施形態の多段ネスト型構成の信号生成装置において、各段の信号生成装置が満たすべき条件を以下で説明する。まず、各信号生成装置は、当然ながらその出力信号の上限周波数以上の出力帯域を有している必要がある。さらに、前述のように各信号生成装置におけるアナログマルチプレクサの駆動クロック周波数は、所望出力信号の上限周波数より大きくなければならない。以下では、外側から n 段目に位置する信号生成装置におけるアナログマルチプレクサ 1231-n の駆動クロック周波数を $f_{c,n}$ とする。

【0119】

30

まず、信号生成装置 1200-1 のデジタル信号処理部 1210-1 においては、図 5 に示した一連の信号処理と同様、所望信号を $f_{c,1}/2$ を境に低周波数信号および高周波数信号に分離し、高周波数信号を折返し信号に変換して、さらに低周波数信号との和および差を取ることで第 1 の信号および第 2 の信号を得る。ここで得られた第 1 および第 2 の信号が、2 段目の信号生成装置 1200-2-1、1200-2-1 への入力信号 1201-2-1、1201-2-2 となる。このとき、入力信号 1201-2-1、1201-2-2 の上限周波数は $f_{c,1}/2$ を少し上回る程度であり、これが 2 段目の信号生成装置 1200-2-1、1200-2-2 における所望出力信号の上限周波数となるので、 $f_{c,1}/2 < f_{c,2}$ でなければならない。

【0120】

40

2 段目の信号生成装置 1200-2-1 におけるデジタル信号処理部 1210-2-1 では、入力信号 1201-2-1 を $f_{c,2}/2$ を境に低周波数信号および高周波数信号に分離し、高周波数信号を折返し信号に変換して、さらに低周波数信号との和および差を取ることで、上限周波数が $f_{c,2}/2$ を少し上回る程度の 2 段目の第 1 の信号および第 2 の信号を得る。この処理により得られる 2 段目の第 1 の信号および第 2 の信号の上限周波数は、入力信号 1201-2-1 の上限周波数 $f_{c,1}/2$ より小さくなければ、信号処理を行うメリットが無いので、 $f_{c,2} < f_{c,1}$ となる。

【0121】

2 段目の信号生成装置内のデジタル信号処理部 1210-2-1 で得られた第 1 の信号および第 2 の信号はそれぞれ 3 段目の信号生成装置 1200-3-1、1200-3-2

50

への入力信号 $1201-3-1$ 、 $1201-3-2$ となり、同様の処理により上限周波数が $f_{c,3}/2$ 程度の第1の信号および第2の信号が生成され、DACへと入力される。ここで、上記 $f_{c,1}$ と $f_{c,2}$ の関係と同様、 $f_{c,2}/2 < f_{c,3} < f_{c,2}$ の関係となる。このため3段目の信号生成装置 $1200-3-1 \sim 1200-3-4$ に含まれるDACの出力帯域は、 $f_{c,3}/2$ 程度で良い。一方で最終的な出力信号 $1202-1$ として設定し得る所望信号の上限周波数は、 $f_{c,1}$ 未満であれば良い。したがって、例えば所望信号として上限周波数が $f_{c,1}$ を少し下回る程度の信号を設定し、 $f_{c,2}$ を $f_{c,1}/2$ を少し上回る程度に、 $f_{c,3}$ を $f_{c,2}/2$ を少し上回る程度にそれぞれ設定すれば、DAC出力帯域は所望信号の $1/4$ を少し上回る程度で良く、DACの出力帯域に比べて十分に広帯域な所望信号を出力できることがわかる。但し、各段のそれぞれのアナログマルチプレクサの出力帯域は自身の駆動クロック周波数程度かそれ以上でなければならない。

10

【0122】

本実施形態の信号生成装置およびこれをさらに多段に拡張した構成は、前述の第2の実施形態および第3の実施形態で示したような光送信器に組込むことができる。また、第4の実施形態のように、マルチキャリア信号生成処理に帯域分離および折返し処理を組み込むことも可能である。さらには、図12では説明の便宜上デジタル信号処理部 $1210-1$ 、 $1210-2-1$ 、 $1210-2-2$ 、 $1210-3-1 \sim 1210-3-4$ をブロック毎に分けて描いたが、実際には1つの信号処理回路に一体的に組み込んでも良い。

20

【0123】

[第6の実施形態]

本発明の第6の実施形態に係る信号生成装置の全体構成は、図1に示した第1の実施形態の信号生成装置 100 と同じであるが、後述することになる図14に示すように、波形合成動作の詳細の点で、図5に示した第1の実施形態の信号生成装置の動作と相違する。この波形合成動作の相違点に関連して、後述することになる図16の機能ブロック図に示すように、図6の第1の実施形態とは異なるデジタル信号処理部 1610 を備えている。

【0124】

本実施形態の信号生成装置と第1の実施形態との間の主要な相違点は、以下の2点である。第1に、アナログマルチプレクサの駆動クロック周波数と最終的に出力できる信号の上限周波数との関係が相違する。第1の実施形態の信号生成装置は、周波数 f_c で駆動されるアナログマルチプレクサと出力帯域 $f_c/2$ 程度のDACを用いて上限周波数 f_c 程度の任意信号を生成するものであった。これに対して本実施形態の信号生成装置は、周波数 $f_c/2$ で駆動されるアナログマルチプレクサと出力帯域 $f_c/2$ 程度のDACを用いて上限周波数 f_c 程度の任意信号を生成する。例えば出力帯域 25GHz 程度のDACを用いて上限周波数 50GHz 程度の信号を得たい場合、第1の実施形態ではアナログマルチプレクサの駆動クロック周波数を 50GHz とする必要があったのに対し、本実施形態ではアナログマルチプレクサの駆動クロック周波数は 25GHz 程度で済む。本実施形態では、クロック源の動作周波数およびアナログマルチプレクサの切替応答速度に対する要求を緩和することができる信号生成装置が開示される。

30

【0125】

第2に、第1の実施形態では所望信号の上限周波数を超える高周波数域に不要な成分が生じていたが、本実施形態ではこれに相当する不要成分を大幅に抑制できるという点で相違する。以下、詳細に本実施形態の信号生成装置の構成および動作について説明する。

40

【0126】

図14は、本発明の第6の実施形態に係る信号生成装置における波形合成動作を周波数領域で模式的に表した図である。以下では、図5に示した第1の実施形態に係る信号生成装置における波形合成動作と相違する点を中心に説明する。

【0127】

まず本実施形態では、第1の実施形態と同様、図14の(a)に示した所望信号を、図14の(b)に示したように低周波数信号A、高周波数域の正周波数信号B、および、高

50

周波数域の負周波数信号Cに分離する。次に、これらの低周波数信号A、正周波数信号B、負周波数信号Cの信号成分を使って図14の(c)および(d)にそれぞれ示したような第3の信号および第4の信号を得る。第3の信号および第4の信号の生成手順を説明するにあたり、本実施形態における「折り返し信号」および「平行移動信号」を以下のように定義する。

【0128】

本実施形態における「折り返し信号」とは、第1の実施形態で用いたものと同様、周波数軸上で負周波数信号Cの信号成分を $+f_c$ 、正周波数信号Bの信号成分を $-f_c$ だけそれぞれ水平シフトして得られる信号である。

【0129】

一方、本実施形態における「平行移動信号」とは、周波数軸上で負周波数信号Cの信号成分を $+f_c/2$ 、正周波数信号Bの信号成分を $-f_c/2$ だけそれぞれ水平シフトして得られる信号である。

【0130】

図14の(c)に示した第3の信号は、低周波数信号Aの信号成分から上述の折り返し信号を減算し、上述の平行移動信号を r 倍したものを加算することで得られる。折り返し信号の減算および平行移動信号の加算の順序は問わない。また、図14の(d)に示した第4の信号は、Aの信号成分から上述の折り返し信号を減算し、上述の平行移動信号を r 倍したものを減算することで得られる。折り返し信号の減算および平行移動信号の減算の順序は問わない。

【0131】

定数 r の値の設定は、第1の実施形態と同様、アナログマルチプレクサ131におけるスイッチの切換え遷移特性、すなわち図2Aのモデルにおけるパルス列の波形に応じて設定し、通常は $\pi/2 < r < 2$ の範囲で設定される。なお、平行移動信号を生成するための水平シフトの操作、および、上述の加減算における r 倍の操作の順序も問わない。

【0132】

図14の(c)に示した第3の信号および図14の(d)に示した第4の信号の各スペクトルの電力は、共にほぼ $|f| < f_c/2$ の周波数範囲内に収まっている。したがって、第3の信号および第4の信号のいずれも、出力帯域が $f_c/2$ 程度のDACであっても十分に生成される。

【0133】

図14の(c)および図14の(d)にそれぞれ示したスペクトルを持つアナログ信号が、DAC121、122からアナログマルチプレクサ131へ、第1の入力信号および第2の入力信号として供給される。このとき、図2Aのモデルにおいて入力信号201、202にパルス列203a、203bを乗算したときの、図4の(b)および(d)の各スペクトルを参照すれば、アナログマルチプレクサ131からの第1の入力信号および第2の入力信号に対応する出力信号は、それぞれ、図14の(e)および(f)に示したスペクトルとなる。

【0134】

図14の(e)に示した信号において、 $|f| < f_c/2$ の低周波数領域に着目すると、直流成分に重畳された折り返し信号 $-C$ および $-B$ と、周波数 $\pm f_c/2$ に重畳された平行移動信号CおよびBは、それぞれ、互いに逆相となっている。図14の(f)に示した信号においても同様に、 $|f| < f_c/2$ 程度の低周波数領域においては、直流成分に重畳された折り返し信号 $-C$ および $-B$ と、周波数 $\pm f_c/2$ に重畳された平行移動信号CおよびBは、互いに逆相となっている。

【0135】

さらに図14の(e)および(f)に示した各スペクトルの信号間において、直流成分に重畳された信号については、低周波数信号Aが互いに同相、 rC および rB と表示された平行移動信号は互いに逆相となっている。周波数 $\pm f_c/2$ に重畳された信号については、 A/r と表示された低周波数信号が互いに逆相、 C/r および B/r と表示された折

10

20

30

40

50

り返し信号もそれぞれ互いに逆相、CおよびBと表示された平行移動信号はそれぞれ互いに同相となっている。

【0136】

各信号の上述の位相関係から、アナログマルチプレクサ131から出力される信号は、図14の(g)に示したようなスペクトルを持つ信号となる。すなわち、 $|f| < f_c/2$ の低周波数領域においては、直流成分に重畳された折り返し信号 $-C$ および $-B$ はそれぞれ周波数 $\pm f_c/2$ に重畳された平行移動信号CおよびBと打ち消し合う。また、直流成分に重畳された平行移動信号 rC および rB は、図14の(e)および(f)に示した信号間で互いに打ち消し合う。さらに、 $\pm f_c/2$ に重畳された折り返し信号 C/r および B/r も、図14の(e)および(f)に示した信号間で互いに打ち消し合う。したがって、同相となっていた低周波数信号成分Aだけが残る。

10

【0137】

一方、 $|f| > f_c/2$ 程度の高周波数領域においては、 $\pm f_c/2$ に重畳された低周波成分 A/r が、図14の(e)および(f)に示した信号間で互いに打ち消し合う。さらに、 $\pm f_c/2$ に重畳された折り返し信号 C/r および B/r も、図14の(e)および(f)に示した信号間で互いに打ち消し合う。したがって、同相となっていた平行移動信号に由来する信号成分CおよびBだけが残る。結果として、 $|f| < f_c$ の周波数範囲において図14の(a)および(b)に示した所望の信号が得られる。

【0138】

本実施形態の信号生成装置においては、上述のように1次のクロック成分($\pm f_c/2$)のみを考慮した場合、第1の実施形態の場合と異なり、所望信号の上限、周波数を超える周波数範囲で不要な信号成分が発生しない。実際には、図15に示すように、3次のクロック成分($\pm 3f_c/2$)に起因する不要成分が $|f| > f_c$ に発生する。しかしながら、次に述べるように、3次のクロック成分に起因した不要成分の強度は、第1の実施形態の信号生成装置において $|f| > f_c$ に生じていた不要成分と比べると十分に小さい。

20

【0139】

図15は、本発明の第6の実施形態に係る信号生成装置の出力信号において生じる不要成分を周波数領域で模式的に表した図である。第1の実施形態において $|f| > f_c$ に生じていた不要成分は、1次のクロック成分に重畳された信号の残留成分であるため、原理的に $|f| < f_c$ に生成される所望信号の正周波数信号Bおよび負周波数信号Cと同程度の強度を有していた。しかし、図15に示したような本実施形態における $|f| > f_c$ の不要成分は、3次のクロック成分に重畳された信号の残留成分である。このため、図3Aおよび図3Bにおける1次の成分($\pm f_c/2$)と3次の成分($\pm 3f_c/2$)の強度比は、所望信号より小さくなる。具体的には、図3Aおよび図3Bに示したスペクトルにおいて、DC成分の振幅を1、1次の成分の振幅を $1/r$ 、3次の成分の振幅を $1/r_3$ とする。このとき、図2Bのモデルにおいて、各入力信号に乗算されるパルス列の波形が完全な矩形波としても、 $1/r = 2/\pi$ 、 $1/r_3 = 2/(3\pi)$ である。このため所望信号成分と不要成分との振幅比は3:1、強度比は9:1となる。パルス列時間波形のなまりが大きく、パルス列が自乗余弦波で近似できるような波形の場合は、 $1/r_3$ はほぼ0となるため、不要成分はほぼ消滅する。実際の装置においてはパルス列の波形は完全な矩形波と自乗余弦波の中間的な波形とみなせるため、強度比はほぼ9:1以上となる。

30

40

【0140】

このように、本実施形態の信号生成装置において不要成分の強度が大幅に抑制されることは、第1の実施形態に比べて、以下の点でメリットとなる。まず、アナログマルチプレクサ131の出力におけるピーク対平均信号電力比を抑制できるため、アナログマルチプレクサ131の出力側伝送路の線形性に対する要求を緩和することができる。また、アナログマルチプレクサ131の出力側にローパスフィルタを用いることなく不要成分を大幅に抑制できるため、装置構成をより簡易にできる。不要成分の抑圧比をさらに向上するために、周波数 f_c 付近にカットオフ周波数を有するローパスフィルタを用いても良いが、その場合でも第1の実施形態に比べ、ローパスフィルタの抑圧比に対する要求を緩和する

50

ことができる。

【0141】

図14の(a)から(g)までの一連のスペクトル操作を参照すれば、DAC121、122から出力すべき信号のスペクトルは(c)および(d)となる。したがって、DAC121、122の出力帯域が $f_c/2$ 程度であっても、本発明の信号生成装置の最終的な出力信号102として図14の(a)および(g)に示したような、上限周波数が $f_c/2$ より十分に大きい(但し f_c よりは小さい)任意の所望信号を得ることができる。

【0142】

本実施形態の信号生成装置における図14の(a)から(g)までのスペクトル操作の過程を数式で示すと、以下の通りとなる。高周波数域の不要成分も含めて記述するため、パルス列については3次成分まで考慮する。図14の(a)に示した所望信号のスペクトルを $S_{trg}(f)$ 、図14の(b)における信号成分A、信号成分Bおよび信号成分Cを、それぞれ $S_A(f)$ 、 $S_B(f)$ および $S_C(f)$ とする。さらに、アナログマルチプレクサへの第1の入力信号および第2の入力信号にそれぞれ乗じられるパルス列のスペクトルを、 $P_1(f)$ および $P_2(f)$ とする。ここで、図14の(c)に示した第1のDAC121の出力アナログ信号のスペクトル $S_3(f)$ 、図14の(d)に示した第2のDAC122の出力アナログ信号のスペクトル $S_4(f)$ は、それぞれ次式となる。

$$S_{trg}(f) = S_A(f) + S_B(f) + S_C(f) : S_C(f) = S_B^*(-f)$$

$$S_3(f) = S_A(f) - \{S_B(f + f_c) + S_C(f - f_c)\} + r \left\{ S_B \left(f + \frac{f_c}{2} \right) + S_C \left(f - \frac{f_c}{2} \right) \right\}$$

$$S_4(f) = S_A(f) - \{S_B(f + f_c) + S_C(f - f_c)\} - r \left\{ S_B \left(f + \frac{f_c}{2} \right) + S_C \left(f - \frac{f_c}{2} \right) \right\}$$

$$P_1(f) = \frac{1}{2} \left\{ \delta(f) + \frac{\delta \left(f - \frac{f_c}{2} \right) + \delta \left(f + \frac{f_c}{2} \right)}{r} - \frac{\delta \left(f - \frac{3}{2}f_c \right) + \delta \left(f + \frac{3}{2}f_c \right)}{r_3} \right\}$$

$$P_2(f) = \frac{1}{2} \left\{ \delta(f) - \frac{\delta \left(f - \frac{f_c}{2} \right) + \delta \left(f + \frac{f_c}{2} \right)}{r} + \frac{\delta \left(f - \frac{3}{2}f_c \right) + \delta \left(f + \frac{3}{2}f_c \right)}{r_3} \right\}$$

$$S_{out}(f) = P_1(f) * S_3(f) + P_2(f) * S_4(f)$$

$$= S_A(f) + S_B(f) + S_C(f) - \frac{r}{r_3} \{ S_B(f - f_c) + S_C(f - 2f_c) + S_B(f + f_c) + S_C(f + 2f_c) \}$$

$$= S_{trg}(f) - \frac{r}{r_3} \{ S_B(f - f_c) + S_C(f - 2f_c) + S_B(f + f_c) + S_C(f + 2f_c) \} \quad \text{式(25)}$$

【0143】

式(25)のように、アナログマルチプレクサ131の出力信号 $S_{out}(f)$ は、所望信号 $S_{trg}(f)$ に対して、振幅が r/r_3 倍であるような不要成分を加えた信号となっており、図15に示した信号と一致することがわかる。

【0144】

なお、上述の数式を用いた説明においては非本質的なスケールリングファクタは省略して

いる。本実施形態の信号発生装置の実際の回路動作を記述するためには、例えばアナログマルチプレクサ 131 の損失またはゲイン（増幅回路が含まれる場合）に対応する定数を式（25）の右辺に乗じる必要がある。

【0145】

図16は、本発明の第6の実施形態に係る信号生成装置におけるデジタル信号処理部の構成およびフローを説明するブロック図である。図16のデジタル信号処理部1610は、図1の信号発生装置におけるデジタル信号処理部110に対応する。上述のように、本実施形態の信号生成装置においてデジタル信号処理部1610が果たす役割は、2つのDAC121、122からの各出力アナログ信号が図14の（c）および（d）に示したスペクトルを持つ信号となるようなデジタル信号を生成し、図1のDAC121、122にそれぞれ供給することにある。そのために、所望信号に基づいて、図14の（c）および（d）に相当する信号をデジタル領域で生成するとともに、DAC121、122が持っている出力特性の周波数依存性があれば、これを補償する処理も合わせて行えば良い。

10

【0146】

図16のデジタル信号処理部1610は、機能ブロック図として表現されているが、デジタル信号処理部1610の各ブロックの機能は例えばDSPを用いた演算処理でも実行できる。したがって、図16は実質的に矢印の向きに実行される演算フローを示しているとも見ることができる。もちろん、各ブロックの処理の一部をハードウェア処理で実現することも、また、ハードウェア処理および演算処理を組み合わせても実現することできる。以下、信号の流れに沿って、デジタル信号処理部1610の各機能の処理を順に説明する。

20

【0147】

本発明の信号生成装置の入力信号101としては、図6に示した第1の実施形態と同様、所望信号をサンプリングレート f_{s0} でサンプリングしたデジタル信号を用いる。第1の実施形態と同様、入力信号101としては、所望信号をサンプリングした信号に対しアナログマルチプレクサ131の応答特性を予め補償する処理をさらに施したデジタル信号を用いても良い。

【0148】

図16の帯域分割部1611は、図6に示した第1の実施形態における帯域分割部661と同等であり、LPFと減算器またはHPF等を用いて構成することができる。図16の帯域分割部1611から出力された高周波数信号1662は二手に分岐され、それぞれ折返し部1621および平行移動部1622へと送られる。

30

【0149】

図16の折返し部1621における処理は、定数 r 倍の操作を行わない点を除いては、図6に示した第1の実施形態における折返し部621における処理と同等である。具体的にはヒルベルト変換や余弦波の乗算とフィルタ処理の組み合わせ等を用いて実現できる。折返し部1621からは、折返し信号1663が出力される。

【0150】

図16の平行移動部1622においては、周波数領域において高周波数信号1662の正周波数成分を $-f_c/2$ 、負周波数成分を $+f_c/2$ それぞれシフトさせ、さらに振幅を r 倍して平行移動信号1664を出力する。この平行移動部1622における演算も、図6に示した第1の実施形態における折返し部の演算と類似しており、例えばヒルベルト変換を用いて正周波数成分および負周波数成分に分割した後、それぞれ $-f_c/2$ と $+f_c/2$ シフトさせれば良い。また後に詳しく説明する通り、余弦波の乗算およびフィルタ処理の組み合わせを用いても良い。

40

【0151】

図16のリサンプル部1631、1632および1633では、低周波数信号1661、折返し信号1663および平行移動信号1664のデジタル信号のサンプリングレートを、それぞれ f_{s0} から f_{s1} に変換する。ここで f_{s1} はDAC121、122のサンプリングレートであり、DAC121の出力信号 S_3 （f）およびDAC122の出力

50

信号 $S_4(f)$ の上限周波数の 2 倍より大きな値とする必要がある。 $S_3(f)$ および $S_4(f)$ の上限周波数は $f_c/2$ を少し上回る程度であり、所望信号 $S_{trg}(f)$ の上限周波数より小さいので、一般に $f_{s1} < f_{s0}$ と考えることができる。但し $f_{s1} = f_{s0}$ とすることも可能であり、その場合は当然ながらリサンプル部 1631、1632 を省くことができる。 $f_{s1} = f_{s0}$ とする場合とは、例えば DAC121、122 の動作可能なサンプリングレートが同 DAC の出力帯域 $f_c/2$ の 4 倍程度と相対的に大きい場合である。

【0152】

図 16 の減算部 1643 では、リサンプルされた低周波数信号 1661 からリサンプルされた折返し信号 1663 が減算される。加算部 1641 では、減算部 1643 からの出力信号にリサンプルされた平行移動信号 1664 が加算され、第 3 の信号 1671 が生成される。第 3 の信号 1671 は、図 14 の (c) に示されたすべてのスペクトルの総和、すなわち式 (25) における $S_3(f)$ で示された第 3 の信号に相当する。減算部 1642 では、減算部 1643 からの出力信号からリサンプルされた平行移動信号 1664 が減算され、第 4 の信号 1672 が生成される。第 4 の信号 1672 は、図 14 の (d) に示されたすべてのスペクトルの総和、すなわち式 (25) における $S_4(f)$ で示された第 4 の信号に相当する。第 3 の信号 1671 および第 4 の信号 1672 は、この段階ではまだデジタル信号である点に留意されたい。

【0153】

したがって本発明は、デジタル信号処理部 1610 と、2 つのデジタルーアナログ変換器 (DAC) 121、122 と、前記 2 つの DAC から出力されるアナログ信号を周波数 $f_c/2$ で交互に切り替えてアナログ信号として出力するアナログマルチプレクサ 131 とを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号 (信号成分 A) とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分 (信号成分 B) および負周波数成分 (信号成分 C) に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号とし、周波数軸上で前記正周波数成分を $-f_c/2$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c/2$ シフトした信号を平行移動信号としたとき、前記平行移動信号に定数を乗じた信号を前記低周波数信号に加算し、さらに前記折返し信号を減算した信号に等しい第 3 の信号 1671 を生成する手段と、前記平行移動信号に前記定数を乗じた信号を前記低周波数信号から減算し、さらに前記折返し信号を減算した信号に等しい第 4 の信号 1672 を生成する手段とを含み、前記デジタル信号処理部で生成された前記第 3 の信号に対応するデジタル信号が、前記 2 つの DAC の一方の DAC に入力され、前記デジタル信号処理部で生成された前記第 4 の信号に対応するデジタル信号が、前記 2 つの DAC の他方の DAC に入力されることを特徴とする信号生成装置として実施できる。

【0154】

最後に、図 16 の補償部 1651、1652 において DAC121、122 が本来的に持っている周波数応答特性が補償される。具体的には、補償部として、近似的に DAC121、122 の周波数応答特性をキャンセルする逆特性となるような応答特性を有するフィルタを用いれば良い。このような補償処理は予等化とも呼ばれ、DAC を用いた高速通信システムにおいて一般的に行われている。補償部 1651、1652 からの出力デジタル信号が、デジタル信号処理部 1610 の出力として DAC121、122 へそれぞれ供給される。DAC121 の出力からは、アナログ信号として図 14 の (c) に示したスペクトルを有し、式 (25) における $S_3(f)$ として示される第 3 の信号が得られる。同様に、DAC122 の出力からは、アナログ信号として図 14 の (d) に示したスペクトルを有し、式 (25) における $S_4(f)$ として示される第 4 の信号が得られる。DAC121、122 の周波数応答特性が第 3 の信号 $S_3(f)$ および第 4 の信号 $S_4(f)$ の上限周波数までの帯域でほぼフラットである場合は、補償部 1651、1652 を省くこ

10

20

30

40

50

とができる。

【0155】

図16の平行移動部1622における演算は、ヒルベルト変換を使わずに、余弦波の乗算およびLPFの組み合わせにより実装することもできる。すなわち、入力される高周波数信号1662に対し、時間領域で周波数 $f_c/2$ の余弦波を乗算し $2r$ 倍した上で、カットオフ周波数 $f_c/2$ 程度のローパスフィルタを用いれば良い。入力される高周波数信号1662のスペクトルを数式(6)で示したとおり $X(f)$ とし、 $X(f)$ に周波数 $f_c/2$ の余弦波を乗算して $2r$ 倍した信号のスペクトルを $Y''(f)$ とすると、 $Y''(f)$ は次式によって表される。

$$Y''(f) = 2r \cdot X(f) * \frac{\delta\left(f - \frac{f_c}{2}\right) + \delta\left(f + \frac{f_c}{2}\right)}{2} \quad 10$$

$$= r \cdot \left\{ X\left(f - \frac{f_c}{2}\right) + X\left(f + \frac{f_c}{2}\right) \right\}$$

$$= r \sum_{k=-\infty}^{+\infty} \left\{ S_B\left(f - \frac{f_c}{2} - kf_{s0}\right) + S_C\left(f - \frac{f_c}{2} - kf_{s0}\right) + S_B\left(f + \frac{f_c}{2} - kf_{s0}\right) + S_C\left(f + \frac{f_c}{2} - kf_{s0}\right) \right\} \quad 20$$

式(26)

【0156】

ここで、式(26)の右辺第2項および第3項が平行移動信号として必要な成分であり、第1項および第4項が不要成分である。

【0157】

図17Aおよび図17Bは、ヒルベルト変換を使わない場合の平行移動部における演算動作を説明するスペクトル図である。図17Aおよび図17Bのスペクトル図は、第1の実施形態の説明で用いた図7Aおよび図7Bとは異なる。この差異はアナログマルチプレクサ131の駆動周波数が第1の実施形態では f_c であり、本実施形態では $f_c/2$ であることに由来する。

【0158】

以下では式(26)の右辺3行目の第1項 $r S_B(f - f_c/2 - kf_{s0})$ に着目する。式(8)のこの第1項は、図14の(b)の正周波数信号Bの信号成分を r 倍し、周波数軸上で $+f_c/2$ シフトしたものが f_{s0} 間隔で繰り返し現れるスペクトルを表している。ここで、正周波数信号Bの信号成分の上限周波数を f_{max} 、下限周波数を f_{min} とする。式(26)の第1項のスペクトルは、入力信号101のサンプリングレート f_{s0} が $f_{s0} > f_{max} + f_c/2$ の場合は、図17Aに示したように、ナイキスト帯域内すなわち $|f| < f_{s0}/2$ では $k=0$ の成分すなわち $S_B(f - f_c/2)$ のみが現れる。これらの不要成分は、例えばカットオフ周波数 $f_c/2$ 程度のLPFを用いれば簡単に除去できる。

【0159】

一方、入力信号101のサンプリングレート f_{s0} が $f_{s0} < f_{max} + f_c/2$ の場合は、図17Bに示したように $k=-1$ の成分すなわち $S_B(f - f_c/2 + f_{s0})$ が負周波数側に現れる。この負周波数側に現れる不要成分の上限周波数は、 $f_{max} + f_c/2 - f_{s0}$ となる。一方、必要成分である $S_C(f - f_c/2)$ の下限周波数は $-f_{max} + f_c/2$ となる。ここで、上記必要成分の下限周波数から上記不要成分の上限周波数を引くと $(-f_{max} + f_c/2) - (f_{max} + f_c/2 - f_{s0})$

10

20

30

40

50

) = $f_{s0} - 2f_{Max}$ となるが、サンプリング定理より $f_{s0} > 2f_{Max}$ であることを考慮すると、上記必要成分の下限周波数は常に上記不要成分の上限周波数より大きい（周波数軸上でゼロに近い）ことがわかる。したがって、この負周波数側に現れる不要成分はカットオフ周波数 $| -f_{Max} + f_c / 2 |$ 程度のLPFを用いて除去可能である。以上の議論は式(8)の右辺3行目の第4項 $S_c(f + f_c - kf_{s0})$ についても同様に成り立つ。すなわち、平行移動部1622における処理としては、周波数 f_c の余弦波を乗算した後で、適切なLPFによって不要周波数成分を除去すれば良い。

【0160】

さらに別の実装方法として、図16に示したデジタル信号処理部1610における処理フロー全体は、第1の実施形態と同様、これまで説明してきたような時間領域での処理ではなく、DFT等を用いた周波数領域の処理を用いても実現できる。

10

【0161】

以上、デジタル信号処理部1610に各ブロックの処理について、その実装方法の異なる複数のバリエーションを示したが、本実施形態の信号生成装置においても、第1の実施形態と同様、本発明の特徴はデジタル信号処理部1610における具体的な演算処理の実装方法に依らない。本発明は、2つのDAC121、122の出力アナログ信号として、図14の(c)に示したスペクトルを持つ第3の信号、および、図14の(d)に示したスペクトルを持つ第4の信号を、アナログマルチプレクサ131へ出力するように、デジタル信号処理部1610を動作させるところに特徴がある。すなわち、デジタル信号処理部1610が、式(25)における第3の信号 $S_3(f)$ および第4の信号 $S_4(f)$ として示した信号を出力させるデジタル信号を2つのDACへそれぞれ供給することで、本発明の特徴および効果が発揮される。本実施形態の信号生成装置の全体構成は図1に示した第1の実施形態と同様、DAC121、122の各出力点からアナログマルチプレクサ131の出力までについて、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸として対称な構成となっている。したがって、第1の実施形態の場合と同様に、DACの振幅および遅延などの調整が簡易となる。

20

【0162】

さらに、図8に示した信号生成装置800のデジタル信号処理部810や、図9に示した信号生成装置900a~900dのデジタル信号処理部910a~910d、図12に示した信号生成装置1200-3-1~4のデジタル信号処理部1210-3-1~4を、本実施形態で用いたデジタル信号処理部1610によってそれぞれ置き換えて用いることもできる。その場合は、DAC821、822、921、922の出力帯域を一定とすると、アナログマルチプレクサ131の駆動クロック周波数を、置き換える前の約1/2に設定する必要がある。

30

【0163】

[第7の実施形態]

本発明の第7の実施形態に係る信号生成装置は、第4の実施形態として示したマルチキャリア信号生成に適合した信号生成装置に対し、上述の第6の実施形態で用いたアナログマルチプレクサの駆動クロック周波数を半分にする信号生成の原理を適用したものである。したがって、第4の実施形態と本実施形態との間の相違点は、第6の実施形態と第1の実施形態との間の相違点と同様である。すなわち第4の実施形態と比較して、本実施形態に係る信号生成装置は、所与の所望信号に対しアナログマルチプレクサの駆動クロック周波数が半分で済む点と、最終的な出力信号において所望信号の上限周波数を超える高周波数域に現れる不要成分を大幅に抑制できる点が特徴である。以下では、本実施形態と第4の実施形態との間の相違点に絞って説明する。

40

【0164】

図18は、本発明の第7の実施形態に係る信号生成装置によってOFDM信号が生成されるまでの処理を周波数領域で模式的に説明する。図18の(a)は、所望信号であるベースバンドOFDM信号のスペクトルを示す。図18の(b)のスペクトルは、第6の実施形態の図14の(c)に示したスペクトルの状態に対応する。図18の(b)のスペク

50

トルを生成するには、OFDM信号の生成段階で予め所望信号のOFDM信号の $p+1$ 番目から $M-1$ 番目までのサブシンボル値の複素共役を取り、これを $p-1$ 番目から $2p-M+1$ 番目までのサブシンボル値から減算し、また $p+1$ 番目から $M-1$ 番目までのサブシンボル値を r 倍し、これを1番目から $-p+M-1$ 番目までのサブシンボル値に加算し、その後にIDFT演算を行えば良い。

【0165】

図18の(c)のスペクトルは、第6の実施形態の図14の(d)に示したスペクトルの状態に対応する。図18の(c)のスペクトルを生成するには、OFDM信号の生成段階で予め所望信号のOFDM信号の $p+1$ 番目から $M-1$ 番目までのサブシンボル値の複素共役を取り、これを $p-1$ 番目から $2p-M+1$ 番目までのサブシンボル値から減算し、また $p+1$ 番目から $M-1$ 番目までのサブシンボル値を r 倍し、これを1番目から $M-p-1$ 番目までのサブシンボル値から減算し、その後にIDFT演算を行えば良い。

【0166】

図18の(b)の第1のスペクトルを持つ信号および図18の(c)の第2のスペクトルを持つ信号が、DAC121、122からそれぞれ出力されれば、図14の(e)～(g)に示したスペクトル操作と同様の原理により、アナログマルチプレクサ131の出力として図18の(d)に示したスペクトルの信号が得られる。このように、DAC121、122の出力帯域が $f_c/2$ 程度であっても、本実施形態の信号生成装置では、アナログマルチプレクサ131からの最終的な出力信号として、上限周波数が $f_c/2$ より十分大きい(但し f_c よりは小さい)任意のOFDM信号を得ることができる。図18の(a)～(d)で説明した、OFDM信号生成の一連の処理例は、DMT信号などの他のマルチキャリア信号にも適用できる。

【0167】

図18の(b)に示した第3のスペクトルおよび(c)に示した第4の信号のスペクトルは、数式(15)と同様の記号を用いて表すと、以下の通りとなる。

$$\begin{aligned}
 S_3(f) &= S_A(f) - \sum_{m=p+1}^{M-1} [C_m\{f + (2p-m)\Delta f\} + C_m^*\{f - (2p-m)\Delta f\}] \\
 &\quad + r \sum_{m=p+1}^{M-1} [C_m\{f - (m-p)\Delta f\} + C_m^*\{f + (m-p)\Delta f\}] \\
 &= S_A(f) - \{S_B(f + f_c) + S_C(f - f_c)\} + r \left\{ S_B\left(f + \frac{f_c}{2}\right) + S_C\left(f - \frac{f_c}{2}\right) \right\}
 \end{aligned}$$

$$\begin{aligned}
 S_4(f) &= S_A(f) - \sum_{m=p+1}^{M-1} [C_m\{f + (2p-m)\Delta f\} + C_m^*\{f - (2p-m)\Delta f\}] \\
 &\quad - r \sum_{m=p+1}^{M-1} [C_m\{f - (m-p)\Delta f\} + C_m^*\{f + (m-p)\Delta f\}]
 \end{aligned}$$

$$= S_A(f) - \{S_B(f + f_c) + S_C(f - f_c)\} - r \left\{ S_B\left(f + \frac{f_c}{2}\right) + S_C\left(f - \frac{f_c}{2}\right) \right\} \quad \text{式(27)}$$

【0168】

式(27)を参照すれば、結局 $S_A(f)$ 、 $S_B(f)$ 、 $S_C(f)$ 、 $S_3(f)$ および $S_4(f)$ のスペクトルの間には、第6の実施形態で説明した式(25)と同様の関係が成り立っている。式(27)のアナログマルチプレクサ131の出力信号のスペクトル

$S_{out}(f)$ は式 (25) と同じ形となり、本実施形態の信号生成装置においても第 6 の実施形態と同等の信号処理が行われていることがわかる。したがって、第 6 の実施形態の信号生成装置で得られる効果が、本実施形態でもそのまま得られる。すなわち、本実施形態の信号生成装置によって、単体の DAC121、122 の出力帯域を越えてより広帯域なマルチキャリア信号出力を実現することができる。このときアナログマルチプレクサの駆動クロック周波数 $f_c/2$ は所望信号の上限周波数の $1/2$ 程度である。また同時に、最終出力信号において所望信号の上限周波数を越えた周波数帯域に現れる不要信号成分を、第 4 の実施形態の信号生成装置と比べて大幅に抑制することができる。

【0169】

図 19 は、本発明の第 7 の実施形態に係る信号生成装置におけるデジタル信号処理部の構成を示した図である。図 19 のデジタル信号処理部 1910 は、図 11 に示した第 4 の実施形態の信号発生装置のデジタル信号処理部 1110 に対応している。以下の説明は、図 11 に示したデジタル信号処理部 1110 と、図 19 のデジタル信号処理部 1910 との相違点に絞って進める。

【0170】

まず、シンボルマッピング部 1921 から出力されるサブシンボル値 $c_0 \sim c_{M-1}$ の内、信号成分 B および信号成分 C に相当するサブシンボル値 $c_{p+1} \sim c_{M-1}$ は、それぞれ 2 分岐され、それぞれ一方は複素共役変換部 1931 へ、他方は定数乗算部 1932 へと送られる。複素共役変換部 1931 は入力されたサブシンボル値の複素共役をとり、減算部 1943 へと出力する。減算部 1943 では、サブシンボル値 $d_0 \sim d_p$ が次式によって求められる。

$$d_n = \begin{cases} c_n & : n = 0, 1, \dots, 2p - M \text{ and } n = p \\ c_n - c_{2p-n}^* & : n = 2p - M + 1, \dots, p - 1 \end{cases} \quad \text{式 (28)}$$

【0171】

定数乗算部 1932 では、入力されたシンボル値をそれぞれ r 倍する。その後、サブシンボル値 $d_1 \sim d_p$ および $rc_{p+1} \sim rc_{M-1}$ はそれぞれ 2 分岐され、それぞれ一方は加算部 1941 へ、他方は減算部 1942 へと送られる。加算部 1941 および減算部 1942 においては、中間サブシンボル値 $g_0 \sim g_p$ および $h_0 \sim h_p$ がそれぞれ次式によって求められる。

$$g_n = \begin{cases} d_n & : n = 0 \text{ and } n = M - p, \dots, p \\ d_n + rc_{n-p} & : n = 1, \dots, M - p - 1 \end{cases}$$

$$h_n = \begin{cases} d_n & : n = 0 \text{ and } n = M - p, \dots, p \\ d_n - rc_{n-p} & : n = 1, \dots, M - p - 1 \end{cases} \quad \text{式 (29)}$$

【0172】

加算部 1941 および減算部 1942 よりも後の処理は、図 11 に示した第 4 の実施形態におけるデジタル信号処理部と同様である。IDFT 演算部 1951 からの出力 u_k および IDFT 演算部 1952 からの出力 v_k が、式 (27) に示した $S_3(f)$ および $S_4(f)$ の逆フーリエ変換として得られる時間波形をサンプリングレート $f_s = 1/T_s$ でサンプリングした波形になっていることは、第 4 の実施形態の説明の場合と同様にして確認できる。

【0173】

尚、本実施形態においては低周波数信号（図 10 における信号成分 A）のサブキャリアの最大周波数 $p\Delta f$ を $f_c/2$ と一致させたが、第 4 の実施形態の場合と同様、 $p\Delta f$ を $f_c/2$ に対して $\Delta f/2$ の整数倍だけずらしても、図 18 に示した本実施形態のデジタル信号処理部の動作原理は成り立つ。

【0174】

10

20

30

40

50

所望信号としてはOFDMの他にDMTやDFTスプレッドOFDM等を用いることができる点、アナログマルチプレクサ131の出力応答特性を補償するためシンボルマッピング部1921において高周波数側のサブキャリア強度を強調する等の予等化処理を施すことができる点等についても、第4の実施形態の信号生成装置の場合と同様である。

【0175】

また、図8に示した信号生成装置80のデジタル信号処理部810や、図9に示した信号生成装置900a～900dのデジタル信号処理部910a～910d、図12に示した信号生成装置1200-3-1～4のデジタル信号処理部1210-3-1～4を、本実施形態で用いたデジタル信号処理部1910によって置き換えて用いることもできる。その場合、DAC821、822、921、922の出力帯域を一定とすると、アナログ

10

【0176】

[第8の実施形態]

図20は、本発明の第8の実施形態に係る信号生成装置の構成を模式的に示した図である。本実施形態の信号生成装置2000は、デジタル信号処理部2010、2つのDAC2021、2022、アナログ加減算部2041、およびアナログマルチプレクサ2031から構成される。信号生成装置2000への入力信号2001は、デジタル信号処理部2010において本発明に特有のデジタル信号処理が施される。後述する信号処理をされたデジタル信号処理部2010からのデジタルデータ信号は、第1のDAC2021および第2のDAC2022においてそれぞれアナログ信号へ変換される。2つのDACからのアナログ信号出力は、アナログ加減算処理部2041において加減算処理を施される。最後に、アナログ加減算処理部2041からのアナログ信号出力は、アナログマルチプレクサ2031により出力信号2002へと変換される。

20

【0177】

本実施形態の信号生成装置は、その全体構成において図1に示した第1の実施形態の信号生成装置と類似しているが、第1の実施形態における低周波数信号および折り返し信号の加減算処理の方法の点で相違している。具体的には、第1の実施形態の信号生成装置では、この加減算処理がデジタル信号処理部110内で行われていたのに対し、本実施形態では、同等の加減算処理がアナログ加減算処理部2041内で行われる。これにより、第1の実施形態の信号生成装置に比べてアナログ部品が増加するか、または、アナログ回路構成が複雑化するデメリットはあるものの、後述するように最終的な出力信号の信号対雑音比(SNR)を改善できるメリットが得られる。

30

【0178】

図21Aは、本実施形態の信号生成装置におけるデジタル信号処理部の構成およびフローを説明するブロック図である。図6に示した第1の実施形態のデジタル信号処理部110と、図21Aの本実施形態のデジタル信号処理部2110との間の相違点は、以下の2点のみである。第1に、本実施形態のデジタル信号処理部2110では、図6の加算部641および減算部642に相当する部分が省かれている。したがって、低周波数信号2161をリサンプル部2131でリサンプルした信号が、そのまま第5の信号2171として、補償部2151を経てDAC2021へと出力される。同様に、折り返し信号2163をリサンプル部2132でリサンプルした信号が、そのまま第6の信号2172として、補償部2152を経てDAC2022へと出力される。第2に、本実施形態のデジタル信号処理部2110では、折り返し部2121において定数r倍の処理を行わない。

40

【0179】

図21Bは、本発明の第8の実施形態に係る信号生成装置におけるアナログ加減算処理部の構成およびフローを説明するブロック図である。DAC2021、2022からの送られる2系統のアナログ入力信号は、それぞれ、まず振幅調整部2151、2152において、相対振幅が1:r(すなわちr倍)となるように調整される。次に2系統の各信号はそれぞれ2分岐される。分岐光の一方の組については、加算部2141において、振幅

50

調整部 2151、2152 からの 2 つの信号が加算される。分岐光の他方の組については、減算部 2142 において、振幅調整部 2151 からの信号から振幅調整部 2152 からの信号が減算される。加算部 2141 および減算部 2142 の出力信号は、ともにアナログマルチプレクサ 2031 へと送られる。

【0180】

図 22 は、本発明の第 8 の実施形態の信号生成装置におけるリサンプル部出力である第 5 の信号および第 6 の信号を周波数領域で模式的に表した図である。以下では、本実施形態の図 22 および第 1 の実施形態の図 5 を参照しながら、本実施形態における波形合成動作と第 1 の実施形態における波形合成動作との相違点に絞って説明する。図 5 (c) および (d) に示したように第 1 の実施形態においては、低周波数信号 A に折り返し信号 r B および r C を同相で重ねて第 1 の信号を生成する段階まで、および、低周波数信号 A に折り返し信号 r B および r C を逆相で重ねて第 2 の信号を生成する段階までを、それぞれすべてデジタル領域で行っていた。

【0181】

これに対し本実施形態では、図 22 の (a) に示した低周波数信号 A は、第 5 の信号として DAC 2021 へと送られる。また図 22 の (b) に示した未だ定数 r 倍されていない折り返し信号 B および折り返し信号 C は、第 6 の信号として DAC 2022 へと送られる。第 5 の信号および第 6 の信号は、DAC 2021、2022 によって、それぞれアナログ信号へと変換される。その後アナログ領域で、アナログ加減算処理部 2041 において加減算などの処理が行われ、図 5 の (c) および (d) に相当する信号が出力される。すなわち、加算部 2141 の出力として、図 5 の (c) に示した r 倍された折り返し信号 r B および r C が低周波数信号 A に加算された信号に相当する信号が出力される。また減算部 2142 の出力として、図 5 の (d) に示した r 倍された折り返し信号 r B および r C を低周波数信号 A から減算した信号に相当する信号が、それぞれ出力される。その後の信号合成の原理は、図 5 の (e) ~ (g) に示した第 1 の実施形態の場合と同様である。

【0182】

図 23 A は、第 8 の実施形態の信号生成装置におけるアナログ加減算部の構成例を示した図である。アナログ加減算部 2041 の具体的な回路構成は無数に考えられるが、図 23 A はその一例を示す。ここでは、DAC 2021、2022 の出力、およびアナログマルチプレクサ 2031 がいずれも差動入出力である場合の構成を示している。振幅調整部 2151、2152 としてそれぞれ差動入出力の増幅回路を用い、振幅調整部 2151 に対して振幅調整部 2152 の出力振幅が r 倍になるように設定する。この構成の他、増幅回路ではなくて減衰回路を使う構成とすることも可能である。加算部 2141 では、振幅調整部 2151 の正出力および振幅調整部 2152 の正出力を加算回路に入力してその加算出力を正出力とする。また、振幅調整部 2151 の負出力および振幅調整部 2152 の負出力を加算回路に入力して、その加算出力を負出力とする。減算部 2142 では、振幅調整部 2151 の正出力および振幅調整部 2152 の負出力を加算回路に入力して、その加算出力を正出力とする。また、振幅調整部 2151 の負出力および振幅調整部 2152 の正出力を加算回路に入力して、その加算出力を負出力とする。

【0183】

DAC 2021、2022 の出力が差動構成ではなく単相（シングルエンド構成）の場合は、振幅調整部 2151、2152 として単相入力・差動出力増幅器を用いたり、 balan を用いて単相信号を差動信号に変換したりすれば良い。また、アナログマルチプレクサ 2031 が差動構成ではなく単相（シングルエンド構成）の場合は、加算部 2141 および減算部 2142 の差動出力を balan や差動入力・単相出力の増幅器等を用いて単相出力に変換すれば良い。図 23 A に示したアナログ加減算部 2041 は、いずれも独立した部品として作成しても良いし、またアナログマルチプレクサ 2031 と一体的に 1 個のアナログ集積回路として作成しても良い。

【0184】

図 23 B は、第 8 の実施形態の信号生成装置におけるアナログ加減算部の別の構成例を

示した図である。ここでも、DAC 2021、2022の出力、およびアナログマルチプレクサ2031がいずれも差動入出力となっている場合の構成を示している。但し、アナログマルチプレクサ2031に入力された差動信号のコモンモードは、アナログマルチプレクサ2031内で除去されるものとする。この場合、アナログマルチプレクサ2031の一方の入力ポートの正入力側に信号xを、負入力側に信号yを入力すれば、同入力ポートに信号 $x - y$ を入力した場合と同等の動作が得られる。図23Bの構成では、振幅調整部2151、2152としてそれぞれ差動入出力の増幅回路を用い、振幅調整部2151と振幅調整部2152の出力振幅比が $2 : r$ になるように設定する。振幅調整部2151の負出力は終端され、振幅調整部2151の正出力は2分岐した後で、それぞれアナログマルチプレクサ2031の各入力ポートの正入力側に接続される。一方、振幅調整部2152の負出力はアナログマルチプレクサ2031の第1の入力ポートの負入力側に、振幅調整部2151の正出力はアナログマルチプレクサ2031の第2の入力ポートの負入力側に、それぞれ接続される。振幅調整部2151の正出力は2分岐されることによって振幅が半分になるので、図23Bの構成により図23Aの構成を用いた場合と同等の動作を実現できる。

10

【0185】

したがって本発明は、デジタル信号処理部2010と、2つのデジタルーアナログ変換器(DAC)2021、2022と、2系統のアナログ入力信号の相対振幅を調整し、相対振幅を調整された前記2系統のアナログ入力信号の和に等しい第1のアナログ出力信号と、相対振幅を調整された前記2系統のアナログ入力信号の差に等しい第2のアナログ出力信号を出力するアナログ加減算処理部2041と、前記アナログ加減算処理部から出力された前記第1のアナログ出力信号および前記第2のアナログ出力信号を、周波数 f_c で交互に切り替えてアナログ信号として出力するアナログマルチプレクサ2031とを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c / 2$ 以下の成分からなる信号を低周波数信号(信号成分A)とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c / 2$ 以上の成分からなる正周波数成分(信号成分B)および負周波数成分(信号成分C)に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号としたとき、前記低周波数信号に等しい第1の信号2161を生成する手段と、前記折返し信号に等しい第2の信号2163を生成する手段とを含み、前記デジタル

20

30

【0186】

加減算処理などの一部をアナログ領域で行う本実施形態の信号生成装置と、すべての処理をデジタル領域で行っていた第1の実施形態とを比べた場合のメリットについて、以下にさらに説明する。これまで述べた本発明のすべての実施形態に係る信号生成装置では、出力信号における主要な雑音の発生源は2つのDACである。正確には雑音および歪が発生するが、以下の検討では、簡単のため歪も雑音に含めて説明する。各DACにおける雑音の大きさは、DACのフルスケール値によってほぼ決まり、DACが実際に出力する信号の波形には大きくは依存しない。また、DACへの入力デジタル信号は、基本的に時間波形における最大値および最小値がDACのフルスケール値の範囲内となるように規格化しなければならない。図5の(c)および(d)に示したように、デジタル領域で複数の信号成分を重ねたものをDACに入力する場合、重ね合わさった後の信号の時間波形における最大値および最小値がDACのフルスケールの範囲内になるよう規格化しなければならない。したがって、各信号成分を単独でDACから出力する場合と比べ、各信号成分の信号強度を下げる必要がある。結果として、DACの出力信号のSNRは劣化してしまう

40

50

。そこで本実施形態の信号生成装置では、デジタル領域ではなくアナログ領域で複数信号成分の重ね合わせ（加減算）を行うことで、上述のS N Rの劣化の問題を回避している。

【0187】

上述のS N Rの劣化の問題をより具体的に説明するため、以下では単純な2トーン信号を生成する場合を考える。まず、各D A Cのフルスケール値を最小-1、最大+1とする。周波数 f_1 のシングルトーン正弦波信号を1個のD A Cにより生成する場合、この正弦波の全振幅は2（最小値-1、最大値+1）に設定できるため、信号強度は $1/2$ となる。次に、デジタル領域で元の f_1 の正弦波に対して、新たに周波数 f_2 の正弦波を振幅比1:1で加算し、D A C出力信号を2トーン信号に変更する場合を考える。このとき2トーン信号の時間波形（ビート波形）の全振幅を2（最小値-1、最大値+1）とするためには、周波数 f_1 および f_2 の成分の全振幅は、半減させてそれぞれ1（最小値 $-1/2$ 、最大値 $+1/2$ ）としなければならない。全振幅1の正弦波の信号強度は $1/8$ である。従って、周波数 f_1 の成分のみの信号強度に着目すれば、周波数 f_2 の成分を加算する場合には、周波数 f_1 の成分の信号強度は加算前に比べ $1/4$ に減少することになる。前述のようにフルスケール値が一定である限り、D A Cによって付加される雑音強度は一定である。したがって、周波数 f_2 の成分を加算するために、S N Rは $1/4$ となって、対数表記で6 d Bの劣化となる。

【0188】

上述の周波数 f_1 の成分を低周波数信号に、周波数 f_2 の成分を折り返し信号にそれぞれ読み替えれば、本実施形態の信号生成装置と比べた場合の第1の実施形態におけるD A C部でのS N R劣化のメカニズムを概算的に理解できる。実際には、第1の実施形態におけるデジタル処理では、折り返し信号は r 倍して折返すため、低周波数信号の劣化分と高周波数信号でD A C部でのS N R劣化幅は異なるが、平均としては6 d B以上の劣化となる。

【0189】

上述のD A Cのフルスケール値によって規定されるS N Rの劣化が生じる一方で、第1の実施形態においては、2つのD A Cの出力がそれぞれ低周波数信号および折り返し信号の両方の信号成分を含み、これらを最後にアナログ加算して信号を再構成するという一種のダイバーシティ合成を行っている。このため、低周波数信号および折り返し信号をそれぞれ個別のD A C 2021、2022で出力する本実施形態に比べ、逆にダイバーシティ効果によるS N R改善も得られる。しかしながら、このダイバーシティ効果によるS N R改善は3 d Bであり、その改善効果では上述のD A Cにおける6 d BのS N R劣化分を埋め合わせることはできない。結局、第1の実施形態よりも本実施形態の信号生成装置の方が、良好なS N Rを達成できることになる。

【0190】

尚、一般のデータ変調信号等においては、上述のような単純な2トーン信号の場合に比べて低周波数信号と折り返し信号の間の相関が小さいため、第1の実施形態におけるD A C部でのS N R劣化分は6 d Bよりは小さくなる。しかしながら、所望信号における低周波数信号（A）と高周波数信号（BおよびC）の信号強度が等しい場合、第1の実施形態におけるD A C部でのS N R劣化分は3 d B以上となる。このため、第1の実施形態におけるダイバーシティ効果による改善を考慮しても、本実施形態の方が一般により良好なS N Rを達成できる。低周波数信号の信号強度および高周波数信号の信号強度の間に大きな差があり、かつ両者の相関が小さい場合では、第1の実施形態におけるD A C部でのスケールリングによるS N R劣化が3 d B未満となる。このため、本実施形態よりも良好なS N Rを達成できる場合もあると考えられる。しかしながら、本発明の効果が最大限に発揮されるのは、利用可能な帯域（D C～周波数 f_c ）を極力広く使う場合であって、そのような場合には低周波数信号および高周波数信号の間の信号強度差は小さくなる。したがって多くの場合、加減算処理などの一部をアナログ領域で行う本実施形態の信号生成装置を用いることにより、第1の実施形態と比べてS N R改善のメリットを得ることができる。

【0191】

図20、図21A、図21Bおよび図23Aに示した構成から明らかなように、DAC2021、2022の各出力点からアナログマルチプレクサ2031の出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸とするとほぼ対称な構成となっている。したがって、本実施形態の信号生成装置においても、第1の実施形態と同様、DACの振幅および遅延の調整は最低限度のもので済む。図23Bの構成を用いた場合は2つの信号経路は対称とはならないが、単にパッシブな回路の接続形態が経路間で異なるだけの差異である。図13Aに示した従来技術の構成例のように通常はアクティブ素子からなるミキサを一方の経路のみに挿入するような構成と比べれば、本実施形態の信号生成装置では、DACの振幅および遅延等の調整はより軽度のもので済む。

10

【0192】

[第9の実施形態]

図24は、本発明の第9の実施形態に係る信号生成装置のデジタル信号処理部の構成およびフローを説明するブロック図である。本実施形態の信号生成装置の全体構成は、図20に示したアナログ加減算処理部2041を含む第8の実施形態の信号生成装置2000と同じである。本実施形態の信号生成装置は、さらに、図14の(a)～(g)に示した第6の実施形態の一連の波形合成処理を動作原理とする点で、第8の実施形態と相違する。第6の実施形態の一連の波形合成処理を行うため、図16の構成に類似しているが、デジタル領域の一部の加減算処理を含まない図24に示したようなデジタル信号処理部2410を備える。したがって、本実施形態の信号生成装置は、第6の実施形態の特徴および第8の実施形態の特徴の両方を備えたものとなる。

20

【0193】

本実施形態の信号生成装置の動作原理は第6の実施形態と類似しているが、一部の加減算処理をアナログ領域で行っている。第6の実施形態においては低周波数信号と平行移動信号の加減算処理がデジタル信号処理部1610内で行われていた。これに対して、本実施形態では同等の加減算処理がアナログ加減算処理部2041内で行われる。したがって、本実施形態の信号生成装置は、第8の実施形態で説明した第1の実施形態に対するメリットデメリットの関係が、本実施形態の信号生成装置にもそのまま当てはまる。すなわち、本実施形態の信号生成装置では、第6の実施形態と比べてアナログ部品が増加するか、または、アナログ回路構成が複雑化するデメリットが生じるものの、最終的な出力信号の信号対雑音比(SNR)を改善することができるメリットが得られる。

30

【0194】

図24に示した本実施形態のデジタル信号処理部2410と、図16に示した第6の実施形態のデジタル信号処理部1610とでは、以下の2点のみで相違する。第1に、図16の加算部1641および減算部1642に相当する部分がデジタル信号処理部2410からは省かれている。したがって、低周波数信号2461から折り返し信号2421を減算する減算部2443の出力は、そのまま第7の信号2471として、補償部2451を経てDAC2021へと出力される。同様に、平行移動信号2422をリサンプル部2433でリサンプルした信号は、そのまま第8の信号2472として、補償部2452を経てDAC2022へと出力される。第2に、デジタル信号処理部2410では、平行移動部2422において定数 r 倍の処理を行わない。

40

【0195】

図25は、本発明の第9の実施形態の信号生成装置における減算部出力の第7の信号およびリサンプル部出力の第8の信号を周波数領域で模式的に表した図である。以下では、本実施形態の図25および第6の実施形態の図16を参照しながら、本実施形態の信号生成装置における波形合成動作と第6の実施形態における波形合成動作との間の相違点に絞って説明する。図14の(c)および(d)に示したように第6の実施形態においては、低周波数信号Aに折り返し信号Bおよび折り返し信号Cを逆相で重ね、さらに r 倍された平行移動信号 rB および rC を同相で重ね、または、 r 倍された平行移動信号 rB および rC を逆相で重ねる段階までの処理を、それぞれすべてデジタル領域で行っていた。

50

【0196】

これに対し本実施形態では、図25の(a)に示した低周波数信号Aに折り返し信号BおよびCを逆相で重ねた信号が、第7の信号としてDAC2021へと送られる。また、図25の(b)に示した、未だ定数 r 倍されていない平行移動信号BおよびCが、第8の信号としてDAC2022へと送られる。第7の信号および第8の信号は、DAC2021、2022によって、それぞれアナログ信号へと変換される。その後アナログ領域で、アナログ加減算処理部2041において加減算などの処理が行われ、図14の(c)および(d)に相当する信号を出力される。すなわち、加算部2141の出力として、図14の(c)に示した r 倍された平行移動信号 rB および rC を上述の第7の信号に加算した信号に相当する信号が出力される。また減算部2142の出力として、図14の(d)に示した r 倍された平行移動信号 rB および rC を上述の第8の信号から減算した信号に相当する信号が、出力される。その後の信号合成の原理は、図14の(e)～(g)に示した第6の実施形態の場合と同様である。

10

【0197】

したがって本発明は、デジタル信号処理部2410と、2つのデジタルーアナログ変換器(DAC)2021、2022と、2系統のアナログ入力信号の相対振幅を調整し、相対振幅を調整された前記2系統のアナログ入力信号の和に等しい第1のアナログ出力信号と、相対振幅を調整された前記2系統のアナログ入力信号の差に等しい第2のアナログ出力信号を出力するアナログ加減算処理部2041と、前記アナログ加減算処理部から出力された前記第1のアナログ出力信号および前記第2のアナログ出力信号を、周波数 $f_c/2$ で交互に切り替えてアナログ信号として出力するアナログマルチプレクサ2031とを備え、前記デジタル信号処理部は、上限周波数が f_c 未満の所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以下の成分からなる信号を低周波数信号とし、前記所望の出力信号のうち周波数の絶対値が概ね $f_c/2$ 以上の成分からなる正周波数成分および負周波数成分に対して、周波数軸上で前記正周波数成分を $-f_c$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c$ シフトした信号を折返し信号2463とし、周波数軸上で前記正周波数成分を $-f_c/2$ シフトした信号、並びに、周波数軸上で前記負周波数成分を $+f_c/2$ シフトした信号を平行移動信号2464としたとき、前記低周波数信号から前記折返し信号を減算した信号に等しい第7の信号を生成する手段と、前記平行移動信号に等しい第8の信号を生成する手段とを含み、前記デジタル信号処理部で生成された前記第7の信号に対応するデジタル信号が、前記2つのDACの一方のDACに入力され、前記デジタル信号処理部で生成された前記第8の信号に対応するデジタル信号が、前記2つのDACの他方のDACに入力され、前記2つのDACからの各アナログ出力が、前記2系統のアナログ入力信号として前記アナログ加減算処理部に入力されることを特徴とする信号生成装置としても実施できる。

20

30

【0198】

既に述べたように、本実施形態の信号生成装置は、第6の実施形態の特徴と、第8の実施形態の特徴とを組み合わせたものであって、両方の特徴を合わせ持つことになる。第1の実施形態に対して、第8の実施形態で既に説明したメリットデメリットの関係が、第6の実施形態に対して、本実施形態の信号生成装置にもそのまま当てはまる。すなわち、本実施形態の信号生成装置では、平行移動信号を加減算する処理をデジタル領域ではなくアナログ領域で行うことで、アナログ部品が増加するか、または、アナログ回路構成が複雑化するデメリットが生じるものの、最終的な出力信号の信号対雑音比(SNR)を改善することができるメリットが得られる。DACへの入力デジタル信号の振幅をDACフルスケール以内に収めるためのスケーリングによるSNR劣化を抑制し、最終的な出力信号のSNRを第6の実施形態と比べて改善することができる。

40

【0199】

さらに、本実施形態の信号生成装置を第8の実施形態と比べれば、前述の第6の実施形態と第1の実施形態と比べた場合のメリットと同様、アナログマルチプレクサのクロック周波数を半分にして、かつ、イメージ信号を抑制することができる。但し、本実施形態で

50

は、図25の(a)に示したように、一方のDAC2021への入力信号として低周波数信号Aと折り返し信号BおよびCとを重ねた信号を用いるため、第8の実施形態に比べればSNRは悪くなる。

【0200】

本実施形態の信号生成装置においても、DAC2021、2022の各出力点からアナログマルチプレクサ2031の出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸とすればほぼ対称な構成となっている。したがって、本実施形態においても、第1の実施形態の場合と同様に、DACにおける振幅および遅延の調整は最低限度のもので済む。

【0201】

以上述べてきた本発明の信号生成装置のすべての実施形態では、デジタル信号処理部への入力信号として実数信号を仮定していた。このため、図5および図14に関連する説明においては、正周波数成分Bの成分および負周波数成分Cの信号成分は、互いに周波数軸上で折返して複素共役をとった関係となるような信号として記述してきた。しかし実際には、図5および図14を用いて説明した信号生成過程において、逆相干渉による信号成分の打ち消し合い、および、同相干渉による信号成分の残留は、Bの信号成分およびCの信号成分が互いに独立であっても成立する。言い換えると、Bの信号成分およびCの信号成分が折り返して複素共役をとった関係にない場合であっても、変わらずに成立することが図5および図14から容易に理解できる。このことは、デジタル信号処理部への入力信号が複素信号であっても、本発明の効果を変わらず得ることができることを意味している。

【0202】

実際には図1におけるDAC121および122への入力信号は実数信号である必要があるが、例えば図9に示した第3の実施形態の光送信器のようにIQ変調を行う場合において、複素信号の同相(I)成分と直交(Q)成分に分けてから個別にデジタル信号処理を行う必要性は無い。すなわち、複素信号のままでデジタル信号処理を行って、第3の信号および第4の信号を得た後に、実部をIチャンネル側のDACに、虚部をQチャンネル側のDACに送る方法をとることも可能である。

【0203】

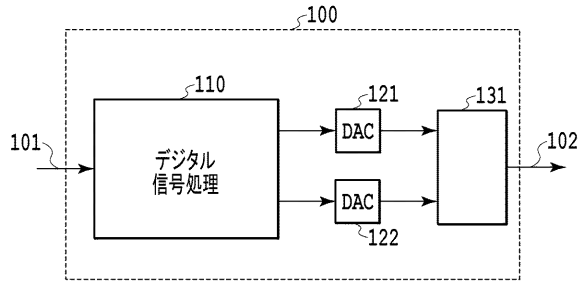
以上詳細に述べてきたように、本発明の信号生成装置によれば、装置内に含まれる単体のDACによって本来的に出力可能な帯域を越えて、より広帯域のアナログ信号が出力可能となる。さらに、DACの各出力点からアナログマルチプレクサの出力までは、電気信号の進行方向に沿って2つの信号経路を見た場合、進行方向を仮想的な中心軸とすれば対称な構成となっている。したがって、DACの振幅および遅延の調整は最低限度のもので済み、従来技術の信号生成装置における回路構成の非対称性の問題も解消することができる。

【産業上の利用可能性】

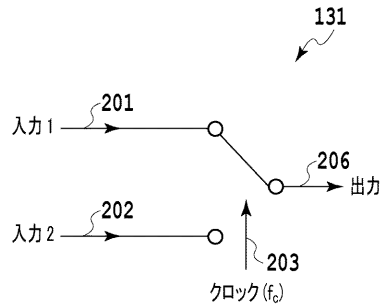
【0204】

本発明は、一般的に通信システムに利用することができる。特に、高速のデジタル信号処理を含む装置に利用できる。

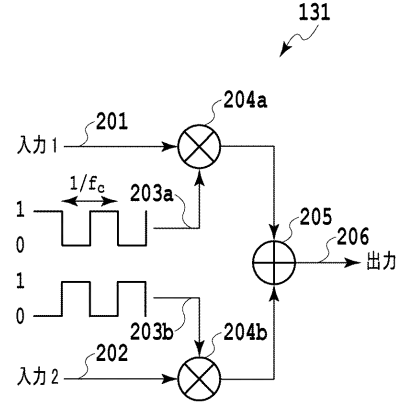
【図 1】



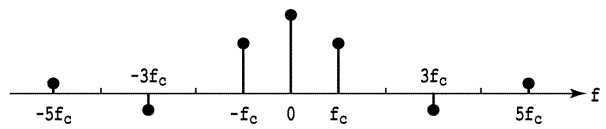
【図 2 A】



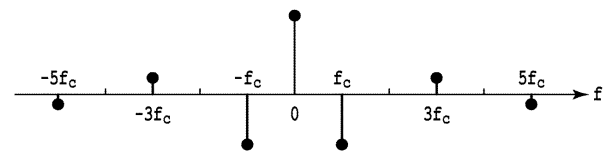
【図 2 B】



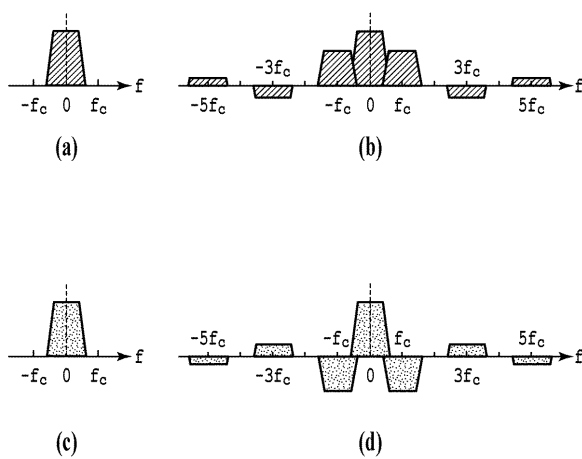
【図 3 A】



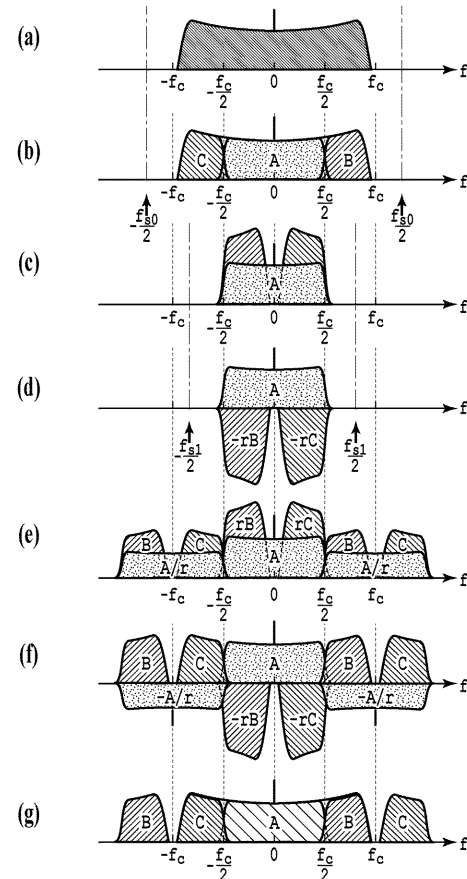
【図 3 B】



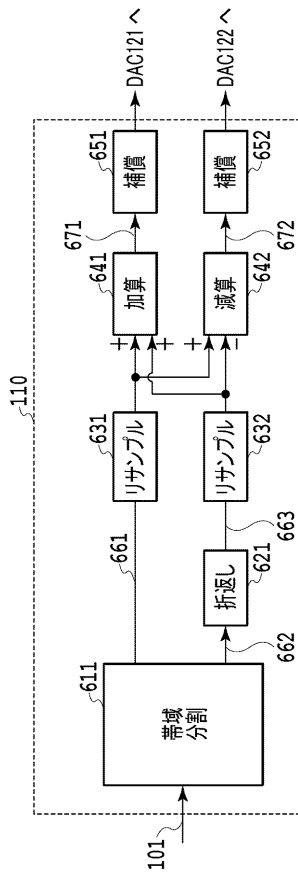
【図 4】



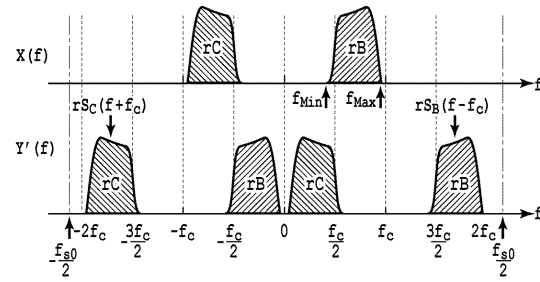
【図 5】



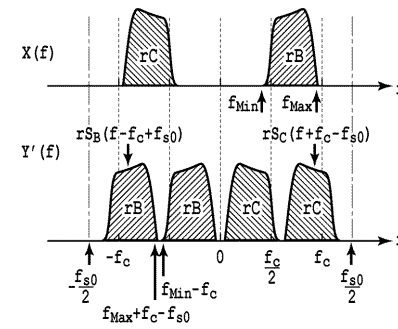
【図 6】



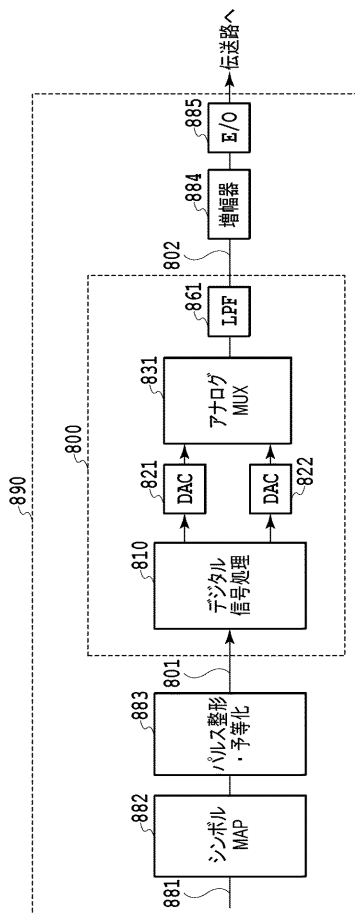
【図 7 A】



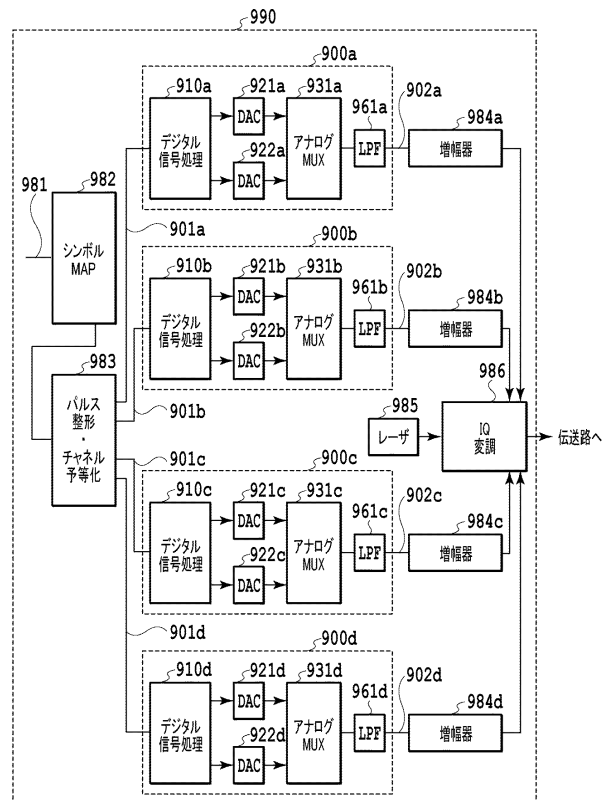
【図 7 B】



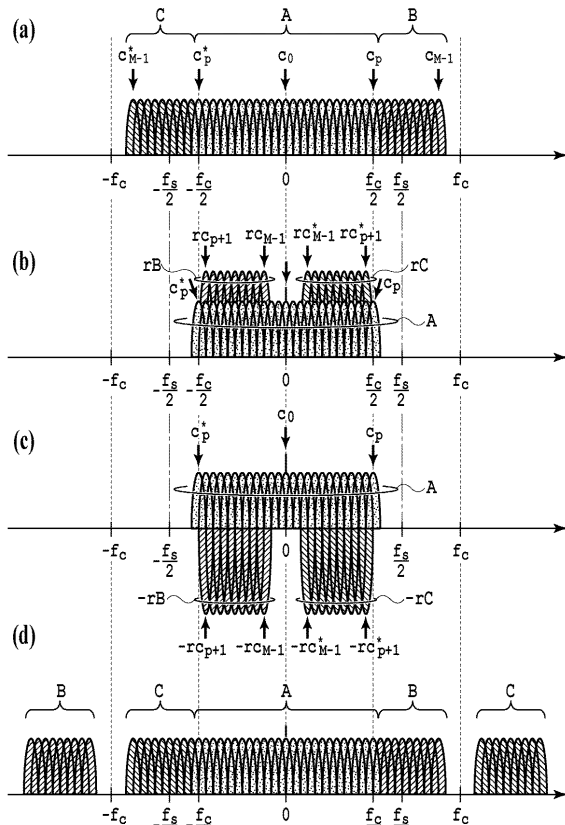
【図 8】



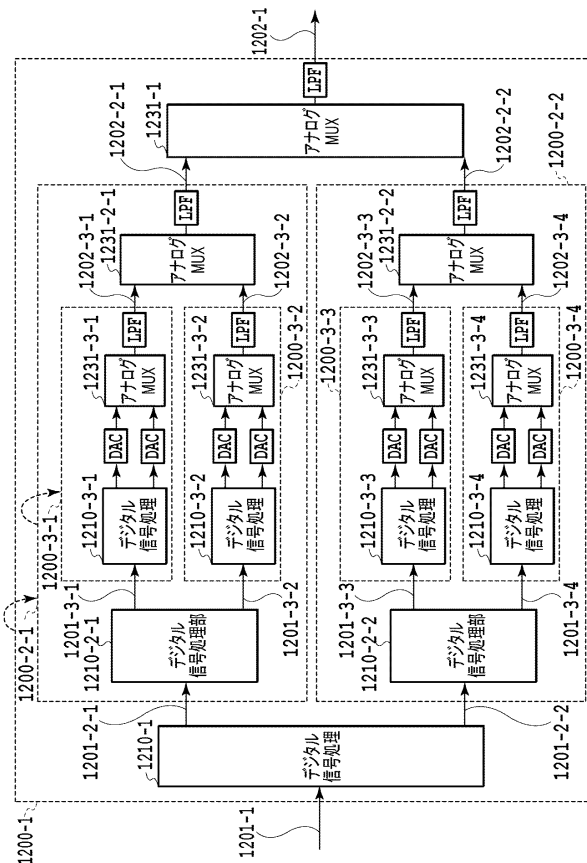
【図 9】



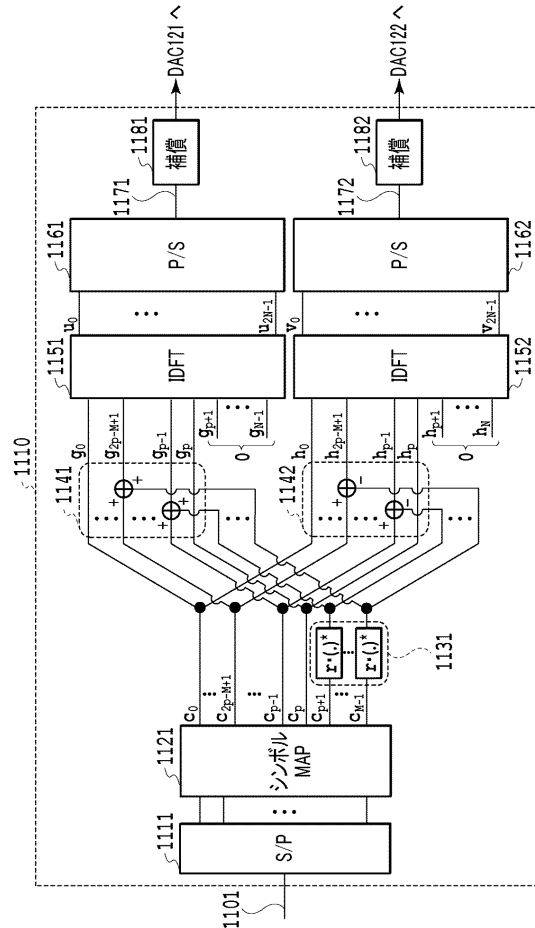
【図 10】



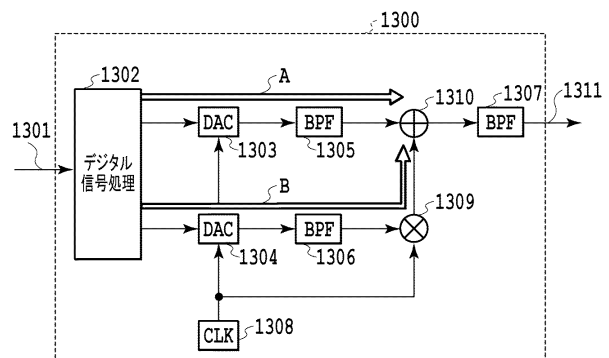
【図 1 2】



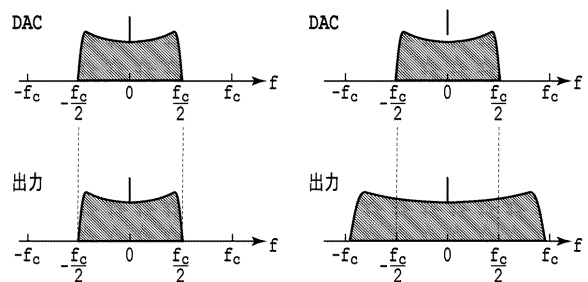
【図 1 1】



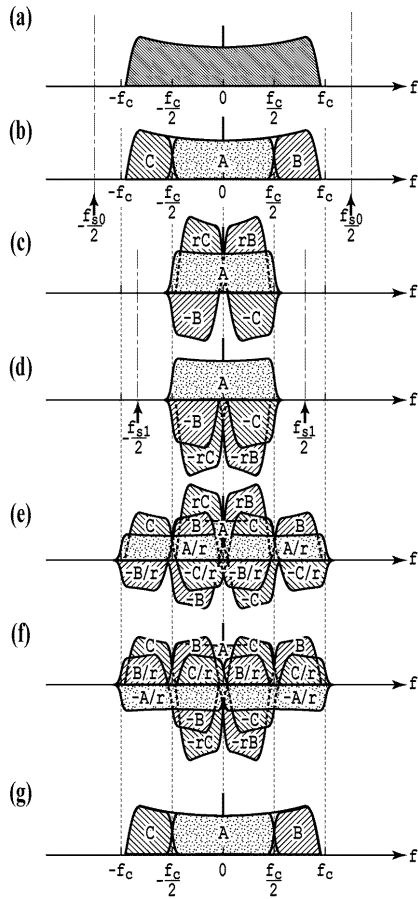
【図 1 3 A】



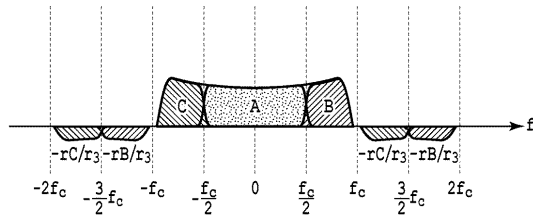
【图 1 3 B】



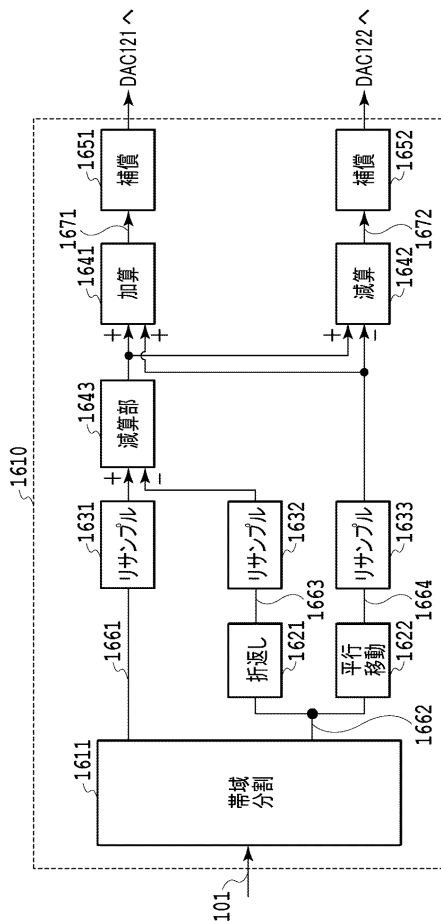
【図 14】



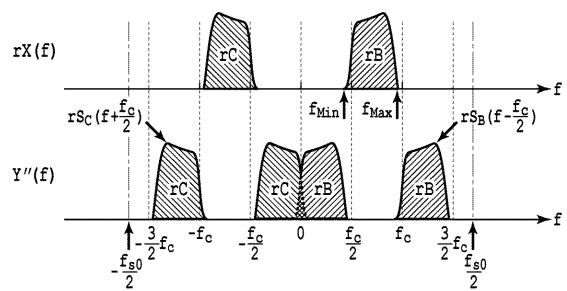
【図 15】



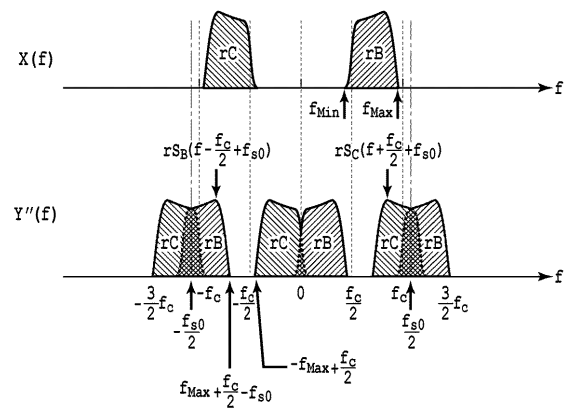
【図 16】



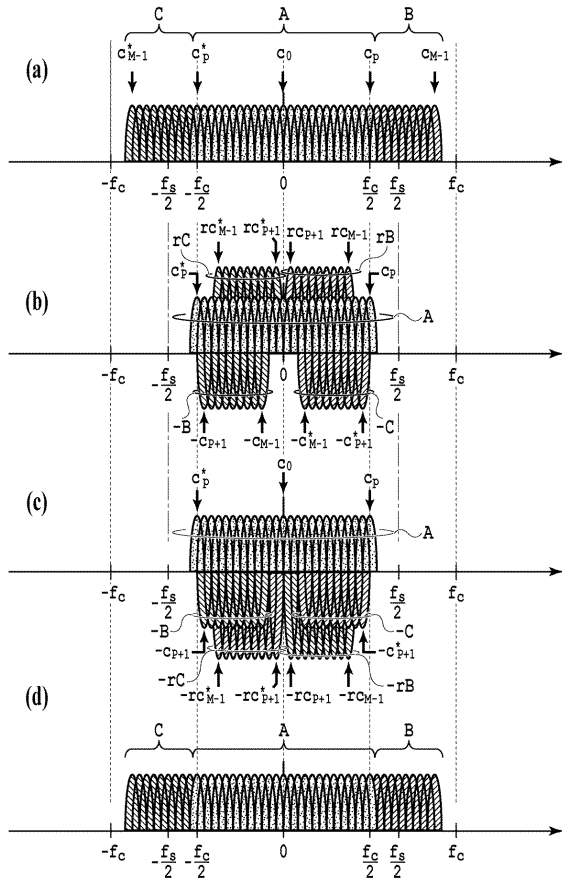
【図 17 A】



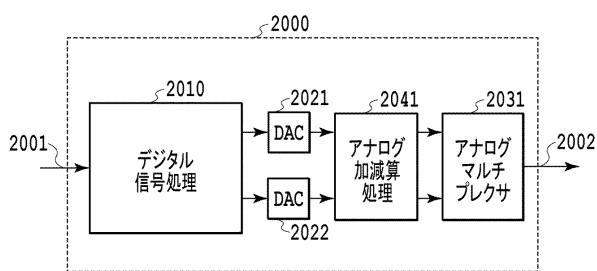
【図 17 B】



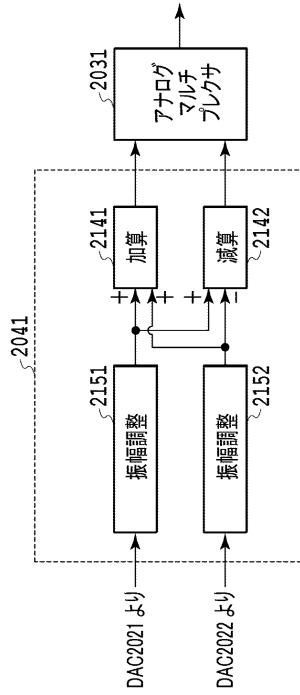
【図 18】



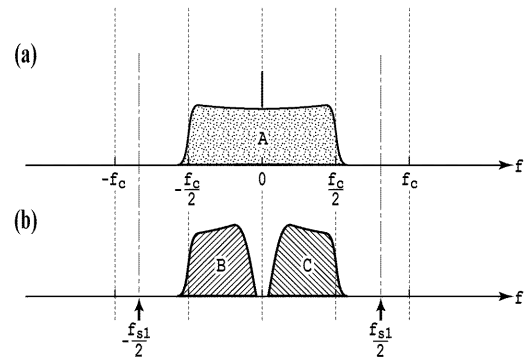
【図 20】



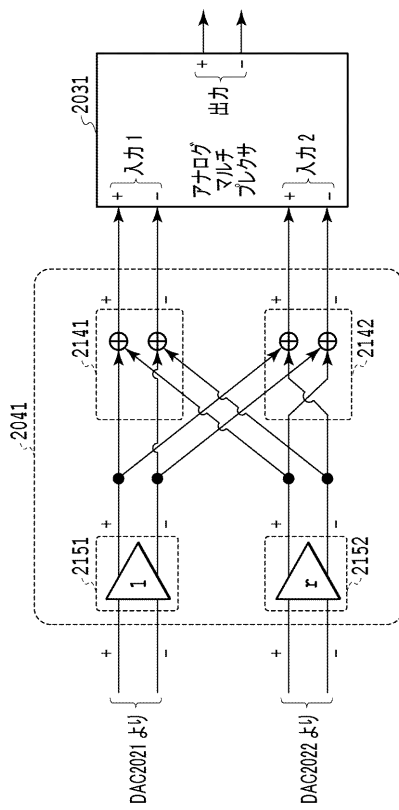
【図 2 1 B】



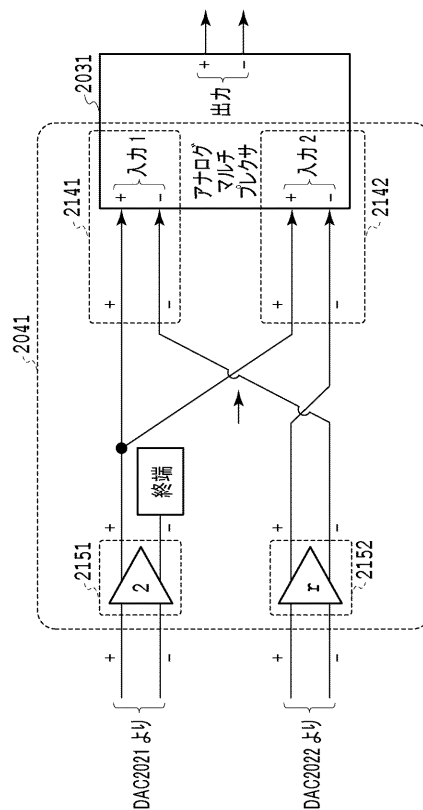
【図 2 2】



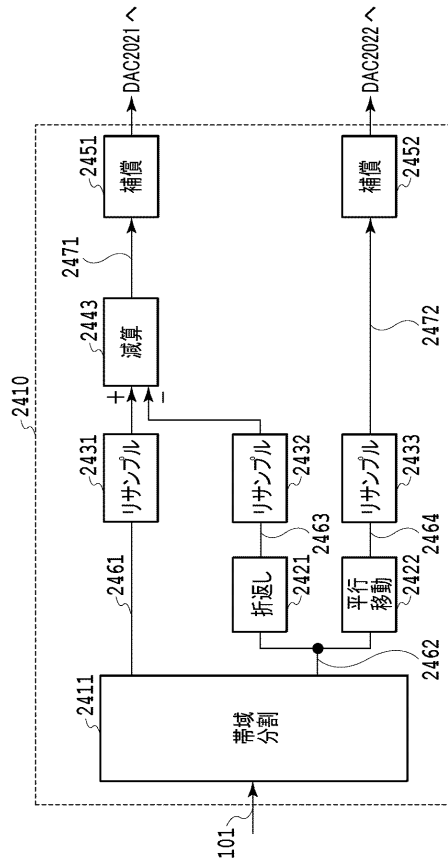
【図 2 3 A】



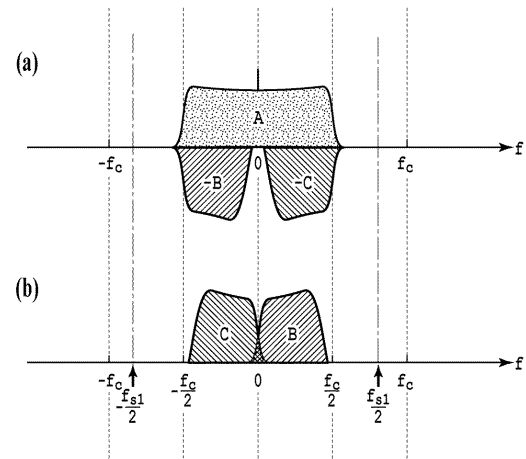
【図 2 3 B】



【図 24】



【図 25】



フロントページの続き

- (72)発明者 佐野 明秀
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内
- (72)発明者 宮本 裕
東京都千代田区大手町一丁目5番1号 日本電信電話株式会社内

審査官 及川 尚人

- (56)参考文献 特開2014-187693 (JP, A)
米国特許出願公開第2005/0258992 (US, A1)
特開昭58-069145 (JP, A)
特開2006-211112 (JP, A)
HUANG,Hao, et al., "An 8-bit 100-GS/s Distributed DAC in 28-nm CMOS for Optical Communications", IEEE Trans. Micro. Theo. Tech., 米国, IEEE, 2015年 4月, vol.63, no.4, pp.1211-1218
LAPERLE,Charles, et al., "Advances in High-Speed DACs, ADCs, and DSP for Optical Coherent Transceivers", J. Lightw. Technol., 米国, IEEE, 2014年 2月15日, vol.32, no.4, pp.629-643
- (58)調査した分野(Int.Cl., DB名)
H03M 1/00-1/88