

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>5</sup> G11C 17/00	(11) 공개번호 특 1991-0016006	(43) 공개일자 1991년09월30일
(21) 출원번호	특 1990-0002072	
(22) 출원일자	1990년02월20일	
(71) 출원인	삼성전자 주식회사 김광호	
(72) 발명자	경기도 수원시 권선구 매탄동 416번지 안형근	
	서울특별시 용산구 한남동 29-4 한성아파트 B-401 김영철	
	서울특별시 강서구 화곡2동 835-3 이석정	
	서울특별시 강서구 내발산동 675-6 유중재	
(74) 대리인	부산직할시 부산진구 전포4동 191-244 이영필	

심사청구 : 있음

(54) ROM 회로

요약

내용 없음

대표도

도2

명세서

[발명의 명칭]

ROM 회로

[도면의 간단한 설명]

제2도는 본 발명에 의한 바람직한 일 실시예의 2x3 프리차지 앤드형 ROM의 회로도. 제3도는 제2도의 게이트수단에 채용된 앤드게이트의 상세 회로도, 제4도는 본 발명에 의한 바람직한 다른 실시예의 M x N 프리차지 노아형 ROM의 회로도.

본 내용은 요부공개 건이므로 전문내용을 수록하지 않았음

(57) 청구의 범위

청구항 1

Mbit(M은자연수)의 어드레스신호를 디코딩하여 L(=2<sup>M</sup>)개의 워드라인들과 N(N은 자연수)개의 출력라인들의 각 교차부에 프로그램된 Nbit의 데이터를 출력하는 ROM회로에 있어서, 상기 Mbit의 어드레스신호를 입력하여 Lbit의 워드신호를 발생하기 위한 디코더; 상기 Lbit의 워드신호를 클럭신호에 따라 상기 대응하는 워드라인상에 각각 공급하기 위한 게이트수단; 상기 L개의 워드라인들과 N개의 출력라인들의 각 교차부에 MOS 트랜지스터의 결합유무에 따라 소정 데이터가 기록된 메모리 셀 어레이; 그리고 상기 N개의 출력라인들 각각에 상기 클럭신호에 따라 프리차지시키기 위한 프리차지수단을 구비한 것을 특징으로 하는 ROM회로.

청구항 2

제1항에 있어서, 상기 프리차지수단은 제1전압공급전원과 상기 각 출력라인들 사이에 연결되어 상기 클럭신호에 따라 턴온/턴오프되는 스위칭소자를 구비한 것을 특징으로 하는 ROM 회로.

**청구항 3**

제2항에 있어서, 상기 스위칭소자는 제1전도형의 MOS 트랜지스터로 구성하고 상기 메모리 셀 어레이의 MOS 트랜지스터는 제2전도형인 것을 특징으로 하는 ROM 회로.

**청구항 4**

제3항에 있어서, 상기 제1전도형 MOS트랜지스터는 P채널 MOS트랜지스터이고 제2전도형 MOS트랜지스터는 N채널 MOS 트랜지스터인 것을 특징으로 하는 ROM회로.

**청구항 5**

제1항에 있어서, 상기 게이트수단은 일측입력단자에 클럭신호가 가해지고, 타측입력단자에 상기 디코더의 대응하는 출력신호가 가해지며 출력단자에 대응하는 워드라인이 연결되는 L개의 앤드게이트를 구비한 것을 특징으로 하는 ROM 회로.

**청구항 6**

제1항에 있어서, 상기 게이트수단은 일측입력단자에 클럭신호가 가해지고, 타측입력단자에 상기 디코더의 대응하는 출력신호가 인버터를 통하여 가해지며, 출력단자에 대응하는 워드라인이 연결되는 L개의 노아게이트를 구비하고, 상기 프리차지수단은 상기 클럭신호를 반전시켜 입력하는 것을 특징으로 하는 ROM 회로.

**청구항 7**

제6항에 있어서, 상기 프리차지수단은 상기 게이트수단의 L개의 노아게이트중 어느 하나를 통하여 클럭신호를 공급받는것을 특징으로 하는 ROM회로.

**청구항 8**

제1항에 있어서, 상기 어드레스신호는 3bit이상이고 출력라인은 8bit이상인 것을 특징으로 하는 ROM 회로.

**청구항 9**

제1항에 있어서, 상기 게이트수단은 클럭신호의 논리 "1" 상태에서 디코더의 출력상태 "1"을 워드라인 상에 공급하고,상기 프리차지수단은 클럭신호의 논리 "0" 상태에서 출력라인을 프리차지시키는 것을 특징으로 하는 ROM 회로.

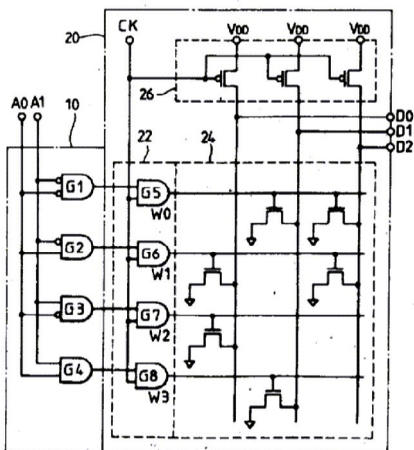
**청구항 10**

제1항에 있어서, 상기 게이트수단은 클럭신호의 논리 "0" 상태에서 디코더의 출력상태 "1"을 워드라인 상에 공급하고, 상기 프리차지수단은 클럭신호의 논리 "1" 상태에서 출력라인을 프리차지시키는 것을 특징으로 하는 ROM 회로.

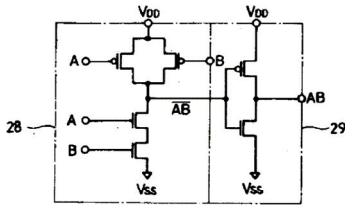
※ 참고사항 : 최초출원 내용에 의하여 공개하는 것임.

**도면**

**도면2**



도면3



도면4

