

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成26年3月13日(2014.3.13)

【公表番号】特表2013-520016(P2013-520016A)

【公表日】平成25年5月30日(2013.5.30)

【年通号数】公開・登録公報2013-027

【出願番号】特願2012-553032(P2012-553032)

【国際特許分類】

H 0 1 L 21/822 (2006.01)

H 0 1 L 27/04 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/06 (2006.01)

【F I】

H 0 1 L 27/04 C

H 0 1 L 27/04 A

H 0 1 L 27/06 1 0 2 A

【手続補正書】

【提出日】平成26年1月21日(2014.1.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

デカップリングコンデンサ構造であって、

第 1 のドーパント極性を有する第 1 のウェルであって、第 1 の高ドーズ注入部が形成された第 1 のウェルと、

前記第 1 のウェルに隣接する第 2 のウェルであって、前記第 1 のドーパント極性と反対の第 2 のドーパント極性を有し、第 2 の高ドーズ注入部が形成されている、第 2 のウェルと、

前記第 1 の高ドーズ注入部および前記第 2 の高ドーズ注入部の上に形成された少なくとも 1 つの絶縁層と、

前記第 1 のウェル内に形成された第 1 の組のウェル接続部と、

前記第 2 のウェル内に形成された第 2 の組のウェル接続部と、

前記第 1 の高ドーズ注入部に隣接する前記第 1 のウェル上に形成された第 1 の導体と、

前記第 2 の高ドーズ注入部に隣接する前記第 2 のウェル上に形成された第 2 の導体と、
を含み、

前記第 1 の組のウェル接続部および前記第 2 の導体は第 1 の電気ノードに共通に接続され、前記第 2 の組のウェル接続部および前記第 1 の導体は第 2 の電気ノードに共通に接続され、

前記第 1 の組のウェル接続部、前記第 2 の組のウェル接続部および前記高ドーズ注入部のうち少なくとも 1 つは、ドーパント極性について非対称である、
デカップリングコンデンサ構造。

【請求項 2】

前記第 1 の電気ノードは供給電圧ノードに対応し、前記第 2 の電気ノードは接地ノードに対応する、請求項 1 に記載のデカップリングコンデンサ構造。

【請求項 3】

前記第 2 のウェルは P 材料を含み、前記第 1 のウェルは、前記 P 基板材料内に形成された N 型領域を含む、請求項 1 に記載のデカップリングコンデンサ構造。

【請求項 4】

前記第 2 の組のウェル接続部は、P + ドーパント極性を有する第 1 のウェル接続部と、N + ドーパント極性を有する第 2 のウェル接続部とを含む、請求項 3 に記載のデカップリングコンデンサ構造。

【請求項 5】

前記第 1 のウェルおよび前記第 2 のウェルは、1 組の論理トランジスタの第 1 のウェルおよび第 2 のウェルそれぞれに対応する、請求項 1 に記載のデカップリングコンデンサ構造。

【請求項 6】

デカップリングコンデンサの形成方法であって、

第 1 のドーパント極性を有し、第 1 のウェル領域を規定する基板を提供するステップと、

前記第 1 のウェル領域に隣接する第 2 のウェル領域を前記基板内に形成するステップであって、前記第 2 のウェル領域は、前記第 1 のドーパント極性と反対の第 2 のドーパント極性を有する、ステップと、

前記第 1 のウェル領域内に第 1 の高ドーズ注入部を形成するステップと、

前記第 2 のウェル領域内に第 2 の高ドーズ注入部を形成するステップと、

前記第 1 のウェル内に第 1 の組のウェル接続部を形成するステップと、

前記第 2 のウェル内に第 2 の組のウェル接続部を形成するステップと、

前記第 1 の高ドーズ注入部および前記第 2 の高ドーズ注入部に少なくとも 1 つ絶縁層を形成するステップと、

前記第 1 のウェル領域上に第 1 の導体をおよび前記第 2 のウェル領域上に第 2 の導体を形成するステップと、

前記第 1 の組のウェル接続部および前記第 2 の導体を相互接続して、第 1 の電気ノードを規定するステップと、

前記第 2 の組のウェル接続部および前記第 1 の導体を相互接続して、第 2 の電気ノードを規定するステップと、

を含み、

前記第 1 の高ドーズ注入部、前記第 2 の高ドーズ注入部、前記第 1 の組のウェル接続部および前記第 2 の組のウェル接続部のうち少なくとも 1 つは、ドーパント極性について非対称となるように、形成される、方法。

【請求項 7】

前記第 1 の電気ノードは供給電圧ノードに対応し、前記第 2 の電気ノードは接地ノードに対応する、請求項 6 に記載の方法。

【請求項 8】

前記第 2 のウェルは P 材料を含み、前記第 1 のウェルは、前記 P 基板材料内に形成された N 型領域を含む、請求項 6 に記載の方法。

【請求項 9】

前記第 2 の組のウェル接続部は、P + ドーパント極性を有する第 1 のウェル接続部と、N + ドーパント極性を有する第 2 のウェル接続部とを含む、請求項 8 に記載の方法。

【請求項 10】

前記第 1 のウェルおよび前記第 2 のウェルは、少なくとも 1 組の論理トランジスタによって共有されるように、形成される、請求項 8 に記載の方法。

【請求項 11】

半導体デバイスであって、

第 1 のウェルおよび第 2 のウェル内に規則的パターンで配置された複数の論理素子であって、前記第 1 のウェルは、第 1 のドーパント極性を有し、前記第 2 のウェルは、前記第

1 のドーパント極性とは反対の第 2 のドーパント極性を有する、論理素子と、

前記規則的パターンに従って、前記第 1 のウェルおよび前記第 2 のウェル内に配置されたデカップリングコンデンサであって、前記デカップリングコンデンサは、前記第 1 のウェル内の第 1 の組のウェル接続部と、前記第 2 のウェル内の第 2 の組のウェル接続部と、前記第 1 のウェル内の第 1 の高ドーズ注入部上に形成された第 1 の導体と、前記第 2 のウェル内の第 2 の高ドーズ注入部上に形成された第 2 の導体とを含む、デカップリングコンデンサと、

を含み、

前記第 1 の組のウェル接続部および前記第 2 の導体は、第 1 の電気ノードに共通に接続され、前記第 2 の組のウェル接続部および前記第 1 の導体は、第 2 の電気ノードに共通に接続され、

前記第 1 の組のウェル接続部、前記第 2 の組のウェル接続部および前記高ドーズ注入部のうち少なくとも 1 つは、ドーパント極性について非対称である、
半導体デバイス。

【請求項 1 2】

前記第 1 の電気ノードは供給電圧ノードに対応し、前記第 2 の電気ノードは接地ノードに対応する、請求項 1 1 に記載の半導体。

【請求項 1 3】

前記第 2 のウェルは P 材料を含み、前記第 1 のウェルは、前記 P 基板材料内に形成された N 型領域を含む、請求項 1 1 に記載の半導体。

【請求項 1 4】

前記第 2 の組のウェル接続部は、P+ドーパント極性を有する第 1 のウェル接続部と、N+ドーパント極性を有する第 2 のウェル接続部とを含む、請求項 1 3 に記載の半導体。

【請求項 1 5】

コンピュータによる読み出しが可能な命令を含むコンピュータによる読み出しが可能な媒体であって、前記コンピュータによる読み出しが可能な命令は、実行されると、デカップリングコンデンサを形成するための製造施設を構成するように適合され、

第 1 のウェル内の第 1 の MOS コンデンサと、

第 2 のウェル内の第 2 の MOS コンデンサであって、前記第 1 の MOS コンデンサの極性とは反対の極性を有する、第 2 の MOS コンデンサと、

前記第 1 の MOS コンデンサおよび第 2 の MOS コンデンサにカップルされた、少なくとも一対の非対称ウェル接続部と、

を含む、コンピュータによる読み出しが可能な媒体。

【請求項 1 6】

前記少なくとも一対の非対称ウェル接続部は、反対極性の拡散領域を有する前記第 1 の MOS コンデンサと、同一極性の拡散領域を有する前記第 2 の MOS コンデンサとを含む、請求項 1 5 に記載の半導体。

【請求項 1 7】

前記第 1 のウェルおよび第 2 のウェルはそれぞれ、少なくとも 1 組の論理トランジスタによって共有される、請求項 1 5 に記載のコンピュータによる読み出しが可能な媒体。